



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I673776 B

(45)公告日：中華民國 108 (2019) 年 10 月 01 日

(21)申請案號：103132000

(22)申請日：中華民國 103 (2014) 年 09 月 17 日

(51)Int. Cl. : **H01L21/265 (2006.01)**

(30)優先權：2013/09/27 美國

14/039,654

(71)申請人：瓦里安半導體設備公司 (美國) VARIAN SEMICONDUCTOR EQUIPMENT ASSOCIATES, INC. (US)

美國

(72)發明人：梅森 羅伯特 J MASON, ROBERT J. (US) ; 佩特爾 沙杜 S PATEL, SHARDUL S. (IN) ; 貝當古 羅伯特 H BETTENCOURT, ROBERT H. (US) ; 米勒 提摩西 J MILLER, TIMOTHY J. (US)

(74)代理人：葉璟宗；鄭婷文；詹富閔

(56)參考文獻：

US 2010/0140508A1

US 2013/0072008A1

審查人員：董柏昌

申請專利範圍項數：27 項 圖式數：1 共 19 頁

(54)名稱

離子植入機中的 S I C 鍍膜

(57)摘要

本發明涉及一種離子植入機，其在一或多個暴露於離子的導電表面上具有低電阻率碳化矽鍍膜。舉例來說，離子在離子源室中產生並且壁的內表面鍍有低電阻率碳化矽。由於碳化矽是硬性並且耐濺鍍的，這可以減少引入到從離子源室提取的離子束中的污染物離子的量。在一些實施例中，提取電極也鍍有碳化矽以減少由這些組件引入的污染物離子。

An ion implanter has a coating of low resistivity silicon carbide on one or more of the conductive surfaces that are exposed to ions. For example, ions are generated in an ion source chamber, and the interior surfaces of the walls are coated with low resistivity silicon carbide. Since silicon carbide is hard and resistant to sputtering, this may reduce the amount of contaminant ions that are introduced into the ion beam that is extracted from the ion source chamber. In some embodiments, the extraction electrodes are also coated with silicon carbide to reduce the contaminant ions introduced by these components.

指定代表圖：

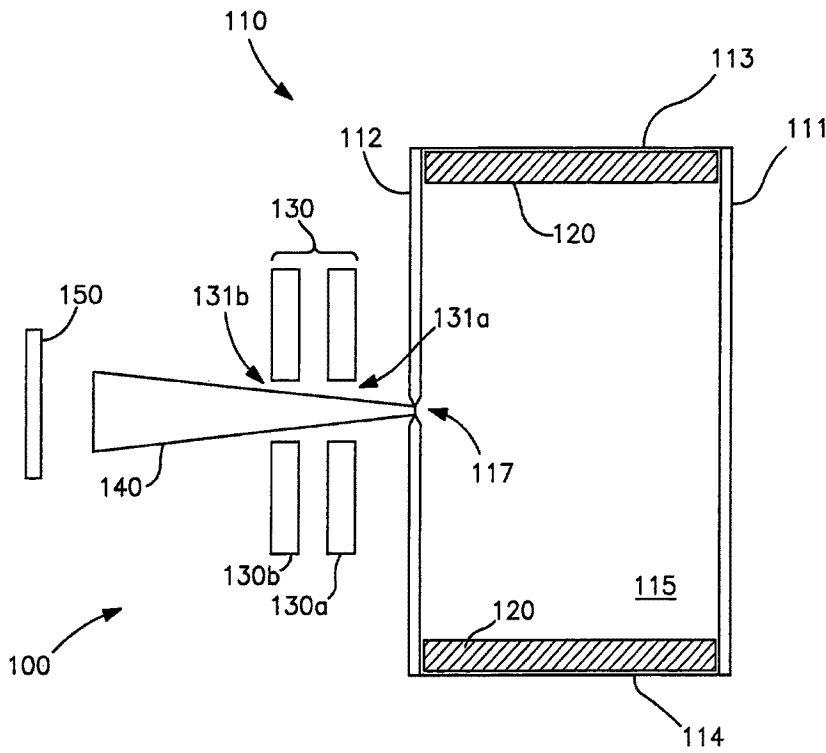


圖1

- 符號簡單說明：
- 100 . . . 離子植入機
 - 110 . . . 離子源
 - 111 . . . 第一壁
 - 112 . . . 第二壁
 - 113、114 . . . 側壁
 - 115 . . . 離子源室
 - 117 . . . 提取孔口
 - 120 . . . 襯墊
 - 130 . . . 電極組件
 - 130a、130b . . . 電極
 - 131a、131b . . . 電極孔口
 - 140 . . . 離子束
 - 150 . . . 工件

圖式

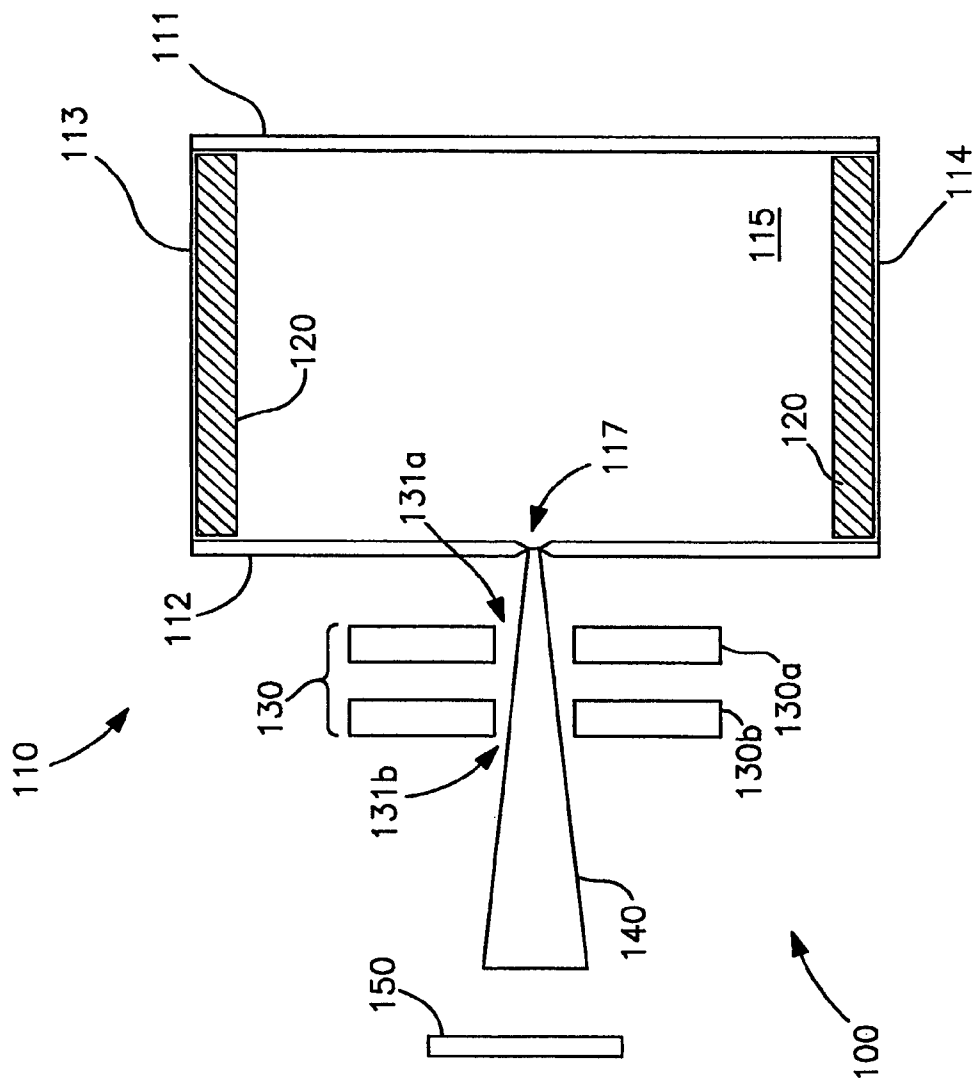


圖1

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

離子植入機中的 SIC 鍍膜

SIC COATING IN AN ION IMPLANTER

【技術領域】

【0001】 本發明涉及離子植入並且更具體地說涉及減少在離子植入機中產生的污染物。

【先前技術】

【0002】 離子植入是一種用於將改變導電率的雜質引入到工件中的標準技術。所需的雜質材料在離子源中經電離，所述離子經加速以形成規定能量的離子束，並且使離子束指向工件的表面。離子束中的高能離子穿透到工件材料的主體中並且嵌入到工件材料的晶格中以形成具有所需導電性的區域。

【0003】 離子植入已經證實為一種用來摻雜太陽能電池的可行的方法。使用離子植入去除現有技術所需的方法步驟，如擴散爐。舉例來說，如果使用離子植入代替爐擴散，那麼可以去除鐳射邊緣隔離步驟，因為離子植入將僅僅摻雜所需的表面。除了去除方法步驟以外，使用離子植入已證實更高的電池效率。離子植入還提供執行太陽能電池的整個表面的覆蓋植入或僅僅太陽能電池的一部分的選擇性（或圖案化）植入的能力。使用離子植入在高通量下的選擇性植入避免了用於爐擴散的昂貴和耗時的微影或圖案

化步驟。選擇性植入還能實現新的太陽能電池設計。

【0004】 與離子植入相關的一個問題可能是引入不合需要的污染物。這些污染物可能減少太陽能電池的效率或操作。因此，減少這些污染物的產生的任何技術或系統可能是有利的。這可以加速採用太陽能電池作為替代性能量來源。

【發明內容】

【0005】 離子植入機在一或多個暴露於離子的導電表面上具有低電阻率碳化矽鍍膜。舉例來說，離子在離子源室中產生並且壁的內表面鍍有低電阻率碳化矽。由於碳化矽是硬性並且耐濺鍍的，這可以減少引入到從離子源室提取的離子束中的污染物離子的量。在一些實施例中，提取電極也鍍有碳化矽以減少由這些組件引入的污染物離子。

【0006】 在一個實施例中，揭露離子植入機。離子植入機包括離子源，所述離子源包括具有第一壁、相對的導電第二壁以及多個導電側壁的離子源室，其中提取孔口安置在第二壁中；以及經安置而接近提取孔口並且在離子源室外的提取電極組件，所述提取電極組件包括一或多個導電電極；其中至少一個導電元件鍍有低電阻率碳化矽。

【0007】 根據第二實施例，揭露離子植入機。離子植入機包括離子源，所述離子源包括具有第一壁、相對的導電第二壁以及多個導電側壁的離子源室，其中提取孔口安置在第二壁中；多個導電襯墊，每一個與導電側壁的相應的內表面相對安置並且與其處於電聯通；以及經安置而接近提取孔口並且在離子源室外的提取電

極組件，所述提取電極組件包括一或多個導電電極；其中導電襯墊、第二壁的內表面以及提取電極元件中的至少一個鍍有低電阻率碳化矽。

【0008】 根據第三實施例，離子植入機包括離子源，所述離子源包括具有第一壁、相對的導電第二壁以及多個導電側壁的離子源室，其中提取孔口安置在第二壁中；多個導電石墨襯墊，每一個與導電側壁的相應的內表面相對安置並且與其處於電聯通，每一個襯墊包括面向離子源室的內部的第一表面和面向相應的側壁的相對的第二表面，其中第一表面鍍有低電阻率碳化矽；以及經安置而接近提取孔口並且在離子源室外的提取電極組件，所述提取電極元件包括一或多個導電電極，每一個具有相應的孔口，其中圍繞相應的孔口的每一個電極的一部分鍍有低電阻率碳化矽；其中低電阻率碳化矽具有小於 1 歐姆-釐米的電阻率。

【圖式簡單說明】

【0009】

為了更好地理解本發明，將參考附圖，其以引用的方式併入本文中並且其中：

圖 1 是根據第一實施例的離子植入機。

【實施方式】

【0010】 這些方法結合離子植入機描述於本文中。然而，這些方法可以與涉及半導體製造的其他系統和方法或使用電漿或離子束的其他系統一起使用。因此，本發明不限於下文描述的具體實施

例。

【0011】 圖 1 繪示代表性離子植入機的橫截面，其可用以將摻雜離子引入到工件 150（如太陽能電池）中。這些摻雜離子用以形成太陽能電池中所需的發射極區域和 p-n 接面。離子植入機 100 包含離子源 110。離子源 110 可以包括第一壁 111 和相對的第二壁 112。第一壁 111 和第二壁 112 可以由多個側壁 113、側壁 114 接合在一起。由於離子植入機繪示於橫截面中，因此僅僅繪示兩個側壁 113、側壁 114。然而，也可以採用任何數目的側壁，如四個或大於四個。這些側壁 113、側壁 114 以機械方式和以電氣方式耦合到第二壁 112。這些側壁 113、側壁 114 同樣以機械方式耦合到第一壁 111。這些壁 111 至壁 114 的內表面限定離子源室 115。

【0012】 此外，儘管離子源 110 經繪示為具有尺寸平面壁的框體，其他配置也是可能的。

【0013】 通常，離子源 110 具有電漿發生器（圖中未示），如射頻天線（RF antenna）或間接加熱的陰極（indirectly heated cathode；ISC），其供應所需的能量以於離子源 110 內產生電漿和電離源氣體。在一些實施例中，電漿發生器經安置而接近第一壁 111，位於離子源室 115 的外側上。第一壁 111 可以由介電材料（如氧化矽）構建。第二壁 112 和側壁 113、側壁 114 可以由導電材料（如金屬或石墨）構建，以便可以將共偏壓施加到這些壁上。換句話說，離子源室 115 可以由第一壁 111、相對的導電第二壁 112 以及導電側壁 113、導電側壁 114 組成。

【0014】 將源氣體饋送到離子源 110 中。電漿發生器產生電漿並且產生此源氣體的離子。提取孔口 117 可以安置在第二壁 112 上，

以便離子源室 115 內產生的離子可以通過此提取孔口 117 提取。

【0015】 安置在離子源室 115 外、接近提取孔口 117 的是包括一或多個電極的提取電極組件 130。舉例來說，如圖 1 所示，兩個電極：提取電極 130a 以及抑制電極 130b 可以安排成接近提取孔口 117。當然，提取電極元件 130 可以包括任何數目的電極並且不限於此實施例。構成提取電極元件 130 的電極可以是導電的並且通常是由石墨構建。

【0016】 在操作中，將負偏壓施加到提取電極 130a，其從離子源室 115 吸引正離子。通常將不同偏壓施加到抑制電極 130b。提取電極 130a 和抑制電極 130b 每一個具有安置在其中的相應的電極孔口 131a、電極孔口 131b。提取電極孔口 131a 和抑制電極孔口 131b 每一個與提取孔口 117 對準，以便朝向提取電極組件 130 吸引離子。這些吸引的離子接著穿過安置在電極 130a、電極 130b 中的電極孔口 131a、電極孔口 131b。這些離子形成離子束 140，其衝擊工件 150。

【0017】 為了降低成本，可能常見的是，不會對離開離子源室 115 並且形成離子束 140 的離子進行質量分析。換句話說，所有產生於離子源室 115 中的離子，其包含所需的摻雜離子，但是還可以包含污染物離子（如從室內的表面產生的那些）衝擊工件 150。此外，來自提取電極元件 130 的污染物也可以包含於離子束 140 中。

【0018】 出於這個原因，離子源室 115 的一或多個內表面可經加襯（lined）以便減少或消除那些內表面暴露於電漿。這些襯墊 120 可以減少由來自這些內表面的材料濺鍍產生的污染物。此外，如上文所描述，在不使用襯墊 120 的情況下，離子源室 115 內的高

能離子可能衝擊這些內表面並且致使污染物變得從這些表面分離。如上文所陳述，離子源 110 的第二壁 112 和側壁 113、側壁 114 可以由導電材料製成。因此，用以覆蓋這些壁的內表面的襯墊 120 也可以是導電的。這些襯墊 120 與這些壁（如側壁 113、側壁 114）的內表面相對安置並且與其處於電聯通。在一些實施例中，這些襯墊 120 是由石墨構建，所述石墨具有約 0.001 歐姆-釐米（單位：ohm-cm）的電阻率。這些襯墊 120 可以與側壁 113、側壁 114 的所有內表面相對安置。此外，襯墊 120 可以安置在第二壁 112 的內表面的一部分上。如果襯墊 120 安置在第二壁 112 上，那麼襯墊 120 不覆蓋提取孔口 117。

【0019】 然而，已經發現，甚至在添加石墨襯墊 120 的情況下，污染物離子仍可能衝擊工件 150。在一些實施例中，這些污染物離子可以包括碳。這些碳離子可能由石墨襯墊 120 或電極 130a、電極 130b 產生。

【0020】 通常，碳化矽具有約 100 歐姆-釐米的電阻率。相比之下，如上文所陳述，石墨的電阻率是約 0.001 歐姆-釐米。因此，傳統的碳化矽不能用於需要導電表面的應用中，如離子源室 115 中的第二壁 112 和側壁 113、側壁 114，以及提取電極組件 130 中的電極。

【0021】 最近，材料科學中的進展已經使得具有大大降低的電阻率的碳化矽材料成為可能。在一些實施例中，此電阻率可以在 0.01 歐姆-釐米與 1 歐姆-釐米之間。儘管遠不如石墨一樣導電，此低電阻率碳化矽可以用於本文所描述的一些應用中。

【0022】 舉例來說，在一個實施例中，石墨襯墊 120 可以鍍有低

電阻率碳化矽。在一個實施例中，使用化學氣相沈積（chemical vapor deposition；CVD）方法將低電阻率碳化矽塗覆到石墨襯墊 120。襯墊 120 具有面向離子源室 115 的內部的第一表面和面向側壁 113、側壁 114 的相對的第二表面。在一些實施例中，可以將低電阻率碳化矽塗覆到襯墊 120 的兩個表面。在另一個實施例中，僅僅將低電阻率碳化矽塗覆到面向離子源室 115 的內部的襯墊 120 的第一表面。在將低電阻率碳化矽鍍敷到石墨襯墊 120 上之後，抵著離子源室 115 的側壁 113、側壁 114 的內表面安裝襯墊 120。由於低電阻率碳化矽具有相對良好的導電性，仍然能夠將偏壓施加到這些襯墊 120。

【0023】 在某些情況下，離子源室 115 的第二壁 112 的內表面也鍍有低電阻率碳化矽。舉例來說，可以使用 CVD 使第二壁 112 鍍有低電阻率碳化矽。在一些實施例中，第二壁 112 的兩個表面（即面向離子源室 115 的內表面和外表面）都鍍有低電阻率碳化矽。在一些實施例中，低電阻率碳化矽沒有塗覆到第二壁 112 的內表面的外邊界。舉例來說，約 1 英寸的未鍍敷邊界可以安置在第二壁 112 的內表面周圍。以這種方式，在無碳化矽中間層的情況下，當側壁 113、側壁 114 連接到第二壁 112 時，側壁 113、側壁 114 與第二壁 112 直接接觸。這可以幫助改進第二壁 112 與側壁 113、側壁 114 之間的電連接。在其他實施例中，側壁 113、側壁 114 可以延伸超出第二壁 112，以便側壁 113、側壁 114 的內表面的一部分與第二壁 112 的末端緊密結合。在這個實施例中，側壁 113、側壁 114 的內表面的部分可以不經鍍敷或加襯。因此，不將碳化矽安置在第二壁 112 與側壁 113、側壁 114 連接的區域中。在一些

實施例中，第二壁 112 的外表面（即離子源室 115 的外側）可以不以低電阻率碳化矽加襯。

【0024】 因此，可以藉由在構成離子源室 115 的壁的一或多個內表面上塗覆低電阻率碳化矽鍍膜來減少來源於離子源室 115 內的污染物。在一些實施例中，僅僅襯墊 120 鍍有低電阻率碳化矽。在其他實施例中，僅僅鍍敷第二壁 112 的內側。在其他實施例中，除了第一壁之外的所有內表面都鍍有低電阻率碳化矽。

【0025】 在其他實施例中，在離子源室 115 中沒有使用襯墊 120。替代的是，將低電阻率碳化矽直接塗覆到側壁 113、側壁 114 的內表面。然而，在兩個實施例中，最終面向離子源室 115 的內部的表面（其可以是襯墊 120 的第一表面或壁 113、壁 114 的內表面）鍍有低電阻率碳化矽。在某些情況下，這些表面可以是襯墊 120。在其他情況下，這些表面可以是側壁 113、側壁 114 的內表面。

【0026】 在一些實施例中，提取電極 130a 和抑制電極 130b 可以鍍有低電阻率碳化矽。在一些實施例中，使用 CVD 方法鍍敷電極 130a、電極 130b 的兩個表面。在另一個實施例中，僅僅鍍敷面向離子束 140 的每一個電極 130a、電極 130b 的表面。在又一個實施例中，鍍敷電極 130a、電極 130b 的兩個表面的一部分，然而，此鍍膜限於圍繞電極孔口 131a、電極孔口 131b 的區域。

【0027】 雖然圖 1 繪示電極元件 130 以引導離子束 140，但也可以採用其他聚焦元件。這些聚焦元件可以包含電極或其他結構。儘管未示出，但這些聚焦元件的一或多個表面可以鍍有低電阻率碳化矽以減少撞擊工件 150 的污染物的量。

【0028】 由於碳化矽因其硬度和對蝕刻或濺鍍的耐性而出名，因

此描述碳化矽。然而，本發明不限於這種材料。舉例來說，能夠採用可以經修改以便具有 1 歐姆-釐米或小於 1 歐姆-釐米的電阻率的其他硬質材料以便在這些應用中執行。

【0029】 因此，可以藉由使用低電阻率碳化矽在離子植入機中鍍敷一或多個導電表面來產生更高純度離子束。這種低電阻率碳化矽可以更耐濺鍍，進而比另外將產生污染物離子的底層表面產生更少污染物離子。在沒有質量分析的系統中，這種在污染物離子方面的減少可以是非常有益的。

【0030】 本發明的範圍不應受本文所描述的具體實施例限制。實際上，根據以上描述和附圖，除本文所描述的那些實施例和修改以外，本發明的其他各種實施例和對本發明的修改也將對於本領域的一般技術人員顯而易見。這些其他實施例和修改意欲屬於本發明的範圍內。此外，儘管已出於特定目的在特定環境下的特定實施方案的上下文中描述了本發明，但本領域的一般技術人員將認識到其有用性不限於此，並且出於任何數目的目的，本發明可以有利地在任何數目的環境中實施。因此，應鑒於如本文所描述的本發明的全部廣度和精神來解釋下文闡述的申請專利範圍。

【符號說明】

【0031】

100：離子植入機

110：離子源

111、112、113、114：壁

115：離子源室

117：提取孔口

120：襯墊

130：電極組件

130a、130b：電極

131a、131b：電極孔口

140：離子束

150：工件

I673776

發明摘要

※ 申請案號：103132000

※ 申請日：103 年 9 月 17 日 ※IPC 分類：H01L 21/265 (2006.01)

【發明名稱】

離子植入機中的 SIC 鍍膜

SIC COATING IN AN ION IMPLANTER

【中文】

本發明涉及一種離子植入機，其在一或多個暴露於離子的導電表面上具有低電阻率碳化矽鍍膜。舉例來說，離子在離子源室中產生並且壁的內表面鍍有低電阻率碳化矽。由於碳化矽是硬性並且耐濺鍍的，這可以減少引入到從離子源室提取的離子束中的污染物離子的量。在一些實施例中，提取電極也鍍有碳化矽以減少由這些組件引入的污染物離子。

【英文】

An ion implanter has a coating of low resistivity silicon carbide on one or more of the conductive surfaces that are exposed to ions. For example, ions are generated in an ion source chamber, and the interior surfaces of the walls are coated with low resistivity silicon carbide. Since silicon carbide is hard and resistant to sputtering, this may reduce the amount of contaminant ions that are introduced into the ion beam that is extracted from the ion source chamber. In some embodiments, the extraction electrodes are also coated with silicon

carbide to reduce the contaminant ions introduced by these components.

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖之符號簡單說明】：

100：離子植入機

110：離子源

111：第一壁

112：第二壁

113、114：側壁

115：離子源室

117：提取孔口

120：襯墊

130：電極組件

130a、130b：電極

131a、131b：電極孔口

140：離子束

150：工件

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

申請專利範圍

1. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電的側壁，其中提取孔口安置在所述導電的第二壁中；以及

提取電極組件，經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極組件包括一或多個導電電極；

其中至少一個導電元件鍍有低電阻率的碳化矽，所述碳化矽具有小於 1 歐姆-釐米的電阻率。

2. 如申請專利範圍第 1 項所述的離子植入機，其中所述導電的側壁的每一個包括面向所述離子源室的內部的內表面，並且所述內表面鍍有所述低電阻率的碳化矽。

3. 如申請專利範圍第 1 項所述的離子植入機，其中所述導電的第二壁的內表面鍍有所述低電阻率的碳化矽。

4. 如申請專利範圍第 1 項所述的離子植入機，其中所述導電電極的表面鍍有所述低電阻率的碳化矽。

5. 如申請專利範圍第 4 項所述的離子植入機，其中所述導電電極中的每一個包括相應的孔口，並且圍繞所述相應的孔口的所述導電電極中的每一個的一部分鍍有所述低電阻率的碳化矽。

6. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電側壁，其中提取孔口安置在所述導電的第二壁中；

多個導電的襯墊，每一個與所述導電側壁的相應的內表面相

對安置並且與其處於電聯通；以及

提取電極組件，經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極組件包括一或多個導電電極；

其中，所述導電的襯墊、所述導電的第二壁的內表面以及所述提取電極組件中的至少一個鍍有低電阻率的碳化矽，所述第二壁以及所述襯墊與第一偏壓處於聯通，以對所述離子源室中的電漿施加偏壓，且所述一或多個導電電極與一或多個第二偏壓處於聯通，以穿過所述提取孔口從所述離子源室吸引離子。

7. 如申請專利範圍第 6 項所述的離子植入機，其中所述碳化矽具有小於 1 歐姆-釐米的電阻率。

8. 如申請專利範圍第 6 項所述的離子植入機，其中所述導電的襯墊的每一個包括面向所述離子源室的內部的第一表面以及面向相應的所述導電側壁的相對的第二表面，並且所述第一表面鍍有所述低電阻率的碳化矽。

9. 如申請專利範圍第 8 項所述的離子植入機，其中所述襯墊的所述第二表面鍍有所述低電阻率的碳化矽。

10. 如申請專利範圍第 6 項所述的離子植入機，其中所述導電電極的表面鍍有所述低電阻率的碳化矽。

11. 如申請專利範圍第 10 項所述的離子植入機，其中所述導電電極中的每一個包括相應的孔口，並且圍繞所述相應的孔口的所述導電電極中的每一個的一部分鍍有所述低電阻率的碳化矽。

12. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電側壁，其中提取孔口安置在所述導電

的第二壁中；

多個導電石墨襯墊，每一個與所述導電側壁的相應的內表面相對安置並且與其處於電聯通，所述導電石墨襯墊中的每一個包括面向所述離子源室的內部的第一表面以及面向相應的所述導電側壁的相對的第二表面，其中所述第一表面鍍有低電阻率碳化矽；以及

提取電極組件，經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極組件包括一或多個導電電極，所述導電電極的每一個具有相應的孔口，其中圍繞所述相應的孔口的每一個所述導電電極的一部分鍍有所述低電阻率碳化矽；

其中所述低電阻率碳化矽具有小於 1 歐姆-釐米的電阻率。

13. 如申請專利範圍第 12 項所述的離子植入機，其中所述導電的第二壁的內表面鍍有所述低電阻率碳化矽。

14. 如申請專利範圍第 13 項所述的離子植入機，其中所述導電的第二壁與所述導電側壁連接的區域不鍍有所述低電阻率碳化矽。

15. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電側壁，其中提取孔口安置在所述導電的第二壁中；以及

多個導電的襯墊，每一個與所述導電側壁的相應的內表面相對安置並且與其處於電聯通，

其中所述導電的第二壁以及所述多個導電側壁與第一偏壓處於聯通，且

其中所述導電的襯墊中的至少一個塗覆有低電阻率碳化矽，所述低電阻率碳化矽具有小於 1 歐姆-釐米的電阻率。

16. 如申請專利範圍第 15 項所述的離子植入機，其中所述導電的第二壁的內表面塗覆有所述低電阻率碳化矽。

17. 如申請專利範圍第 15 項所述的離子植入機，更包括提取電極組件，所述提取電極組件經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極組件包括一或多個導電電極，所述一或多個導電電極與一或多個第二偏壓處於聯通，以穿過所述提取孔口從所述離子源室吸引離子，且

其中所述一或多個導電電極的表面塗覆有所述低電阻率碳化矽。

18. 如申請專利範圍第 17 項所述的離子植入機，其中所述一或多個導電電極中的每一個包括相應的孔口，並且圍繞所述相應的孔口的所述一或多個導電電極中的至少一個的一部分塗覆有所述低電阻率碳化矽。

19. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電側壁，其中提取孔口安置在所述導電的第二壁中；以及

提取電極組件，經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極組件包括一或多個導電電極，

其中所述導電的第二壁以及所述多個導電側壁與第一偏壓處於聯通，且所述一或多個導電電極與一或多個第二偏壓處於聯通，以穿過所述提取孔口從所述離子源室吸引離子，且

其中所述導電的第二壁的內表面、所述多個導電側壁中的一個的內表面以及所述提取電極元件中的至少一個塗覆有低電阻率碳化矽，所述低電阻率碳化矽具有小於 1 歐姆-釐米的電阻率。

20. 如申請專利範圍第 19 項所述的離子植入機，更包括多個導電的襯墊，每一個與所述導電側壁的相應的內表面相對安置並且與其處於電聯通。

21. 如申請專利範圍第 20 項所述的離子植入機，其中所述多個導電的襯墊各自包括面向所述離子源室的內部的第一表面以及面向相應的所述導電側壁的相對的第二表面，並且所述第一表面塗覆有所述低電阻率碳化矽。

22. 如申請專利範圍第 19 項所述的離子植入機，其中所述導電的第二壁的內表面塗覆有所述低電阻率碳化矽。

23. 如申請專利範圍第 19 項所述的離子植入機，其中所述一或多個導電電極的表面塗覆有所述低電阻率碳化矽。

24. 如申請專利範圍第 23 項所述的離子植入機，其中所述一或多個導電電極中的每一個包括相應的孔口，並且圍繞所述相應的孔口的所述一或多個導電電極中的至少一個的一部分塗覆有所述低電阻率碳化矽。

25. 一種離子植入機，包括：

離子源，包括離子源室，所述離子源室具有第一壁、相對的導電的第二壁以及多個導電側壁，其中提取孔口安置在所述導電的第二壁中；

多個導電石墨襯墊，每一個與所述導電側壁的相應的內表面相對安置並且與其處於電聯通，所述多個導電石墨襯墊中的每一

個包括面向所述離子源室的內部的第一表面以及面向相應的所述導電側壁的相對的第二表面，其中所述第一表面塗覆有低電阻率碳化矽；以及

提取電極組件，經安置而接近所述提取孔口並且在所述離子源室外，所述提取電極元件包括一或多個導電電極，每一個具有相應的孔口，其中圍繞所述相應的孔口的所述一或多個導電電極中的至少一個的一部分塗覆有所述低電阻率碳化矽；

其中所述低電阻率碳化矽具有小於 1 歐姆-釐米的電阻率，且

其中所述導電側壁與第一偏壓處於聯通，且所述一或多個導電電極與一或多個第二偏壓處於聯通，以穿過所述提取孔口從所述離子源室吸引離子。

26. 如申請專利範圍第 25 項所述的離子植入機，其中所述導電的第二壁的內表面塗覆有所述低電阻率碳化矽。

27. 如申請專利範圍第 26 項所述的離子植入機，其中所述導電的第二壁與所述導電側壁連接的區域不塗覆有所述低電阻率碳化矽。