

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年6月29日(29.06.2017)



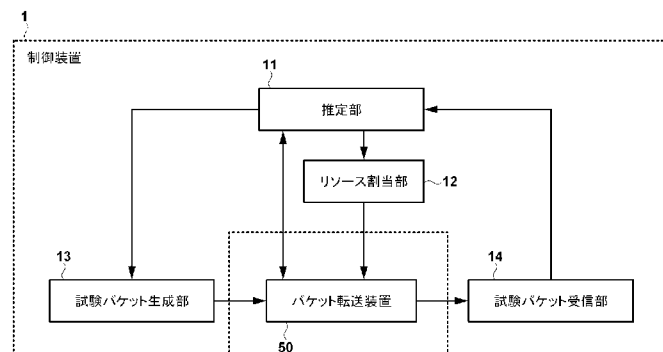
(10) 国際公開番号
WO 2017/110619 A1

- (51) 国際特許分類:
G06F 9/50 (2006.01) *H04L 12/775* (2013.01)
- (21) 国際出願番号: PCT/JP2016/087229
- (22) 国際出願日: 2016年12月14日(14.12.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-248962 2015年12月21日(21.12.2015) JP
- (71) 出願人: KDDI株式会社(KDDI CORPORATION) [JP/JP]; 〒1638003 東京都新宿区西新宿二丁目3番2号 Tokyo (JP).
- (72) 発明者: スクソブーン カリカ(SUKSOMBOON, Kaliki); 〒3568502 埼玉県ふじみ野市大原二丁目1番15号株式会社KDDI総合研究所内 Saitama (JP). 林 通秋(HAYASHI, Michiaki); 〒3568502 埼玉県ふじみ野市大原二丁目1番15号株式会社KDDI総合研究所内 Saitama (JP). 福嶋 正機(FUKUSHIMA, Masaki); 〒3568502 埼玉県ふじみ野市大原二丁目1番15号株式会社KDDI総合研究所内 Saitama (JP). 岡本 修一(OKAMOTO, Shuichi); 〒3568502 埼玉県ふじみ野市大原二丁目1番15号株式会社KDDI総合研究所内 Saitama (JP).
- (74) 代理人: 大塚 康德, 外(OHTSUKA, Yasunori et al.); 〒1020094 東京都千代田区紀尾井町3番6号 紀尾井町パークビル7F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: DEVICE FOR CONTROLLING PACKET TRANSFER DEVICE THAT HAS MULTI-CORE CPU, AND COMPUTER-READABLE STORAGE MEDIUM

(54) 発明の名称: マルチコアCPUを有するパケット転送装置の制御装置及びコンピュータ可読記憶媒体



- 1 Control device
11 Estimation unit
12 Resource allocation unit
13 Test packet generation unit
14 Test packet receiving unit
50 Packet transfer device

(57) Abstract: A control device for performing a control, within cores belonging to a computer provided with a multi-core CPU, for configuring the computer by determining the number of cores allocated to a packet transfer process is provided with: a holding means for holding a target range for the throughput of packet transfer; an estimation means for estimating the maximum throughput for when N cores (where N is an integer of 2 or greater) are allocated to the packet transfer process on the basis of the number of reference cycles required in a process for transferring one reference packet when only one core is allocated to the packet transfer process; and an allocating means for determining the number N at which the maximum throughput is within the target range and controlling the computer so that the determined number of cores is allocated to the packet transfer process.

(57) 要約:

[続葉有]



WO 2017/110619 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

マルチコアCPUを備えたコンピュータが有するコアの内、パケット転送処理に割り当てるコア数を決定して当該コンピュータを構成する制御を行う制御装置は、パケット転送のスループットの目標範囲を保持する保持手段と、1つのコアのみをパケット転送処理に割り当てたときに、1つの基準パケットの転送処理に必要な基準サイクル数に基づき、N個（Nは2以上の整数）のコアをパケット転送処理に割り当てたときの最大スループットを推定する推定手段と、前記最大スループットが前記目標範囲内になるNの数を求め、前記求めた数のコアがパケット転送処理に割り当てられる様に前記コンピュータを制御する割り当て手段と、を備えている。

明 細 書

発明の名称：

マルチコアCPUを有するパケット転送装置の制御装置及びコンピュータ
可読記憶媒体

技術分野

[0001] 本開示は、マルチコアCPUを有するパケット転送装置の制御技術に関する。

背景技術

[0002] 現在、ルータといった、パケット転送に特化して設計された装置ではなく、通常のコンピュータをパケット転送装置として使用することが行われている。また、パケット転送装置として使用するコンピュータを、パケットの転送のみに使用するのではなく、その他のアプリケーションのために使用することも行われている。この際、コンピュータ全体のリソースの内、パケットの転送に割り当てるべきリソースを適切に設定する必要がある。

[0003] 非特許文献1及び2は、コンピュータをパケット転送装置として使用する場合における、最大スループットを推定する方法を開示している。

先行技術文献

非特許文献

[0004] 非特許文献1：S. Gallenmuller, et al., "Comparison of frameworks for high performance packet IO", proceedings of ACM ANCS 2015

非特許文献2：M. Dobrescu, et al., "Toward predictable performance in software packet-processing platforms, proceedings of USENIX NSID'12, 2012

発明の概要

発明が解決しようとする課題

- [0005] 非特許文献 1 及び 2 の方法は、最大スループットを推定することを開示するのみであり、パケット転送装置として使用するコンピュータに対して、パケット転送のためのリソースをどの様に割り当てるかを開示するものではない。

課題を解決するための手段

- [0006] 本発明の一側面によると、マルチコア CPU を備えたコンピュータが有するコアの内、パケット転送処理に割り当てるコア数を決定して当該コンピュータを構成する制御を行う制御装置は、パケット転送のスループットの目標範囲を保持する保持手段と、1つのコアのみをパケット転送処理に割り当てたときに、1つの基準パケットの転送処理に必要な基準サイクル数に基づき、N個（Nは2以上の整数）のコアをパケット転送処理に割り当てたときの最大スループットを推定する推定手段と、前記最大スループットが前記目標範囲内になるNの数を求め、前記求めた数のコアがパケット転送処理に割り当てられる様に前記コンピュータを制御する割り当て手段と、を備えていることを特徴とする。
- [0007] 本発明のその他の特徴及び利点は、添付図面を参照とした以下の説明により明らかになるであろう。なお、添付図面においては、同じ若しくは同様の構成には、同じ参照番号を付す。

図面の簡単な説明

- [0008] [図1]一実施形態による制御装置の構成図。
[図2]一実施形態による制御装置での処理のフローチャート。
[図3]一実施形態によるパケット転送装置として使用するコンピュータのキャッシュ構成を示す図。

発明を実施するための形態

- [0009] 以下、本発明の例示的な実施形態について図面を参照して説明する。なお、以下の実施形態は例示であり、本発明を実施形態の内容に限定するもので

はない。また、以下の各図においては、実施形態の説明に必要な構成要素については図から省略する。

[0010] 図1は、本実施形態による制御装置1の構成図である。制御装置1は、パケット転送装置50を制御する。本実施形態において、パケット転送装置50は、マルチコアCPUを備えたコンピュータであり、制御装置1は、ユーザが設定するスループットの目標範囲に基づきパケットの転送処理に割り当てるCPUコア数を決定し、決定したコア数がパケット転送処理に使用される様にパケット転送装置50を構成する。

[0011] 図2は、本実施形態における制御装置1の処理のフローチャートである。S10で、ユーザは、最大スループットの目標範囲を設定して制御装置1に入力する。リソース割当部12は、この目標範囲を保持する。S11で、リソース割当部12は、パケット転送装置50が有するコアの内のパケット転送処理に使用するコア数Nを、初期値に設定する。推定部11は、S12で、最大スループットλを推定する。なお、最大スループットλの推定処理の詳細は後述する。S13で、リソース割当部12は、推定した最大スループットλが目標範囲内であるかを判定する。目標範囲内になれば、S14で、リソース割当部12は、推定した最大スループットλが目標範囲より大きいのか小さいのかを判定する。推定した最大スループットλが目標範囲より大きいことは、パケット転送処理に割り当てたコア数が多いことを意味するため、リソース割当部12は、S15で、Nを1だけ減少させ、S12からの処理を繰り返す。一方、推定した最大スループットλが目標範囲より小さいことは、パケット転送処理に割り当てたコア数が少ないことを意味するため、リソース割当部12は、S16で、Nを1だけ増加させ、S12からの処理を繰り返す。また、S13の判定において、推定した最大スループットλが目標範囲内にあると、制御装置1は処理を終了する。

[0012] なお、図2の処理は、パケット転送装置50の稼働前に行うことも、稼働中に行うこともできる。稼働前に行う場合には、例えば、図2の処理を1回だけ行い、最大スループットが目標範囲内となるコア数を求め、求めたコア

数でパケット転送装置を稼働させることができる。また、稼働中に行う場合には、最大スループットが目標範囲内となるコア数を求める処理を繰り返し行うことができる。その場合、最初は、図2の処理をそのまま行う。そして、2回目以降については、図2のS10及びS11は省略して、S12の処理から繰り返す。なお、繰り返し行う場合には、S13で“Y e s”となると、直ちに、S12の処理を開始するのではなく、所定の待機時間だけ待機した後、S12の処理を開始する構成とすることができる。また、パケット転送装置の稼働中の間、常に、図2の処理を繰り返すのではなく、所定回数だけ繰り返す構成とすることもできる。

[0013] 続いて、S12における最大スループットの推定処理について説明する。S12における最大スループットの推定には、例えば、非特許文献1や2に記載の公知の方法を使用することができる。しかしながら、非特許文献1は、使用するコンピュータがシングルコアであることを前提とするものであり、現在の主流であるマルチコアCPUを備えたパケット転送装置50に適用すると、最大スループットの推定精度が劣化する。また、非特許文献2は、例えば、2つのコアを備えたCPUの場合には精度良く最大スループットの推定を行うことができるが、コア数が増加すると実際の最大スループットと、推定した最大スループットとの差が大きくなる。これは、非特許文献2の方法においては、総てのパケットがキャッシュ競合の影響を受けることを前提としているためである。

[0014] したがって、以下に述べる、より精度の高い最大スループットの推定方法を使用することができる。図3は、本実施形態によるパケット転送装置50のキャッシュ構成を示す図である。本実施形態では、パケット転送処理に割り当てられたコア数がコア#1～コア#NのN個であるものとし、総てのコア#1～#Nが同じ、ラストレベルキャッシュ（LLC）を共有するものとする。なお、レベル1キャッシュ（L1）と、レベル2キャッシュ（L2）は、各コアに対応して設けられている。さらに、各キャッシュが利用できない場合、パケット転送装置50は、システムメモリをキャッシュとして使用す

る。なお、システムメモリにアクセスする時間は、キャッシュにアクセスする時間と比較して非常に大きな値となる。

[0015] 最大スループットは、インタフェース速度と、CPU速度により制限される。以下では、インタフェース速度で制限される最大スループットをS1と呼び、CPU速度により制限される最大スループットをS2と呼ぶものとする。本実施形態の推定部11は、最大スループットS1及び最大スループットS2をそれぞれ求め、最大スループットS1及び最大スループットS2の小さい方を、パケット転送装置50の最大スループット λ とする。ここで、最大スループットS1については、パケット転送装置50のインタフェース速度を、基準パケット長で除することにより求めることができる。なお、複数のインタフェースのインタフェース速度がそれぞれ異なる場合には、最小値を使用する。

[0016] 以下、最大スループットS2の算出方法について説明する。まず、1つのコアのみが動作しているときにおいて、1つの基準パケットを転送するのに必要なコアのサイクル数を $C_{s.o.i.o.}$ とする。この場合、1つのコアのみを動作させるときの最大スループット $\lambda_{s.o.i.o.}$ は、コア速度（1秒当たりのサイクル数）を f とすると、 $\lambda_{s.o.i.o.} = f / C_{s.o.i.o.}$ となる。しかしながら、複数のコアを動作させると、キャッシュミスにより、システムメモリへのアクセスが生じる。つまり、複数のコアを動作させると、1つの基準パケットを転送するのに必要な時間は、1つのコアのみが動作しているときのサイクル $C_{s.o.i.o.}$ より長くなる。以下では、この長くなるサイクル数を α とする。

[0017] 本実施形態において、推定部11は、この α を

$$\alpha = (\delta h f / \lambda_{s.o.i.o.}) + (\delta h f / \lambda_{s.o.i.o.}) (N - 1 / N) \quad (1)$$

として求める。なお、 h はキャッシュヒットレートであり、 δ はシステムメモリにアクセスする場合に必要な時間である。式(1)の第1項は、1つのコアのみを動作させているときにはLLCでキャッシュヒットするが、他のコアを動作させたことによりLLCでキャッシュミスとなることにより増加するサイクル数に対応する。また、式(1)の第2項は、複数のコアを動作

させることにより増加するキャッシュミスにより増加するサイクル数に対応する。

[0018] また、本実施形態では、各基準パケットの転送に必要なサイクル数が C_{solo} か $(C_{solo} + \alpha)$ のいずれかであるものとし、基準パケットが C_{solo} で転送される確率を p とし、 $(C_{solo} + \alpha)$ で転送される確率を $q = 1 - p$ とする。N個のCPUコアは、同じ処理を行うため、 $p = 1 / N$ で求めることができる。しかしながら、コアの利用率は100%未満であるため、コアの%利用率で重み付けし、コア# i ($i = 1$ から N の整数) において、基準パケットが C_{solo} で転送される確率 p_i を、以下の式(2)で求める。

[0019] [数1]

$$p_i = \frac{1}{\sum_{j=1}^N u_j} \quad (2)$$

ここで、 $u_1 \sim u_N$ は、コア#1～コア#Nの%利用率(Utilization)である。そして、推定部11は、最大スループット $S2$ を以下の式(3)により求める。なお、 u_{all} は、CPU全体の利用率である

[0020] [数2]

$$S2 = \sum_{i=1}^N p_i \frac{u_{all} f}{C_{solo}} + \sum_{i=1}^N (1 - p_i) \left(\frac{u_{all} f}{C_{solo} + \alpha} \right) \quad (3)$$

[0021] 以下では、最大スループット $S2$ の算出のための処理の流れについて説明する。まず、推定部11は、リソース割当部12を介して、一時的にパケット転送に割り当てるコアの数を1つとし、試験パケット生成部13に基準パケットを送信させ、試験パケット受信部14に基準パケットを受信させる。これにより、単一コアのみが動作している場合における最大スループット λ_{solo} を測定する。また、推定部11は、単一コアのみが動作している場合において基準パケットの転送に費やしたCPUサイクル C_{solo} と、ラストレベル

キャッシュ（L L C）までのキャッシュヒットレート h を測定する。なお、例えば、パケット転送装置 50 が Linux（登録商標）OS であるものとする、 $C_{s.o.l.}$ は、以下のコマンドラインにより取得できる。

```
sudo ocount -s --events=cpl_cycles:ring0,cpl_cycles:ring123
```

同様に、 h は、以下のコマンドラインにより取得できる。

```
sudo ocount -s -events=mem_uops_retired:all_loads, mem_load_uops_retired: l1_hit, mem_load_uops_retired: l2_hit, mem_load_uops_retired: l3_hit
```

[0022] その後、推定部 11 は、リソース割当部 12 を介して、パケット転送に割り当てるコアを元の数に戻す。その後、推定部 11 は、システムメモリへのアクセスに対する遅延量 δ を測定する。遅延量 δ は、以下のコマンドラインにより取得できる。

```
$ taskset 0x1 ./lat_mem_rd -N 1 -P 1 4096k 512
```

さらに、推定部 11 は、各コアの %CPU 利用率（Utilization） $u_1 \sim u_N$ と、全体の %CPU 利用率 u_{all} を測定する。これら、%CPU 利用率は、以下のコマンドラインにより取得できる。

```
$ mpstat -P ALL
```

[0023] 推定部 11 は、各コアの %利用率に基づき式（2）により確率 p_i を求める。また、 N 個のコアを動作させることによる、1 パケットの転送に必要なサイクルの増大量 α を式（1）により求める。そして、式（3）に基づき、最大スループット S_2 を求める。

[0024] なお、図 2 の処理をパケット転送装置の稼働前に行う場合には、各コアの %利用率を求めることはできない。この場合、 $u_1 \sim u_N$ と、 u_{all} を 1 であるものとして行えば良い。

[0025] 以上、本実施形態によると、目標範囲内の最大スループットとするコア数を適切に設定でき、残りのコアを他の処理に割り当てることが可能にある。なお、通常、最大スループット S_1 が目標範囲より大きくなる様に、パケット転送装置 50 として使用するコンピュータに実装するインタフェースは選

択される。つまり、通常、最大スループットλは、最大スループットS2で制限され、最大スループットS1では制限されない。したがって、制御装置1は、最大スループットS2のみを求め、これを最大スループットλとすることができる。

[0026] また、本発明による制御装置は、コンピュータを上記制御装置として動作させるプログラムにより実現することができる。これらコンピュータプログラムは、コンピュータが読み取り可能な記憶媒体に記憶されて、又は、ネットワーク経由で配布が可能なものである。

[0027] 本願は、2015年12月21日提出の日本国特許出願特願2015-248962を基礎として優先権を主張するものであり、その記載内容の全てを、ここに援用する。

請求の範囲

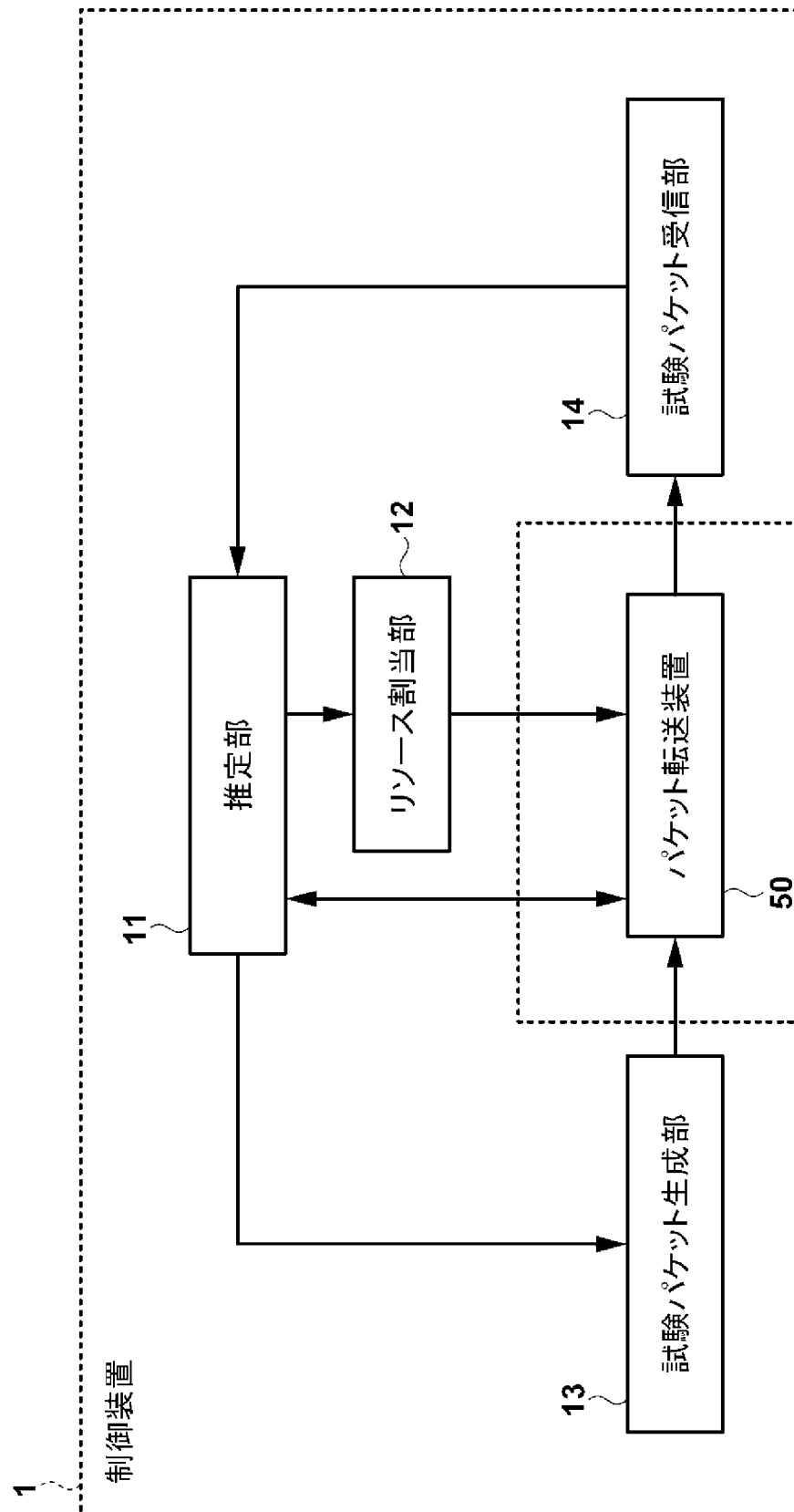
- [請求項1] マルチコアCPUを備えたコンピュータが有するコアの内、パケット転送処理に割り当てるコア数を決定して当該コンピュータを構成する制御を行う制御装置であって、
- パケット転送のスループットの目標範囲を保持する保持手段と、
- 1つのコアのみをパケット転送処理に割り当てたときに、1つの基準パケットの転送処理に必要な基準サイクル数に基づき、N個（Nは2以上の整数）のコアをパケット転送処理に割り当てたときの最大スループットを推定する推定手段と、
- 前記最大スループットが前記目標範囲内になるNの数を求め、前記求めた数のコアがパケット転送処理に割り当てられる様に前記コンピュータを制御する割り当て手段と、
- を備えている、制御装置。
- [請求項2] 前記推定手段は、N個のコアをパケット転送処理に割り当てたときに、1つの前記基準パケットの転送処理に必要なサイクル数の前記基準サイクル数からの増加量を求めることで、N個のコアをパケット転送処理に割り当てたときの最大スループットを推定する、請求項1に記載の制御装置。
- [請求項3] 前記増加量は、キャッシュヒットレートと、キャッシュミスが生じた場合に、前記コンピュータのシステムメモリにアクセスする時間と、前記Nの数に基づく値である、請求項2に記載の制御装置。
- [請求項4] 前記推定手段は、キャッシュヒットにより前記基準サイクル数で転送される前記基準パケットの確率と、キャッシュミスにより前記基準サイクル数と前記増加量との和に等しいサイクル数で転送される前記基準パケットの確率と、を求めることで、N個のコアをパケット転送処理に割り当てたときの最大スループットを推定する、請求項3に記載の制御装置。
- [請求項5] 前記基準サイクル数で転送される前記基準パケットの確率は、前記

Nの数の逆数である、請求項4に記載の制御装置。

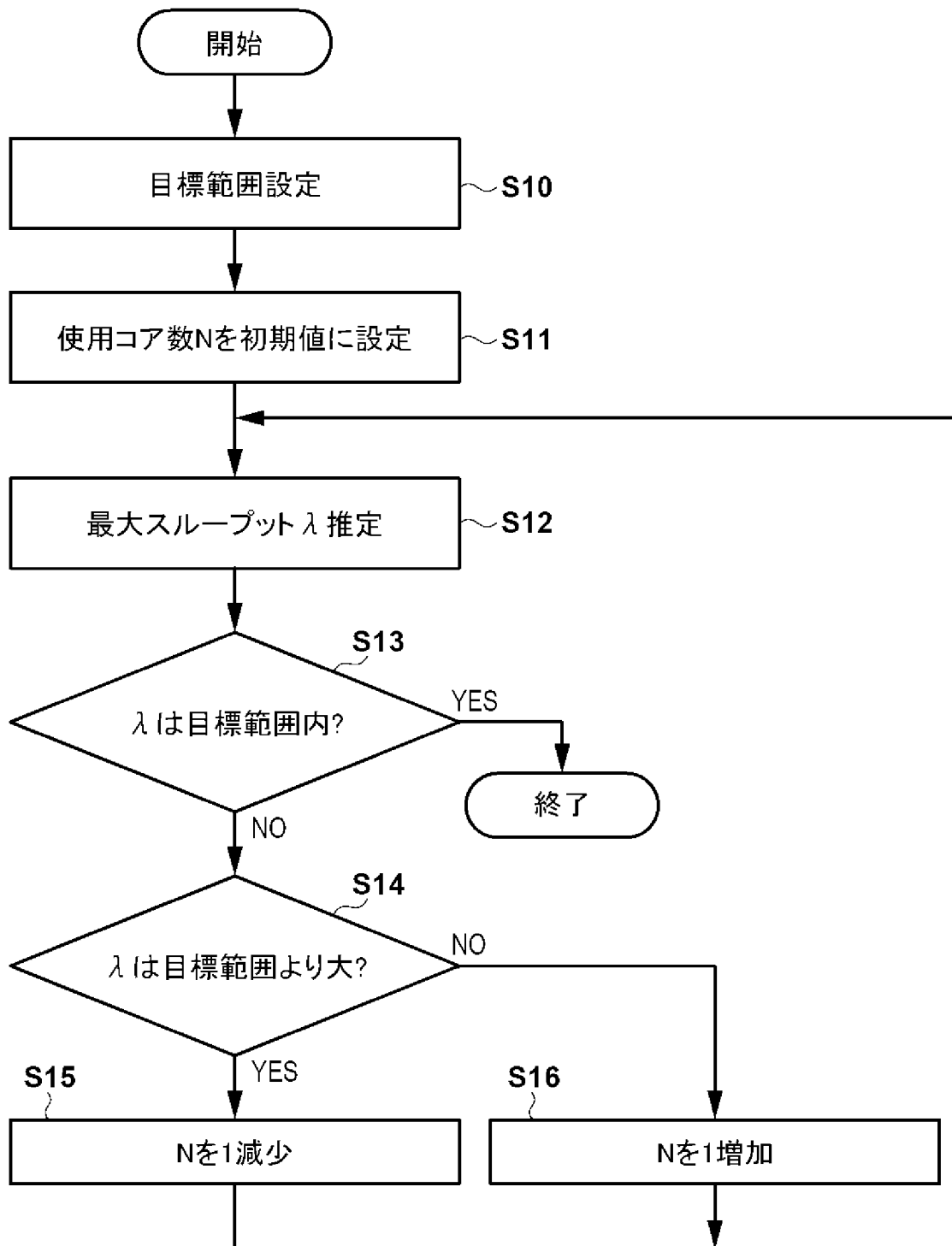
[請求項6] 前記基準サイクル数で転送される前記基準パケットの確率は、N個のコアをパケット転送処理に割り当てたときの、N個のコアそれぞれの利用率に基づき求められる、請求項4に記載の制御装置。

[請求項7] 請求項1から6のいずれか1項に記載の制御装置としてコンピュータを機能させるプログラムを格納するコンピュータ可読記憶媒体。

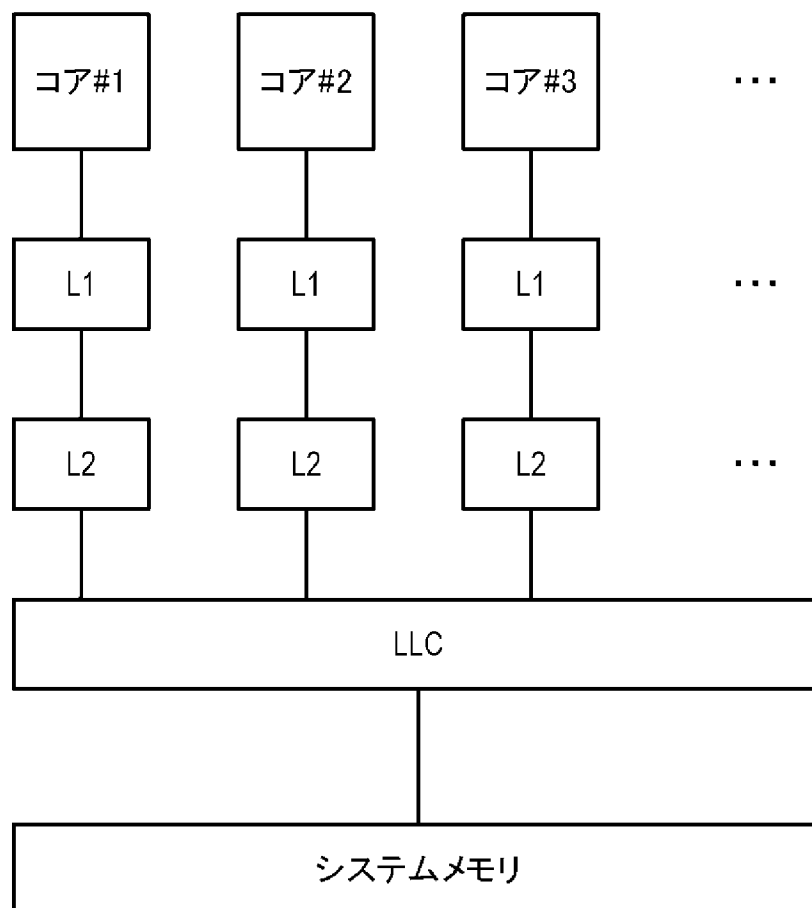
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/087229

A. CLASSIFICATION OF SUBJECT MATTER

G06F9/50(2006.01)i, H04L12/775(2013.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F9/50, H04L12/775

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-129767 A (Mitsubishi Electric Corp.), 05 June 2008 (05.06.2008), (Family: none)	1-7
A	WO 2011/111230 A1 (Fujitsu Ltd.), 15 September 2011 (15.09.2011), & US 2013/0007490 A1	1-7
A	JP 2014-110538 A (NEC Corp.), 12 June 2014 (12.06.2014), (Family: none)	1-7
A	WO 2012/105677 A1 (NEC Corp.), 09 August 2012 (09.08.2012), (Family: none)	1-7

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 March 2017 (02.03.17)

Date of mailing of the international search report
14 March 2017 (14.03.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G06F9/50(2006.01)i, H04L12/775(2013.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G06F9/50, H04L12/775

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-129767 A（三菱電機株式会社）2008.06.05, （ファミリーなし）	1-7
A	WO 2011/111230 A1（富士通株式会社）2011.09.15, & US 2013/0007490 A1	1-7
A	JP 2014-110538 A（日本電気株式会社）2014.06.12, （ファミリーなし）	1-7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

02.03.2017

国際調査報告の発送日

14.03.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

原 忠

5 B

5880

電話番号 03-3581-1101 内線 3545

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2012/105677 A1 (日本電気株式会社) 2012. 08. 09, (ファミリーなし)	1-7