



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H02J 7/00 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년02월20일 10-0684239 2007년02월12일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-1999-0035308 1999년08월25일 2004년08월18일	(65) 공개번호 (43) 공개일자	10-2000-0017499 2000년03월25일
----------------------------------	---	------------------------	--------------------------------

(30) 우선권주장 1998-240477 1998년08월26일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6초메 7반 35고

(72) 발명자 에구찌야스히토
일본도쿄도시나가와꾸기따시나가와6쵸메7-35소니가부시끼가이샤내

(74) 대리인 장수길
구영창

(56) 선행기술조사문헌
KR1019980033071 A *
* 심사관에 의하여 인용된 문헌

심사관 : 박태식

전체 청구항 수 : 총 5 항

(54) 전지 보호 회로 및 전자 장치

(57) 요약

2차 전지는 부품 수가 적은 저렴한 구조에 의해 보호되어야 한다. 따라서, 이러한 구조는 2차 전지로서 전지 셀(2)의 양극 측에 접속된 히터 부착 퓨즈(41), 퓨즈(41)의 히터를 구동하기 위한 구동 FET(42), 및 적어도 전지 셀(2)의 과충전 상태를 검출할 때 구동 FET(42)를 구동하여 퓨즈(41)를 녹이는 검출 제어 IC(3)를 포함한다.

대표도

도 2

특허청구의 범위

청구항 1.

전지 보호 회로에 있어서,

2차 전지의 적어도 과충전 상태를 검출하는 과충전 검출 수단과,

상기 2차 전지의 전류로에 접속되는 히터 부작 퓨즈 수단과,

상기 히터 부작 퓨즈 수단의 히터를 구동하는 히터 구동 수단과,

상기 2차 전지의 전류로에 접속되는 방전 제어용 스위칭 소자와,

상기 방전 제어용 스위칭 소자의 스위칭 동작을 제어하는 스위칭 제어 수단과,

상기 2차 전지의 과방전 상태 또는 방전 과전류 상태를 검출하는 과방전/과전류 검출 수단

을 포함하고,

상기 과방전 상태 또는 방전 과전류 상태의 검출이 확정될 때, 상기 스위칭 제어 수단에 의해 상기 방전 제어용 스위칭 소자를 오프 상태로 제어하여 방전 전류를 차단하며,

상기 과충전 검출 수단은, 제1 과충전 검출 전압값과 상기 제1 과충전 검출 전압값보다 높은 제2 과충전 검출 전압값의 2개를 이용하여, 상기 2차 전지의 과충전 상태를 검출하고,

상기 제1 과충전 검출 전압값에 따른 과충전 검출이 확정되었을 때, 상기 스위칭 제어 수단에 의해 상기 방전 제어용 스위칭 소자를 오프 제어하여 충전 전류를 차단하고,

상기 제2 과충전 검출 전압값에 따른 과충전 검출이 확정되었을 때, 상기 히터 구동 수단에 의해 상기 히터 부작 퓨즈 수단의 히터를 구동하여 퓨즈를 절단하는 것을 특징으로 하는 전지 보호 회로.

청구항 2.

삭제

청구항 3.

제1항에 있어서, 상기 방전 제어용 스위칭 소자는 기생 다이오드를 구비한 전계 효과 트랜지스터인 것을 특징으로 하는 전지 보호 회로.

청구항 4.

삭제

청구항 5.

제1항에 있어서,

상기 2차 전지의 충전 전류를 바이패스하기 위한 바이패스 수단; 및

상기 바이패스 수단을 제어하기 위한 바이패스 제어 수단

을 더 포함하고,

상기 과방전 상태를 검출하는 전압값보다 높고 상기 제2 과충전 검출 전압값보다 낮은 상기 제1 과충전 검출 전압값에 의한 과충전 검출이 확정되었을 때, 상기 바이패스 제어 수단에 의해 상기 바이패스 수단에, 상기 충전 전류보다 작고 소정의 전류 이상인 바이패스 전류를 흘리는 것을 특징으로 하는 전지 보호 회로.

청구항 6.

2차 전지로부터 공급된 전류에 의해 동작하고 상기 2차 전지의 충전을 행하는 전자 장치에 있어서,

상기 2차 전지의 적어도 과충전 상태를 검출하는 과충전 검출 수단과,

상기 2차 전지의 전류로에 접속되는 히터 부착 퓨즈 수단과,

상기 히터 부착 퓨즈 수단의 히터를 구동하는 히터 구동 수단과,

상기 2차 전지의 전류로에 접속되는 방전 제어용 스위칭 소자와,

상기 방전 제어용 스위칭 소자의 스위칭 동작을 제어하는 스위칭 제어 수단과,

상기 2차 전지의 과방전 상태 또는 방전 과전류 상태를 검출하는 과방전/과전류 검출 수단

을 포함하며,

상기 과방전 상태 또는 방전 과전류 상태의 검출이 확정될 때, 상기 스위칭 제어 수단에 의해 상기 방전 제어용 스위칭 소자를 오프 상태로 제어하여 방전 전류를 차단하며,

상기 과충전 검출 수단은, 제1 과충전 검출 전압값과 상기 제1 과충전 검출 전압값보다 높은 제2 과충전 검출 전압값의 2개를 이용하여, 상기 2차 전지의 과충전 상태를 검출하고,

상기 제1 과충전 검출 전압값에 따른 과충전 검출이 확정되었을 때, 상기 스위칭 제어 수단에 의해 상기 방전 제어용 스위칭 소자를 오프 제어하여 충전 전류를 차단하고,

상기 제2 과충전 검출 전압값에 따른 과충전 검출이 확정되었을 때, 상기 히터 구동 수단에 의해 상기 히터 부착 퓨즈 수단의 히터를 구동하여 퓨즈를 절단하는 전지 팩을 구비한 것을 특징으로 하는 전자 장치.

청구항 7.

제6항에 있어서,

상기 전지 팩을 탈착 가능하게 장착한 장착부; 및

상기 전지 팩에 대한 전기적 접속부

를 더 포함하는 것을 특징으로 하는 전자 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 2차 전지의 적어도 과충전을 방지하는 전지 보호 회로 및 전지 보호 회로를 갖는 전자 장치에 관한 것이다.

전자 장치 중에서 예를 들면, 전원 공급을 위해 전지 팩을 장치하고, 그 전지 팩으로부터 기기 동작용의 전원을 공급하도록 되어있는 것으로는 예를 들면, 휴대용 노트북형 퍼스널 컴퓨터(이하, 약칭하여 노트북 퍼스널 컴퓨터라 함), 정보 단말기, 비디오 테이프 리코더, 녹음기, 및 휴대 전화 등이 있다. 휴대용이 아닌 전자 장치로는, 예를 들면 동력 어시스트용 모터를 구비한 전기 자동차 등이 있다.

이들 전자 장치에서 사용되는 전지 팩으로는, 반복적으로 충전/방전이 가능한 2차 전지 셀을 구비한 것이 많다. 이러한 2차 전지 셀로서, 체적 에너지 밀도가 높은, 소위 리튬 이온 2차 전지를 사용하는 경우가 많다.

그러나, 리튬 이온 2차 전지는 과충전 또는 과방전에 대한 허용 범위가 작다. 따라서, 전지 팩에서는, 통상적으로 리튬 이온 2차 전지의 과충전 또는 과방전을 방지하기 위한 전지 보호 회로가 제공된다.

도 1은 리튬 이온 2차 전지 셀(202)을 갖는 전지 팩(200)에 포함된 종래의 전지 보호 회로의 구조를 도시한 것이다.

도 1을 참조하면, 단자(211, 212)는 전지 팩의 충전/방전 단자로서, 단자(211)는 플러스 단자이고, 단자(212)는 마이너스 단자(GND 단자)이다. 전지 팩(200)은 플러스 단자(211) 및 마이너스 단자(212)를 통하여 전지 셀(202)로부터 전자 장치의 본체 측에 전원을 공급하여 전류를 공급한다. 반면에, 플러스 단자(211) 및 마이너스 단자(212)를 통하여 외부 충전기(도시되지 않음)로부터 공급된 전류를 충전함으로써 전지 셀(202)이 충전된다.

전계 효과 트랜지스터(FET)(206) 및 다른 전계 효과 트랜지스터(FET)(205)가 전지 팩(200)의 플러스 단자(211) 및 전지 셀(202)의 양극측 사이에 직렬로 결합된다. FET(205, 206)은 각각 충전 온/오프 제어용 스위칭 디바이스 및 방전 온/오프 제어용 스위칭 소자로서 제공된다. 이들 FET(205, 206)은 기생 다이오드를 포함한다.

제어 IC 회로(203)는, 단자(235)에 플러스 단자(211)의 전압값이 입력되고, 단자(231)에 전지 셀(202)의 양극측 전압값이 입력되고, 단자(232)에 전지 셀(202)의 음극측 전압값이 각각 입력되도록 한다. 제어 IC 회로는, 단자(233, 234)로부터 FET(206)의 스위칭 동작(온/오프 동작)을 위한 구동 신호, 및 FET(205)의 스위칭 동작(온/오프 동작)을 위한 구동 신호를 각각 출력한다. 즉, 제어 IC 회로(203)는 플러스 단자(211)의 전압값 및 전지 셀(202)의 양극과 음극측의 전압값을 모니터링하여, FET(205, 206)의 스위칭 동작을 제어한다.

한편, 도 1에 도시된 충전/방전 제어를 위한 FET를 사용한 전지 팩에서, 2개의 FET(205, 206)가 충전/방전 제어를 위해 제공되며, 이들 FET(205, 206)은 전지 셀(202)의 플러스 단자(211) 및 음극측 사이에 직렬로 결합되므로, 내부 저항을 증가시킨다. 낮은 내부 저항을 실현하기 위해 병렬로 결합된 FET를 갖는 전지 보호 회로가 있더라도, 부품의 수가 증가하므로, 단가가 상승한다.

충전 제어용 FET를 사용하는 것은, FET의 고유의 보호 회로에 여분의 보호 회로(즉, 2개의 보호 회로)를 제공하는 것이 필요한 경우가 있으므로, 부품의 수 및 단가를 상승시킨다.

만일, 예를 들면 드레인-소스 전압이 20V일 때 외형이 TSSOP이고 N 채널이며, 게이트 저항 전압은 12V이고, 게이트 전압이 2.5V일 때의 온 저항은 35mΩ인 2개의 평행 결합된 충전/방전용 FET가 사용되고, 소자 저항은 70mΩ, 즉 FET 당 저항은 35mΩ이다. 반면에, 이들 FET가 서로 직렬로 결합되는 경우, 소자 저항은 35mΩ이고, 즉 FET 1개당 저항이 17.5mΩ라는 것이다. 도 1은 P-채널 FET의 일례로서 N-채널 FET보다 내부 저항이 큰 것을 도시한다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 부품수가 적고 저렴한 전지 보호 회로 및 전지 보호 회로를 갖는 전지 팩이 제공된 전자 장치를 제공하는 것이다.

하나의 특징에서, 본 발명은 2차 전지의 적어도 과충전 상태를 검출하기 위한 과충전 검출 수단, 2차 전지의 전류로에 접속된 히터 부착 퓨즈 수단, 및 퓨즈 수단의 히터를 구동하기 위한 히터 구동 수단을 포함하는 전지 보호 회로를 제공한다. 히터 구동 회로는 퓨즈 수단의 히터를 구동하여, 과충전 검출이 확정될 때, 퓨즈를 절단한다.

다른 특징에서, 본 발명은 2차 전지의 적어도 과충전 상태를 검출하기 위한 과충전 검출 수단, 2차 전지의 전류로에 접속된 히터 부착 퓨즈 수단, 및 상기 퓨즈 수단의 히터를 구동하는 히터 구동 수단을 갖는 전지 팩을 포함하고, 2차 전지로부터 인가된 전류에 의해 동작하며, 2차 전지를 충전하기에 적합한 전자 장치를 제공한다. 히터 구동 수단은 과충전 검출이 확정될 때, 퓨즈 수단의 히터를 구동하여 퓨즈를 절단한다.

본 발명의 전지 보호 회로 및 전자 장치에 따르면, 2차 전지의 전류로에 접속된 히터의 퓨즈는, 2차 전지의 적어도 과충전 상태가 검출될 때 절단된다. 따라서, 부품수가 적고 저렴한 구조에 의해 2차 전지를 보호할 수 있게 된다.

발명의 구성

도면을 참조하여, 본 발명의 양호한 실시예에 관하여 상세히 설명한다.

본 발명의 전지 보호 회로는, 휴대용 전자 장치(예를 들면, 노트북형 퍼스널 컴퓨터, 정보 단말기, 비디오 테이프 리코더, 또는 녹음기) 및 비휴대용 전자 장치(동력 어시스트용 모터를 갖는 전기 자전거 등)에 사용되는 전지 팩 내부 등에 제공될 수 있다. 이하 설명될 실시예들은 설명하기 위한 것으로서, 본 발명의 특징을 제한하지 않는다는 것에 주의해야 한다.

도 2는 본 발명의 제1 실시예에 따른 전지 보호 회로의 개략적인 구조를 도시한다.

도 2를 참조하면, 전지 셀(2)은 예를 들면, 리튬 이온 2차 전지, 리드 2차 축전지, Ni-Cd 2차 전지(니켈-카드뮴 2차 전지), Ni 수소 2차 전지(니켈-수소 2차 전지), N-Zn 전지(니켈-아연 축전지), 폴리머 2차 전지, 및 Zn 2차 공기 전지(아연 공기 전지) 중 하나이다. 양호한 실시예에서는, 전지 셀(2)로서 리튬 이온 2차 전지를 사용한다고 가정하자.

단자(11, 12)가 전지 팩(1)의 충전/방전 단자에 장착되어 있고, 전지 플러스 단자[이하, 플러스 단자(11)로 언급함] 및 전지 마이너스 단자 GND[이하, 마이너스 단자(12)로 언급함]로서 동작한다. 전지 팩(1)은 이들 단자(11, 12)를 통하여 전지 셀(2)로부터 전자 장치 본체측에 전원을 공급한다. 또한, 전지 셀(2)은, 이들 단자(11, 12)를 통하여 도시되지 않은 외부 충전기로부터 제공된 충전 전류에 의해 충전된다.

과충전 보호부(4)는 히터 부착 퓨즈(41) 및 히터 부착 퓨즈(41)의 히터를 구동하기 위한 구동 FET(42)를 포함한다. 히터 부착 퓨즈(41)의 퓨즈가 전지 팩(1)의 플러스 단자(11) 및 전지 셀(2)의 양극측 사이에 삽입되어 접속되고, 구동 FET(42)의 게이트는 검출 제어 IC(3)의 과충전 제어 단자(33)에 접속된다. 만일, 과충전 보호부(4)에서, 구동 FET(42)가 온될 때, 히터를 발열시키도록 히터 부착 퓨즈(41)의 히터에 전류가 흘러서 온도가 상승하게 된다. 만일, 히터에서 전류의 흐름에 의해 온도가 계속 상승하여 퓨즈의 용점에 도달하는 경우에는 퓨즈가 절단되므로 플러스 단자(11) 및 전지 셀(2)의 양극측 단자간의 결합이 끊어지게 된다. 히터 부착 퓨즈(41)의 내부 저항이 10mΩ이하이므로, 도 2의 전지 보호 회로의 내부 저항은 상당히 작게 된다는 것에 유의해야 한다.

검출 제어 IC(3)는, 셀 플러스 단자 검출 단자(31)에 전지 셀(2)의 양극측 전압값이 입력되고, 셀 마이너스 단자(32)에 전지 셀(2)의 음극측 전압값이 각각 입력되고, 과충전 제어 단자(33)로부터 과충전 보호부(4)의 구동 FET(42)의 스위칭 동작(온/오프 동작)용의 구동 신호를 출력한다. 이러한 스위칭 동작용의 구동 신호는 이하 과충전 제어 신호라 한다. 즉, 검출 제어 IC(3)는, 전지 셀(2)의 양극측 및 음극측의 전압값을 모니터링하여, 이들 전압값에 기초하여 구동 제어 신호(과충전 제어 신호)를 출력하여, 과충전 보호부(4)의 구동 FET(42)의 스위칭 동작(온/오프 동작)을 제어한다. 검출 제어 IC(3)의 구체적 내부 구성이 이하 후술될 것이다.

전지 팩(1)의 충전시에는, 플러스 단자(11) 및 마이너스 단자(12)를 통하여 도시되지 않은 외부 충전기로부터 충전 전류가 공급된다. 충전 전류에 의해 전지 셀(2)이 충전되어, 셀 전압이 상승한다. 만일, 외부 충전기의 전압이 전지 셀(2)의 완전(full) 충전 전압으로 제한되는 경우, 전지 셀(2)은 이러한 완전 충전 전압까지 충전되고, 그 이상의 전압으로 상승하는 일은 없다.

그러나, 외부 충전기가 고장나거나 잘못된 전압의 충전기이거나 하여 전지 셀(2)에 높은 충전 전압이 걸리면, 전지 셀(2)의 셀 전압은 완전 충전 전압보다 높은 전압으로 상승한다.

상술된 검출 제어 IC(3)는 셀 플러스 전압 검출 단자(31)로부터의 양극측 전압값, 및 셀 마이너스 전압 검출 단자(32)로부터의 음극측 전압값에 의해 전지 셀(2)의 셀 전압을 검출하므로, 미리 소정 전압으로서 설정되어 있는 과충전 보호 전압에 도달하는 경우, 검출 제어 IC(3)는 과충전 제어 단자(33)로부터 구동 FET(42)를 온 구동하는 구동 신호(과충전 제어 신호)를 출력한다.

구동 FET(42)가 이러한 방식으로 온되면, 과충전 보호부(4)에서는, 히터 부착 퓨즈(41)의 히터가 발열되어 퓨즈가 절단되므로, 전지 셀(2)로의 충전 전류가 차단(오프)된다. 이는, 전지 셀(2)의 과충전을 방지한다.

히터 부착 퓨즈(41)의 히터는 비복귀형, 즉 일단 절단되면 도통 상태로 복귀되지 않는 유형이다. 따라서, 전지 보호 동작이 일단 발생하는 경우, 다시 사용하는 것이 불가능하다. 그러나, 충전 전압이 올바른 충전기를 사용하여 충전을 수행하는 한, 과충전 보호 동작이 일어날 우려가 없으므로, 전지 보호 회로의 동작으로서는 충분하다고 여겨진다.

상술된 제1 실시예에서의 전지 보호 회로는 다음의 조치가 사용된 시스템에서 최적이다. 즉, 본 실시예의 전지 보호 회로는, 쇼트되기 어려운 충전/방전 단자를 갖는 전지 팩에 장착되고, 이 전지 팩을 사용하는 전자 장치 측에는 과방전시 방전 전류를 오프하는 기구를 구비하고, 방전 전류 오프 후의 누설 전류가 매우 작은 시스템인 것이 바람직하다. 전지 팩의 충전/방전 단자의 형태는, 전지 팩의 운반 등, 단체로 취급되고 있을 때 실수로 쇼트 등이 발생하여 퓨즈가 절단되는 것을 방지하는 것이 필요하다. 전자 장치측에서 방전 전류를 오프하는 기능은, 전지 셀을 과방전으로부터 보호하기 위해 필요하다. 방전 전류 오프 후의 허용 누설 전류는, 전지 셀이 방전 종료 후부터의 과방전에 의해 극단적으로 열화해 버리기까지의 잔류 용량과, 사용하는 전자 장치에 세트한 채로 방치했을 때의 허용 기간 등으로부터 정하는 값이지만, 대략 $1\mu\text{A}$ 이하가 바람직하다.

도 2에 도시된 제1 실시예의 전지 보호 회로의 검출 제어 IC(3)의 구체적 내부 구성은 도 3을 참조하여 설명된다.

도 3을 참조하면, 검출 제어 IC(3)는, 히스테리시스 부착 비교기로서의 기능을 갖고 전지 셀(2)의 과충전의 검출을 수행하는 과충전 검출부(C1), 및 과충전 보호 전압에 대응하는 과충전 검출용 기준 전압(RV1)을 발생하는 과충전 기준 전압원(70)을 포함한다. 양호한 실시예에서, 과충전 검출용 기준 전압(RV1)은, 예를 들면 4.4V로 확정된다.

과충전 검출부(C1)는 셀 플러스 전압 검출 단자(31)(양극측 전압)로부터 입력된 전지 셀(2)의 셀 전압과 과충전 기준 전압원(70)으로부터의 과충전 검출용 기준 전압(RV1)을 비교한다. 셀 전압이 과충전 검출용 기준 전압(RV1)(4.4V) 이상인 경우, 과충전 검출부(C1)는 과충전 제어 단자(33)로부터 과충전 제어 신호로서 하이-레벨 신호(H-신호)를 출력한다.

이러한 과충전 제어 단자(33)에 의해 출력된 과충전 제어 신호는 구동 FET(42)의 구동 신호이므로, 과충전 제어 신호가 H-레벨에 있을 때, 구동 FET(42)가 온되어, 히터 부착 퓨즈(41)의 히터를 발열시켜 퓨즈를 절단한다. 이는, 전지 셀(2)에 대한 과충전 보호를 보장한다.

과충전 보호부(C1)의 비교기에서 히스테리시스를 제공하기 위한 목적은, 구동 FET(42)가 턴온될 때 전지 셀(2)의 전압이 전류 흐름에 의해 낮아지더라도 과충전 검출 상태를 유지하기 위한 것이다. 과충전 보호부(C1)의 비교기는 과충전 보호부(C1)에 수 십 ms~수 s의 불감 시간을 제공하는 것이 바람직하다.

본 발명의 제2 실시예의 전지 보호 회로가 이하 설명된다.

도 4는 본 발명의 제2 실시예에 따른 전지 보호 회로의 개략적인 도면을 도시한 것이다. 도 2에 도시된 본 발명의 제2 실시예의 전지 보호 회로는 도 2의 구성에 대응하는 과방전 및 과전류 보호용 FET(이하, 방전 제어 FET(5)라함)를 갖는다. 제2 실시예에서, 사용 기기의 제한 조건은 엄하지 않고, 단 하나의 방전 제어 FET(5)가 부가되므로, 내부 저항이 비교적 작다. 도 4에서 도 2에 도시된 부품과 유사한 부분들이 동일한 참조 번호에 의해 표시되므로, 이에 대한 설명은 생략한다는 것에 유의해야 한다.

방전 제어 FET(5)가 플러스 단자(11), 및 예를 들면 과충전 보호부(4)의 히터 부착 퓨즈(41)의 퓨즈부 사이에 삽입되어 결합되며, 검출 제어 IC(3)의 방전 제어 FET 제어 단자(34)에 결합된 게이트를 갖는다.

또한, 본 발명의 제2 실시예의 검출 제어 IC(3)는 플러스 단자(11)에 결합된 단자 전압 검출 단자(35)를 갖고, 이들 단자 전압 검출 단자(35)를 통하여 인가된 전압 및 전류값에 기초하여 과방전 및 과전류를 검출한다. 과방전 또는 과전류를 검출

할 때, 검출 제어 IC(3)는, 방전 제어 FET 제어 단자(34)로부터 방전 제어 FET(5)를 스위칭(온/오프 동작)하기 위한 구동 신호(이하, 방전 FET 제어 신호로 칭함)를 출력한다. 한편, 검출 제어 IC(3)에서는, 방전 제어 FET(5)의 온 저항 및 히터 부착 퓨즈(41)의 퓨즈 저항에 의해 생성된 전압 강하에 의해 전류를 검출한다.

전지 셀(2)이 과방전 상태에 있는 경우, 검출 제어 IC(3)는 과방전을 검출하여, 방전 제어 FET 제어 단자(34)로부터 방전 FET 제어 신호에 의해 방전 제어 FET(5)를 턴 오프한다(과방전 보호 동작). 이는 전지 팩(1)으로부터 로드(즉, 사용되는 기기)로 전류를 턴 오프시키며, 전지 셀(2)이 과방전 되는 것으로부터 보호될 수 있다. 또한, 전지 셀(2)이 예를 들면 단자 차단에 따른 과전류 상태에 있는 경우, 검출 제어 IC(3)는 과전류를 검출하여, 방전 제어 FET 제어 단자(34)로부터 방전 FET 제어 신호에 의해 방전 제어 FET(5)를 턴 오프시킨다(과전류 보호 동작). 이는, 전지 셀(2), 즉 전지 팩(1)의 과손을 방지한다.

또한, 본 발명의 제2 실시예의 검출 제어 IC(3)는, 셀 플러스 전압 검출 단자(31)로부터의 양극측 전압값과 셀 마이너스 전압 검출 단자(32)로부터의 음극측 전압값에 기초하여, 전지 셀(2)의 완전 충전 전압을 검출하여, 완전 충전 전압 검출이 확정되면, 방전 제어 FET 제어 단자(34)로부터의 방전 FET 제어 신호에 의해 방전 제어 FET(5)를 턴 오프하는 기능도 갖는다. 즉, 검출 제어 IC(3)는 전지 셀(2)이 완전 충전 전압에 있는 경우, 방전 제어 FET 제어 단자(34)로부터의 방전 FET 제어 신호에 의해 방전 제어 FET(5)를 턴 오프시킨다. 제2 실시예에서의 검출 제어 IC(3)의 구체적인 내부 구조가 이어서 설명된다.

방전 제어 FET(5)에서, 도 4에 도시된 바와 같이 기생 다이오드가 존재한다. 따라서, 방전 제어 FET(5)를 오프시킨 경우, 방전 방향의 전류에 대해서는 오프될 수 있으나, 충전 방향의 전류에 대해서는 오프될 수 없다. 그러나, 기생 다이오드의 순방향 전압 강하 V_f 이내의 전위차분에 대해서는, 충전 방향 전류도 오프될 수 있다. 즉, 충전기의 최대 전압 V_{Cmax} 이 소정 범위 내에 있는 경우 충전 전류도 오프될 수 있다. 따라서, 제2 실시예의 전지 보호 회로에서는, 전지 셀(2)의 완전 충전 전압의 검출에 응답하여 방전 제어 FET(5)를 턴 오프시켜 충전 전류를 제어함으로써, 전지 팩(1)의 내부에서 전지 셀(2)을 완전 충전 상태로 제어하는 것이 가능하다.

또한, 본 발명의 제2 실시예에서, 전지 팩(1)의 내부에 전지 셀(2)을 완전 충전 상태로 제어 가능한 완전 충전 제어 수단을 포함하는 경우, 다음과 같은 이점이 발생한다. 즉, 전지 팩(1) 내에 제2 실시예에서와 같은 완전 충전 제어 수단이 제공되지 않는 경우, 충전기측에서 전지 셀(2)의 완전 충전 전압을 제어해야 하므로, 충전기의 전압 발생 부분을 고밀도로 설정해야 한다. 그러나, 제2 실시예에서와 같이 전지 팩(1) 내에 완전 충전 제어 수단을 구비한 경우에는, 충전기의 전압 발생 부분의 정밀도를 비교적 낮게 할 수 있으므로(즉, 충전기의 전압 허용 범위를 넓게 할 수 있으므로), 저렴한 충전기를 사용하는 것이 가능하게 된다. 구체적인 일례로서, 전지 셀(2)의 완전 충전 전압이 4.2~4.25V인 것으로 한 경우에서, 전지 팩(1) 내에 완전 충전 제어 수단을 포함하지 않는 경우, 충전기측의 전압은 $4.225 \pm 0.025V$ 정밀도가 필요하지만, 전지 팩(1) 내에 완전 충전 제어 수단을 포함하는 경우, 충전기 측의 전압은 4.2~4.7V(기생 다이오드의 순방향 전압 강하 $V_f=0.5V$ 로 한 경우)로 된다.

따라서, 제2 실시예에서는, 제한이 가해지는 있지만, 방전 제어 FET(5)를 충전 제어에도 사용할 수 있다.

한편, 전지 셀(2)의 셀 전압이 완전 충전 전압보다 높은 경우, 방전 제어 FET(5)가 턴 오프되어 있으므로, 이 상태에서부터 방전하는 경우에는 다음과 같이 한다.

먼저, 방전 제어 FET(5)가 오프 상태이고, 플러스 단자(11) 및 마이너스 단자(12)에 부하를 접속하면, 플러스 단자(11)의 전압은 마이너스 단자(12)의 전위로 낮아진다. 플러스 단자(11)의 전위는 검출 제어 IC(3)가 단자 전압 검출 단자(35)를 통하여 모니터링하고 있으며, 플러스 단자(11)에서의 전위가 전지 셀(2)의 양극측에서의 전위[셀 플러스 전압 검출 단자(31)에서의 전위]보다 소정의 값(VM) 만큼 낮아지는 경우, 검출 제어 IC(3)는 방전 제어 FET 제어 단자(34)로부터의 방전 FET 제어 신호에 의해 방전 제어 FET(5)를 온 방향으로 제어하여, 방전 전류를 허용한다. 이는, 종래에서 충전용 FET[도 1의 FET(206)]가 턴 오프 상태로 되었을 때의 방전에 대응하는 것이다. 도 1의 FET(206)가 기생 다이오드의 순방향 전압 강하 V_f 분 만큼 방전하고 있기 때문에, 상술된 VM값을 수백 mV로 설정하여도 실용상 문제는 발생하지 않는 것으로 생각된다. 단, 기생 다이오드에 의한 전압 강하분은 작은 편이 바람직한 경우도 있다. 따라서, VM값은 수 mV~수 백 mV가 바람직하다.

상술된 값 VM을 검출함으로써 방전 제어 FET(5)를 제어하는 경우, FET(5)의 게이트 전압을 디지털적으로 온/오프하는 방법과, 게이트 전압을 아날로그적으로 제어하는 방법이 고려된다. 비록 이들 방법에 대한 상세한 설명이 생략되었으나, 이들 방법을 사용함으로써 거의 동일한 효과를 얻는 것이 가능하다.

도 5를 참조하여, 도 4에 도시된 제2 실시예에서의 검출 제어 IC(3)의 구체적 내부 구조가 설명된다. 도 3에 도시된 부품과 유사한 부분들은 동일한 참조 번호로 표시되었으며, 구체적으로 설명하지 않는다.

도 5를 참조하면, 검출 제어 IC(3)는, 도 3에 도시된 과충전 검출부(C1)와 유사한 기능을 갖는 제1 과충전 검출부(C1)와, 도 3에서의 기준 전압(70)과 마찬가지로의 기준 전압(RV1)을 제1 과충전 검출용 기준 전압(RV1)으로서 생성하는 제1 과충전 기준 전압원(70)을 구비하고, 전지 셀(2)의 완전 충전을 검출하기 위한 비교기로서의 역할을 하는 제2 과충전 검출부(C2)를 포함한다. 또한, 검출 제어 IC(3)는, 전지 셀(2)의 완전 충전 전압에 대응하는 제2 과충전 검출용 기준 전압(RV2)을 발생시키기 위한 제2 과충전 기준 전압원(71)과, 과방전을 검출하기 위한 비교기로서의 역할을 갖는 과방전 검출부(C3)와, 과방전 검출부(C3)에서의 과방전을 검출하기 위한 기준으로 되는 과방전 검출용 기준 전압(RV3)을 생성하기 위한 과방전 기준 전압원(72)을 포함한다. 또한, 검출 제어 IC(3)는, 과전류를 검출하기 위한 비교기로서의 기능을 갖는 과전류 검출부(C5)와, 과전류 검출부(C5)에서 과전류를 검출하기 위한 기준으로 되는 과전류 검출용 기준 전압(RV5)을 생성하기 위한 과전류 기준 전압원(76)을 포함한다. 또한, 검출 제어 IC(3)는 방전 상태를 검출하기 위한 비교기로서의 기능을 갖는 방전 상태 검출부(C4)와, 방전 상태 검출부(C4)에서 방전 상태를 검출하는 기준으로 되는 방전 상태 검출용 기준 전압(RV4)을 발생하는 방전 상태 기준 전압원(75)과, AND(논리 곱) 게이트(74)와 OR(논리 합) 게이트(77)를 포함한다. 본 실시예에서는, 제1 과충전 검출용 기준 전압(RV1)이 예를 들면 4.4V로 설정되고, 제2 과충전 검출용 기준 전압(RV2)은 수십 mV의 비교적 작은 값으로 설정되며, 과전류 검출용 기준 전압(RV5)은 백 수십 mV~수 백mV 정도의 검출될 전류값에 대응하는 값으로 설정된다.

도 3의 경우와 마찬가지로, 제1 과충전 검출부(C1)는 전지 셀(2)의 셀 전압(양극측 전압)과 제1 과충전 기준 전압원(70)으로부터의 제1 과충전 검출용 기준 전압(RV1)을 비교하여, 셀 전압이 제1 과충전 검출용 기준 전압(RV1)(4.4V) 보다 높을 때, 과충전 제어 단자(33)로부터의 과충전 제어 신호로서 H-레벨 신호를 출력한다. 이는, 구동 FET(42)가 온될 때, 히터 부착 퓨즈(41)의 히터를 발열시켜 퓨즈를 절단하여, 전지 셀(2)의 과충전을 보호한다.

제2 과충전 검출부(C2)는, 셀 플러스 전압 검출 단자(31)로부터 입력된 전지 셀(2)의 셀 전압(양극측 전압)과, 제2 과충전 기준 전압원(71)으로부터의 제2 과전류 검출용 기준 전압(RV2)을 비교하여, 셀 전압이 제2 과충전 검출용 기준 전압(RV2)(4.3V) 보다 높아질 때 H-레벨 신호를 발생시킨다. 제2 과충전 검출부(C2)의 출력 신호가 2입력 AND 게이트(74)의 입력 단자 중 하나에 전송된다.

방전 상태 검출부(C4)는 단자 전압 검출 단자(35)로부터 입력된 플러스 단자(11)의 전압과, 방전 상태 기준 전압원(75)으로부터의 방전 상태 검출용 기준 전압(RV4)을 비교하여, 플러스 단자(11)의 전압이 방전 상태 검출용 기준 전압(RV4)(수십 mV 정도의 비교적 작은 값)보다 낮은 경우, 로우-레벨(L-레벨) 신호를 출력한다. 방전 상태 검출부(C4)의 출력 신호는, 2 입력 AND 게이트(74)의 다른 쪽 입력 단자에 전송된다.

과방전 검출부(C3)는 셀 플러스 전압 검출 단자(31)로부터 입력된 전지 셀(2)의 셀 전압(양극측 전압)과, 과방전 기준 전압원(72)으로부터의 과방전 검출용 기준 전압(RV3)을 비교하여, 셀 전압이 과방전 검출용 기준 전압(RV3)(2.5V) 보다 낮은 경우 H-레벨 신호를 출력한다(과방전 상태). 과방전 검출부(C3)의 출력 신호는 3입력 OR 게이트(77)의 제1 입력 단자로 전송된다.

과전류 검출부(C5)는 단자 전압 검출 단자(35)로부터 입력된 플러스 단자(11)의 전압과, 과전류 기준 전압원(75)으로부터의 과전류 검출용 기준 전압(RV5)을 비교하여, 플러스 단자(11)의 전압이 과전류 검출용 기준 전압(RV5)(백 수십mV~수백mV 정도의 검출될 전류값에 대응하는 값)보다 낮게 되면(과전류 상태), H-레벨 신호를 출력한다. 과전류 검출부(C5)의 출력 신호는 3입력 OR 게이트(77)의 제2 입력 단자로 전송된다.

2입력 AND 게이트(74)에서는, 제2 과충전 검출부(C2)의 출력과, 방전 상태 검출부(C4)의 출력의 논리 곱을 취한다. 2입력 AND 게이트(74)의 출력 신호는 3입력 OR 게이트(77)의 제3 입력 단자로 전송된다.

3입력 OR 게이트(77)에서는, 과방전 검출부(C3)로부터의 출력, 과전류 검출부(C5)로부터의 출력, 및 2입력 AND 게이트(74)의 출력의 논리 합을 취한다. 3입력 OR 게이트(77)의 출력 신호는 방전 FET 제어 단자(34)로부터 방전 FET 제어 신호로서 방전 제어 FET(5)로 전송된다.

통상 상태에서는, 제2 과충전 검출부(C2), 과방전 검출부(C3), 과전류 검출부(C5)의 각 출력이 각각 L-레벨로 되어 있으며, 방전 상태 검출부(C4)의 출력만 H-레벨이므로, 방전 제어 FET(5)의 게이트 전압, 즉 방전 FET 제어 단자(34)의 전압은 L-레벨이다. 따라서, 통상 상태의 방전 제어 FET(5)는 온-상태에 있다.

만일, 충전 전류가 흐르는 상태에서, 제2 과충전 검출부(C2)에서 과충전을 검출하는 경우, 제2 과충전 검출부(C2)의 출력은 H-레벨이 된다. 방전 상태 검출부(C4)의 출력이 H-레벨이므로, 2입력 AND 게이트(74)의 출력은 H-레벨이다. 따라서, 과방전 검출부(C3)의 출력이 L-레벨이어도, 3입력 OR 게이트(77)의 출력은 H-레벨이므로, 방전 제어 FET(5)가 턴 오프된다. 방전 제어 FET(5)가 오프되면, 충전 전류도 턴 오프된다.

한편, 전술한 바와 같이 과충전 상태로 되어 방전 제어 FET(5)가 오프되어 있으면, 전지 팩(1)을 충전기로부터 벗겨내어 방전하려고 해도 방전 제어 FET(5)가 오프되어 있으므로 방전 전류가 흐르지 않게 된다. 방전 상태 검출부(C4)는 이러한 것을 회피하기 위해서이다. 예를 들면, 방전 전류가 흐르는 동안, 방전 로드가 플러스 단자(11) 및 마이너스 단자(12)에 결합되면, 플러스 단자(11)의 전압이 낮아지고 단자 전압 검출 단자(35)의 전압도 낮아지므로, 방전 상태 검출부(C4)의 출력은 L-레벨이 된다. 즉, 2입력 AND 게이트(74)의 입력 중 하나가 L-레벨이므로, 2입력 AND 게이트(74)의 출력은 당연히 L-레벨이다. 과방전 검출부(C3)의 출력과, 과전류 검출부(C5)의 출력이 모두 L-레벨인 경우, 3입력 OR 게이트(77)의 출력은 L-레벨이고, 방전 제어 FET(5)의 게이트 전압은 L 레벨, 즉 방전 제어 FET(5)는 온된다. 방전 제어 FET(5)가 온일 때, 플러스 단자(11)의 전압 및 단자 전압 검출 단자(35)의 전압이 높으므로, 다시 방전 상태 검출부(C4)의 출력은 H 레벨, 방전 제어 FET(5)의 게이트 전압은 H 레벨로 된다. 방전 상태 검출부(C4)의 출력과 방전 제어 FET(5)의 게이트 전압이 완전히 H-레벨인 경우, 방전 제어 FET(5)가 턴 오프되어, 또한 반복되어 버리지만, 그것이 완전히 H 레벨로 되는 것은 아니고, 중간 정도의 H 레벨인 회로 구성으로 하고 있으면, 로드에서 흐르는 전류에 의한 전압 강하가 방전 상태 검출부(C4)의 방전 상태 검출용 기준 전압 RV4와 정확히 일치하도록 방전 제어 FET(5)의 온 상태가 제어된다. 또한, 방전 상태 검출용 기준 전압(RV4)는, 작게 설정하는 편이 쓸데없는 손실을 줄여 바람직하므로, 노이즈 등으로 인한 오동작을 피하기 위해 주의하여 될 수 있는 한 작은 값으로 설정한다.

과방전 검출부(C3)의 출력이 H-레벨인 경우, 방전 제어 FET(5)의 게이트는 H-레벨이므로, 방전 제어 FET(5)가 방전 상태 검출부(C4)의 출력에 관계없이 턴 오프된다.

부하 전류가 증가하고, 플러스 단자(11)의 전압과 단자 전압 검출 단자(35)의 전압이 더 낮아져서(이 때 방전 제어 FET(5)의 게이트 전압이 최저 전압까지 낮아져 방전 제어 FET(5)가 완전히 턴 온됨), 과전류 검출부(C5)의 과전류 검출용 기준 전압(RV5)보다 낮아지면, 과전류 검출부(C5)의 출력은 H 레벨로 되고(과전류 검출 상태) 방전 제어 FET(5)는 완전히 오프로 된다.

본 발명의 제3 실시예에 따른 전지 보호 회로가 이하 설명된다.

도 6은 본 발명의 제3 실시예에 따른 전지 보호 회로의 개략적인 구조를 도시한 것이다. 도 6에 도시된 본 발명의 제3 실시예에서의 전지 보호 회로는 바이패스부가 추가된 도 4의 구조에 대응한다. 도 6에서, 도 4의 각 구성 요소에 대응하는 부분 또는 부품은 동일한 참조 번호에 의해 설명되며, 구체적인 설명은 생략되어 있다.

본 발명의 제3 실시예의 검출 제어 IC(3)는 셀 플러스 전압 검출 단자(31) 및 셀 마이너스 전압 검출 단자(32)의 상태를 모니터링하여, 소정의 상태를 검출할 때, 바이패스부(6)로 바이패스를 턴 온하는 바이패스 제어 신호를 출력한다.

바이패스부(6)는 바이패스 저항(61), 및 FET[이하, 바이패스 FET(62)라 함]를 포함한다. 검출 제어 IC(3)가 소정의 상태를 검출하여 바이패스 제어 신호가 바이패스-온으로 되었을 때, 바이패스 FET(62)가 온되어 바이패스 저항(61)에 의해 제한되는 바이패스 전류(BI)가 흐른다.

검출 제어 IC(3)가 검출하는 소정의 상태에는, 예를 들면 셀 플러스 전압 검출 단자(31)와 셀 마이너스 전압 검출 단자(32)의 상태(전압 상태)가 완전 충전 전압보다 작거나 동일하거나 또는 높은 것과 같은 다양한 설정이 고려될 수 있다. 방전 제어 FET(5)의 유무, 또는 최대 바이패스 전류의 통전 전류에 대응하는 상대적인 크기는 이하 설명하는 바와 같이 유용성 및 유효성에 그 차이가 있다.

먼저, 제1 일례로서, 방전 제어 FET(5)가 있고, 상술된 소정의 상태는 완전 충전 전압의 검출이라는 것을 가정한다. 이러한 경우, 방전 제어 FET(5)의 오프시, 기생 다이오드에 의해 흐르는 충전 전류를 바이패스 전류가 흡수할 때, 셀 전압은 완전 충전 전압을 유지하도록 동작한다. 누설 전류만이 고려될 필요가 있으므로, 최대 바이패스 전류값은 매우 작은 값으로 설정될 수 있다.

제2 일례에서는, 어떠한 방전 제어 FET(5)도 존재하지 않고, 완전 충전 전압이 상술된 소정의 상태로서 검출된다는 것을 가정하자. 이러한 경우, 바이패스 전류가 완전 충전 전압 하에서 흐르고, 충전기 전류가 최대 바이패스 전류보다 작은 경우, 셀 전압을 완전 충전 전압으로 유지하도록 작용한다. 반면에, 충전 전류가 큰 경우, 전지 셀은 충전기의 최대 전압까지 충전된다. 충전기의 최대 전압이 과충전 전압보다 높은 경우, 과충전 보호가 동작하여, 히터 부착 퓨즈의 퓨즈가 절단된다.

또한, 최대 바이패스 전류는, 예를 들면 발열로부터 제한된다. 예를 들면, 작은 크기의 전지 팩에서, 연속적으로 공급될 수 있는 발열 전력은 최대 약 0.5W 정도이고, 4V의 팩 전압에서 발열 전류는 125mA 정도이다. 바이패스 전류의 흐름에 의한 발열을 검지하고, 충전기를 정지하는 등의 구성이 이루어진 것이면 이 이상의 바이패스 전류를 허용하여 설정하는 것도 가능하다. 그러나, 이 정도의 작은 전류에서도, 실용적인 시스템으로 될 수 있다. 예를 들면, 750mAh의 전지 팩을 충전 전류 125mA에서 충전하도록 하는 시스템은 충분히 실용적이며, 충전 최대 전압은 원리적으로는 무제한이라고 하는 것에 의해 저렴한 충전기로 될 수 있다. 즉, 오버 나이트 충전에는 소전력의 저렴한 충전기를, 한편, 급속 충전용으로는 최대 전압을 완전 충전 전압으로 정밀도 좋게 일치시킨 전류가 큰 충전기를, 각각 라인 업하는 시스템도 고려된다.

상술된 제2 실시예에서는, 방전 제어 FET(5)가 없는 경우를 설명하였지만, 당연히, 방전 제어 FET(5)가 있는 경우에도 마찬가지로 된다. 방전 제어 FET(5)가 있는 경우에는, 급속 충전기의 전압 정밀도를 그다지 요구하지 않으므로, 이것도 낮은 코스트화가 도모된다.

셀 전압을 검출 전압과 동일하도록 제어하기 위해서는, 바이패스 전류의 크기가, 검출 제어 IC(3)의 검출 전압과 셀 전압의 차이에 관계되어, 증가하는 것이 바람직하다. 도 7은 셀 전압과 검출 전압간의 이러한 관계를 도시한다. 검출 오차는 셀 전압값과 검출 전압간의 차(검출 오차=셀 전압값-검출 전압)으로 표현된다. 도 7을 참조하면, 직선으로 표시된 특성이 이상적이다. 그러나, 위로 볼록한 곡선, 아래로 볼록한 곡선, 또는 S자 곡선으로 나타낸 어떠한 특성에서도 본 실시예와 같은 제어의 목적은 달성할 수 있다. 또한, 검출 오차값은 단지 일례이며, 시스템의 안정도를 증가시키거나 감소시킴으로써 설정된다. 단, 히스테리시스 또는 큰 지연을 갖는 시스템은, 이러한 종류의 제어에는 바람직하지 않다.

상술된 제3 실시예에 따른 전지 보호 회로의 검출 제어 IC(3)의 구체적인 내부 구조는 도 5에 도시된 구조와 유사하다. 그러나, 본 발명의 제3 실시예에서는, 검출 제어 IC(3)의 내부 구조와 바이패스부간의 결합이 도 8과 같이 도시되고, 도 5에서와 유사한 부분 및 부품은 동일한 참조 번호로서 설명되므로, 상세히 설명되지 않는다.

도 8에서, 제2 과충전 검출부(C2)의 출력 단자는 바이패스 전류 제어 단자(36)를 통하여 바이패스부(6)의 바이패스 FET(62)의 게이트에 결합된다. 따라서, 제2 과충전 검출부(C2)의 출력이 H-레벨인 경우, 바이패스 FET(62)가 턴온되어 바이패스 전류가 흐르게 된다.

바이패스 전류값이, 방전 제어 FET(5)가 오프될 때 충전기로부터 흐르는 전류보다 큰 경우, 전지 셀(2)로의 충전 전류는 모두 바이패스부(6)로 흐른다.

제3 실시예에서는, 제2 과충전 검출부(C2)의 출력을 바이패스부(6)의 제어용으로 사용하였지만, 별도로 검출부를 설치하여, 그 검출 전압을 임의의 다른 값[이하, 바이패스 기준 전압(RV_X)라 함]으로 설정하여, 이러한 바이패스 기준 전압(RV_X)를 사용하여 바이패스 제어를 행하는 것도 가능하다. 단, 바이패스 기준 전압(RV_X)은, 과방전 검출용 기준 전압($RV3$)보다 낮게 설정되거나, 제1 과충전 검출부(C1)의 제1 과충전 검출용 기준 전압($RV1$) 보다 높은 값으로 설정하는 것은 무의미하다.

상술된 실시예에서, 하이 측에 P-채널 FET를 사용했지만, 로우 측에 N-채널 FET를 이용할 수도 있다. 히터 부착 퓨즈의 배치도 하이 측 또는 로우 측, 어느 곳에도 제공될 수 있다.

도 9는 본 발명의 각각의 실시예에서의 제1 과충전 전압, 제2 과충전 전압(완전 충전 전압), 및 과방전 전압간의 관계를 개념적으로 도시한 것이다.

도 9에서, V2는 제1 과충전 전압과 동일하다. 이보다 높은 전압에서는, 과충전 보호, 즉 퓨즈의 절단을 수행하는 것이 필요하게 된다.

도면에서, V1은 제2 과충전 전압(완전 충전 전압)과 동일하다. 이러한 전압 V1에 도달하기 위해 충전기 또는 전지 팩에서의 전압을 제어하는 것이 필요하다. 즉, 충전기에서 완전 충전 전압을 제어하는 경우, 충전기의 전압을 V1으로 설정한다.

한편, 전지 팩 내에서 완전 충전 전압을 규제하는 경우, 충전 제어 전압을 V1으로 설정하는데, 구체적으로는 방전 제어 FET(5)가 오프되는 전압을 V1으로 설정한다. 단, 제2 과충전 검출부(C2)를 구비하고, 그 검출 전압이 완전 충전 전압이고 방전 제어 FET(5)가 오프되는 경우, 상술된 범위에 충전기 전압을 설정해도 전지 팩의 충전 전압은 충전기 전압으로 제어된다. 또한, 바이패스 전류보다 작은 소전류의 충전기의 경우에는, 상술된 범위보다 높은 전압이어도 완전 충전 전압으로 제어된다.

도면에서, V3은 과방전 전압에 대응한다. V3 이하에서는 과방전 보호, 즉, 방전 제어 FET(5)를 오프(과방전 보호)해야 한다.

도면에서, Vc는 $V1 + V_f$ 이고, 이때 V_f 는 FET의 기생 다이오드의 순방향 전압 강하분이다. 즉, Vc는 방전 제어 FET에 의해 충전 제어할 때의 허용 최대 충전기 전압이다. Vc를 초과하는 전압이 인가되는 경우에는 충전 제어가 무효하다.

도 10을 참조하여, 본 발명의 상술된 각각의 실시예의 전지 보호 회로를 사용한 시스템의 구조를 설명한다.

도 10에 도시된 구성은 본 발명에서 사용된 상술된 전지 보호 회로를 갖는 전지 팩(1), 전지 팩(1)이 장착된 전자 장치의 일례로서 퍼스널 컴퓨터(80)를 포함한다. 퍼스널 컴퓨터(80)는, 예를 들면 휴대용 노트북 퍼스널 컴퓨터로서, 전지 팩(1)이 착탈 가능한 장치이다. 퍼스널 컴퓨터(80)는 전지 팩(1)으로부터 공급된 전력으로 동작한다.

예를 들면, 퍼스널 컴퓨터(80)에는 메인 CPU(central processing unit)의 버스 라인 BUS에, 각종 주변 디바이스(87), ROM(read only memory)과 RAM(random access memory)등의 메모리(88), 및 통신용 LSI(189) 등이 접속된다. 전원 제어 회로(82)에는 전력 스위치(83)가 포함되어 전력 온/오프 제어가 수행되고, 전원 플러그(85)로부터의 범용 교류 전원이 AC 어댑터(84)를 통하여 공급된다. 전지 팩 결합용 플러스 단자(91) 및 마이너스 단자(92)가 양호한 실시예의 전지 팩(1)의 플러스 단자(11) 및 마이너스 단자(12)에 결합될 수 있고, 전지 팩(1)으로부터 충전 전류 공급이 수행된다. 또한, 충전 전류가 이들 단자(11, 12, 91, 및 92)를 통하여 전력으로부터 공급된다. 즉, 본 실시예의 전지 팩(1)은, 예를 들면 퍼스널 컴퓨터(80)의 도시되지 않은 전지 하우징부에서 장착시, 전지 팩의 플러스 단자(11)가 퍼스널 컴퓨터(80)의 플러스 단자(91)에 전기적으로 결합되고, 전지 팩의 마이너스 단자(12)는 퍼스널 컴퓨터(80)의 마이너스 단자(92)에 전기적으로 결합된다. 따라서, 전지 팩(1)에서 전지 셀(2)의 방전 전류는, 전지 팩(1)의 플러스 단자(11) 및 마이너스 단자(12)로부터 퍼스널 컴퓨터(80)의 플러스 단자(91) 및 마이너스 단자(92)로 공급된다. 반면에, 전지 팩(1)으로의 충전 전류는 퍼스널 컴퓨터(80)의 플러스 단자(91) 및 마이너스 단자(92)로부터 전지 팩(1)의 플러스 단자(11) 및 마이너스 단자(12)를 향해 공급된다.

도시는 생략하고 있지만, 본 실시예의 전지 팩(1)은, 마이크로 컴퓨터를 구비하고 있으며, 전지 셀(2)의 상태(예를 들면, 전지 셀의 전압이나 충방전 전류, 잔여 용량 등)를 모니터하여, 퍼스널 컴퓨터(80)와의 사이에서 데이터의 송수신(통신)을 가능하게 하고 있다. 따라서, 퍼스널 컴퓨터(80)의 측에서는, 전지 팩(1)의 마이크로 컴퓨터로부터 통신 단자(93)를 통하여 송신된 전지 셀(2)의 상태를, 예를 들면 디스플레이 상에 표시하여, 전지 셀(1)의 상태를 사용자에게 통지한다. 즉, 전지 팩(1)의 마이크로 컴퓨터는, 퍼스널 컴퓨터(80)의 통신용 LSI(89)와의 사이에서 소정의 통신 수순에 따른 통신이 가능하게 되며, 퍼스널 컴퓨터(80)로부터 송신된 데이터(예를 들면, 코맨드 등)에 따라 소정의 처리를 행하거나, 혹은 전지 전압, 충방전 전류, 전지 셀의 잔여 용량, 적산 용량, 히터 부착 퓨즈의 상태(절단되었는지 여부 등) 등을, 퍼스널 컴퓨터(80)의 통신 단자(93)에 송신한다. 퍼스널 컴퓨터(80)에서는, 전지 팩(1)으로부터 송신되어 온 각종 데이터를, 통신용 LSI(89)에 의해 수취하여, CPU(81)로 송신함으로써, 이들 데이터로부터 전지 전압, 충방전 전류, 전지 셀의 잔여 용량, 적산 용량, 히터 부착 퓨즈의 상태 등을 인식하여, 예를 들면, 액정 디스플레이 상에 표시한다.

도 11은 예를 들면 도 10의 퍼스널 컴퓨터(80)에서와 같이, 노트북형 퍼스널 컴퓨터(100) 상에 본 발명에서의 전지 팩(1)이 어떻게 장착되었는지를 도시한다.

노트북형 퍼스널 컴퓨터(100)의 본체(105)는 키보드(101), 디스플레이(102), 카드(103)가 장착된 슬롯, 및 CD-ROM(콤팩트 디스크를 이용한 읽기 전용 메모리)과 DVD-ROM(디지털 비디오 디스크 또는 디지털 범용 디스크를 이용한 읽기 전용 메모리) 등의 드라이브(104)를 포함한다.

본체(105)에는, 전기적 접속부인 플러스 단자(91) 및 마이너스 단자(92)를 통하여 전지 팩(1)을 착탈 가능하게 장착하여 전기적으로 접속될 수 있다. 전지 팩(1)은 상술된 본 발명의 실시예의 전지 보호 회로를 구비한 것이며, 노트북형 퍼스널 컴퓨터(100)에 대하여 동작용의 전원을 공급하고, 또한 노트북 퍼스널 컴퓨터(100)에 의해 충전된다.

발명의 효과

본 발명의 전지 보호 회로 및 전자 장치에 따르면, 2차 전지의 적어도 과충전 상태를 검출했을 때, 2차 전지의 전류로에 접속되는 히터 부착 퓨즈 수단의 퓨즈를 절단함으로써, 부품수가 적고 저렴한 구성으로 2차 전지를 보호할 수 있게 된다.

도면의 간단한 설명

도 1은 종래의 전지 보호 회로와 함께 제공된 전지 팩을 도시하는 개략적인 회로도.

도 2는 본 발명의 제1 실시예의 전지 팩의 검출 제어 IC의 특정 내부 구조를 도시하는 회로도.

도 3은 제1 실시예의 전지 팩의 검출 제어 IC의 특정 내부 구조를 도시하는 개략적인 회로도.

도 4는 제2 실시예의 전지 팩의 구조를 도시하는 개략적인 회로도.

도 5는 제2 실시예의 전지 팩의 검출 제어 IC의 특정 내부 구조를 도시하는 회로도.

도 6은 제3 실시예의 전지 팩의 구조를 도시하는 개략적인 회로도.

도 7은 제3 실시예에서 바이패스 전류와 검출 오차간의 관계를 도시하는 그래프.

도 8은 제3 실시예의 전지 팩의 검출 제어 IC의 구체적 내부 구성을 설명하는 회로도.

도 9는 제1 과충전 전압, 제2 과충전 전압(완전 충전 전압), 및 과방전 전압간의 관계를 개념적으로 도시하는 도면.

도 10은 본 발명의 각각의 실시예에 따른 전지 보호 회로를 갖는 전지 팩을 사용한 시스템의 구성을 도시하는 블록 회로 다이어그램.

도 11은 노트북형 퍼스널 컴퓨터에 본 발명의 각각의 실시예의 전지 보호 회로를 갖는 전지 팩을 장착하는 것을 도시하는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1 : 전지 팩

2 : 전지 셀

3 : 검출 제어 IC

4 : 과충전 보호부

5 : 방전 제어 FET

6 : 바이패스부

11 : 플러스 단자

12 : 마이너스 단자

31 : 셀 플러스 전압 검출 단자

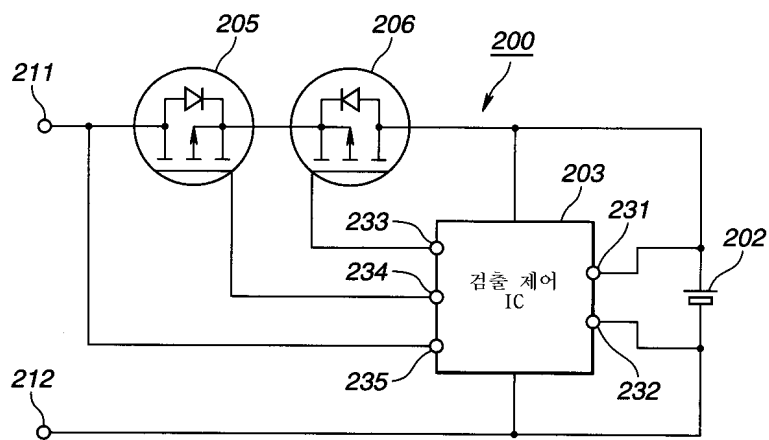
32 : 셀 마이너스 전압 검출 단자

33 : 과충전 제어 단자

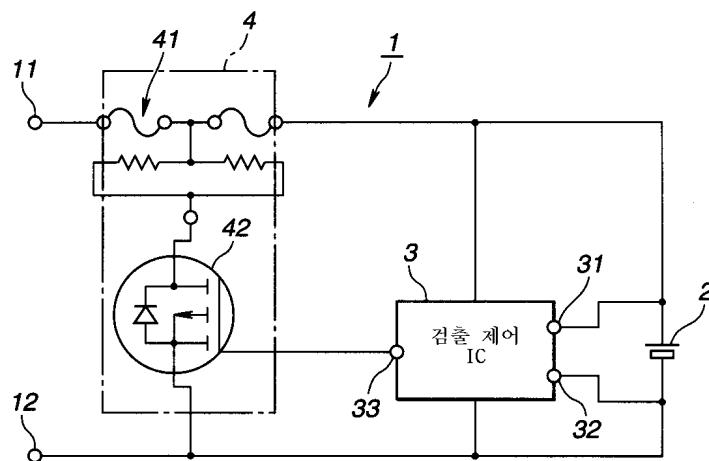
- 34 : 방전 FET 제어 단자
- 35 : 단자 전압 검출 단자
- 36 : 바이패스 전류 제어 단자
- 41 : 히터 부착 퓨즈
- 42 : FET

도면

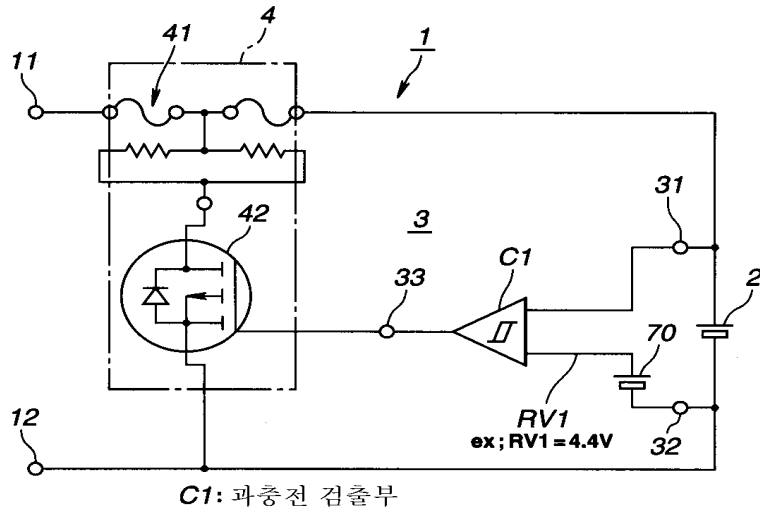
도면1



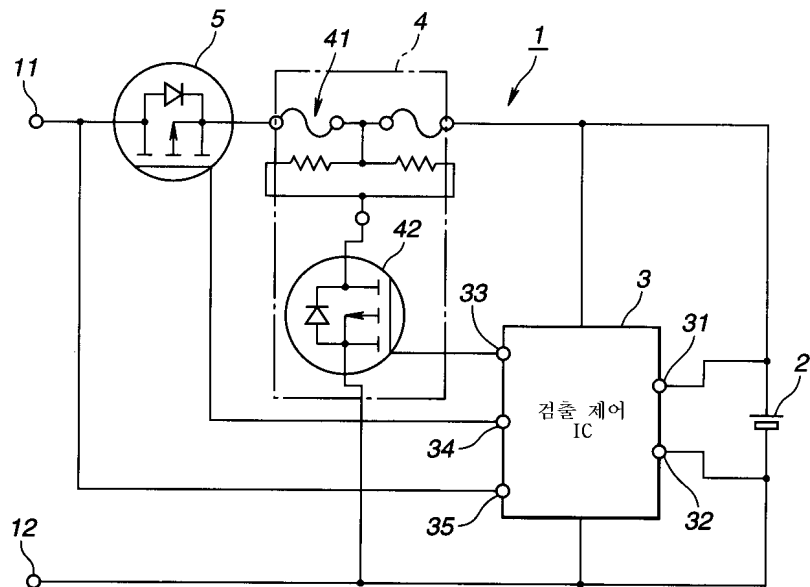
도면2



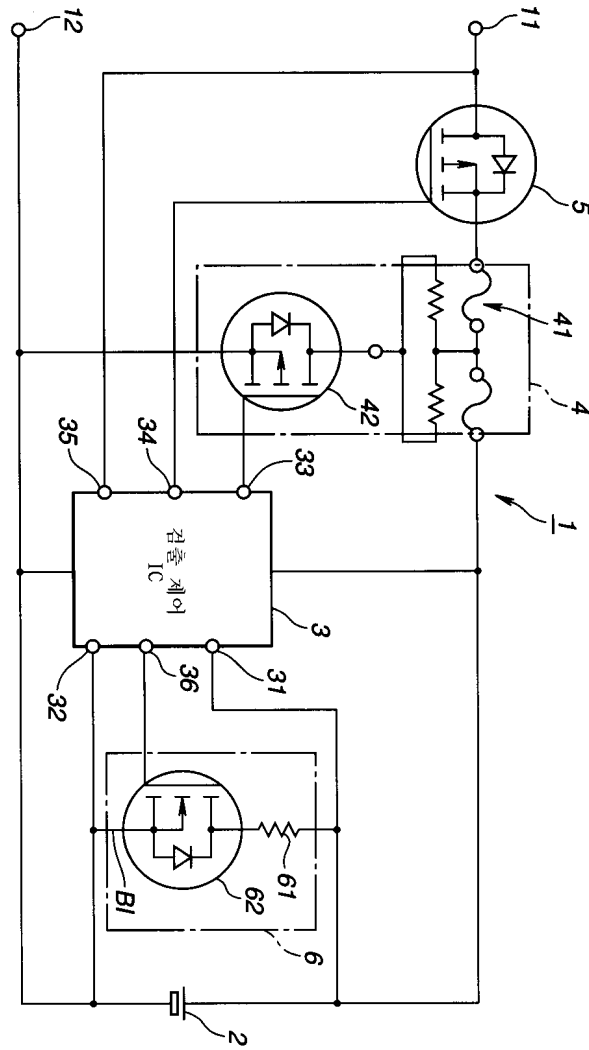
도면3



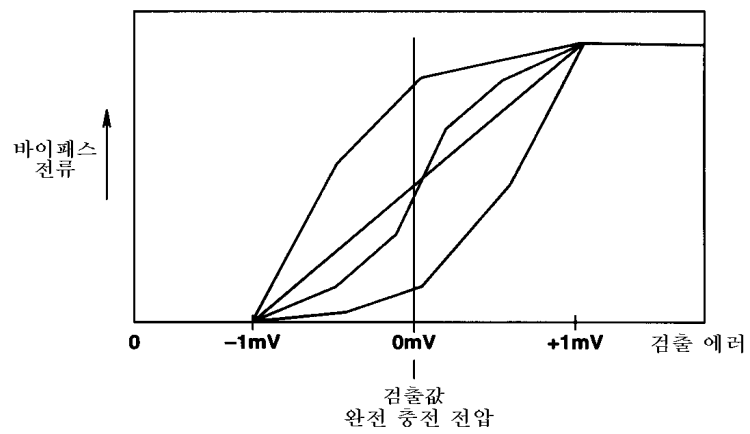
도면4



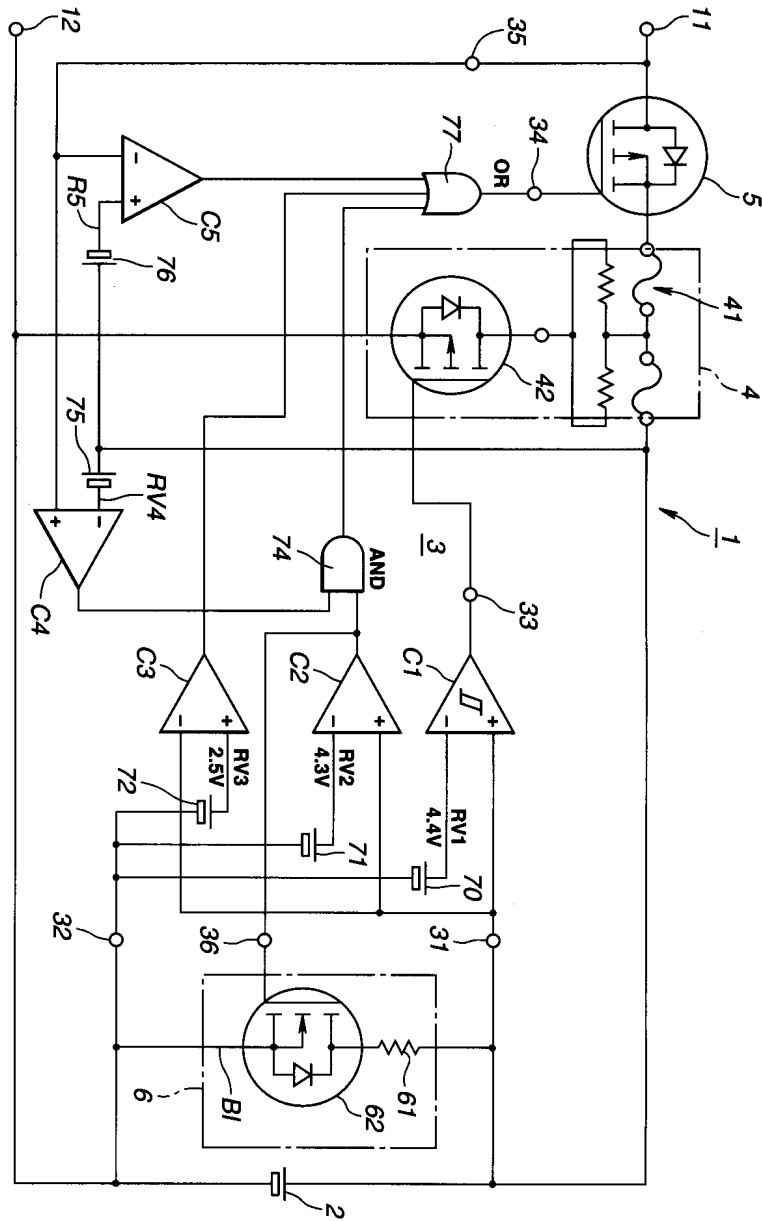
도면6



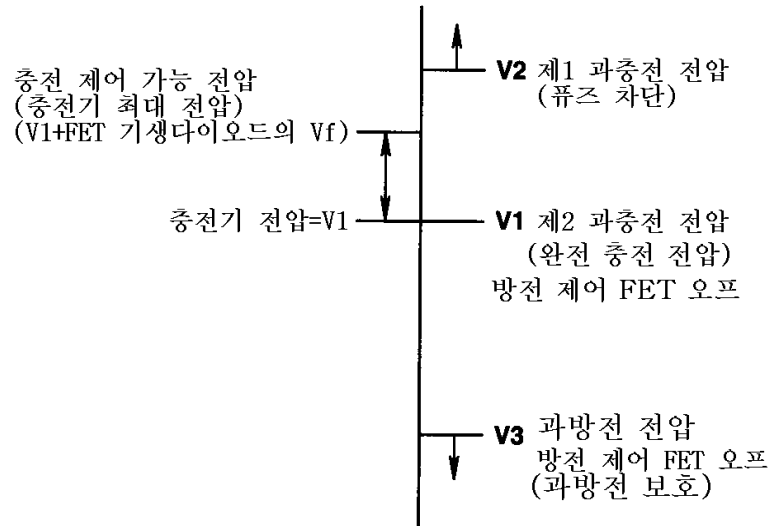
도면7



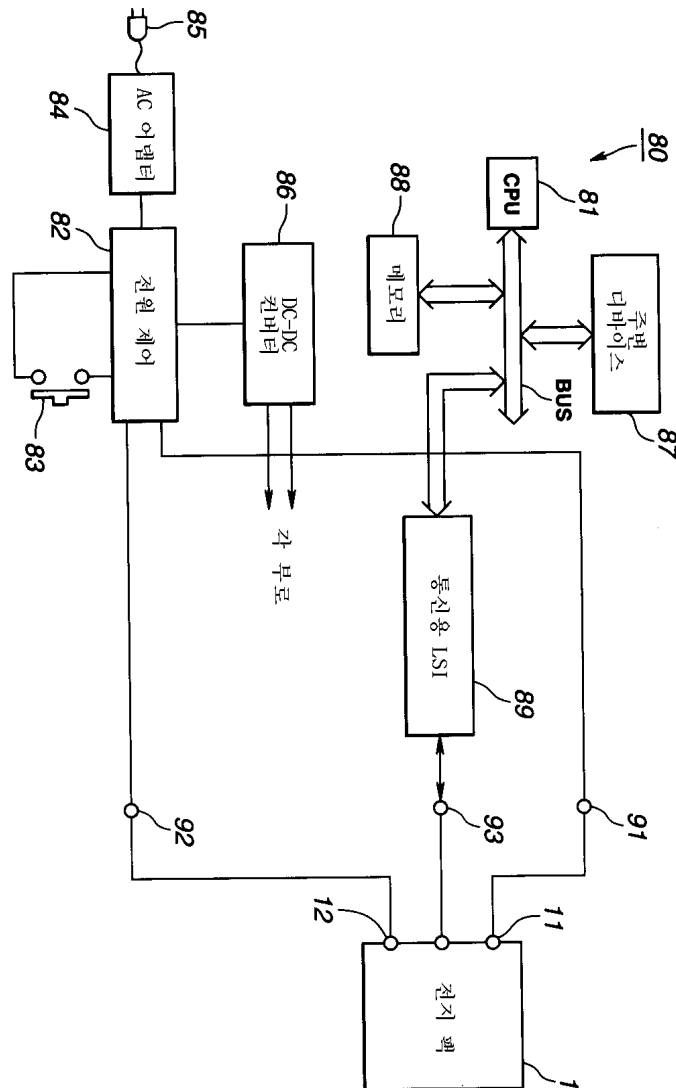
도면8



도면9



도면10



도면11

