

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2013-516844

(P2013-516844A)

(43) 公表日 平成25年5月13日 (2013.5.13)

(51) Int.Cl.		F I			テーマコード (参考)
H04L 29/10	(2006.01)	H04L 13/00	309Z		5K034
H04M 11/00	(2006.01)	H04M 11/00	302		5K201

審査請求 未請求 予備審査請求 未請求 (全 15 頁)

(21) 出願番号	特願2012-547175 (P2012-547175)	(71) 出願人	508288227
(86) (22) 出願日	平成22年12月23日 (2010.12.23)		エントロピック・コミュニケーションズ・
(85) 翻訳文提出日	平成24年8月24日 (2012.8.24)		インコーポレイテッド
(86) 国際出願番号	PCT/US2010/062050		ENTROPIC COMMUNICAT
(87) 国際公開番号	W02011/084844		IONS, INC.
(87) 国際公開日	平成23年7月14日 (2011.7.14)		アメリカ合衆国カリフォルニア州9212
(31) 優先権主張番号	61/292, 450		1・サンディエゴ・シークエンスドライブ
(32) 優先日	平成22年1月5日 (2010.1.5)		6290
(33) 優先権主張国	米国 (US)		6290 Sequence Drive
			, San Diego, CA 921
			21 (US)
		(74) 代理人	100107456
			弁理士 池田 成人
		(74) 代理人	100148596
			弁理士 山口 和弘

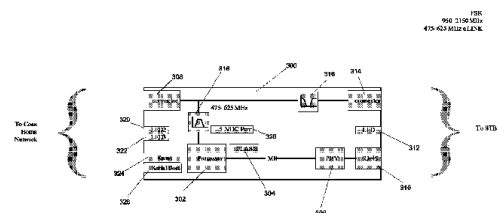
最終頁に続く

(54) 【発明の名称】 オープンシステム相互接続 (OSI) 通信プロトコルのレイヤ2へのインターフェースのための方法及び装置

(57) 【要約】

MoCA網、イーサネットインターフェース又はシリアルポートを含めて、複数のインターフェースのうちのいずれかを介してレイヤ2デバイスと通信する方法。この方法は、MoCA網のいずれかを介して、MoCAプロトコル以外のプロトコルによってコマンド及び関連するアドレスを含む情報列をレイヤ2デバイスに送るステップを含む。イーサネットインターフェース又はシリアルポートは、レイヤ2デバイス内で列を受け取り、アドレスとコマンドに基づいてレイヤ2デバイス内でコマンドを実行する。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

M o C A 網、イーサネットインターフェース又はシリアルポートを含めて、複数のインターフェースのうちのいずれかを介してレイヤ 2 デバイスと通信する方法であって、

a) 前記 M o C A 網、前記イーサネットインターフェース又は前記シリアルポートのいずれかを介して、前記 M o C A プロトコル以外のプロトコルによって、コマンド及び関連するアドレスを含む情報列を前記レイヤ 2 デバイスに送るステップと、

b) 前記レイヤ 2 デバイス内で前記列を受け取るステップと、

c) 前記アドレス及び前記コマンドに基づいて前記レイヤ 2 デバイス内で前記コマンドを実行するステップとを含む、方法。

10

【請求項 2】

メモリ及びソフトウェアが、仮想アドレスを使用して、受け取られたコマンドによって制御され得る、請求項 1 に記載の方法。

【請求項 3】

ユーザが仮想レジスタの新しいセットを定義して、前記仮想レジスタの新しいセットが前記レイヤ 2 デバイスをカスタマイズすることを可能にすることができる、請求項 2 に記載の方法。

【発明の詳細な説明】

【関連出願の相互参照】

【0001】

20

[0001] 本出願は、参照により本明細書にその全体が組み込まれる、2010 年 1 月 5 日に提出された米国仮出願第 61/292,450 号の優先権を主張するものである。

【技術分野】

【0002】

[0002] 開示された方法及び装置は、通信システムに関し、より詳細には、一部の実施形態は、7 層オープンシステム相互接続 (OSI: open systems inter connection) 通信プロトコルスタックのデータリンク層とインターフェースするための方法及び装置に関する。

【関連技術の説明】

【0003】

30

[0003] ホームネットワーク及びホームエンターテイメントネットワークは特に、ますます普及している。これらのネットワークは、家庭内の様々な電子デバイス、最も具体的には、テレビ (TV)、ホームコンピュータ、ラップトップコンピュータ、デジタルビデオレコーダ (DVR: digital video recorder)、ケーブルセットトップボックス、デジタルビデオデバイス (DVD: digital video device)、オーディオ機器など、ホームエンターテイメントデバイス間の通信を可能にする。こうしたネットワークを確立するための 1 つのアーキテクチャによれば、ネットワークを介した通信を行うための通信媒体として、家庭内の既存の同軸ケーブルが使用される。1 つのこうしたアーキテクチャでは、ネットワークによって使用される通信プロトコルのベースとして、よく知られている 7 層オープンシステム相互接続 (OSI) 参照モデルが使用される。

40

【0004】

[0004] こうしたネットワークの展開に可能な複数の構成がある。こうした 1 つの構成が、図 1 に示されている。図 1 で、衛星サービスプロバイダとケーブルテレビサービスプロバイダの両方が、ネットワークにコンテンツを提供する。衛星アンテナ 101 (関連する増幅器及びフロントエンド機器を備える) は、スプリッタ 103 に結合される。スプリッタ 103 は、ネットワーク 100 の残りの部分への 4 つのタップ (tap) を提供する。4 つのタップはそれぞれ、4 つのレイヤ 2 (L2: layer 2) デバイス 105a、105b、105c、105d のうちの 1 つに結合される。典型的には、家庭内のデバイスのほとんどが、最初は存在しておらず、時間をかけて追加される。したがって、L2 デ

50

バイスは典型的には、（動的ホスト構成プロトコル（DHCP：Dynamic Host Configuration Protocol）の有無にかかわらず）イーサネットルータの存在と不在の両方に対処しなければならない。さらに、それぞれのL2デバイスは、他のネットワークデバイスのランダムな起動順序（すなわち、L2デバイスは、DHCPルータの準備が整う前に起動することがある）に対処しなければならない。さらに、L2デバイス105の背後で接続されたネットワークユニットが増分的に追加されることがある。図1に示された構成は、商業オペレータ（衛星サービスプロバイダなど）によって展開される可能性が高い。

【0005】

[0005] L2デバイス105はそれぞれ、衛星アンテナ101から同軸接続を介してパケットを受け取る。これらのパケットは、イーサネット形式に変換され、L2デバイス105によって出力され、ネットワーク100の残りの部分に分配される。

【0006】

[0006] 図2は、類似の構成を示している。しかし、図2で、ケーブルテレビサービスプロバイダによって提供されたインターネットケーブルモデム201は、ネットワーク200の残り部分に接続する4つのタップを有するスプリッタ203に結合されている。L2デバイス205は、スプリッタ203のタップに結合されており、ケーブルモデム201とネットワーク200の残りの部分との間のブリッジを提供する。

【0007】

[0007] ネットワークが成長し成熟するにつれて、L2デバイス105及び205の機能を更新することが望ましくなることがある。したがって、これらのL2デバイス105及び205の更新を実施する効率的な方法を有することが望ましい。さらに、コマンドをL2デバイスに直接提供することを可能にする他の管理通信が望ましいことがある。

【0008】

[0008] 1つ又は複数の様々な実施形態による開示された方法及び装置について、下記の図面を参照して述べられる。図面は、例示するためだけに提供されており、開示された方法及び装置の一部の実施形態の例を示すものにすぎない。これらの図面は、開示された方法及び装置について読者の理解を促すために提供されている。図面は、特許請求された発明の幅、範囲又は適用可能性を限定するものと見なすべきでない。例を明瞭で容易なものにするために、これらの図面は、必ずしも一定の縮尺で作られていないことに留意されたい。

【図面の簡単な説明】

【0009】

【図1】 [0009] ホームネットワークの1つの構成を示す図である。

【0010】

【図2】 [0010] ホームネットワークの第2の構成を示す図である。

【0011】

【図3】 [0011] 開示された方法及び装置の一実施形態による、L2デバイスの簡略化されたブロック図である。

【0012】

【図4】 [0012] 開示された方法及び装置による、1つの画像更新プロセスを示す図である。

【0013】

【図5】 [0013] L2ホストレス型の製品を示す図である。

【0014】

【図6】 [0014] 開示された方法及び装置の一実施形態による、仮想ページ及びアドレッシングを示す図である。

【図7】 [0014] 開示された方法及び装置の一実施形態による、仮想ページ及びアドレッシングを示す図である。

【詳細な説明】

【0015】

[0015] 諸図は、網羅的なものでも、特許請求された発明を開示された厳密な形に限定するためのものでもない。開示された方法及び装置は、修正及び変更を伴って実施することができ、また本発明は、特許請求の範囲及びその均等物によってのみ限定されるべきであることを理解されたい。

【0016】

[0016] 図3は、レイヤ2 (L2) デバイス300の簡略ブロック図である。図3のL2 デバイスは、プロセッサ302と、フラッシュメモリ304と、物理層 (PHY) デバイス306と、RJ-45スタイルコネクタ310と、電力表示発光ダイオード (LED: light emitting diode) 312と、第1のRFコネクタ308及び第2のRFコネクタ314と、第1のフィルタ316及び第2のフィルタ318と、アクティビティLED320と、PHYレートLED322と、リセットスイッチ324と、シリアルポート326と、5ボルトDC電源328とを含む。

【0017】

[0017] 一実施形態によれば、L2 デバイス300内のソフトウェア画像は、オペレータと小売り展開の両方をサポートするために提供された3つのインターフェースのいずれを介しても更新することができる。3つのインターフェースは、シリアルポート326、イーサネットポート又はマルチメディアオーバーコアックスアライアンス (MoCA: Multi-media over Coax Alliance) を含む。

【0018】

[0018] 一実施形態によれば、L2 デバイス300がユーザによって小売店から直接購入される場合、ユーザは、取り込まれた (populate) インターフェースのいずれかを介してL2 デバイス300を更新することができる。

【0019】

[0019] MoCA網が既に形成されており、機能する場合、ユーザは、L2 デバイス300を切断する必要なしにL2 デバイスを更新し、パーソナルコンピュータ (PC: personal computer) にL2 デバイス300を直接接続することができる。

【0020】

[0020] フィールド画像更新の間、L2 デバイスは、MoCAの性能を劣化させることなしにL2 デバイスのMoCA操作を実施し続ける。ユーザ (オペレータの場合ではオペレータ技術者、又は小売りの場合では顧客) は、L2 デバイス300に接続し、L2 デバイスがファームウェアの異なるバージョンをダウンロードするよう要求してもよい。L2 デバイスは、ファームウェアをダウンロードし、ファームウェアがこのタイプのユニットに有効であることを検証し、ユーザがファームウェアの適用を要求する場合は、ファームウェアを適用する。一実施形態によれば、ファームウェアを適用するには、L2 デバイスの再起動が必要である。

【0021】

[0021] 一実施形態では、L2 デバイス300内の更新機構は、デバイス上に1つの知られている良好な画像が常に存在することを保証する。図4は、開示された方法及び装置による、一画像更新プロセスの図を示している。フラッシュレイアウトは、アクティブイメージとバックアップイメージの両方をサポートする。更新が実施される場合、ダウンロードされた (新しい) 画像は、バックアップ画像を変更する前に検証されるものとする。ダウンロードされた (新しい) 画像が検証されると、次に再開するとき、図4に示されたように、新しくダウンロードされた画像がアクティブ画像になり、以前にアクティブだった画像が、バックアップ画像になる。

【0022】

[0022] 使用可能なランダムアクセスメモリ (RAM: random access memory) 内の制約により、また以前の画像を損壊する前に画像全体を検証する必要があるため、フィールド画像更新機構は、フラッシュメモリ304内の第3の画像領域を利用して、新しい画像を、それがダウンロードされている間に格納するものとする。一実施

形態では、フィールド画像更新に渡って、L 2 デバイス 3 0 0 は、相手先商標製品製造元（OEM：original equipment manufacturer）によってカスタマイズされた設定及び顧客設定を維持する。

【0023】

[0023]開示された方法及び装置の一実施形態では、L 2 デバイスへのインターフェースは、制御、構成及び診断へのアクセスを提供する。他のデバイスと一致したシェルインターフェースが提供される。インターフェースの目的は、製品ファミリ間のインターフェース互換性を保証し、したがって、M o C A ノード内の制御、構成又は診断へのアクセスを必要とする複数のパートナーに対する市場投入までの時間短縮を実現することである。

【0024】

[0024]テキストの結合は、それぞれ異なるプログラミング言語が、その特定の言語（たとえば J A V A、p e r l …）へのプログラミングインターフェース（c . l i n k A P I など）を開発し、又はポートする必要なしに L 2 デバイスへのコマンドを発行することを可能にする。

【0025】

[0025]仮想ページは、典型的には別個のグループによって開発される機能領域を分離することを可能にする。ページは、OEM、正規デバイス製造元（ODM：original device manufacturer）又は製品のサービスプロバイダに、それがソフトウェアに機能性を追加できる場合に割り当てることができる。

【0026】

[0026]仮想レジスタは、完全に説明的なテキストによって提供可能なものよりもコンパクトで汎用的な、L 2 デバイス 3 0 0 とのインターフェース手段を提供する。また仮想ページの使用によってユーザは、どこからデータが取得され、またどこでデータが書き込まれるかに関する詳細から分離される。

【0027】

[0027]インターフェースは、下記を含めて、L 2 デバイス 3 0 0 で使用可能な物理インターフェースのいずれかを介してアクセス可能である：（1）1 1 5 . 2 k b p s のデータレートで 8 N 1 データ形式を使用するシリアルポート 3 2 6、（2）I P アドレスによってアドレッシングされ、伝送制御プロトコル（T C P : t r a n s m i s s i o n c o n t r o l p r o t o c o l）を介してソケットに接続するイーサネット、（3）I P アドレスによってアドレッシングされ、T C P を介してソケットに接続する M o C A、（4）所定のポート番号を介した T C P。

【0028】

[0028]インターフェースは、クライアントが L 2 デバイス 3 0 0 にコマンド列を発行することを可能にする「接続指向」である。すなわち、開示された方法及び装置の一実施形態によれば、クライアントは、そのクライアントがその操作を完了すると、ユニットから切断することを忘れてもよい。したがって、別のクライアントから接続要求を受け取ると、ファームウェアは、初期のクライアントが依然としてインターフェースを必要とすることを検証するものとする。

【0029】

[0029]一実施形態によれば、比較的にかさいトラヒックが、インターフェースを介して生じる。したがって、インターフェースは、人間読取り可能（A S C I I）であってもよい。このインターフェースがコンパクトな組込み型の実装形態を有し、容易にプログラムされるように、一実施形態によれば、インターフェースは、下記の属性を有する：

【0030】

[0030]2つのタイプのパケットが交換される：コマンドパケット及び結果コードパケット。

【0031】

[0031]インターフェースは同期的であり、所与のいずれかのときに最大1つのコマンドが進行中であることを意味する。追加の同時コマンドは、バッファリングされない。した

10

20

30

40

50

がって、初期コマンドが完了する前に第 2 のコマンドが受け取られる場合、誤った結果コードが発行される。

【 0 0 3 2 】

[0032]ファームウェアは、「ビッグエンディアン」アドレッシングを用いた仮想アドレスマップを有するレジスタマッピングデバイスと見なすことができ、このビッグエンディアンでは、下位バイトがより上位のアドレスに格納され、上位バイトがより下位のアドレスに格納される。代替実施形態では、他の任意のアドレッシング方式を使用できることが当業者には理解されよう。一実施形態による仮想マップ概念について、下記により詳細に述べられる。アドレスマップに関して言うと、各レジスタは、32ビットの長さであるが、そのアドレスに、より大きい領域を仮想的にマッピングすることを可能にする。たとえば、レジスタは、ソフトウェアバッファにアクセスするためのアドレスであってもよい。そのバッファからN個のバイトを読み出すと、そのバッファ内で最初のN個のバイトが返される。

10

【 0 0 3 3 】

[0033]各パケット内では、コマンド及びパラメータの区切りとして空白が使用される（単一の空白は区切りであり、連続した空白は許されない）。キャリッジリターンは、パケットの末尾を示す。改行は、無視される。

【 0 0 3 4 】

[0034]一実施形態によれば、非ASCII文字は、受け取られた次のキャリッジリターン上でエラー応答を生成する。具体的には、特定の一実施形態では、バックスペース文字はサポートされない。

20

【 0 0 3 5 】

[0035]プロンプト「>」は、接続時、及びL2デバイス300の次のコマンドの準備が整うたびに（キャリッジリターンを伴う空白の行を受け取ると、又は同時応答でデータを返した後、又は非同期通知でデータを送った後に）提供される。

【 0 0 3 6 】

[0036]一実施形態では、インターフェースは、大文字と小文字を区別し、小文字を期待する。

【 0 0 3 7 】

[0037]一実施形態では、インターフェースは、エコーを提供しない。ユーザによる使用が、送られたコマンドの閲覧を望む場合、その使用によって、使用された端末上でローカルエコーをイネーブルすることができる。

30

【 0 0 3 8 】

[0038]一般のコマンド形式及び対応する結果コードは、下記の通りである：

> c m d < p a r a m 1 > < p a r a m 2 > < C R >

< d a t a 1 > < C R >

...

< R E S U L T C O D E > < C R >

< C R >

>

40

【 0 0 3 9 】

[0039]ただし、

>：シェルインターフェースによって提供されたプロンプト；

c m d：ユーザによって発行され、表1にリストされた、サポートされたコマンドのうちの1つである。

< p a r a m 1 >：関連するc m dの第1のパラメータ

< p a r a m 2 >：適用可能な場合、関連するc m dの第2のパラメータ；このパラメータは、スペースを含んでよいことに留意されたい。

< d a t a 1 >：適用可能な場合、シェルインターフェースによって返された第1のデータ要素

50

…：適用可能な場合、シェルインターフェースによって返された、さらなるオプションのデータ要素を示す。

<result code>：コマンドが成功したか（result code：ok）、それとも不成功か（result code：error）を示す。

<CR>：キャリッジリターン

【0040】

[0040]下記は、読出しコマンド（下記の表1参照）の一例であり、この例では、アドレス0x1000から8バイトが読み出され、ただし、ファームウェアが増分バイトアドレスでバイト0～バイト7へとリストされる場合、0x12 0x34 0x56 0x78 0x90 0xab 0xcd 0xefの内容でその仮想アドレスにマッピングされるバッファを有する。この開示のために、16進数の値「1A」が「0x1a」として書き込まれ、ただし、プレフィックス「0x」は、その値が16進数形式で示されていることを指すことに留意されたい。

（下記では、キャリッジリターンは、単に画面出力を示すために省略されている。）

```
>read 0x1000 8
0x1000-0 0x12345678
0x1000-1 0x90abcdef
ok
>
```

【0041】

[0041]下記は、書込みコマンド（下記の表1参照）の一例であり、この例では、6バイト（0x11 0x22 0x33 0x44 0x55 0x66）が同じバッファに書き込まれ、その後に8バイトの読出しが続く。

```
>write 0x1000 0x1122 0x3344 0x5566
ok
>read 0x00001000 8
0x1000-0 0x11223344
0x1000-1 0x5566cdef
ok
>
```

10

20

30

【表 1】

表1 同期コマンド

コマンド(同期)		
read <address> <length>		
	Address	仮想レジスタ<address>でマッピングされた<length>バイトの読出しを要求する。4バイト超の読出しは、4バイトより大きいデータにマッピングされるレジスタだけに有効である。それは次のレジスタを読み出さない(ユーザは、複数のレジスタを読み出したい場合、readvregを使用する必要がある)。
	Length	読出しの実施が要求される仮想レジスタの16進形式のアドレス。アドレスは最大64ビットである。アドレスは切り詰めてもよい(例:0xab, 0x0ab)。
結果コード	address-x data ok / error	読み出され、返される仮想バイトの数。パラメータは省略することができ、その場合、インターフェースは、対応するレジスタにマッピングされたすべての使用可能で有効なデータを返す。最小サイズの戻しは32ビットである。シエルによって実行されたとき、32ビットの倍数でないどんな長さもが、次の4バイトに丸められる。 ユーザが読出しコマンドを使用して仮想アドレスからの4バイト超を要求できるので、シエルは、要求されたすべてのデータを明らかにするのに必要な数のエントリを使用してデータを返す。返された各32ビットエントリの形式は下記の通りである: address-x data たとえば、アドレス0x1000から12バイトが読み出される場合、 0x1000-0 0x11223344 0x1000-1 0x55667788 0x1000-2 0xaabbccdd 成功する場合は、返されたエントリの後に「ok」が続く。失敗の場合は、エントリが返されず、「error」が結果コードである。
readvreg <address> <length>		
	Address	<address>で開始して、仮想レジスタマップ内の<length>連続バイトの読出しを要求。 読出しを開始すべき仮想レジスタの16進形式のアドレス。アドレスは最大64ビットである。アドレスは切り詰めてもよい(例:0xab, 0x0ab)。
	length	仮想アドレスで開始して読み出す連続仮想レジスタの数。パラメータは省略することができ、その場合、アドレッシングされた仮想レジスタだけが返される。
結果コード	address data ok / error	シエルは、仮想レジスタマップを直線的に読み出すことによって要求された数の32ビット仮想レジスタを返す。 返された各32ビット仮想レジスタエントリの形式は、下記の通りである: address data たとえば、4つの仮想レジスタがアドレス0x1000から読み出される場合、 0x1000 0x12345678 0x1001 0x0102beef 0x1002 0x99887766 0x1003 0x00001234 成功する場合は、返されたエントリの後に「ok」が続く。失敗の場合は、エントリが返されず、「error」が結果コードである。 特定のレジスタが4仮想バイト超にマッピングする場合、最初の4バイトだけがそのレジスタ用に返される。
write <address> <data>		
	Address	<address>にマッピングされたレジスタに<data>を書き込む。 書き込みを実施すべき仮想レジスタの16進形式のアドレス。
	Data	書き込まれるデータ。データは8ビット、16ビット又は32ビットの倍数であってもよい(これらは排他的であり、各8/16/32要素は、空白で区切られるものとする)。データは、16進形式で提供されてもよいし、10進形式で提供されてもよい。16進値を提供するために、値の先頭に「0x」を追加する。データは、MSB(又は最上位16ビット若しくは最上位32ビット)がまず提供されるものとする。
結果コード	ok / error	成功する場合は、結果コードは「ok」である。失敗の場合は、「error」が結果コードである。このコマンドによって、データが返されることはない。
writevreg <address> <data>		
	Address	連続レジスタに<data>の書き込みを要求する。データは、提供されたデータを使い果たするのに必要な数のレジスタに連続的に書き込まれる。 たとえば、<address>によってマッピングされたレジスタが1バイトのサイズを有する場合、及び3バイトが提供される場合、データの第1のバイトだけが、<address>によって指されたレジスタに書き込まれ、残りの<data>が、次のレジスタ(複数可)に書き込まれる。
	Data	書き込みを開始すべき仮想レジスタの16進形式のアドレス。 書き込まれるデータ。データは8ビット、16ビット又は32ビットの倍数であってもよい(これらは排他的であり、各8/16/32要素は、空白で区切られるものとする)。データは、16進形式で提供されてもよいし、10進形式で提供されてもよい。16進値を提供するために、値の先頭に「0x」を追加する。データは、MSB(又は最上位16ビット若しくは最上位32ビット)がまず提供されるものとする。
結果コード	ok / error	成功する場合は、結果コードは「ok」である。失敗の場合は、「error」が結果コードである。このコマンドによって、データが返されることはない。
page <pageid>		
	Pageid	下記のコマンドについて、アクセスする仮想ページを選択する。 選択された仮想ページ: 0: MoCAファームウェア仮想ページ(すべてのMoCA固有の制御、構成又は診断) 1: MoCAホスト機能性(すべてのホスト機能固有の制御、構成又は診断) 100: チップレジスタ仮想ページ(チップへの直接的なアクセスを有効に提供する)
結果コード	ok / error	成功する場合は、結果コードは「ok」である。失敗の場合は、「error」が結果コードである。このコマンドによって、データが返されることはない。

【0042】

[0042] 仮想レジスタを使用することによって、すべての公開された構成パラメータ、制御及び診断に、メモリアドレッシングによってアクセス可能とすることができる。メモリアドレッシングは、それぞれが完全64ビットアドレッシングを可能にする複数の重ね合わされたページを有する。ページを使用することによって、それぞれ異なるグループ及び／又は機能領域が、他のグループ及び／又は機能領域とアドレスを交渉する必要なしに、

それらの仮想レジスタセットを拡張することが可能となる。同じアドレスは、アクセスされたページに応じてそれぞれ異なる意味を有し得る。

【0043】

[0043]図6及び図7は、開示された方法及び装置の一実施形態による仮想ページ及びアドレッシングを示している。例示するために、任意の値／名前が選択されている。

【0044】

[0044]それぞれのページ601、603、605は、いくつかのレジスタ607、609、611、613を有する。それぞれのレジスタ607、609、611、613は、特定の機能又はデータにアクセスできるようにする。一実施形態では、それぞれのレジスタは、32ビット超のデータを指してもよい。

10

【0045】

[0045]シェルAPIのユーザは、データが物理的にどこに位置するか(NVM、RAM、画像自体)を知る必要はない。様々なデバイスによって同じシェル構造を使用できるので、ユーザは、L2ホスト型製品、L2ホストレス型製品及びレイヤ3(L3)製品に渡って一貫したアクセス法を維持する。一実施形態では、ユーザレベルはない。任意のユーザが、任意のシェルコマンドを実行することができる。ユーザレベルがないことによって、インターフェースができるだけ単純になる。一実施形態では、プログラミングインターフェース(たとえばC/C++ライブラリ)は提供されない。「c. Link API」などのデバイスAPIは、シェルにアクセスするようにポートすることができる。

【0046】

[0046]IPネットワークシチズンとして、L2デバイスは：DHCPによって、静的に又はLLAを介して割り当てられたIPアドレスを使用し；そのIPアドレスをターゲットとするIPパケットを消費し；ネットワーク上で発見され；必要なフットプリントを制限することができる。

20

【0047】

[0047]L2ホストレスドングルは、下記の3つの方法のうちの1つで、L2ホストレスドングルのIPアドレス構成を有することができる：

【0048】

[0048]シェルによって静的に行う：ユーザは、静的なIPアドレス及び構成を割り当てることができる。

30

【0049】

[0049]DHCPによって動的に行う：(デフォルト)ユーザは、ユニットを、ネットワーク上のDHCPサーバにユーザのIPアドレスを要求するように設定してもよい。

【0050】

[0050]LLAによって動的に行う：DHCP用に構成されたとき、DHCPサーバが1分以内にIPアドレスを提供しない(ネットワーク上にDHCPサーバが存在しない、又はDHCPサーバがダウンしている)場合、ユニットは、IPアドレスを依然として自動的に得るものとし；そのために、ユニットは、LLAによって、ネットワーク上の他のデバイスと交渉するものとする。ユニットは、LLAによって交渉されたIPアドレスを取得するとき、DHCP IPアドレスの取得(5分間隔)を試み続けるものとし、DHCPリースが得られる場合、ユニットは、切り換わってDHCPに戻り、そのユニットへのどんな進行中の接続をも中断するものとする。

40

【0051】

[0051]リモートデバイスがネットワークインターフェース(イーサネットとMoCA)のいずれかに位置し得るので、IPアドレス(DHCP、LLA)を取得するための任意のブロードキャストが、両方のネットワークインターフェース上で行われるものとすることに留意されたい。

【0052】

[0052]一実施形態による、IPパケットの消費に関して、L2デバイスは、L2デバイスのインターフェースのイーサネット終端又はMoCA終端終了のいずれかに置かれた

50

マシンによってアドレッシング可能である。これは、C C P Uファームウェア及びT Cファームウェアが、そのイーサネットM A CをターゲットとするI Pフレームをローカルにルーティングするように修正されるものとすることを示唆している。さらに、ファームウェアは、ローカルに消費し、また他のネットワークインターフェースに通過させるブロードキャストI Pフレームを複製するように修正される。

【0053】

[0053]開示された方法及び装置の様々な実施形態について上記に述べられたが、諸実施形態は、例示するためだけに提示されており、特許請求された発明を限定すべきでないことを理解されたい。同様に、様々な図は、開示された方法及び装置の例示的なアーキテクチャ又は他の構成を示してもよい。これは、開示された方法及び装置に含まれてもよい特徴及び機能性を理解する助けとするために行われる。特許請求された発明は、示された例示的なアーキテクチャ又は構成に制限されず、そうではなく、所望の特徴は、様々な代替のアーキテクチャ及び構成を使用して実施することができる。確かに、開示された方法及び装置の所望の特徴を実施するために代替の機能的、論理的又は物理的分割及び構成がどのように実施できるかは当業者には明らかであろう。また、本明細書に示されたもの以外の異なる多数の構成モジュール名を、様々な区画に適用することができる。さらに、フローチャート、動作の説明、及び方法クレームに関して、ステップが本明細書に提示される順序は、文脈が特段に規定されない限り、様々な実施形態が、列挙された機能性を同じ順序で実施するように実装されることを命じるものでない。

【0054】

[0054]開示された方法及び装置について、様々な例示的な実施形態及び実装形態に関して上記に述べられているが、個々の実施形態のうちの1つ又は複数に述べられた様々な特徴、態様及び機能性は、それらについて述べられた特定の実施形態にその適用可能性が限定されるものでないことを理解されたい。したがって、特許請求された発明の幅及び範囲は、上記の例示的な諸実施形態のいずれによっても限定されるものでない。

【0055】

[0055]本文献で用いた用語及び語句、及びその変形体は、他に明示的に述べられていない限り、限定的とは対照的に、非限定的なものと解釈すべきである。上記内容の例：用語「含む」は、意味「それだけに限らないが、含む」などと解釈すべきであり；用語「例」は、議論の項目の網羅的又は限定的なリストではなく、議論の項目の例示的な場合を提供するために使用されている。用語「1つの (a, an)」は、意味「少なくとも1つの」、「1つ又は複数の」などを意味するものと解釈すべきであり；「従来の (conventional, traditional)」、「通常の」、「標準の」、「知られている」などの形容詞、及び類似の意味の用語は、述べられたアイテムを所与の期間に、又は所与の時点で使用可能なアイテムに限定するものと見なすべきでなく、現在又は将来のいずれかのときに使用可能又は知られていることがある従来の、通常の又は標準の技術を包含するものと解釈すべきである。同様に、この文献が、当業者に明らかな、又は知られている技術に言及する場合、こうした技術は、現在又は将来のいずれかのときに当業者に明らかな又は知られている技術を包含する。

【0056】

[0056]接続詞「及び」と結び付いている項目のグループは、それらの項目のありとあらゆる項目がグループ内に存在することを必要とすると解釈すべきでなく、しかし、他に明示的に示されていない限り、「及び／又は」として解釈すべきである。同様に、接続詞「又は」と結び付いた項目のグループは、そのグループ間の相互排他性を求めると解釈すべきでなく、しかし、他に明示的に示されていない限り、やはり「及び／又は」として解釈すべきである。さらに、開示された方法及び装置の項目、要素又は構成要素は、単数形で述べられ、又は特許請求され得るが、単数形に限定されることが明示的に示されていない限り、複数形がその範囲内のものであることが企図されている。

【0057】

[0057]一部の場合において「1つ又は複数の」、「少なくとも」、「それだけに限らな

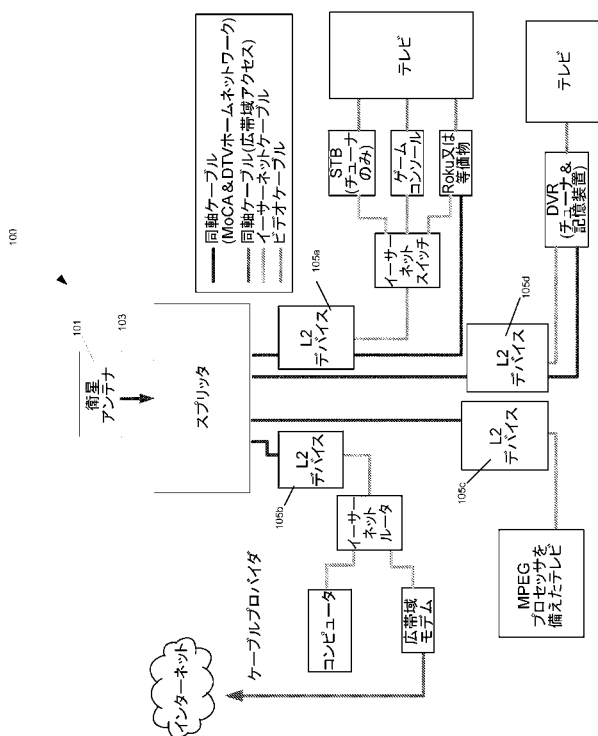
いが」又は他の同様の語句など、広がりの単語及び語句が存在することは、こうした広がりの語句が不在であり得る場合には、より狭いケースが意図され、又は必要とされることを意味すると解釈すべきでない。用語「モジュール」の使用は、モジュールの一部として述べられ、又は特許請求された構成要素又は機能性がすべて、共通のパッケージで構成されることを示唆するものではない。実際に、モジュールの様々な構成要素のいずれか、又はすべては、制御論理であれ、他の構成要素であれ、単一のパッケージで組み合わせてもよいし、別々に維持してもよいし、またさらに複数のグループ若しくはパッケージに分散させてもよいし、複数の位置間で分散させてもよい。

【0058】

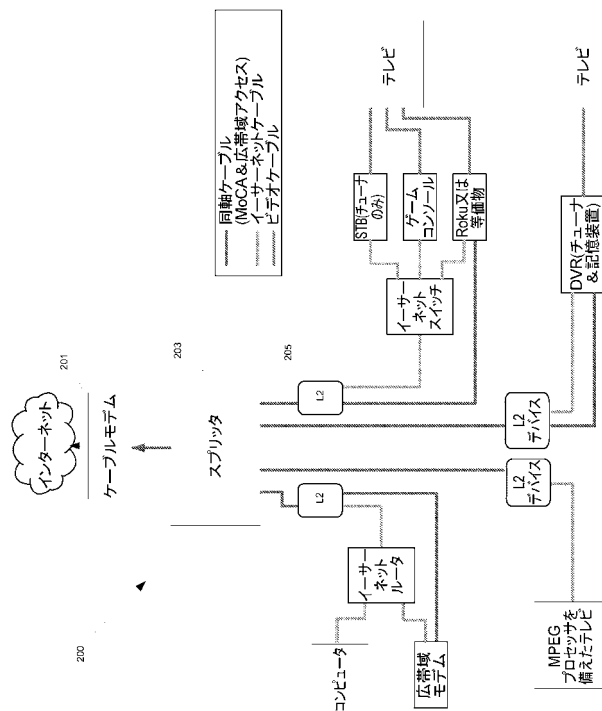
[0058]さらに、本明細書に述べられた様々な実施形態について、例示的なブロック図、フローチャート及び他の図に関して述べられる。本文献を読んだ後、当業者には明らかになるように、図示された実施形態及びその様々な代替実施形態は、例示された例に限定することなしに実施することができる。たとえば、ブロック図及びその添付の説明は、特定のアーキテクチャ又は構成を命じるものと解釈すべきでない。

10

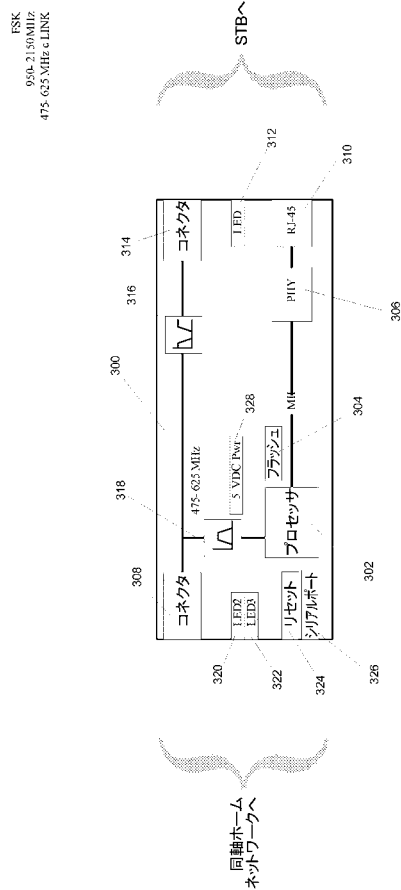
【図 1】



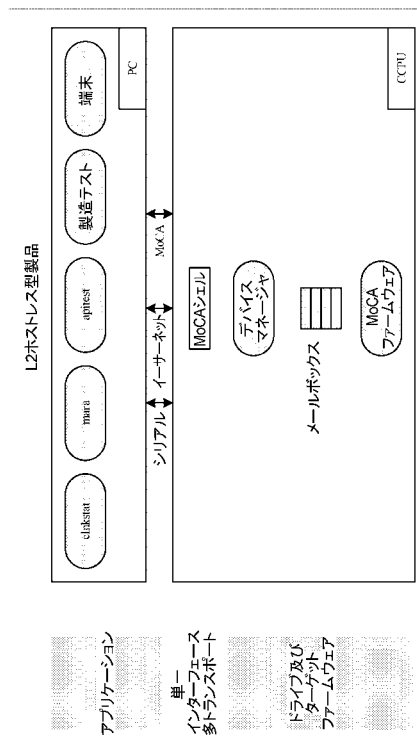
【図 2】



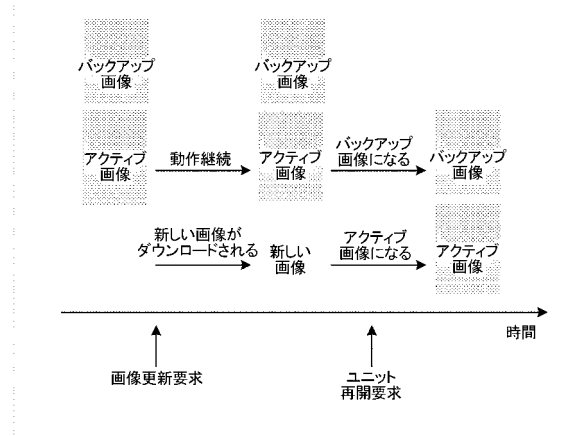
【図 3】



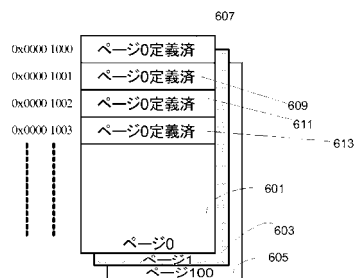
【図 5】



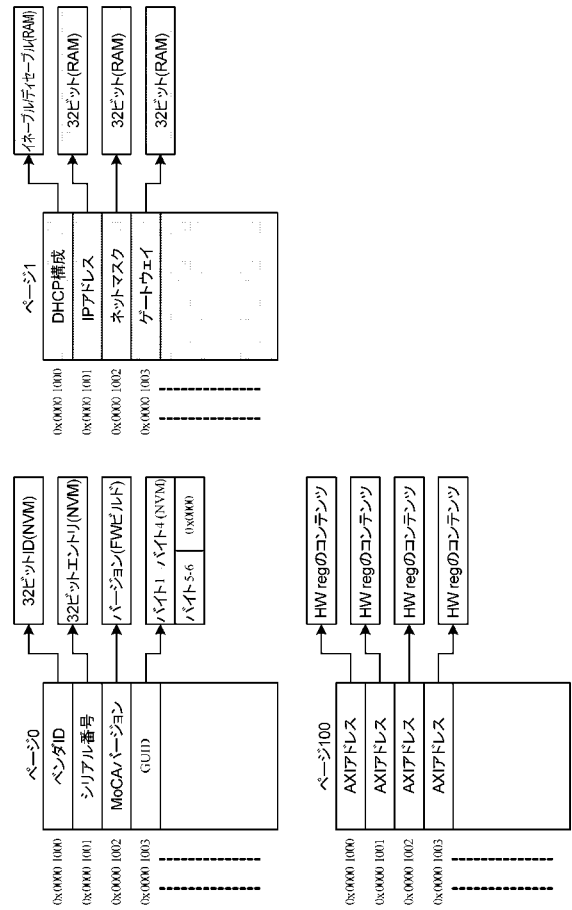
【図 4】



【図 6】



【図 7】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2010/062050

A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - H04L 12/56 (2011.01) USPC - 370/465 According to international Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC(8) - H04L 12/00, 12/56; H04N (2011.01) USPC - 370/395.2, 395.21, 395.3, 395.5, 395.51, 400, 465, 466, 467 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) MicroPatent, Google Patents, Google Scholar		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2008/0117919 A1 (KLIGER et al) 22 May 2008 (22.05.2008) entire document	1-3
Y	US 2004/0120329 A1 (CHUNG et al) 24 June 2004 (24.06.2004) entire document	1-3
Y	US 2005/0048997 A1 (GROBLER et al) 03 March 2005 (03.03.2005) entire document	1-3
Y	US 2007/0027973 A1 (STEIN et al) 01 February 2007 (01.02.2007) entire document	2-3
☐ Further documents are listed in the continuation of Box C. ☐		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "G" document member of the same patent family		
Date of the actual completion of the international search 15 February 2011		Date of mailing of the international search report 01 MAR 2011
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-3201		Authorized officer: Blaine R. Copenheaver PCT Helpdesk: 571-272-4300 PCT QSP: 571-272-7774

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(特許庁注：以下のものは登録商標)

1. イーサネット
2. J A V A

(74)代理人 100123995

弁理士 野田 雅一

(72)発明者 アイオーアズ, アリ

アメリカ合衆国, カリフォルニア州, ミッション ヴィエホ, プエルタ デル オロ 27
181

(72)発明者 オブライエ, クリス

アメリカ合衆国, カリフォルニア州, サン ディエゴ, ロング ブランチ アヴェニュー
5052

Fターム(参考) 5K034 HH04 KK27 SS01 SS02

5K201 BA08 BA18 CD06 EA05 EB01 EC07 ED07 ED08