

CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

一 包括国际检索报告 (条约第21条(3))。

the charging voltage is transmitted to the internal node; or the internal node receives the charging voltage, the driving module controls the enhanced gallium nitride high-electron-mobility transistor to be turned on or off, and when the enhanced gallium nitride high-electron-mobility transistor is turned on, the charging voltage is transmitted to the external node.

(57) 摘要: 本申请实施例提供了一种开关电路及电子设备, 涉及电路技术领域, 可以减小导通阻抗。该开关电路包括外部节点、内部节点、增强型氮化镓高电子迁移率晶体管和驱动模块; 增强型氮化镓高电子迁移率晶体管包括第一栅极、第一极和第二极; 驱动模块包括控制端; 第一栅极与控制端耦合, 第一极和外部节点耦合, 内部节点和第二极耦合; 外部节点接收充电电压, 驱动模块控制增强型氮化镓高电子迁移率晶体管导通或关断, 当增强型氮化镓高电子迁移率晶体管导通时将充电电压传输至内部节点; 或者, 内部节点接收充电电压, 驱动模块控制增强型氮化镓高电子迁移率晶体管导通或关断, 当增强型氮化镓高电子迁移率晶体管导通时充电电压传输至外部节点。

开关电路及电子设备

本申请要求于 2021 年 11 月 26 日提交中国国家知识产权局、申请号为 202111425594.7、申请名称为“开关电路及电子设备”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及电路技术领域，尤其涉及一种开关电路及电子设备。

背景技术

双向充电为既可以通过充电器、移动电源等给手机、平板、笔记本电脑等终端进行充电，即进行正向充电；也可以把手机、平板、笔记本电脑等电子设备变为移动电源，直接给其他待充电电子设备充电，例如，可以给手机、平板、笔记本电脑、智能穿戴式设备等电子设备充电，即进行反向充电。双向充电功能的电子设备由于能够有效、及时的为其他电子设备提供应急电能，因此，受到越来越多用户的关注。

为了实现双向充电的双向导通与关断功能，一般在电子设备中设置两个背靠背的金属氧化物半导体场效应晶体管（Metal Oxide Semiconductor field effect transistor, MOSFET），避免使用一个 MOSFET 时，由于 MOSFET 本身具有体二极管，即便 MOSFET 关断，还是会有电流通过 MOSFET 的体二极管泄露，即一个 MOSFET 无法实现关断功能。然而，MOSFET 导通阻抗大，开关频率低，导致器件发热严重，输入输出功率受限。

发明内容

为了解决上述技术问题，本申请提供一种开关电路及电子设备。可以减小导通阻抗。

第一方面，本申请实施例提供一种开关电路，该开关电路包括：外部节点、内部节点、第一开关模块和驱动模块；第一开关模块包括增强型氮化镓高电子迁移率晶体管，增强型氮化镓高电子迁移率晶体管包括第一栅极、第一极和第二极；驱动模块包括控制端；第一栅极与控制端耦合，第一极和外部节点耦合，内部节点和第二极耦合；外部节点用于接收充电电压，并将充电电压传输至增强型氮化镓高电子迁移率晶体管；驱动模块用于控制增强型氮化镓高电子迁移率晶体管导通或关断，当增强型氮化镓高电子迁移率晶体管导通时，充电电压传输至内部节点，以通过内部节点传输至充电转换芯片；或者，内部节点用于接收充电电压，并将充电电压传输至增强型氮化镓高电子迁移率晶体管；驱动模块用于控制增强型氮化镓高电子迁移率晶体管导通或关断，当增强型氮化镓高电子迁移率晶体管导通时，充电电压传输至外部节点，以通过外部节点传输至待充电电子设备。

通过驱动模块控制增强型氮化镓高电子迁移率晶体管导通或关断，实现了开关电路的双向导通与关断功能。且由于增强型氮化镓高电子迁移率晶体管自身特性不具有体二极管，所以当增强型氮化镓高电子迁移率晶体管关断时也不会存在电流泄露的问题，这样一来，通过一个增强型氮化镓高电子迁移率晶体管即可实现双向的导通以及关断功能，相比于设置两个背靠背的金属氧化物半导体场效应晶体管，减小了元器件的布局尺寸。此外，由于增强型氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性，因此，增强型氮化镓高电子迁移率晶体管的设置，可以减少开关电路的损耗，降低开关电路的功耗，进而可以缓解器件发热的问题。

示例性的，当外部节点接收充电电压时，外部节点例如可以与充电器耦合，内部节点例如可以与充电转换芯片耦合；当内部节点接收充电电压时，内部节点例如可以与充电转换芯片耦合，外部节点例如可以与待充电电子设备耦合。

示例性的，待充电电子设备例如为待充电手机等。

在一些可能实现的方式中，驱动模块还包括参考端，增强型氮化镓高电子迁移率晶体管的第二极和控制模块的参考端耦合于参考点；当外部节点接收充电电压时，驱动模块基于参考点的电压向第一栅极发送第一驱动电压，增强型氮化镓高电子迁移率晶体管响应于第一驱动电压导通，并将充电电压传输至内部节点；驱动模块还基于参考点的电压向第一栅极发送第二驱动电压，增强型氮化镓高电子迁移率晶体管响应于第二驱动电压关断；或者，当内部节点接收充电电压时，驱动模块基于参考点的电压向第一栅极发送第三驱动电压，增强型氮化镓高电子迁移率晶体管响应于第三驱动电压导通，并将充电电压传输至外部节点；驱动模块还向第一栅极发送第四驱动电压，增强型氮化镓高电子迁移率晶体管响应于第四驱动电压关断。

通过设置增强型氮化镓高电子迁移率晶体管，当正向充电时，驱动模块基于参考点的电压输出第一驱动电压，以使第一栅极的电压与第二极的电压的差值大于增强型氮化镓高电子迁移率晶体管的第一栅极与第二极的阈值电压，进而使第一开关模块保持导通的状态，保证充电的正常进行；当正向关断（完成充电或遇到异常情况）时，驱动模块基于参考点的电压输出第二驱动电压，以使第一栅极的电压与第二极的电压的差值小于增强型氮化镓高电子迁移率晶体管的第一栅极与第二极的阈值电压，进而使第一开关模块由导通变为关断；当反向充电时，驱动模块基于参考点的电压输出第三驱动电压，以使第一栅极的电压与第一极的电压的差值大于增强型氮化镓高电子迁移率晶体管的第一栅极与第一极的阈值电压，进而使第一开关模块保持导通的状态，保证充电的正常进行；当反向截止（完成充电或遇到异常情况）时，为了防止第一开关模块在第一极处的电压下降时打开，驱动模块通过控制端输出第四驱动电压，以使第一栅极的电压与第一极的电压的差值一直小于增强型氮化镓高电子迁移率晶体管的第一栅极与第一极的阈值电压，进而使第一开关模块一直处于关断状态，即实现双向导通与关断功能。此外，在正向充电、正向关断以及反向充电时，驱动模块基于参考点的电压输出驱动电压，简化驱动模块的运算过程。

5 在一些可能实现的方式中，在上述增强型氮化镓高电子迁移率晶体管的第二极和控制模块的参考端耦合于参考点的基础上，开关电路还包括第二开关模块，第二开关模块用于当驱动模块向第一栅极发送第四驱动电压时阻止内部节点将接收到的充电电压传输至参考点；驱动模块基于参考点的电压向第一栅极发送第四驱动电压，增强型氮化镓高电子迁移率晶体管响应于第四驱动电压关断。即驱动模块输出驱动电压（第一驱动电压、第二驱动电压、第三驱动电压和第四驱动电压）时都是基于参考点的变化而变化的，这样一来，可以进一步简化驱动模块的运算。

10 在一些可能实现的方式中，在开关电路包括第二开关模块的基础上，第二开关模块包括 N 型金属氧化物半导体场效应晶体管；N 型金属氧化物半导体场效应晶体管包括第二栅极、源极和漏极；源极与第二极耦合，漏极与内部节点耦合，第二栅极获取的信号可以控制 N 型金属氧化物半导体场效应晶体管的导通与否。当 N 型金属氧化物半导体场效应晶体设置于内部节点和增强型氮化镓高电子迁移率晶体管的第二极之间时，可以使参考点与内部节点隔开，这样一来，不仅在正向充电、正向关断以及反向充电时，驱动模块基于参考点的电压输出驱动电压，以使第一开关模块在正向充电和反向充电时导通以及在正向关断时关断；且在反向关断时，驱动模块可以基于参考点的电压输出驱动电压，以使第一开关模块在反向关断时彻底关断，即在不同的阶段，驱动模块都是基于参考点的电压输出驱动电压，如此，进一步简化驱动模块的运算过程。此外，虽然本实施例中开关电路包括增强型双向氮化镓高电子迁移率晶体管以及 N 型金属氧化物半导体场效应晶体管，但是由于增强型双向氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性，因此，相比于两个金属氧化物半导体场效应晶体管，本实施例的开关电路的导通阻抗降低，经验证，包括增强型双向氮化镓高电子迁移率晶体管以及 N 型金属氧化物半导体场效应晶体管的开关电路相比于两个金属氧化物半导体场效应晶体管的开关电路，导通阻抗可下降 25%，这样一来，可以减少开关损耗，降低功耗，缓解发热。

25

30 在一些可能实现的方式中，在开关电路包括第二开关模块的基础上，第二开关模块包括 N 型金属氧化物半导体场效应晶体；N 型金属氧化物半导体场效应晶体管包括第二栅极、源极和漏极；漏极分别与第二极以及内部节点耦合，源极与参考点耦合，第二栅极获取的信号可以控制 N 型金属氧化物半导体场效应晶体管的导通与否。当 N 型金属氧化物半导体场效应晶体管设置于参考点和增强型氮化镓高电子迁移率晶体管的第二极之间时，可以使参考点与内部节点隔开，这样一来，不仅在正向充电、正向关断以及反向充电时，驱动模块基于参考点的电压输出驱动电压，以使第一开关模块在正向充电和反向充电时导通以及在正向关断时关断；且在反向关断时，驱动模块可以基于参考点的电压输出驱动电压，以使第一开关模块在反向关断时彻底关断，即在不同的阶段，驱动模块都是基于参考点的电压输出驱动电压，如此，进一步简化驱动模块的运算过程。此外，虽然本实施例中开关电路包括增强型双向氮化镓高电子迁移率晶体管以及 N 型金属氧化物半导体场效应晶体管，但是由于增强型双向氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性，因此，相比于两个金属氧化物半导体场效应晶体管，本实施例的开关

35

关电路的导通阻抗降低，且由于第二开关模块并未位于充电通路上，因此第二开关模块可以为小功率器件，经验证，包括增强型双向氮化镓高电子迁移率晶体管以及 N 型金属氧化物半导体场效应晶体管的开关电路（未位于充电通路）相比于两个金属氧化物半导体场效应晶体的开关电路，本申请实施例的开关电路可使导通阻抗下降 40% 以上，这样一来，可以进一步减少开关损耗，降低功耗，缓解发热。

5 在一些可能实现的方式中，在漏极分别与第二极以及内部节点耦合，源极与参考点耦合的基础上，N 型金属氧化物半导体场效应晶体管的导通阻抗的范围是大于或等于 1 欧姆，且小于或等于 100 欧姆；N 型金属氧化物半导体场效应晶体管的第二栅极到源极的耐压范围是大于或等于 5V，且小于或等于 60V；N 型金属氧化物半导体场效应晶体管的漏源击穿电压的范围大于或等于 10V，且小于或等于 120V。即第二开关模块为小功率金属氧化物半导体场效应晶体管，第二开关模块损耗可以较低，可以进一步降低开关电路的功耗。

10 在一些可能实现的方式中，在第二开关模块包括 N 型金属氧化物半导体场效应晶体管的基础上，第一栅极与第二栅极耦合。第一栅极可以单独获取信号，也可以与第二栅极耦合，通过驱动模块控制端输出的信号同时控制第一开关模块和第二开关模块的导通或关断，这样一来，简化开关电路的结构。

15 在一些可能实现的方式中，开关电路还包括电阻；电阻的第一端与参考点耦合，电阻的第二端接地设置，通过设置电阻，在正向关断和反向关断时，可以使参考点的电压快速的下降至 0V，驱动模块基于参考点的电压也快速的下降至 0V，即使得增强型双向氮化镓高电子迁移率晶体管和 N 型金属氧化物半导体场效应晶体管里的电荷快速的放掉，进而使得增强型双向氮化镓高电子迁移率晶体管和 N 型金属氧化物半导体场效应晶体管快速的关断。

20 在一些可能实现的方式中，在开关电路包括电阻的基础上，电阻的电阻值大于 100 千欧姆，即不会使得参考点在对地进行放电时，电流过大，同时还可以使得参考点的电压较为快速的下降至 0V。

25 在一些可能实现的方式中，增强型氮化镓高电子迁移率晶体管可以是普通的增强型双向氮化镓高电子迁移晶体管，即增强型氮化镓高电子迁移率晶体管的栅源阈值电压和栅漏阈值电压不同；也可以增强型双向氮化镓高电子迁移晶体管，即栅极和第二极的阈值电压和栅极和第一极的阈值电压相等。

30 第二方面，本申请实施例提供一种电子设备，该电子设备包括上述任一项所述的开关电路，能够实现上述开关电路的所有效果。

附图说明

- 图 1 为本申请实施例提供的一种电子设备的结构示意图；
图 2 为本申请实施例提供的电子设备的一种应用场景示意图之一；
图 3 为本申请实施例提供的电子设备的一种应用场景示意图之一；
5 图 4 为本申请实施例提供的一种开关电路的结构示意图；
图 5 为本申请实施例提供的又一种电子设备的结构示意图；
图 6 为本申请实施例提供的又一种开关电路的结构示意图；
图 7 为本申请实施例提供的又一种开关电路的结构示意图；
图 8 为本申请实施例提供的又一种电子设备的结构示意图；
10 图 9 为本申请实施例提供的正向充电时的一种仿真图；
图 10 为本申请实施例提供的正向关断时的一种仿真图；
图 11 为本申请实施例提供的反向充电时的一种仿真图；
图 12 为本申请实施例提供的反向关断时的一种仿真图；
图 13 为本申请实施例提供的又一种开关电路的结构示意图；
15 图 14 为本申请实施例提供的又一种开关电路的结构示意图；
图 15 为本申请实施例提供的又一种电子设备的结构示意图；
图 16 为本申请实施例提供的正向充电时的又一种仿真图；
图 17 为本申请实施例提供的正向关断时的又一种仿真图；
图 18 为本申请实施例提供的反向充电时的又一种仿真图；
20 图 19 为本申请实施例提供的反向关断时的又一种仿真图。

具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本
25 申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

本文中术语“和/或”，仅仅是一种描述关联对象的关联关系，表示可以存在三种关系，例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 这三种情况。

30 本申请实施例的说明书和权利要求书中的术语“第一”和“第二”等是用于区别不同的对象，而不是用于描述对象的特定顺序。例如，第一目标对象和第二目标对象等是用于区别不同的目标对象，而不是用于描述目标对象的特定顺序。

在本申请实施例中，“示例性的”或者“例如”等词用于表示作例子、例证或说明。本申请实施例中被描述为“示例性的”或者“例如”的任何实施例或设计方案不应被解释为比
35 其它实施例或设计方案更优选或更具优势。确切而言，使用“示例性的”或者“例如”等词旨在以具体方式呈现相关概念。

在本申请实施例的描述中，除非另有说明，“多个”的含义是指两个或两个以上。例如，多个处理单元是指两个或两个以上的处理单元；多个系统是指两个或两个以上的系

统。

本申请实施例提供一种电子设备，本申请实施例提供的电子设备可以是手机、电脑、平板电脑、个人数字助理（personal digital assistant，简称 PDA）、车载电脑、电视、智能穿戴式设备、智能家居设备等，本申请实施例对上述电子设备的具体形式不作特殊限定。以下为了方便说明，以电子设备是手机为例进行说明。

以下对本申请实施例提供的电子设备的具体结构和用途进行说明。

如图 1 所示，图 1 示出了本申请实施例提供的一种电子设备的结构示意图，手机 100 包括对外接口 10、开关电路 20、充电转换芯片 30、电池 40 和片上系统（System on Chip, SoC）50 等结构。其中，片上系统（SoC 芯片）50 内部例如集成有中央处理器（Central Processing Unit, CPU）、图像处理器（Graphic Processing Unit, GPU）和调制解调器（Modem）等。对外接口 10 的设置使得手机 100 可以与外接设备耦合。其中，对外接口 10 例如为 USB 接口等。外接设备例如可以包括充电器、移动电源、耳机、待充电手机、平板电脑、笔记本电脑等电子设备。片上系统（SoC 芯片）50 例如可以和对外接口 10 耦合，该片上系统（SoC 芯片）50 可以接收对外接口 10 的电压，并基于充电协议对接入对外接口 10 的外接设备的类型进行识别，以确定对外接口 10 接入的是待充电手机，还是充电器等。

示例性的，结合图 1 和图 2，当对外接口 10 接入的外接设备为充电器 200，即充电器 200 需要为手机 100 进行充电时，开关电路 20 导通。充电器 200 输出的充电电压通过对外接口 10、开关电路 20 传输至充电转换芯片 30。充电转换芯片 30 对充电电压进行转换，并将转换后的电压传输至电池 40，以实现对外接口 10 的充电。此外，还将转换后的电压传输至片上系统（SoC 芯片）50，以为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电，保证 CPU、GPU 和 Modem 的正常工作。充电完成后，开关电路 20 关断，充电器 200 输出的充电电压无法传输至充电转换芯片 30。充电转换芯片 30 不能为电池 40 供电以及为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电。此时，电池 40 为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等提供工作时的电压，保证片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等的正常工作。

示例性的，结合图 1 和图 3，当对外接口 10 接入的外接设备为待充电手机 300 时，即手机 100 需要为待充电手机 300 进行充电时，开关电路 20 导通。电池 40 输出的充电电压通过充电转换芯片 30、开关电路 20 以及对外接口 10 传输至待充电手机 300，以为待充电手机 300 进行充电。

为了解决背景技术中的问题，本申请实施例提供了一种开关电路，该开关电路包括第一开关模块和驱动模块。该第一开关模块为增强型氮化镓高电子迁移率晶体管。增强型氮化镓高电子迁移率晶体管包括第一栅极、第一极和第二极。驱动模块与第一栅极耦合，用于向第一栅极输出驱动电压。

可以理解的是，增强型氮化镓高电子迁移率晶体管的导通或关断与其阈值电压有关。

对于增强型氮化镓高电子迁移率晶体管而言，在正向充电（第一极处的电压需要传

输至第二极处)的情况下,当第一栅极的电压和第二极的电压的差值大于阈值电压时,增强型氮化镓高电子迁移率晶体管导通;当第一栅极的电压和第二极的电压的差值小于阈值电压时,增强型氮化镓高电子迁移率晶体管关断。在反向充电(第二极处的电压需要传输至第一极处)的情况下,当第一栅极的电压和第一极的电压的差值大于阈值电压时,增强型氮化镓高电子迁移率晶体管导通;当第一栅极的电压和第一极的电压的差值小于阈值电压时,增强型氮化镓高电子迁移率晶体管关断。

由于第一栅极的电压即为驱动模块输出的驱动电压,因此,可以通过驱动模块输出的驱动电压控制增强型氮化镓高电子迁移率晶体管导通或关断,也就是说,为了实现双向充电的双向导通与关断功能,驱动电压是驱动模块向第一栅极输出的一个电压,该电压可以控制增强型氮化镓高电子迁移率晶体管的打开或关断。且由于增强型氮化镓高电子迁移率晶体管自身特性不具有体二极管,所以当增强型氮化镓高电子迁移率晶体管关断时也不会存在电流泄露的问题。这样一来,通过增强型氮化镓高电子迁移率晶体管即可实现双向的导通以及关断功能。相比于设置两个背靠背的MOS管,减小了元器件的布局尺寸。此外,由于增强型氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性,因此,增强型氮化镓高电子迁移率晶体管的设置,可以减少开关电路的损耗,降低开关电路的功耗,以及缓解发热。

对于增强型氮化镓高电子迁移率晶体管的类型,本申请实施例不作具体限定。例如可以是普通的增强型氮化镓高电子迁移率晶体管,还可以是增强型双向氮化镓高电子迁移率晶体管。

当第一开关模块为普通的增强型氮化镓高电子迁移率晶体管时,第一极例如为增强型氮化镓高电子迁移率晶体管的漏极,第二极例如为增强型氮化镓高电子迁移率晶体管的源极。在正向充电(漏极处的电压需要传输至源极处)的情况下,增强型氮化镓高电子迁移率晶体管的第一栅极电压与源极电压的差值大于栅源阈值电压时,增强型氮化镓高电子迁移率晶体管导通;增强型氮化镓高电子迁移率晶体管的第一栅极电压与源极电压的差值小于栅源阈值电压时,增强型氮化镓高电子迁移率晶体管关断。在反向充电(源极处的电压需要传输至漏极处)的情况下,增强型氮化镓高电子迁移率晶体管的第一栅极电压与漏极电压的差值大于栅漏阈值电压时,增强型氮化镓高电子迁移率晶体管导通;增强型氮化镓高电子迁移率晶体管的第一栅极电压与漏极电压的差值小于栅漏阈值电压时,增强型氮化镓高电子迁移率晶体管关断。其中,栅源阈值电压和栅漏阈值电压不同。

所谓增强型双向氮化镓高电子迁移率晶体管,即为增强型氮化镓高电子迁移率晶体管的第一极和第二极等效。亦即第二极所在的区域到沟道区的距离等于第一极所在的区域到沟道区的距离,且第二极所在的区域的材料与第一极所在的区域的材料相同以及器件结构相同。在正向充电(第一极处的电压需要传输至第二极处)的情况下,增强型双向氮化镓高电子迁移率晶体管的第一栅极电压与第二极电压的差值大于栅极和第二极的阈值电压时,增强型双向氮化镓高电子迁移率晶体管导通;增强型双向氮化镓高电子迁移率晶体管的第一栅极电压与第二极电压的差值小于栅极和第二极的阈值电压时,增强型双向氮化镓高电子迁移率晶体管关断。在反向充电(第二极处的电压需要传输至第一

极处)的情况下,增强型双向氮化镓高电子迁移率晶体管的第一栅极电压与第一极电压的差值大于栅极和第一极的阈值电压时,增强型双向氮化镓高电子迁移率晶体管导通;增强型双向氮化镓高电子迁移率晶体管的第一栅极电压与第一极电压的差值小于栅极和第一极的阈值电压时,增强型双向氮化镓高电子迁移率晶体管关断。其中,栅极和第二极的阈值电压和栅极和第一极的阈值电压相等。

需要说明的是,对于驱动模块的结构,本申请实施例不对驱动模块的具体结构进行限定。例如驱动模块包括驱动芯片和微控制单元(Microcontroller Unit, MCU),其中,MCU和驱动芯片可以单独设置,也可以是驱动芯片上集成有MCU。

通过设置增强型氮化镓高电子迁移率晶体管以降低功耗的开关电路有多种,以下以典型示例进行详细说明。为了更加方便、清楚的对后续方案进行描述,下述示例以第一开关模块为增强型双向氮化镓高电子迁移率晶体管为例进行说明。可以理解的是,由于增强型双向氮化镓高电子迁移率晶体管的第一栅极和第二极的阈值电压和第一栅极和第一极的阈值电压相等,因此下述实施例不论是第一栅极和第二极的阈值电压,还是第一栅极和第一极的阈值电压,均称为增强型双向氮化镓高电子迁移率晶体管的阈值电压。此外,为了区分不同阶段时增强型双向氮化镓高电子迁移率晶体管第一栅极接收的驱动电压,下述示例以正向充电时增强型双向氮化镓高电子迁移率晶体管第一栅极接收的驱动电压为第一驱动电压,其中,第一驱动电压可以控制增强型双向氮化镓高电子迁移率晶体管在正向充电时导通;正向关断时增强型双向氮化镓高电子迁移率晶体管第一栅极接收的驱动电压为第二驱动电压,其中,第二驱动电压可以控制增强型双向氮化镓高电子迁移率晶体管正向关断;反向充电时增强型双向氮化镓高电子迁移率晶体管第一栅极接收的驱动电压为第三驱动电压,其中,第三驱动电压可以控制增强型双向氮化镓高电子迁移率晶体管在反向充电时导通;反向关断时增强型双向氮化镓高电子迁移率晶体管第一栅极接收的驱动电压为第四驱动电压,其中,第四驱动电压可以控制增强型双向氮化镓高电子迁移率晶体管反向关断。下述内容不构成对本申请的限定。

一个示例中,如图4所示,开关电路20包括内部节点 V_{BUS} 、外部节点 V_{USB} 、第一开关模块21和驱动模块22。第一开关模块21包括增强型双向氮化镓高电子迁移率晶体管。该增强型双向氮化镓高电子迁移率晶体管包括第一栅极G1、第一极D1和第二极D2。驱动模块22包括参考端R1和控制端C。第一极D1和外部节点 V_{USB} 耦合,第二极D2和参考点R2耦合,参考端R1和参考点R2耦合,内部节点 V_{BUS} 和第二极D2耦合。驱动模块22的控制端C与第一栅极G1耦合,驱动模块22通过控制端C向第一栅极G1输出驱动电压。结合图5,开关电路20通过外部节点 V_{USB} 与对外接口10耦合,开关电路20通过内部节点 V_{BUS} 与充电转换芯片30耦合。

驱动模块22会实时采集参考点R2(第二极D2)处的电压。在正向充电(外部节点 V_{USB} 接收的充电电压需要传输至内部节点 V_{BUS})的情况下,即需要增强型双向氮化镓高电子迁移率晶体管导通以及保持导通状态时,驱动模块22基于参考点R2(第二极D2)处的电压输出第一驱动电压,其中,第一驱动电压与采集的参考点R2(第二极D2)处的电压的差值实时保持在第一差值,第一差值大于增强型双向氮化镓高电子迁移率晶体管的阈值电压,即第一栅极G1的电压与第二极D2的电压的压差大于增强型双

向氮化镓高电子迁移率晶体管的阈值电压，这样一来，正向充电时，可以保证增强型双向氮化镓高电子迁移率晶体管一直处于导通状态，进而保证正向充电的正常进行。

当充电完成等情况下，需要使增强型双向氮化镓高电子迁移率晶体管由导通状态变为关断状态时，驱动模块 22 基于参考点 R2 (D2) 处的电压输出第二驱动电压，其中，
5 第二驱动电压与采集的参考点 R2 (D2) 处的电压的差值实时保持在第二差值，第二差值小于增强型双向氮化镓高电子迁移率晶体管的阈值电压，即第一栅极 G1 的电压与第二极 D2 的电压的压差小于增强型双向氮化镓高电子迁移率晶体管的阈值电压，这样一来，使得增强型双向氮化镓高电子迁移率晶体管关断。

在反向充电（内部节点 V_{BUS} 接收的充电电压需要传输至外部节点 V_{USB} ）的情况下，
10 下，即需要增强型双向氮化镓高电子迁移率晶体管导通以及保持导通状态时，驱动模块 22 基于参考点 R2 (D2) 处的电压输出第三驱动电压，其中，第三驱动电压与采集的参考点 R2 (D2) 处的电压的差值为第三差值，第三差值大于增强型双向氮化镓高电子迁移率晶体管的阈值电压。又因为第一极 D1 处的电压的最大值等于参考点 R2 (D2) 处的电压，所以第一栅极 G1 的电压与第一极 D1 的电压的差值必然大于增强型双向氮化
15 镓高电子迁移率晶体管的阈值电压，这样一来，反向充电时，可以保证增强型双向氮化镓高电子迁移率晶体管一直处于导通状态，进而保证反向充电的正常进行。

当充电完成等情况下，需要使增强型双向氮化镓高电子迁移率晶体管由导通状态变为关断状态时，驱动模块 22 向第一栅极 G1 输出第四驱动电压，第四驱动电压例如为 0。由于第四驱动电压为 0V，而即便由于增强型双向氮化镓高电子迁移率晶体管关断使得第一极 D1 处的电压下降，第一极 D1 处的电压也会大于或等于 0V，即第四驱动电压
20 (0V) 和第一极 D1 (大于或等于 0V) 的差值必然会小于或等于 0，亦即第一栅极 G1 的电压与第一极 D1 的电压的差值必然会小于或等于 0，小于增强型双向氮化镓高电子迁移率晶体管的阈值电压。因此，实现了增强型双向氮化镓高电子迁移率晶体管的彻底关断。

25 通过上述介绍可知，设置一个增强型双向氮化镓高电子迁移率晶体管即可实现双向导通和关断功能，结构简单。此外，由于增强型氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性，因此，增强型氮化镓高电子迁移率晶体管的设置，可以减少开关电路的损耗，降低开关电路的功耗，以及缓解发热。此外，在正向充电、正向关断以及反向充电时，驱动模块基于参考点的电压输出驱动电压，简化驱动模块的运算过程。

30 下面结合电子设备对图 4 所示的开关电路 20 实现双向导通与关断功能的具体原理进行介绍。其中，以充电电压为 20V 和增强型双向氮化镓高电子迁移率晶体管的阈值电压为 1.5V 为例进行的说明。

示例性的，结合图 2、图 4 和图 5，当对外接口 10 接入的外接设备为充电器 200，即充电器 200 需要为手机 100 进行充电时，亦即外部节点 V_{USB} 接收的充电电压需要传
35 输至内部节点 V_{BUS} 时，需要使增强型双向氮化镓高电子迁移率晶体管由关断状态变为导通状态。当增强型双向氮化镓高电子迁移率晶体管为关断状态时，外部节点 V_{USB} 处的电压为充电电压 20V，此时，内部节点 V_{BUS} 为 0V，第一极 D1 和外部节点 V_{USB} 处的电压相同，第一栅极 G1、第二极 D2 以及参考点 R2 与内部节点 V_{BUS} 的电压相同。为了

使得增强型双向氮化镓高电子迁移率晶体管导通，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第一差值 5V。因此当驱动模块 22 采集参考点 R2 的电压为 0V，驱动模块 22 向第一栅极 G1 发送 5V 的第一驱动电压。此时

5 第一栅极 G1 的电压（5V）和第二极 D2 的电压（0V）的差值为 5V，大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管导通。第二极 D2 的电压由 0V 逐渐上升为 20V。由于驱动模块 22 会实时采集参考点 R2（第二极 D2）的电压，并基于采集的参考点 R2（第二极 D2）的电压实时调节输出至第一栅极 G1 的第一驱动电压，其中，第一驱动电压和参考点 R2（第二极 D2）的电压

10 的差值一直保持在第一差值 5V。所以当参考点 R2（第二极 D2）的电压逐渐上升为 20V 时，驱动模块 22 也会基于参考点 R2（第二极 D2）的电压实时调节其输出的第一驱动电压由 5V 逐渐上升为 25V。这样一来，第一栅极 G1 和第二极 D2 的压差保持在 5V，即大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管一直处于导通的状态。外部节点 V_{USB} 的充电电压 20V 通过导通增强型双向氮化镓高电子迁移率晶体管传输至内部节点 V_{BUS} ，以

15 通过内部节点 V_{BUS} 传输至充电转换芯片 30。充电转换芯片 30 对充电电压进行转换，并将转换后的电压传输至电池 40，以实现对电池 40 的充电。此外，还将转换后的电压传输至片上系统（SoC 芯片）50，以为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电，保证 CPU、GPU 和 Modem 的正常工作。

20 当充电完成；或者，在充电过程中遇到过大的电压会对手机 100 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管由导通状态变为关断状态。当增强型双向氮化镓高电子迁移率晶体管为导通状态时，外部节点 V_{USB} 、内部节点 V_{BUS} 、第一极 D1、第二极 D2 以及参考点 R2 的电压均为充电电压 20V，第一栅极 G1 的电压为 25V。为了使得增强型双向氮化镓高电子迁移率晶体管关断，驱动模块 22 会实时采集参

25 考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第二差值 0V。因此当驱动模块 22 采集参考点 R2 的电压为 20V，驱动模块 22 向第一栅极 G1 发送 20V 的第二驱动电压。此时，第一栅极 G1 的电压和第二极 D2 的电压的差值为 0V，小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管关断。且由于驱动模块 22 会实时采集参考点 R2（第二极 D2）的电压，并基于采集的参

30 考点 R2（第二极 D2）的电压实时调节输出至第一栅极 G1 的第二驱动电压，其中，第二驱动电压和参考点 R2（第二极 D2）的电压的差值一直保持在第二差值 0V。即便增强型双向氮化镓高电子迁移率晶体管关断后，参考点 R2（第二极 D2）的电压会下降至 0V，驱动模块 22 输出的第二驱动电压也会随之下降，使得第一开关模块 21 的第一栅极

35 G1 和第二极 D2 的电压的差值一直保持在 0V，保证增强型双向氮化镓高电子迁移率晶体管一直处于关断状态。这样一来，充电器 200 输出的充电电压无法传输至充电转换芯片 30。充电转换芯片 30 不能为电池 40 供电以及为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电。

示例性的，结合图 3、图 4 和图 5，当对外接口 10 接入的外接设备为待充电手机 300，即手机 100 需要为待充电手机 300 进行充电时，亦即内部节点 V_{BUS} 接收的充电电压需要传输至外部节点 V_{USB} 时，需要使增强型双向氮化镓高电子迁移率晶体管由关断状态变为导通状态。当增强型双向氮化镓高电子迁移率晶体管为关断状态时，内部节点 V_{BUS} 处的电压为充电电压 20V，此时，外部节点 V_{USB} 为 0V，第一极 D1 和外部节点 V_{USB} 的电压相同，参考点 R2、第二极 D2 与内部节点 V_{BUS} 处的电压相等。为了使得增强型双向氮化镓高电子迁移率晶体管导通，驱动模块 22 会实时采集参考点 R2（第二极 D2）的电压，并基于采集的参考点 R2（第二极 D2）进行运算，使得输出的第三驱动电压与采集到的参考点 R2 的电压差值实时保持在第三差值 5V。因此当驱动模块 22 采集参考点 R2 的电压为 20V，驱动模块 22 通过控制端 C 向第一栅极 G1 发送 25V 的第三驱动电压。此时第一栅极 G1 的电压（25V）和第一极 D1 的电压（0V）的差值为 25V，大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管导通，第一极 D1 的电压由 0V 逐渐上升为 20V。由于参考点 R2（第二极 D2）的电压一直保持在 20V，所以驱动模块 22 一直向第一栅极 G1 发送 25V 的第三驱动电压，第三驱动电压（25V）与第一极 D1（最大为 20V）的电压的差值大于或等于 5V，大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管一直处于导通的状态，保证充电的正常进行。

当充电完成；或者，在充电过程中遇到过大的电压会对待充电手机 300 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管由导通状态变为关断状态。当增强型双向氮化镓高电子迁移率晶体管为导通状态时，内部节点 V_{BUS} 、外部节点 V_{USB} 、第一极 D1、第二极 D2 以及参考点 R2 的电压均为充电电压 20V。第一栅极 G1 的电压例如为 25V。为了使得增强型双向氮化镓高电子迁移率晶体管关断。此时驱动模块 22 不能基于参考点 R2 进行运算，使得输出的第四驱动电压与参考点 R2 的电压的差值保持在第四差值 0V，即第四驱动电压与参考点 R2 的电压相等。这是因为如果驱动模块 22 基于参考点 R2 的电压输出第四驱动电压，由于参考点 R2 的电压与内部节点 V_{BUS} 相同都是 20V，那么驱动模块 22 输出的第四驱动电压为 20V。而又因为第一极 D1 的电压会由于增强型双向氮化镓高电子迁移率晶体管关断而逐渐降低，例如当降低到 15V 时，第一栅极 G1（20V）与第一极 D1（15V）的差值为 5V，增强型双向氮化镓高电子迁移率晶体管导通，不能实现增强型双向氮化镓高电子迁移率晶体管的关断。因此为了防止增强型双向氮化镓高电子迁移率晶体管在关断过程中出现导通的问题，本实施例中，驱动模块 22 直接输出 0V 的第四驱动电压。当驱动模块 22 输出 0V 的第四驱动电压至第一栅极 G1 时，由于即便第一极 D1 处的电压下降，第一极 D1 处的电压也会大于或等于 0V，亦即第一栅极 G1 的电压（0V）与第一极 D1 的电压（大于或等于 0V）的差值必然会小于或等于 0，小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V。因此，实现了增强型双向氮化镓高电子迁移率晶体管的彻底关断。

又一个示例中，参见图 6，与上一示例不同的是，开关电路 20 还包括第二开关模块 23。第二开关模块 23 耦合于第二极 D2 和内部节点 V_{BUS} 之间。第二开关模块 23 包括 MOSFET，例如可以包括 NMOSFET。NMOSFET 包括第二栅极 G2、源极 S 和漏极

D3。第二开关模块 23 的源极 S 与第一开关模块 21 的第二极 D2 耦合，第二开关模块 23 的漏极 D3 与内部节点 V_{BUS} 耦合，第二开关模块 23 的第二栅极 G2 与第一开关模块 21 的第一栅极 G1 耦合。

设置第二开关模块 23，可以使参考点 R2 与内部节点 V_{BUS} 隔开，这样一来，不仅在正向充电、正向关断以及反向充电时，驱动模块 22 基于参考点 R2 的电压输出驱动电压，以使第一开关模块 21 在正向充电和反向充电时导通以及在正向关断时关断；且在反向关断时，驱动模块 22 可以基于参考点 R2 的电压输出驱动电压，以使第一开关模块 21 在反向关断时彻底关断，即在不同的阶段，驱动模块 22 都是基于参考点 R2 的电压输出驱动电压，如此，进一步简化驱动模块的运算过程。此外，虽然本实施例中开关电路 20 包括增强型双向氮化镓高电子迁移率晶体管以及 NMOSFET，但是由于增强型双向氮化镓高电子迁移率晶体管本身具有导通阻抗低的特性，因此，相比于两个 MOSFET，本实施例的开关电路 20 的导通阻抗降低，经验证，包括增强型双向氮化镓高电子迁移率晶体管以及 NMOSFET 的开关电路 20 相比于两个 MOSFET 的开关电路，导通阻抗可下降 25%，这样一来，可以减少开关损耗，降低功耗，缓解发热。

此外，继续参见图 6，开关电路 20 还包括电阻 24，电阻 24 的一端与参考点 R2 耦合，电阻 24 的另一端接地设置。通过设置电阻 24，在正向关断和反向关断时，可以使参考点 R2 的电压快速的下降至 0V，驱动模块 22 基于参考点 R2 的电压也快速的下降至 0V，即使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 里的电荷快速的放掉，进而使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 快速的关断。

示例性的，电阻 24 的电阻值例如大于 100 千欧。当设置电阻 24 的电阻值大于 100 千欧时，既不会使得参考点 R2 在对地进行放电时，电流过大，同时还可以使得参考点 R2 的电压较为快速的下降至 0V。

需要说明的是，上述示例中以开关电路 20 中设置电阻 24，且电阻 24 的一端接地设置为例进行的说明，但不构成对本申请的限定。可选的，为了实现增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 快速的关断，参见图 7，还可以将驱动模块 22 的参考端 R1 接地设置。通过参考端 R1 接地设置使得参考点 R2 的电压快速的下降至 0V，以及驱动模块 22 基于参考点 R2 的电压也快速的下降至 0V。

以下结合电子设备对图 6 所示的开关电路 20 实现双向导通与关断功能的具体原理进行介绍。其中，以第二开关模块 23 为 NMOSFET，且 NMOSFET 的阈值电压为 2V 为例进行的说明。

图 9 是本实施例提供的正向充电时的仿真图，结合图 2、图 8 和图 9，当对外接口 10 接入的外接设备为充电器 200，即充电器 200 需要为手机 100 进行充电时，亦即外部节点 V_{USB} 接收的充电电压需要传输至内部节点 V_{BUS} 时，需要使增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由关断状态变为导通状态。

关断阶段，即图 9 中在 $100\ \mu\text{s}$ 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均关断，外部节点 V_{USB} 处的电压为充电电压 20V，此时，内部节点 V_{BUS} 为 0V，第一栅极 G1 和第二栅极 G2 也为 0V，参考点 R2、第二极 D2 和源极 S 的电压与内部节点 V_{BUS} 相同。

导通阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 导通，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第一差值 5V。因此当驱动模块 22 采集参考点 R2 的电压为 0V，驱动模块 22 在 100 μ s 时逐渐向第一栅极 G1 和第二栅极 G2 施加第一驱动电压至 5V。通过图 9 可知，在 101.8 μ s 时，第一栅极 G1 和第二栅极 G2 施加的第一驱动电压开始大于 2V，即第一栅极 G1（大于 2V）和第二极 D2（0V）的电压差值大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管导通，第二栅极 G1（大于 2V）和源极 S（0V）的电压差值大于 NMOSFET 的阈值电压 2V，NMOSFET 导通，内部节点 V_{BUS} 处开始有电压。

上升阶段，101.8 μ s 到 105 μ s 之间，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通后，内部节点 V_{BUS} 处的电压从 0V 上升至 20V。当然参考点 R2 处的电压也会从 0V 上升至 20V。由于驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第一差值 5V。因此，当参考点 R2 处的电压也会从 0V 上升至 20V，驱动模块 22 的控制端 C 输出的第一驱动电压会逐渐上升为 25V。

导通保持阶段，105 μ s 之后，内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 20V，驱动模块 22 的控制端 C 输出的第一驱动电压也保持在 25V，这样一来，第一栅极 G1（25V）和第二极 D2（20V）的压差保持在 5V，即大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2（25V）和源极 S（20V）的压差保持在 5V，即大于 NMOSFET 的阈值电压 2V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于导通的状态。外部节点 V_{USB} 的充电电压 20V 通过导通增强型双向氮化镓高电子迁移率晶体管传输至内部节点 V_{BUS} ，以通过内部节点 V_{BUS} 传输至充电转换芯片 30。充电转换芯片 30 对充电电压进行转换，并将转换后的电压传输至电池 40，以实现对电池 40 的充电。此外，还将转换后的电压传输至片上系统（SoC 芯片）50，以为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电，保证 CPU、GPU 和 Modem 的正常工作。

图 10 是本实施例提供的正向关断时的仿真图，结合图 2、图 8 和图 10，当充电完成；或者，在充电过程中遇到过大的电压会对手机 100 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由导通状态变为关断状态。

导通阶段，即图 10 中在 305 μ s 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通，外部节点 V_{USB} 、内部节点 V_{BUS} 、第二极 D2、源极 S、漏极 D3 以及参考点 R2 的电压均为充电电压 20V。第一栅极 G1 和第二栅极 G2 的电压为 25V。

关断阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 关断，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第二驱动电压与采集到的参考点 R2 的电压差值实时保持在第二差值 0V。因此，在 305 μ s 时，驱动模块 22 输出的第二驱动电压逐渐下降至 20V。通过图 10 可知，在 307.4 μ s 时，第一栅极 G1 和第二栅极 G2 施加的第二驱动电压下降至

21.5V, 即第一栅极 G1 (21.5V) 和第二极 D2 (20V) 的电压差值等于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V, 第二栅极 G1 (21.5V) 和源极 S (20V) 的电压差值小于 NMOSFET 的阈值电压 2V, 增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 开始关断, 内部节点 V_{BUS} 处的电压开始下降。

5 下降阶段, 307.4 μs 到 312.3 μs 之间, 由于增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 在关断时, 并不能一下彻底关断。因此, 内部节点 V_{BUS} 处的电压从 20V 逐渐下降至 0V。当然, 参考点 R2 处的电压从 20V 逐渐下降至 0V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算, 使得输出的第二驱动电压与采集到的参考点 R2 的电压差值实时保持在第二差值 0V。因此, 当参考点 R2 处的电压从
10 20V 逐渐下降至 0V, 驱动模块 22 的控制端 C 输出的第二驱动电压随之会逐渐下降至 0V。

关断保持阶段, 312.3 μs 之后, 内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 0V, 驱动模块 22 的控制端 C 输出的第二驱动电压也保持在 0V, 这样一来, 第一栅极 G1 (0V) 和第二极 D2 (0V) 的压差保持在 0V, 即小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V, 第二栅极 G2 (0V) 和源极 S (0V) 的压差保持在 0V, 即
15 小于 NMOSFET 的阈值电压 2V, 使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于关断的状态。充电器 200 输出的充电电压无法传输至充电转换芯片 30。充电转换芯片 30 不能为电池 40 供电以及为片上系统 (SoC 芯片) 50 内部集成的 CPU、GPU 和 Modem 等供电。

20 图 11 是本实施例提供的反向充电时的仿真图, 结合图 3、图 8 和图 11, 当对外接口 10 接入的外接设备为待充电手机 300 时, 即手机 100 需要为待充电手机 300 进行充电时, 亦即内部节点 V_{BUS} 接收的充电电压需要传输至外部节点 V_{USB} 时, 需要使增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由关断状态变为导通状态。

关断阶段, 即图 11 中在 101 μs 之前, 增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均关断, 内部节点 V_{BUS} 处的电压为充电电压 20V, 此时, 外部节点 V_{USB} 为 0V, 第一栅极 G1 和第二栅极 G2 也为 0V, 参考点 R2、第二极 D2 和源极 S 的电压与外部节点 V_{USB} 相同。

导通阶段, 为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 导通, 驱动模块 22 会实时采集参考点 R2 的电压 (与第二极 D2 处的电压相同) 并基于参考点 R2
30 进行运算, 使得输出的第三驱动电压与采集到的参考点 R2 的电压差值实时保持在第三差值 5V。因此当驱动模块 22 采集参考点 R2 的电压为 0V, 驱动模块 22 在 101 μs 时逐渐向第一栅极 G1 和第二栅极 G2 施加第一驱动电压至 5V。通过图 11 可知, 在 104.5 μs 时, 第一栅极 G1 和第二栅极 G2 施加的第一驱动电压开始大于 2V, 即第一栅极 G1 (大于 2V) 和第一极 D1 (0V) 的电压差值大于增强型双向氮化镓高电子迁移率晶体管的
35 的阈值电压 1.5V, 增强型双向氮化镓高电子迁移率晶体管导通, 第二栅极 G1 (大于 2V) 和源极 S (0V) 的电压差值大于 NMOSFET 的阈值电压 2V, NMOSFET 导通, 外部节点 V_{USB} 处开始有电压。

上升阶段, 104.5 μs 到 105 μs 之间, 增强型双向氮化镓高电子迁移率晶体管和

NMOSFET 均导通后，外部节点 V_{USB} 处的电压从 0V 上升至 20V。当然参考点 R2 处的电压也会从 0V 上升至 20V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算，使得输出的第三驱动电压与采集到的参考点 R2 的电压差值实时保持在第三差值 5V。因此，当参考点 R2 处的电压也会从 0V 上升至 20V，驱动模块 22 的控制端 C 输出的第三驱动电压也会随之逐渐上升为 25V。

导通保持阶段，110 μ s 之后，外部节点 V_{USB} 和参考点 R2 处的电压均保持在 20V，驱动模块 22 的控制端 C 输出的第三驱动电压也保持在 25V，这样一来，第一栅极 G1 (25V) 和第一极 D1 (20V) 的压差保持在 5V，即大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2 (25V) 和源极 S (20V) 的压差保持在 5V，即大于 NMOSFET 的阈值电压 2V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于导通的状态，保证充电的正常进行。

图 12 是本实施例提供的反向关断时的仿真图，结合图 3、图 8 和图 12，当充电完成；或者，在充电过程中遇到过大的电压会对手机 100 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由导通状态变为关断状态。

导通阶段，即图 12 中在 310 μ s 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通，外部节点 V_{USB} 、内部节点 V_{BUS} 、第二极 D2、源极 S、漏极 D3 以及参考点 R2 的电压均为充电电压 20V。第一栅极 G1 和第二栅极 G2 的电压为 25V。

关断阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 关断，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第四驱动电压与采集到的参考点 R2 的电压差值实时保持在第四差值 0V。因此，在 310 μ s 时，驱动模块 22 输出的第四驱动电压逐渐下降至 20V。通过图 12 可知，在 310.7 μ s 时，第一栅极 G1 和第二栅极 G2 施加的第四驱动电压下降至 21.5V，即第一栅极 G1 (21.5V) 和第一极 D1 (20V) 的电压差值等于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G1 (21.5V) 和源极 S (20V) 的电压差值小于 NMOSFET 的阈值电压 2V，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 开始关断，内部节点 V_{BUS} 处的电压开始从 20V 下降。

下降阶段，310.7 μ s 到 350 μ s 之间，由于增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 在关断时，并不能一下彻底关断。因此，内部节点 V_{BUS} 处的电压从 20V 逐渐下降至 0V。当然，参考点 R2 处的电压从 20V 逐渐下降至 0V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算，使得输出的第四驱动电压与采集到的参考点 R2 的电压差值实时保持在第四差值 0V。因此，当参考点 R2 处的电压从 20V 逐渐下降至 0V，驱动模块 22 的控制端 C 输出的第四驱动电压随之会逐渐下降至 0V。

关断保持阶段，350 μ s 之后，内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 0V，驱动模块 22 的控制端 C 输出的第四驱动电压也保持在 0V，这样一来，第一栅极 G1 (0V) 和第一极 D1 (0V) 的压差保持在 0V，即小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2 (0V) 和源极 S (0V) 的压差保持在 0V，即小于 NMOSFET 的阈值电压 2V，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于关断的状态。实现了增强型双向氮化镓高电子迁移率晶体管的彻底

关断。

再一个示例中，参见图 13，与上一示例不同的是，第二开关模块 23 的设置位置。具体的，第二开关模块 23 的漏极 D3 分别与第一开关模块 21 的第二极 D2 以及内部节点 V_{BUS} 耦合，第二开关模块 23 的源极 S 与参考点 R2 耦合，第二开关模块 23 的第二栅极 G2 与第一开关模块 21 的第一栅极 G1 耦合。

由于第二开关模块 23 并未位于充电通路上，因此第二开关模块 23 例如可以为小功率 MOSFET，例如可以为小功率 Si NMOSFET。示例性的，第二开关模块 22 的导通阻抗的范围是大于或等于 1 欧姆，且小于或等于 100 欧姆；第二开关模块 22 栅极到源极的耐压范围是大于或等于 5V，且小于或等于 60V；漏源击穿电压的范围大于或等于 10V，且小于或等于 120V。这样一来，本示例除了具有上述示例所具有的有益效果外，由于第二开关模块 23 可以为小功率 MOSFET，所以本实施例的开关电路 20 可以进一步降低导通阻抗。经验证，本实施例的开关电路 20 可使导通阻抗下降 40%以上，这样一来，可以进一步减少开关损耗，降低功耗，缓解发热。

此外，与上述示例相同，参见图 13，开关电路 20 可以包括电阻 24。其中，电阻 24 的一端与参考点 R2 耦合，电阻 24 的另一端接地设置。在其他可选实施例中，参见图 14，还可以将驱动模块 22 的参考端 R1 接地设置。

以下结合电子设备对图 13 所示的开关电路 20 实现双向导通与关断功能的具体原理进行介绍。其中，以第二开关模块 23 为 NMOSFET，且 NMOSFET 的阈值电压为 2V 为例进行的说明。

图 16 是本实施例提供的正向充电时的仿真图，结合图 2、图 15 和图 16，当对外接口 10 接入的外接设备为充电器 200，即充电器 200 需要为手机 100 进行充电时，亦即外部节点 V_{USB} 接收的充电电压需要传输至内部节点 V_{BUS} 时，需要使增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由关断状态变为导通状态。

关断阶段，即图 16 中在 $100\mu s$ 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均关断，外部节点 V_{USB} 处的电压为充电电压 20V，此时，内部节点 V_{BUS} 为 0V，第一栅极 G1 和第二栅极 G2 也为 0V，参考点 R2、第二极 D2 和源极 S 的电压与内部节点 V_{BUS} 相同。

导通阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 导通，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第一差值 5V。因此，当驱动模块 22 采集参考点 R2 的电压为 0V 时，驱动模块 22 在 $100\mu s$ 时逐渐向第一栅极 G1 和第二栅极 G2 施加第一驱动电压至 5V。通过图 16 可知，在 $100.8\mu s$ 时，第一栅极 G1 和第二栅极 G2 施加的第一驱动电压开始大于 2V，即第一栅极 G1（大于 2V）和第二极 D2（0V）的电压差值大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管导通，第二栅极 G1（大于 2V）和源极 S（0V）的电压差值大于 NMOSFET 的阈值电压 2V，NMOSFET 导通，内部节点 V_{BUS} 处开始有电压。

上升阶段， $100.8\mu s$ 到 $102\mu s$ 之间，增强型双向氮化镓高电子迁移率晶体管和

NMOSFET 均导通后，内部节点 V_{BUS} 处的电压从 0V 上升至 20V。当然参考点 R2 处的电压也会从 0V 上升至 20V。由于驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第一驱动电压与采集到的参考点 R2 的电压差值实时保持在第一差值 5V。因此，当参考点 R2 处的电压也会从 0V 上升至 20V，驱动模块 22 的控制端 C 输出的第一驱动电压也会随之逐渐上升为 25V。

导通保持阶段，102 μ s 之后，内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 20V，驱动模块 22 的控制端 C 输出的第一驱动电压也保持在 25V，这样一来，第一栅极 G1（25V）和第二极 D2（20V）的压差保持在 5V，即大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2（25V）和源极 S（20V）的压差保持在 5V，即大于 NMOSFET 的阈值电压 2V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于导通的状态。外部节点 V_{USB} 的充电电压 20V 通过导通增强型双向氮化镓高电子迁移率晶体管传输至内部节点 V_{BUS} ，以通过内部节点 V_{BUS} 传输至充电转换芯片 30。充电转换芯片 30 对充电电压进行转换，并将转换后的电压传输至电池 40，以实现电池 40 的充电。此外，还将转换后的电压传输至片上系统（SoC 芯片）50，以为片上系统（SoC 芯片）50 内部集成的 CPU、GPU 和 Modem 等供电，保证 CPU、GPU 和 Modem 的正常工作。

图 17 是本实施例提供的正向关断时的仿真图，结合图 2、图 15 和图 17，当充电完成；或者，在充电过程中遇到过大的电压会对手机 100 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由导通状态变为关断状态。

导通阶段，即图 17 中在 302 μ s 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通，外部节点 V_{USB} 、内部节点 V_{BUS} 、第二极 D2、源极 S、漏极 D3 以及参考点 R2 的电压均为充电电压 20V。第一栅极 G1 和第二栅极 G2 的电压为 25V。

关断阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 关断，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第二驱动电压与采集到的参考点 R2 的电压差值实时保持在第二差值 0V。因此，在 302 μ s 时，驱动模块 22 输出的第二驱动电压逐渐下降至 20V。通过图 17 可知，在 303 μ s 时，第一栅极 G1 和第二栅极 G2 施加的第二驱动电压下降至 21.5V，即第一栅极 G1（21.5V）和第二极 D2（20V）的电压差值等于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G1（21.5V）和源极 S（20V）的电压差值小于 NMOSFET 的阈值电压 2V，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 开始关断，内部节点 V_{BUS} 处的电压开始下降。

下降阶段，303 μ s 到 305 μ s 之间，由于增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 在关断时，并不能一下彻底关断。因此，内部节点 V_{BUS} 处的电压从 20V 逐渐下降至 0V。当然，参考点 R2 处的电压从 20V 逐渐下降至 0V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算，使得输出的第二驱动电压与采集到的参考点 R2 的电压差值实时保持在第二差值 0V。因此，当参考点 R2 处的电压从 20V 逐渐下降至 0V，驱动模块 22 的控制端 C 输出的第二驱动电压随之会逐渐下降至 0V。

关断保持阶段，305 μ s 之后，内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 0V，

驱动模块 22 的控制端 C 输出的第二驱动电压也保持在 0V，这样一来，第一栅极 G1 (0V) 和第二极 D2 (0V) 的压差保持在 0V，即小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2 (0V) 和源极 S (0V) 的压差保持在 0V，即小于 NMOSFET 的阈值电压 2V，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于关断的状态。充电器 200 输出的充电电压无法传输至充电转换芯片 30。充电转换芯片 30 不能为电池 40 供电以及为片上系统 (SoC 芯片) 50 内部集成的 CPU、GPU 和 Modem 等供电。

图 18 是本实施例提供的反向充电时的仿真图，结合图 3、图 15 和图 18，当对外接口 10 接入的外接设备为待充电手机 300 时，即手机 100 需要为待充电手机 300 进行充电时，亦即内部节点 V_{BUS} 接收的充电电压需要传输至外部节点 V_{USB} 时，需要使增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由关断状态变为导通状态。

关断阶段，即图 18 中在 $100.4\mu s$ 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均关断，内部节点 V_{BUS} 处的电压为充电电压 20V，此时，外部节点 V_{USB} 为 0V，第一栅极 G1 和第二栅极 G2 也为 0V，参考点 R2、第二极 D2 和源极 S 的电压与外部节点 V_{USB} 相同。

导通阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 导通，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第三驱动电压与采集到的参考点 R2 的电压差值实时保持在第三差值 5V。因此当驱动模块 22 采集参考点 R2 的电压为 0V，驱动模块 22 在 $100.4\mu s$ 时逐渐向第一栅极 G1 和第二栅极 G2 施加第一驱动电压至 5V。通过图 18 可知，在 $100.48\mu s$ 时，第一栅极 G1 和第二栅极 G2 施加的第一驱动电压开始大于 2V，即第一栅极 G1（大于 2V）和第一极 D1 (0V) 的电压差值大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，增强型双向氮化镓高电子迁移率晶体管导通，第二栅极 G1（大于 2V）和源极 S (0V) 的电压差值大于 NMOSFET 的阈值电压 2V，NMOSFET 导通，外部节点 V_{USB} 处开始有电压。

上升阶段， $100.48\mu s$ 到 $101\mu s$ 之间，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通后，外部节点 V_{USB} 处的电压从 0V 上升至 20V。当然参考点 R2 处的电压也会从 0V 上升至 20V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算，使得输出的第三驱动电压与采集到的参考点 R2 的电压差值实时保持在第三差值 5V。因此，当参考点 R2 处的电压也会从 0V 上升至 20V，驱动模块 22 的控制端 C 输出的第三驱动电压也会随之逐渐上升为 25V。

导通保持阶段， $101\mu s$ 之后，外部节点 V_{USB} 和参考点 R2 处的电压均保持在 20V，驱动模块 22 的控制端 C 输出的第三驱动电压也保持在 25V，这样一来，第一栅极 G1 (25V) 和第一极 D1 (20V) 的压差保持在 5V，即大于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2 (25V) 和源极 S (20V) 的压差保持在 5V，即大于 NMOSFET 的阈值电压 2V，在充电过程中，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于导通的状态，保证充电的正常进行。

图 19 是本实施例提供的反向关断时的仿真图，结合图 3、图 15 和图 19，当充电完

成；或者，在充电过程中遇到过大的电压会对手机 100 造成损伤等异常情况时，需要增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 由导通状态变为关断状态。

导通阶段，即图 12 中在 $301\ \mu\text{s}$ 之前，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 均导通，外部节点 V_{USB} 、内部节点 V_{BUS} 、第二极 D2、源极 S、漏极 D3 以及参考点 R2 的电压均为充电电压 20V。第一栅极 G1 和第二栅极 G2 的电压为 25V。

关断阶段，为了使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 关断，驱动模块 22 会实时采集参考点 R2 的电压（与第二极 D2 处的电压相同）并基于参考点 R2 进行运算，使得输出的第四驱动电压与采集到的参考点 R2 的电压差值实时保持在第四差值 0V。因此，在 $301\ \mu\text{s}$ 时，驱动模块 22 输出的第四驱动电压逐渐下降至 20V。通过图 12 可知，在 $302\ \mu\text{s}$ 时，第一栅极 G1 和第二栅极 G2 施加的第四驱动电压下降至 21.5V，即第一栅极 G1（21.5V）和第一极 D1（20V）的电压差值等于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G1（21.5V）和源极 S（20V）的电压差值小于 NMOSFET 的阈值电压 2V，增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 开始关断，内部节点 V_{BUS} 处的电压开始从 20V 下降。

下降阶段， $302\ \mu\text{s}$ 到 $309.6\ \mu\text{s}$ 之间，由于增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 在关断时，并不能一下彻底关断。因此，内部节点 V_{BUS} 处的电压从 20V 逐渐下降至 0V。当然，参考点 R2 处的电压从 20V 逐渐下降至 0V。由于驱动模块 22 会实时采集参考点 R2 的电压并基于参考点 R2 进行运算，使得输出的第四驱动电压与采集到的参考点 R2 的电压差值实时保持在第四差值 0V。因此，当参考点 R2 处的电压从 20V 逐渐下降至 0V，驱动模块 22 的控制端 C 输出的第四驱动电压随之会逐渐下降至 0V。

关断保持阶段， $309.6\ \mu\text{s}$ 之后，内部节点 V_{BUS} 和参考点 R2 处的电压均保持在 0V，驱动模块 22 的控制端 C 输出的第四驱动电压也保持在 0V，这样一来，第一栅极 G1（0V）和第一极 D1（0V）的压差保持在 0V，即小于增强型双向氮化镓高电子迁移率晶体管的阈值电压 1.5V，第二栅极 G2（0V）和源极 S（0V）的压差保持在 0V，即小于 NMOSFET 的阈值电压 2V，使得增强型双向氮化镓高电子迁移率晶体管和 NMOSFET 一直处于关断的状态。实现了增强型双向氮化镓高电子迁移率晶体管的彻底关断。

以上所述，以上实施例仅用以说明本申请的技术方案，而非对其限制；尽管参照前述实施例对本申请进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例技术方案的范围。

权利要求书

1.一种开关电路，其特征在于，包括：外部节点、内部节点、第一开关模块和驱动模块；

5 所述第一开关模块包括增强型氮化镓高电子迁移率晶体管，所述增强型氮化镓高电子迁移率晶体管包括第一栅极、第一极和第二极；所述驱动模块包括控制端；

所述第一栅极与所述控制端耦合，所述第一极和所述外部节点耦合，所述内部节点和所述第二极耦合；

10 所述外部节点用于接收充电电压，并将所述充电电压传输至所述增强型氮化镓高电子迁移率晶体管；所述驱动模块用于控制所述增强型氮化镓高电子迁移率晶体管导通或关断，当所述增强型氮化镓高电子迁移率晶体管导通时，所述充电电压传输至所述内部节点，以通过所述内部节点传输至充电转换芯片；

或者，

15 所述内部节点用于接收充电电压，并将所述充电电压传输至所述增强型氮化镓高电子迁移率晶体管；所述驱动模块用于控制所述增强型氮化镓高电子迁移率晶体管导通或关断，当所述增强型氮化镓高电子迁移率晶体管导通时，所述充电电压传输至所述外部节点，以通过所述外部节点传输至待充电电子设备。

2.根据权利要求 1 所述的开关电路，其特征在于，所述驱动模块还包括参考端，所述第二极和所述参考端耦合于参考点；

20 当所述外部节点接收所述充电电压时，所述驱动模块基于所述参考点的电压向所述第一栅极发送第一驱动电压，所述增强型氮化镓高电子迁移率晶体管响应于所述第一驱动电压导通，并将所述充电电压传输至所述内部节点；所述驱动模块还基于所述参考点的电压向所述第一栅极发送第二驱动电压，所述增强型氮化镓高电子迁移率晶体管响应于所述第二驱动电压关断；

25 或者，

30 当所述内部节点接收所述充电电压时，所述驱动模块基于所述参考点的电压向所述第一栅极发送第三驱动电压，所述增强型氮化镓高电子迁移率晶体管响应于所述第三驱动电压导通，并将所述充电电压传输至所述外部节点；所述驱动模块还向所述第一栅极发送第四驱动电压，所述增强型氮化镓高电子迁移率晶体管响应于所述第四驱动电压关断。

3.根据权利要求 2 所述的开关电路，其特征在于，还包括第二开关模块，所述第二开关模块用于当所述驱动模块向所述第一栅极发送第四驱动电压时阻止所述内部节点将接收到的充电电压传输至所述参考点；

35 所述驱动模块基于所述参考点的电压向所述第一栅极发送第四驱动电压，所述增强型氮化镓高电子迁移率晶体管响应于所述第四驱动电压关断。

4.根据权利要求 3 所述的开关电路,其特征在于,所述第二开关模块包括 N 型金属氧化物半导体场效应晶体管;所述 N 型金属氧化物半导体场效应晶体包括第二栅极、源极和漏极;所述源极与所述第二极耦合,所述漏极与所述内部节点耦合。

5 5.根据权利要求 3 所述的开关电路,其特征在于,所述第二开关模块包括 N 型金属氧化物半导体场效应晶体管;所述 N 型金属氧化物半导体场效应晶体包括第二栅极、源极和漏极;所述漏极分别与所述第二极以及所述内部节点耦合,所述源极与所述参考点耦合。

10 6.根据权利要求 5 所述的开关电路,其特征在于,所述 N 型金属氧化物半导体场效应晶体管的导通阻抗的范围是大于或等于 1 欧姆,且小于或等于 100 欧姆;所述 N 型金属氧化物半导体场效应晶体管的第二栅极到源极的耐压范围是大于或等于 5V,且小于或等于 60V;所述 N 型金属氧化物半导体场效应晶体管的漏源击穿电压的范围大于或等于 10V,且小于或等于 120V。

15

7.根据权利要求 4 或 5 所述的开关电路,其特征在于,所述第一栅极与所述第二栅极耦合。

20 8.根据权利要求 2 所述的开关电路,其特征在于,所述开关电路还包括电阻;所述电阻的第一端与所述参考点耦合,所述电阻的第二端接地设置。

9.根据权利要求 8 所述的开关电路,其特征在于,所述电阻的电阻值大于 100 千欧姆。

25 10.根据权利要求 1 所述的开关电路,其特征在于,所述增强型氮化镓高电子迁移率晶体管包括增强型双向氮化镓高电子迁移晶体管。

11.一种电子设备,其特征在于,包括权利要求 1-10 任一项所述的开关电路。

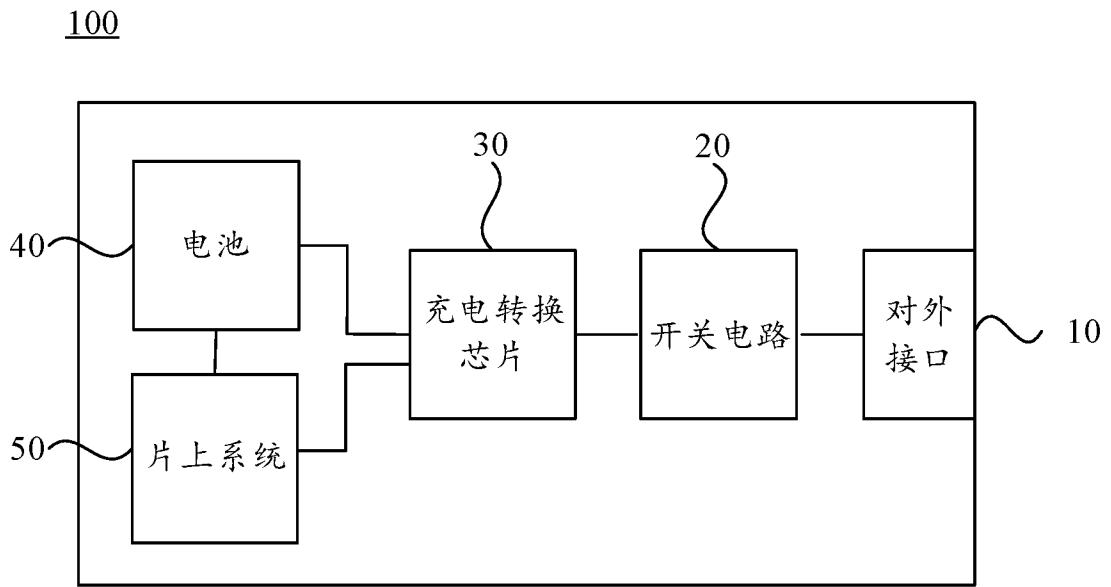


图 1

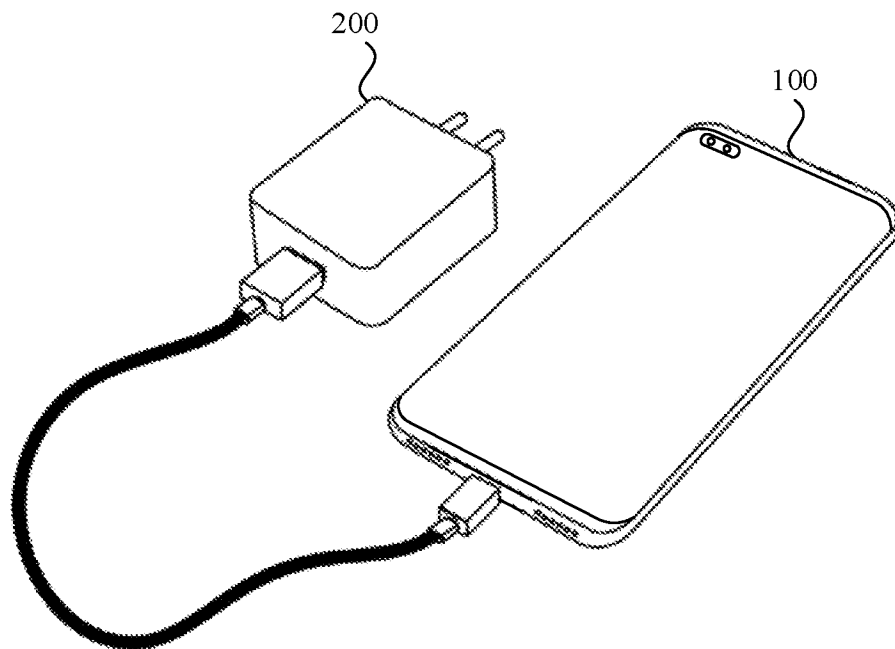


图 2

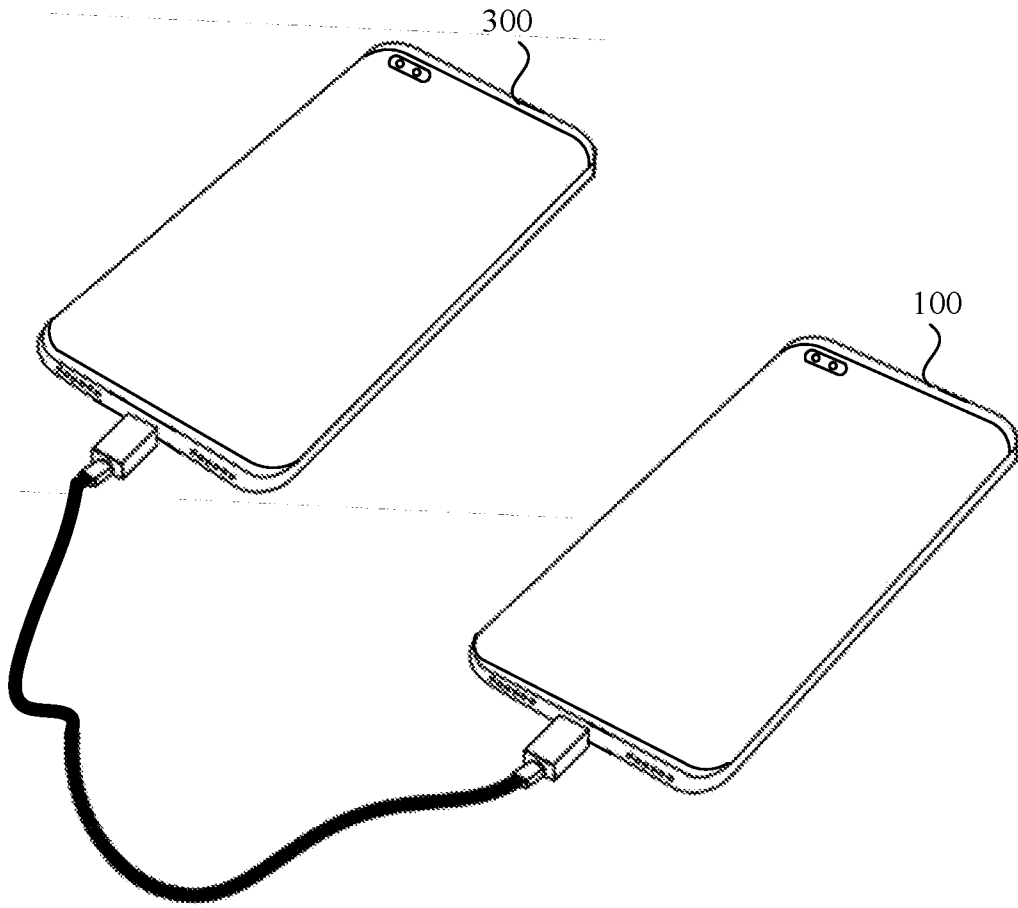


图 3

20

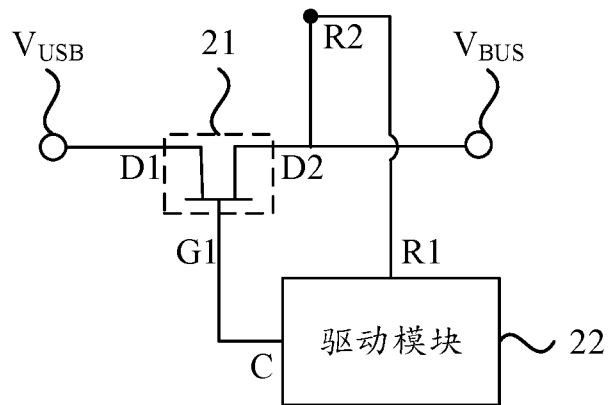


图 4

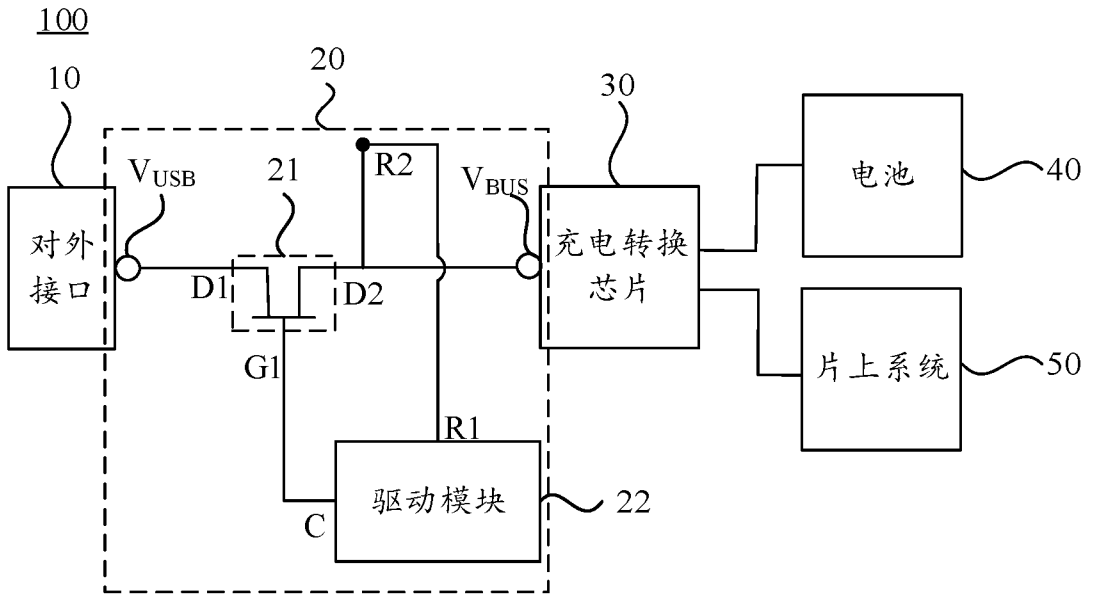


图 5

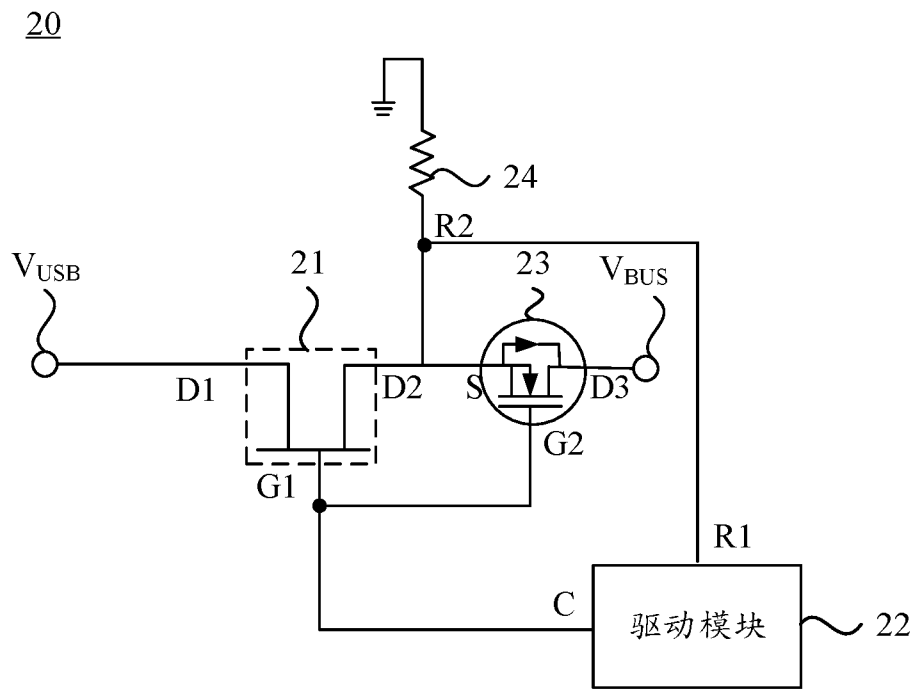


图 6

20

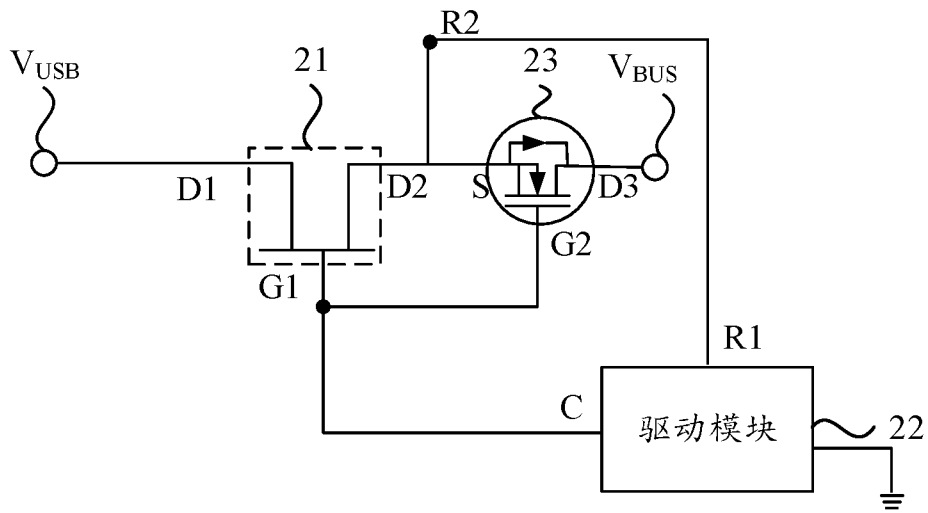


图 7

100

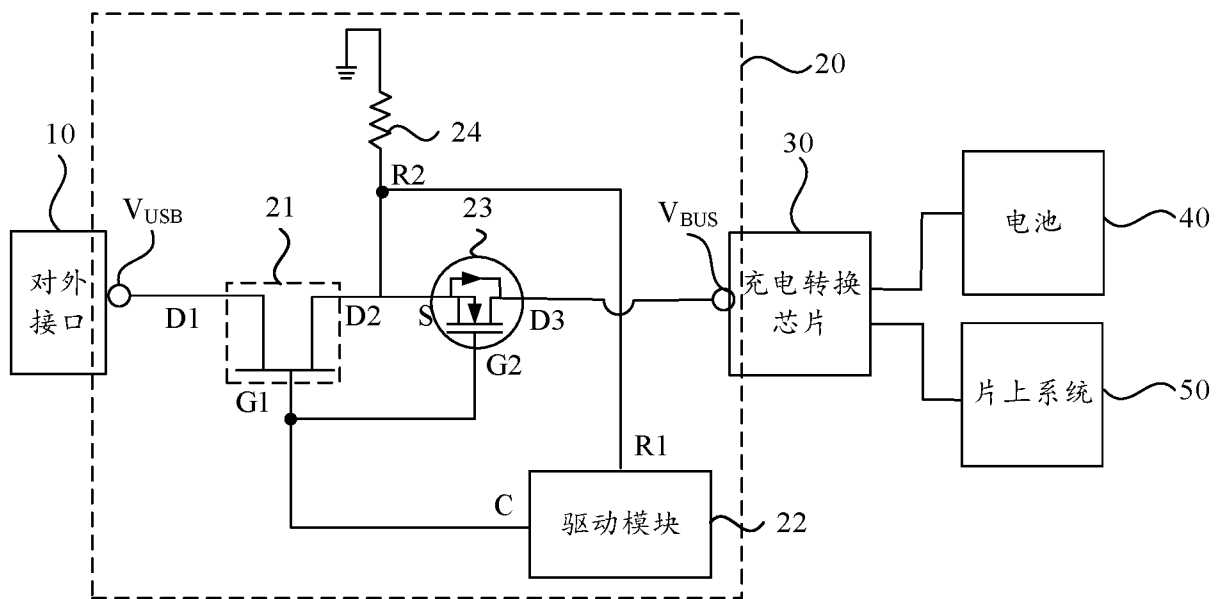


图 8

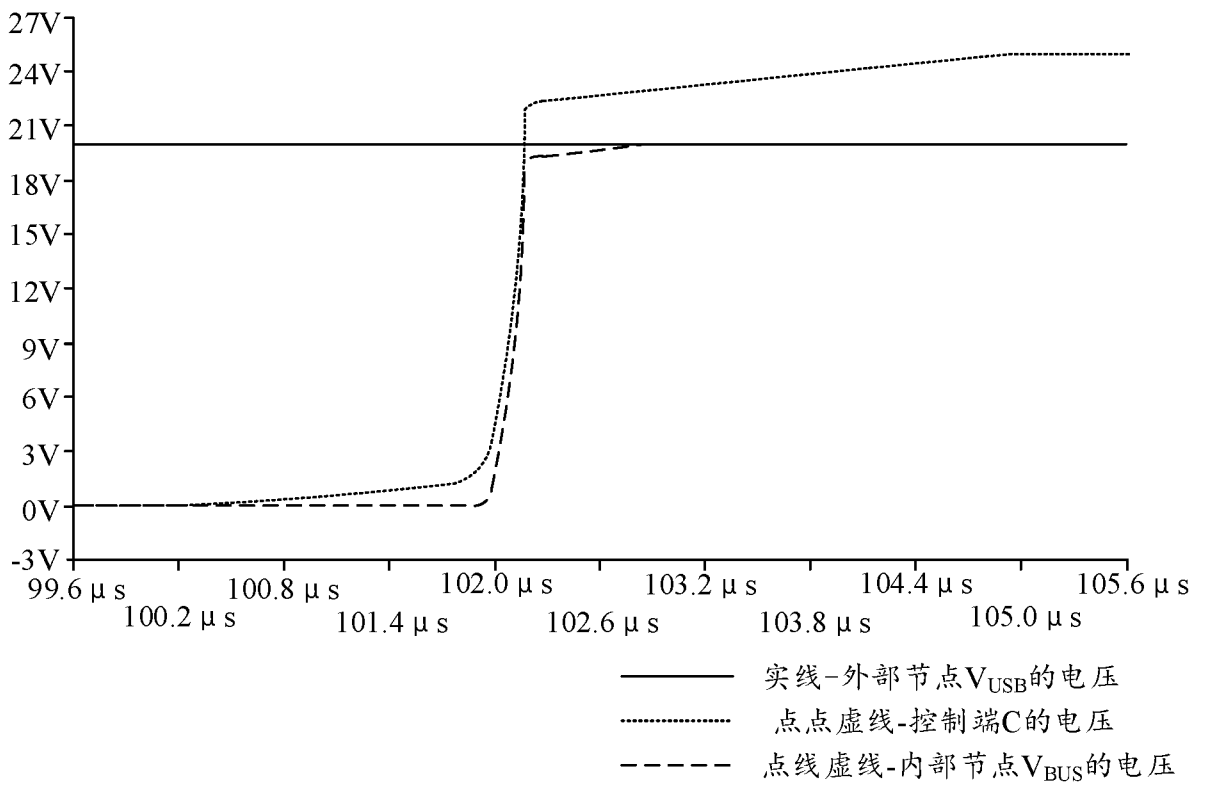


图 9

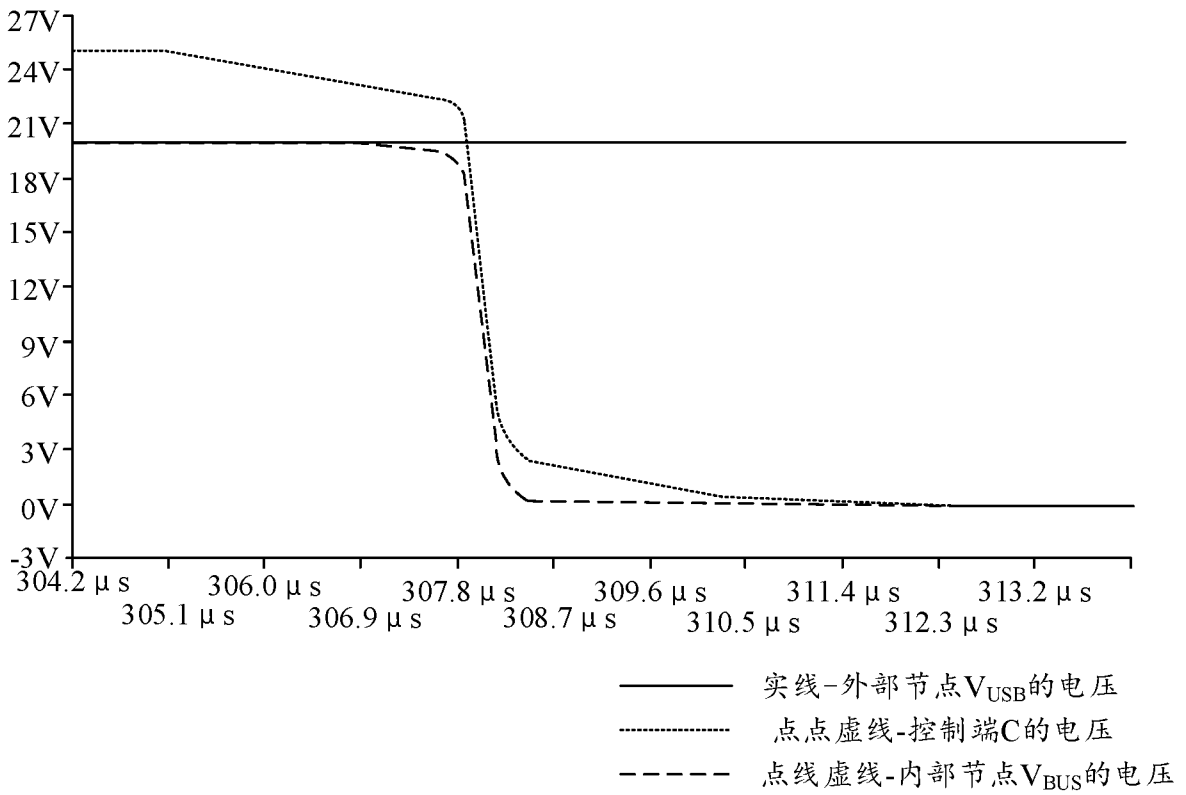


图 10

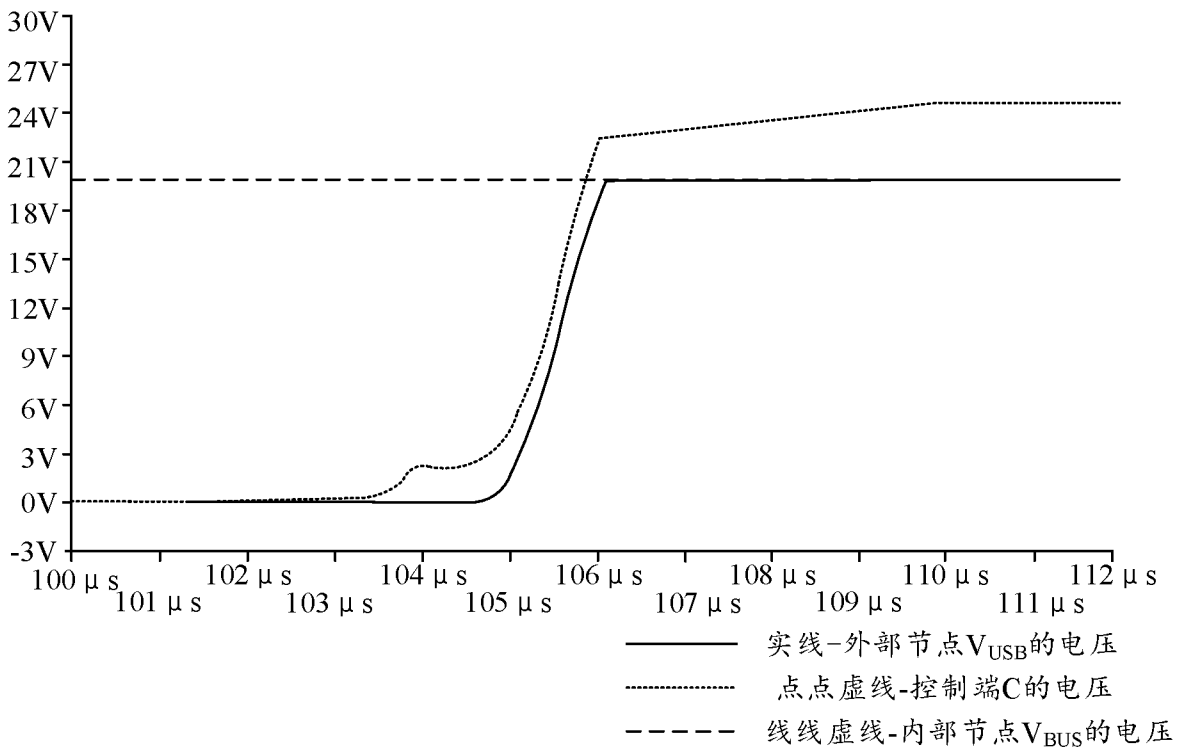


图 11

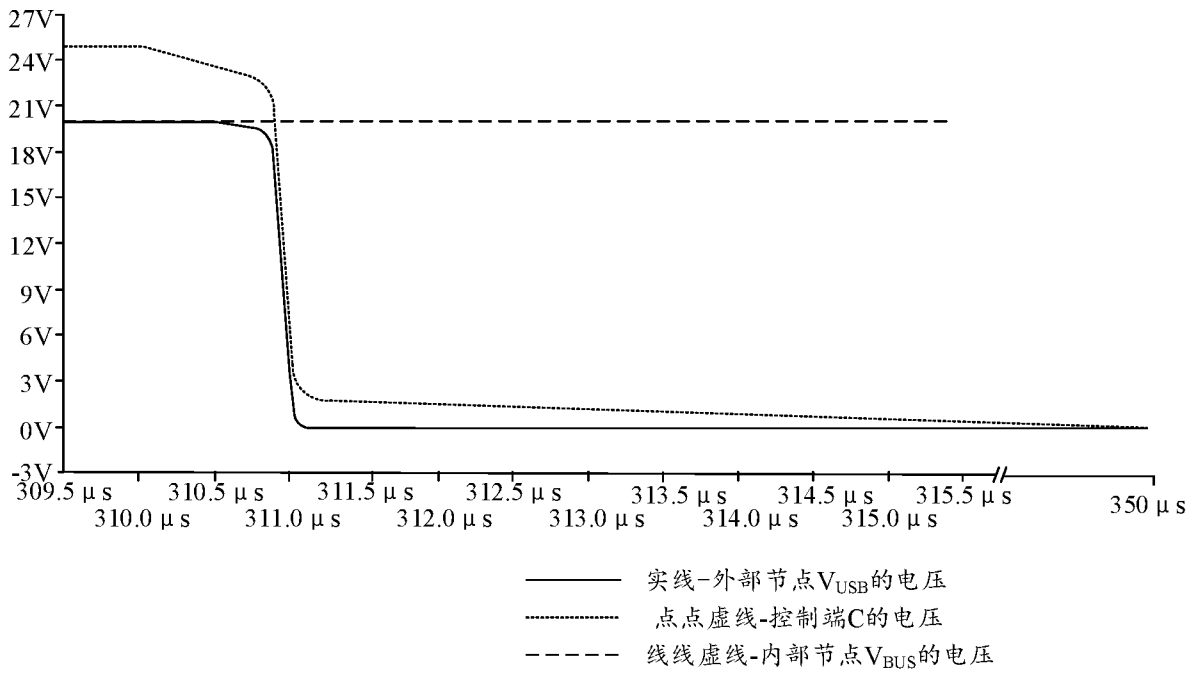


图 12

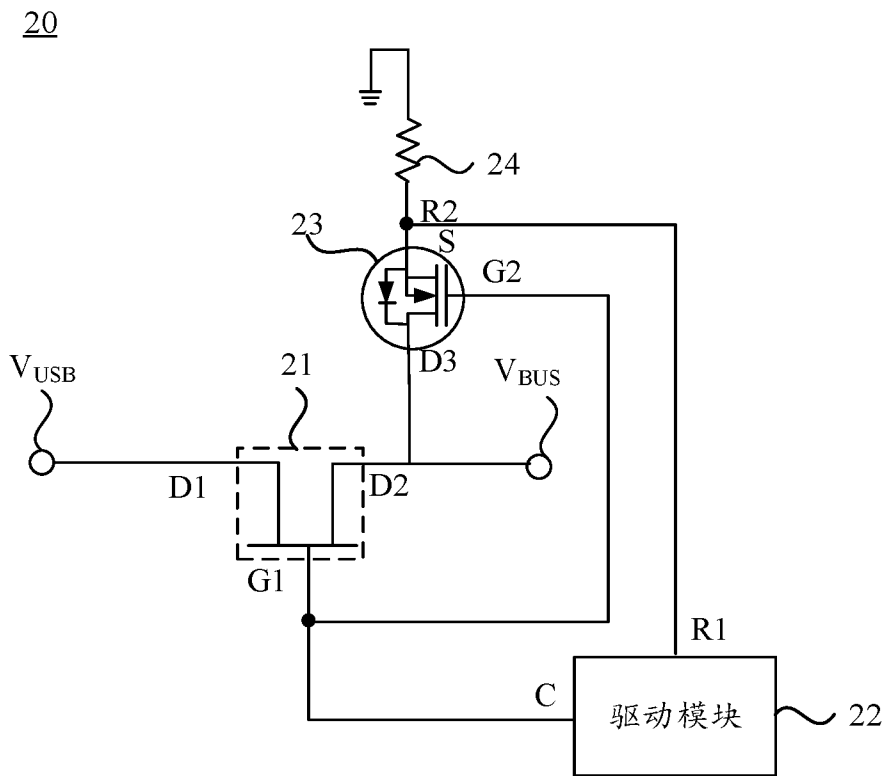


图 13

20

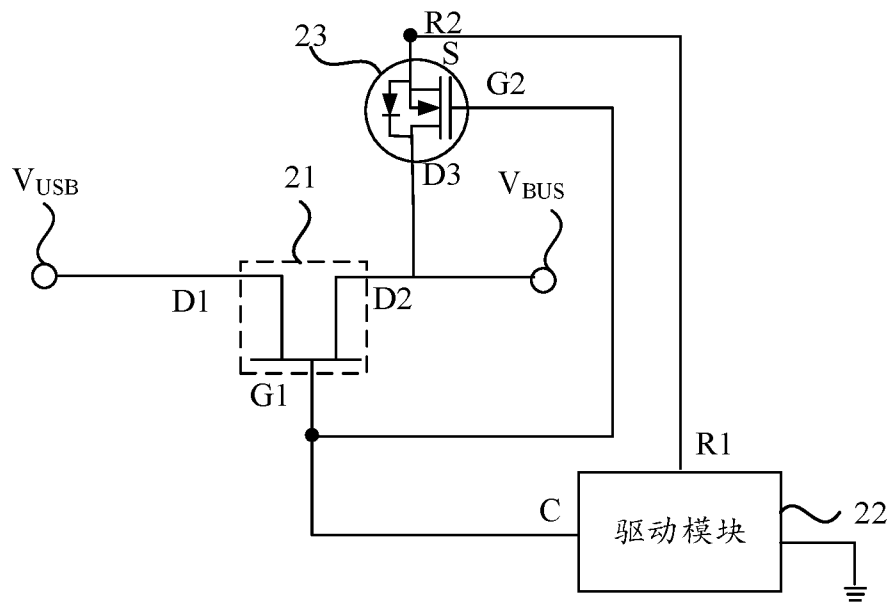


图 14

100

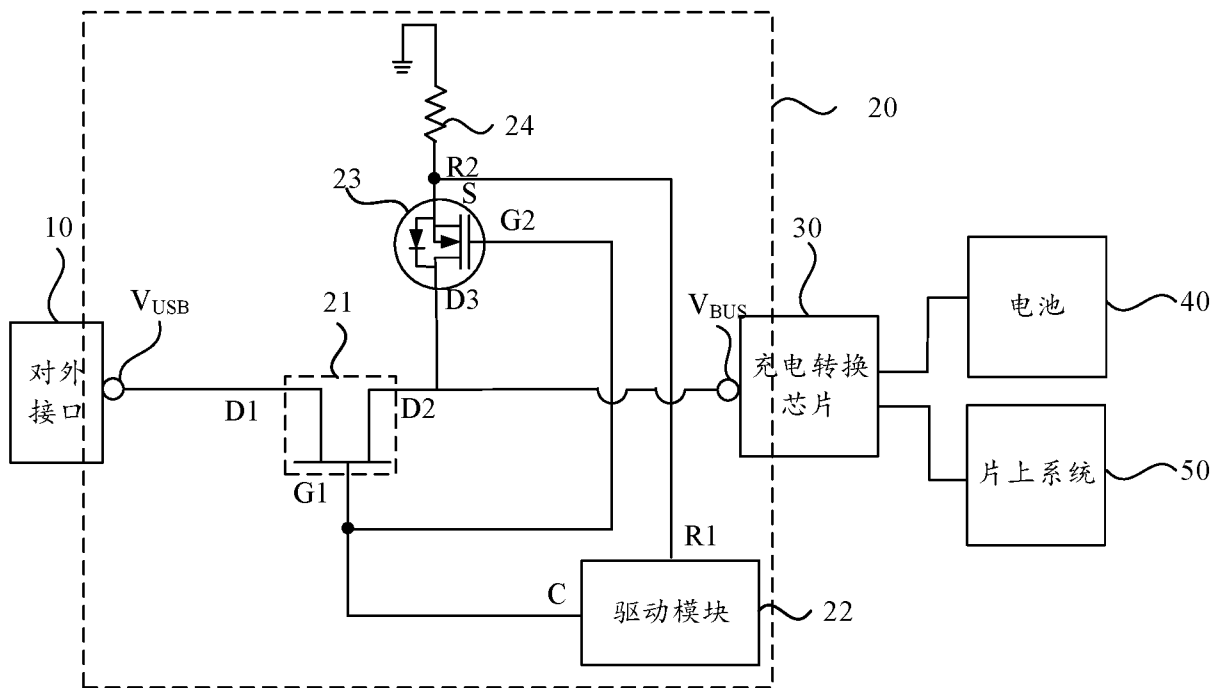


图 15

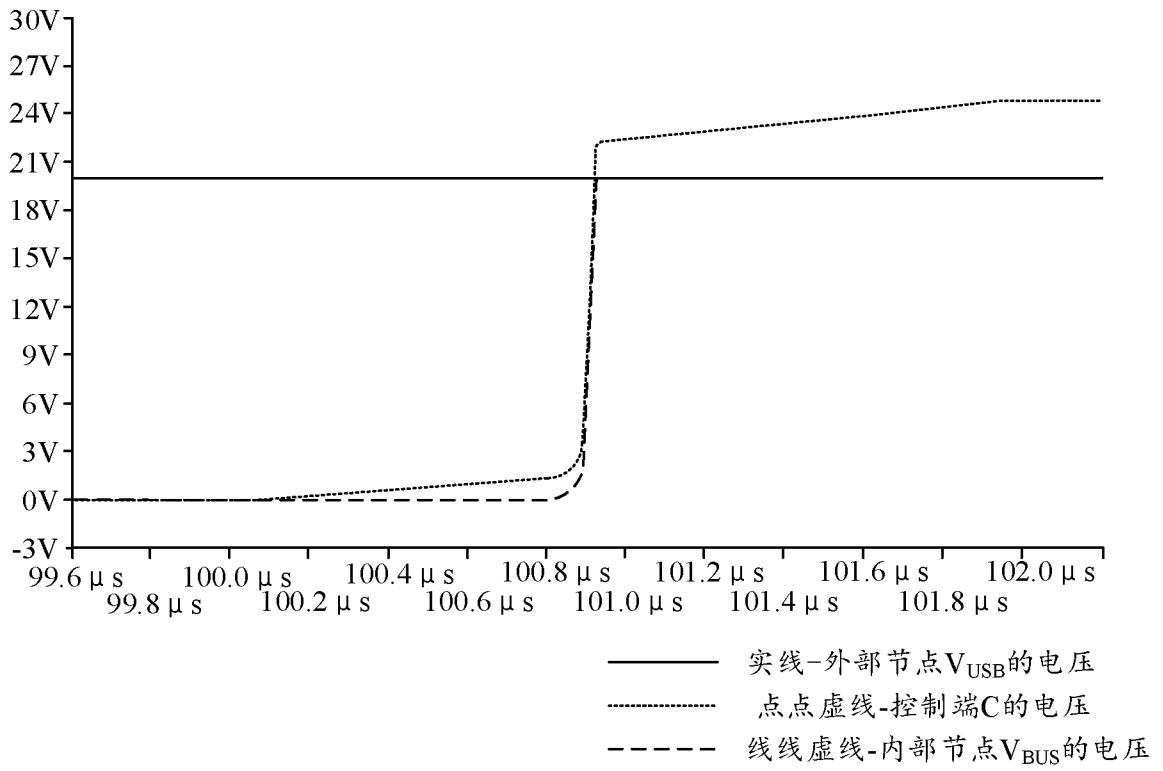


图 16

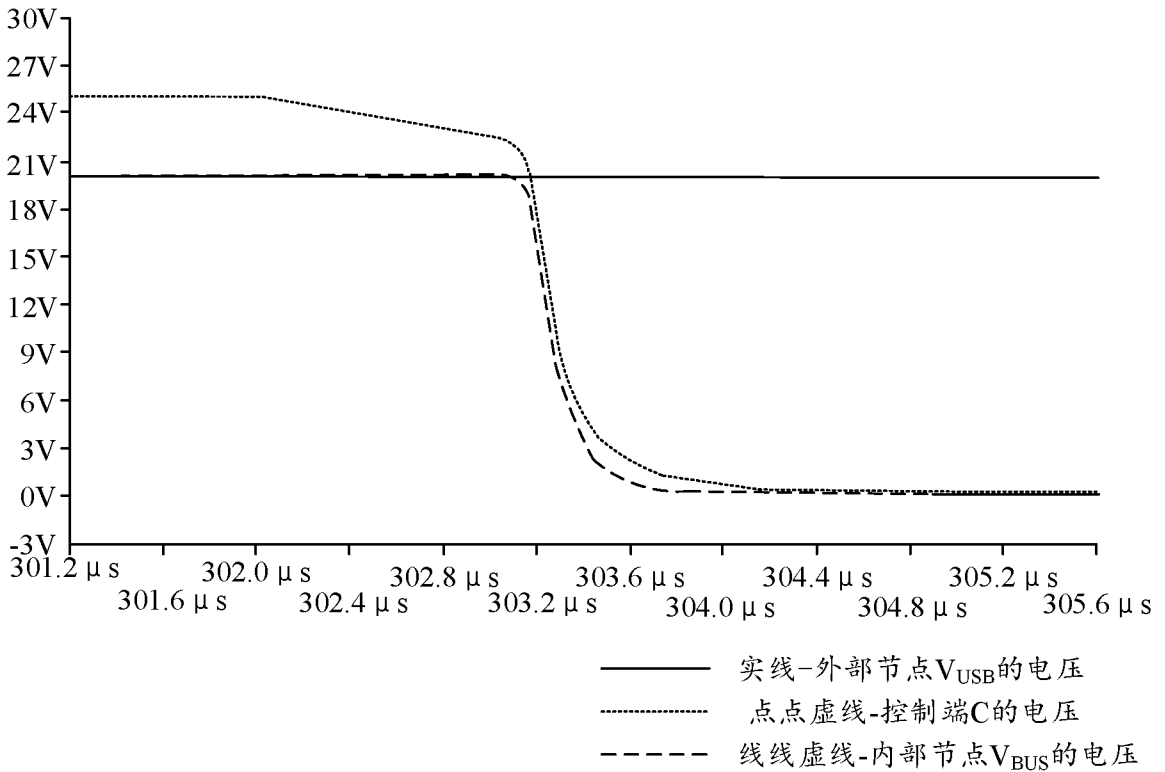


图 17

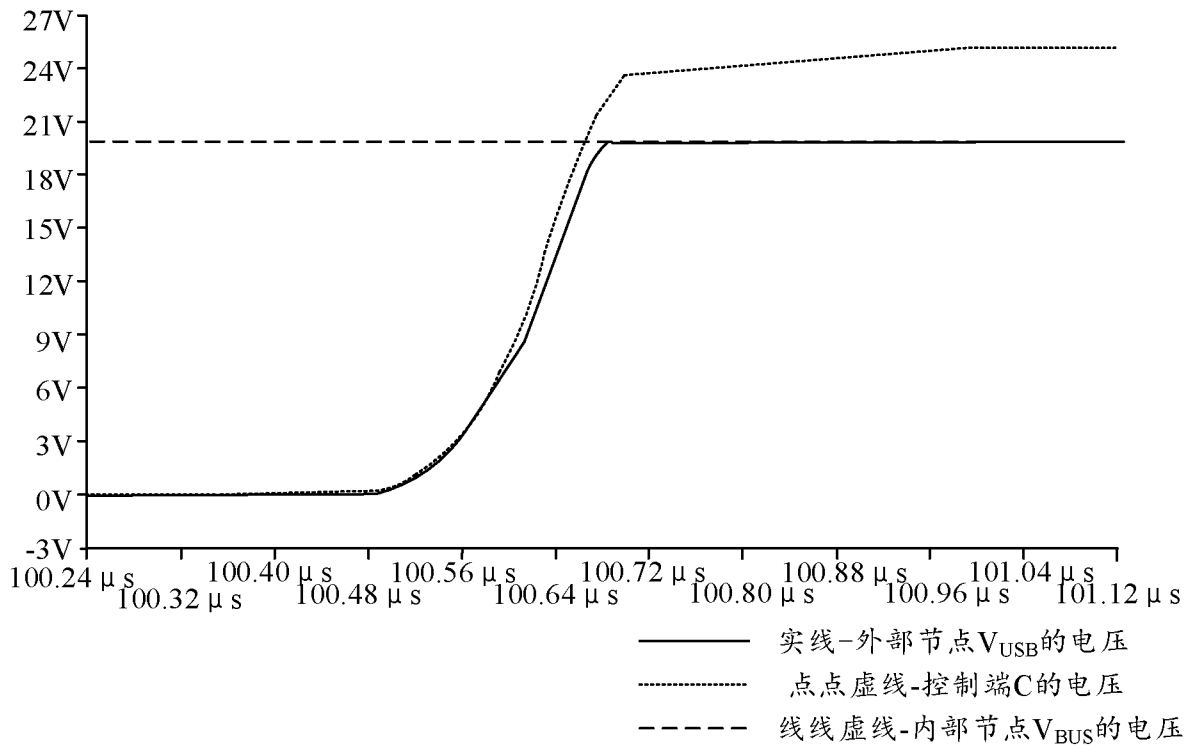


图 18

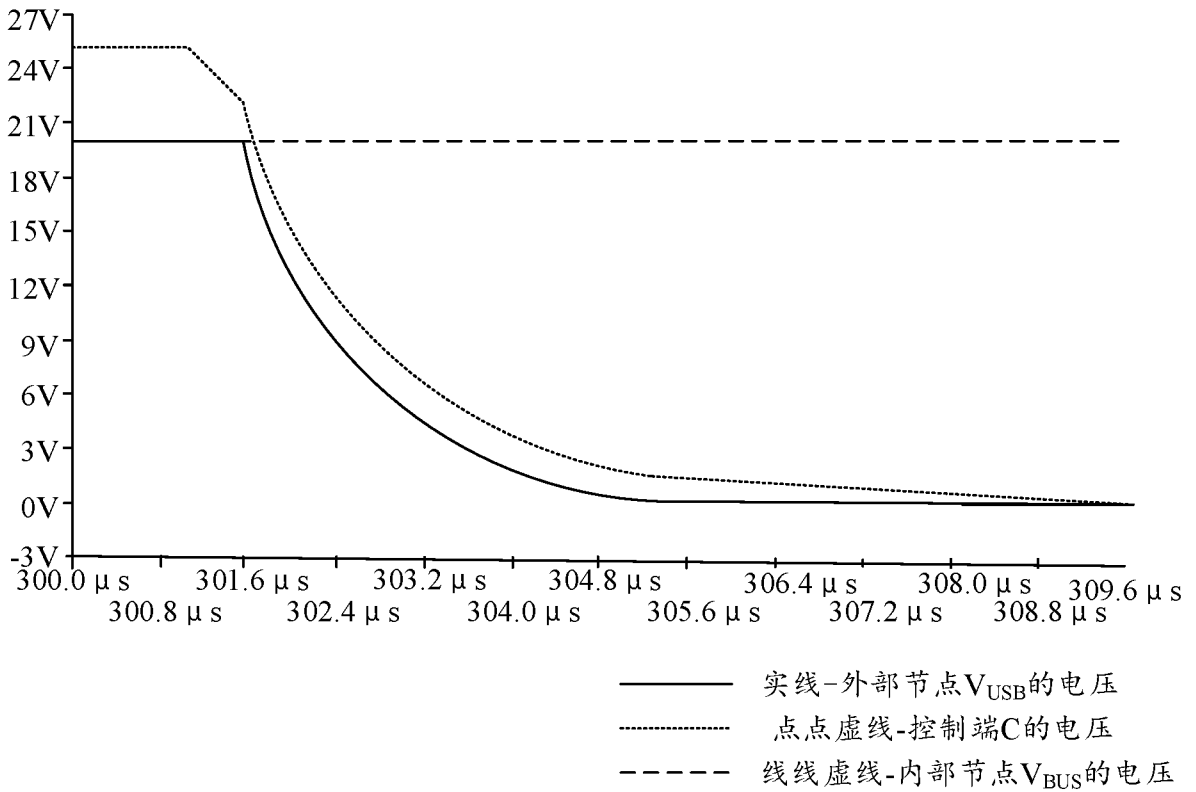


图 19

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/117882

A. CLASSIFICATION OF SUBJECT MATTER		
H03K 17/687(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H03K		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNABS; CNTXT; DWPI; VEN; USTXT; WOTXT; EPTXT; CNKI; IEEE: 开关, 氮化镓晶体管, 驱动器, 充电设备; switch, gallium nitride transistor, driver, charging device		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 115021736 A (HONOR TERMINAL CO., LTD.) 06 September 2022 (2022-09-06) description, paragraphs 2-118, and figures 1-19	1-11
X	US 2012275076 A1 (FUJITSU SEMICONDUCTOR LTD.) 01 November 2012 (2012-11-01) description, paragraphs 3-60, and figures 1-7	1-11
X	CN 110798053 A (INFINEON TECHNOLOGIES AG) 14 February 2020 (2020-02-14) description, paragraphs 2-80, and figures 1- 9	1-11
A	CN 101783666 A (XI'AN UNIVERSITY OF SCIENCE AND TECHNOLOGY) 21 July 2010 (2010-07-21) entire document	1-11
A	EP 3782953 A1 (JUNGHEINRICH AG.) 24 February 2021 (2021-02-24) entire document	1-11
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
04 November 2022		17 November 2022
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/117882

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	115021736	A	06 September 2022	None			
US	2012275076	A1	01 November 2012	JP	2012235181	A	29 November 2012
				US	8675326	B2	18 March 2014
				JP	5711040	B2	30 April 2015
CN	110798053	A	14 February 2020	US	10536070	B1	14 January 2020
				DE	102019120488	A1	06 February 2020
				US	2020044554	A1	06 February 2020
CN	101783666	A	21 July 2010	CN	101783666	B	04 July 2012
EP	3782953	A1	24 February 2021	DE	102019122659	A1	25 February 2021

国际检索报告

国际申请号

PCT/CN2022/117882

<p>A. 主题的分类</p> <p>H03K 17/687(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H03K</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS;CNTXT;DWPI;VEN;USTXT;WOTXT;EPTXT;CNKI;IEEE: 开关, 氮化镓晶体管, 驱动器, 充电设备; switch, gallium nitride transistor, driver, charging device</p>																				
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 115021736 A (荣耀终端有限公司) 2022年9月6日 (2022 - 09 - 06) 说明书第2-118段, 图1-19</td> <td>1-11</td> </tr> <tr> <td>X</td> <td>US 2012275076 A1 (UJITSU SEMICONDUCTOR LIMITE) 2012年11月1日 (2012 - 11 - 01) 说明书第3-60段, 图1-7</td> <td>1-11</td> </tr> <tr> <td>X</td> <td>CN 110798053 A (英飞凌科技股份有限公司) 2020年2月14日 (2020 - 02 - 14) 说明书第2-80段, 图1- 9</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>CN 101783666 A (西安科技大学) 2010年7月21日 (2010 - 07 - 21) 全文</td> <td>1-11</td> </tr> <tr> <td>A</td> <td>EP 3782953 A1 (JUNGHEINRICH AG) 2021年2月24日 (2021 - 02 - 24) 全文</td> <td>1-11</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 115021736 A (荣耀终端有限公司) 2022年9月6日 (2022 - 09 - 06) 说明书第2-118段, 图1-19	1-11	X	US 2012275076 A1 (UJITSU SEMICONDUCTOR LIMITE) 2012年11月1日 (2012 - 11 - 01) 说明书第3-60段, 图1-7	1-11	X	CN 110798053 A (英飞凌科技股份有限公司) 2020年2月14日 (2020 - 02 - 14) 说明书第2-80段, 图1- 9	1-11	A	CN 101783666 A (西安科技大学) 2010年7月21日 (2010 - 07 - 21) 全文	1-11	A	EP 3782953 A1 (JUNGHEINRICH AG) 2021年2月24日 (2021 - 02 - 24) 全文	1-11
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
PX	CN 115021736 A (荣耀终端有限公司) 2022年9月6日 (2022 - 09 - 06) 说明书第2-118段, 图1-19	1-11																		
X	US 2012275076 A1 (UJITSU SEMICONDUCTOR LIMITE) 2012年11月1日 (2012 - 11 - 01) 说明书第3-60段, 图1-7	1-11																		
X	CN 110798053 A (英飞凌科技股份有限公司) 2020年2月14日 (2020 - 02 - 14) 说明书第2-80段, 图1- 9	1-11																		
A	CN 101783666 A (西安科技大学) 2010年7月21日 (2010 - 07 - 21) 全文	1-11																		
A	EP 3782953 A1 (JUNGHEINRICH AG) 2021年2月24日 (2021 - 02 - 24) 全文	1-11																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																				
<p>国际检索实际完成的日期</p> <p>2022年11月4日</p>		<p>国际检索报告邮寄日期</p> <p>2022年11月17日</p>																		
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>李文婷</p> <p>电话号码 86-(20)-28958148</p>																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/117882

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	115021736	A	2022年9月6日	无			
US	2012275076	A1	2012年11月1日	JP	2012235181	A	2012年11月29日
				US	8675326	B2	2014年3月18日
				JP	5711040	B2	2015年4月30日
CN	110798053	A	2020年2月14日	US	10536070	B1	2020年1月14日
				DE	102019120488	A1	2020年2月6日
				US	2020044554	A1	2020年2月6日
CN	101783666	A	2010年7月21日	CN	101783666	B	2012年7月4日
EP	3782953	A1	2021年2月24日	DE	102019122659	A1	2021年2月25日