

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5243524号  
(P5243524)

(45) 発行日 平成25年7月24日 (2013. 7. 24)

(24) 登録日 平成25年4月12日 (2013. 4. 12)

(51) Int. Cl. F I  
 HO 4 B 17/00 (2006. 01) HO 4 B 17/00 D  
 HO 4 M 1/24 (2006. 01) HO 4 M 1/24

請求項の数 6 (全 10 頁)

(21) 出願番号	特願2010-504471 (P2010-504471)	(73) 特許権者	505141602
(86) (22) 出願日	平成20年2月7日 (2008. 2. 7)		ローデ ウント シュワルツ ゲーエムベ ーハー ウント コー カーゲー
(65) 公表番号	特表2010-527173 (P2010-527173A)		ドイツ連邦共和国, 8 1 6 7 1 ミュンヘ ン, ミュールドルフシュトラーセ 1 5
(43) 公表日	平成22年8月5日 (2010. 8. 5)	(74) 代理人	100070150
(86) 国際出願番号	PCT/EP2008/000954		弁理士 伊東 忠彦
(87) 国際公開番号	W02008/131814	(74) 代理人	100091214
(87) 国際公開日	平成20年11月6日 (2008. 11. 6)		弁理士 大貫 進介
審査請求日	平成22年12月8日 (2010. 12. 8)	(74) 代理人	100107766
(31) 優先権主張番号	102007019543. 7		弁理士 伊東 忠重
(32) 優先日	平成19年4月25日 (2007. 4. 25)	(72) 発明者	ホルツマン, ゴトフリート
(33) 優先権主張国	ドイツ (DE)		ドイツ連邦共和国 8 5 6 0 4 ツォルネ リング インゲルスベルガー ヴェーク 4 8

最終頁に続く

(54) 【発明の名称】 シリアルデジタルインタフェースを有する測定装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 アセンブリと第 2 アセンブリとがそれぞれ少なくとも 1 つの中間周波数インタフェース又はコンプレックススペースバンドインタフェースを備える少なくとも 1 つの第 1 アセンブリと第 2 アセンブリとを備えた測定装置であって、

前記第 1 アセンブリは、テスト対象の装置と信号を通信し、前記テスト対象の装置から返された信号を受信するよう構成され、少なくとも 2 つの中間周波数インタフェース又は 2 つのコンプレックススペースバンドインタフェースを備え、

前記第 2 アセンブリは、テストシーケンスを生成し、前記返された信号を解析するよう構成され、少なくとも 2 つの中間周波数インタフェース又は 2 つのコンプレックススペース

10

バンドインタフェースを備え、  
 前記第 1 アセンブリと前記第 2 アセンブリとは、前記中間周波数インタフェース又は前記コンプレックススペースバンドインタフェースによって、少なくとも 2 つの入力ターミナルと少なくとも 2 つの出力ターミナルとを備える接続装置を介し、互いに及び第 3 アセンブリとに接続可能であり、

各入力ターミナルは、1 以上の選択可能な出力ターミナルに接続可能であり、

前記第 3 アセンブリは、前記第 2 アセンブリにより生成される信号を変更するため、少なくとも 2 つの中間周波数インタフェース又はコンプレックススペースバンドインタフェースを備え、

テスト信号は、前記第 2 アセンブリから前記第 3 アセンブリの少なくとも 1 つの第 1 イ

20

インタフェースを介し前記第 3 アセンブリに供給され、前記変更された信号は、前記第 3 アセンブリの少なくとも 1 つの第 2 インタフェースを介し前記第 1 アセンブリに中継され、各ケースにおいて、前記第 1 アセンブリ、前記第 2 アセンブリ及び / 又は前記第 3 アセンブリは、パラレルシリアル変換手段を備え、

前記第 1 アセンブリ、前記第 2 アセンブリ及び / 又は前記第 3 アセンブリの前記中間周波数インタフェース又は前記コンプレックスベースバンドインタフェースは、シリアルデジタルインタフェースとして構成される測定装置。

【請求項 2】

前記接続装置は、クロスパーディストリビュータである、請求項 1 記載の測定装置。

【請求項 3】

1 つのアセンブリは、少なくとも 1 つの信号生成部と解析部とを有するベースバンドアセンブリであり、

前記信号生成部と前記解析部とは、各ケースにおいてシリアルデジタルインタフェースに接続される、請求項 1 又は 2 記載の測定装置。

【請求項 4】

1 つのアセンブリは、送信ブランチと受信ブランチとを備える高周波数アセンブリであり、

前記送信ブランチは、当該測定装置のテストターミナルと接続装置の出力ターミナルとを接続し、

前記受信ブランチは、当該測定装置のテストターミナルと前記接続装置の入力ターミナルとを接続する、請求項 1 乃至 3 何れか一項記載の測定装置。

【請求項 5】

当該測定装置は、シリアルデジタルインタフェースを備えた少なくとも 1 つのインタフェースアセンブリを備える、請求項 1 乃至 3 何れか一項記載の測定装置。

【請求項 6】

前記第 2 アセンブリは、少なくとも 1 つの高周波数アセンブリの歪みを補償するイコライザフィルタを備える ベースバンドアセンブリである、請求項 1 乃至 5 何れか一項記載の測定装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高周波数アセンブリとベースバンドアセンブリとがそれぞれ少なくとも 1 つの中間周波数インタフェース又はコンプレックスベースバンドインタフェースとを備える少なくとも 1 つの高周波数アセンブリと少なくとも 1 つのベースバンドアセンブリとを備える測定装置に関する。

【背景技術】

【0002】

少なくとも 2 つのベースバンドアセンブリと少なくとも 2 つの高周波数アセンブリとを備える測定装置が、DE 10337913 A1 から知られている。これらのアセンブリは、異なるベースバンドアセンブリと高周波数アセンブリとの間の可変的な割当てを可能にするように、スイッチング装置を介し互いに接続可能である。スペクトルアナライザにおけるデジタル中間周波数信号の使用もまた、DE 10337913 A1 から知られている。

【0003】

例えば、12 ビットより多くのビットパラレルに達するかもしれない相対的な高い動的要求によって、ベースバンドアセンブリと高周波数アセンブリとの間のこのタイプのフレキシブルな接続は、かなりの回線コストと接続コストとに関連する。これは、互いに接続されるコンポーネントの可能な個数を制限する。

【発明の概要】

【発明が解決しようとする課題】

10

20

30

40

50

## 【0004】

従って、本発明の課題は、回線コストと接続コストとが低い異なるアセンブリのフレキシブルな割当てによる測定装置を可能にすることである。

## 【課題を解決するための手段】

## 【0005】

上記課題は、請求項1の特徴を備えた本発明による測定装置により実現される。

## 【0006】

本発明による測定装置は、少なくとも第1アセンブリと第2アセンブリとを有する。第1アセンブリと第2アセンブリとはそれぞれ、少なくとも1つの中間周波数インタフェース又は1つのコンプレックススペースバンドインタフェースを備える。本発明によると、中間周波数インタフェース又はコンプレックススペースバンドインタフェースは、シリアルデジタルインタフェースとして形成される。シリアルデジタルインタフェースとしてこれらのインタフェースを形成することは、各インタフェースについて、中間周波数信号又はコンプレックススペースバンド信号を送信するため1つの回線しか必要としないという効果を有する。従って、パラレル信号伝送と比較して、接続コストが大きく低減される。同時に、アナログインタフェースとの一致及び周波数レスポンスを介し生じる可能性のあるレベルエラーが、デジタルインタフェースを使用することにより回避される。各送信パスの間のクロストークもまた回避され、これにより、関連するレベルエラーもまた発生し得ない。特に、第1アセンブリは高周波数アセンブリとし、第2アセンブリはベースバンドアセンブリとすることが可能である。

## 【0007】

中間周波数信号又はコンプレックススペースバンド信号のパラレル伝送と比較して、ベースバンドアセンブリと高周波数アセンブリ又はさらなるアセンブリなどとの間の関連する相対的にシンプルな接続の可能性に対する相対的に低い回線コストに関して、複数のベースバンドアセンブリと高周波数アセンブリ又はさらなるアセンブリが、本発明による測定装置にフレキシブルな方法により相互接続可能である。

## 【0008】

本発明による測定装置のさらなる効果的な成果が、従属形式の請求項に規定される。

## 【0009】

1つの好適な実施例によると、測定装置は接続装置を備える。この接続装置は、少なくとも2つの入力ターミナルと2つの出力ターミナルとを備える。各入力ターミナルは、1以上の選択可能な出力ターミナルに接続可能である。このような接続装置を備えることによって、ベースバンドアセンブリと高周波数アセンブリ又はさらなるアセンブリの各アセンブリの相互接続が、測定装置の1つの接続装置により可能とされる。シリアルデジタルインタフェースとして測定装置内で相互接続される既存のアセンブリのインタフェースを統一することによって、モジュラー構成により提供される異なるアセンブリがまた、測定装置において利用可能であり、他のすでに利用可能なアセンブリに接続可能である。特に、接続装置は、測定装置に存在するアセンブリに応じて、コンプレックススペースバンド信号及び/又は中間周波数信号を送信可能である。

## 【0010】

これについて、接続装置がクロスバーディストリビュータ(crossbar distributor)である場合、特に効果的である。このタイプのクロスバーディストリビュータは、入力ターミナルと出力ターミナルとが特にシンプルな方法により相互接続されることを可能にする。例えば、9つの入力ターミナルと9つの出力ターミナルとが、フレキシブルな方法により相互接続可能である。これについて、入力ターミナルと出力ターミナルの接続は、1つの入力ターミナルが複数の出力ターミナルに接続可能であるという点についてのみ制限されるが、2つの入力ターミナルと1つの出力ターミナルとの接続は可能でない。

## 【0011】

さらなる好適な実施例によると、第1アセンブリ及び/又は第2アセンブリは、それぞ

10

20

30

40

50

れ1つのパラレル・シリアル変換手段を備える。高周波数アセンブリとベースバンドアセンブリとの特にシンプルな接続が、各高周波数アセンブリ又はベースバンドアセンブリの内部のパラレル・シリアル変換を介して保障される。従って、各ケースにおいて、デジタルシリアル信号が、関連するアセンブリ内に使用される帯域幅から独立して、参加しているアセンブリに一様な方法により到着する。

【0012】

好ましくは、アセンブリは、少なくとも1つの信号生成部と解析部とを備えるベースバンドアセンブリである。これについて、ベースバンドアセンブリのシリアルデジタルインタフェースが、信号生成部と解析部の双方に割り当てられる。ベースバンドアセンブリ内の各信号ブランチが、各ケースにおいて、接続装置の入力ターミナル若しくは出力ターミナル又は他のアセンブリの対応するデジタルシリアルインタフェースに直接接続可能である。

10

【0013】

従って、測定装置の1つのアセンブリは、好ましくは、送信ブランチと受信ブランチとを備えた高周波数アセンブリとして形成される。送信ブランチは、測定装置のテストターミナルと接続装置の出力ターミナルとを接続し、受信ブランチは、測定装置のテストターミナルと接続装置の入力ターミナルとを接続する。テストターミナルは、高周波数アセンブリ上に測定装置の双方向デバイスインタフェースの形態により直接配設される。従って、高周波数アセンブリを交換することによって、測定装置は、所与の使用及び適用エリアについて調整可能である。

20

【0014】

さらなる好適な実施例によると、測定装置は、少なくとも1つのシリアルデジタルインタフェースを備える少なくとも1つのインタフェースアセンブリを備える。中間周波数又はコンプレックスベースバンド信号のレベルにおける処理は、このタイプのインタフェースアセンブリを用いて実現可能である。これは、測定装置の高周波数エンドからの信号と、測定装置のベースバンドエンドからの信号との双方に関するものとするのが可能である。インタフェースアセンブリの一例は、測定装置インタフェースであり、ある装置が、対応するインタフェースアセンブリを介しベースバンドレベルにおいて測定装置に接続可能となる。

【0015】

特に、ベースバンドアセンブリ内に少なくとも1つの高周波数アセンブリの歪みを補償するエコライザフィルタを設けることが好ましい。このようにして、例えば、非線形性の結果として高周波数アセンブリに生じるエラーが、ベースバンドアセンブリ内で訂正可能となる。

30

【0016】

好適な実施例が、以下の説明及び図面において詳細に説明される。

【図面の簡単な説明】

【0017】

【図1】図1は、高周波数アセンブリとインタフェースアセンブリとの複数のアセンブリを備えた本発明による測定装置のブロック回路図を示す。

40

【発明を実施するための形態】

【0018】

図1は、例えば、携帯電話装置をテストするために使用されるような測定装置1を示す。図示及び説明される実施例では、デジタルシリアル中間周波数インタフェースが、デジタルシリアルインタフェースとして想定される。しかしながら、これらの実施例はまた、コンプレックスベースバンドインタフェースの形態によるアナログ・デジタルシリアルインタフェースに関する。

【0019】

一方では、携帯電話装置に電送される高周波数信号が測定装置1を介し生成され、他方では、携帯電話装置から応答して返された高周波数信号が解析される。高周波数信号が以

50

降において生成されるテストシーケンスの生成又は返された信号の解析は、ベースバンドレベルにおいて実現される。他方、この通信、すなわち、テスト対象の装置への信号の伝送と装置から返された信号の受信は、高周波数レベルにおいて実現される。このため、ベースバンドアセンブリ 2 は、ベースバンドにおける生成及び解析のため測定装置 1 に備えられ、高周波数アセンブリ 3 は、テスト対象の装置との通信のため備えられる。

#### 【 0 0 2 0 】

ベースバンドアセンブリと高周波数アセンブリとは、以下で詳細に説明されるように、少なくとも 1 つの中間周波数インタフェースを介し互いに接続される。

#### 【 0 0 2 1 】

さらに、図示される実施例の測定装置 1 におけるインタフェースアセンブリとして、第 2 及び第 3 ベースバンドアセンブリ 4 と、中間周波数アセンブリ 6 とが備えられる。測定装置 1 の各アセンブリを互いに接続し、特にこれらのアセンブリをフレキシブルに接続するため、接続装置 7 が備えられる。測定装置 1 の好適な実施例は、クロスバーディストリビュータ又はマルチプレクサとして接続装置 7 を備える。

#### 【 0 0 2 2 】

第 1 ベースバンドアセンブリ 2 と第 1 高周波数アセンブリとを接続するため、第 1 シリアルデジタル中間周波数インタフェース 8 . 1 と、第 2 シリアルデジタル中間周波数インタフェース 8 . 2 とが、ベースバンドアセンブリ 2 に形成される。対応して、2 つの中間周波数インタフェースがまた、高周波数アセンブリ 3 に形成される。第 1 シリアルデジタル中間周波数インタフェース 9 . 1 と第 2 シリアルデジタル中間周波数インタフェース 9 . 2 とが、ベースバンドアセンブリ 2 から高周波数アセンブリ 3 への中間周波数信号の伝送又はその反対方向の高周波数アセンブリ 3 からベースバンドアセンブリ 2 への中間周波数信号の伝送を可能にするため、高周波数アセンブリ 3 に備えられる。

#### 【 0 0 2 3 】

シリアルデジタル中間周波数インタフェース 8 . 1 , 8 . 2 , 9 . 1 及び 9 . 2 は、接続装置 7 を介し相互接続される。このため、複数の入力ターミナル 10 . 1 ~ 10 . 6 が、接続装置 7 に形成される。さらに、複数の出力ターミナル 11 . 1 ~ 11 . 6 が、接続装置 7 に形成される。図示される実施例では、接続装置 7 の第 1 出力ターミナル 11 . 1 が、ベースバンドアセンブリ 2 の第 1 シリアルデジタル中間周波数インタフェース 8 . 1 に接続される。第 1 入力ターミナル 10 . 1 が、高周波数アセンブリ 3 の第 1 シリアルデジタル中間周波数ターミナル 9 . 1 に接続される。このようにして、接続装置 7 の対応する制御によって、第 1 高周波数アセンブリ 3 の第 1 シリアルデジタル中間周波数インタフェース 9 . 1 は、第 1 ベースバンドアセンブリ 2 の第 1 シリアルデジタル中間周波数インタフェース 8 . 1 に接続することができる。

#### 【 0 0 2 4 】

第 1 ベースバンドアセンブリ 2 の第 2 シリアルデジタル中間周波数インタフェース 8 . 2 は、第 2 入力ターミナル 10 . 2 に接続される。第 1 高周波数アセンブリ 3 は、その第 2 シリアルデジタル中間周波数インタフェース 9 . 2 において、第 2 出力ターミナル 11 . 2 に接続される。最もシンプルなケースでは、第 1 ベースバンドアセンブリ 2 により生成されるデジタル中間周波数信号は、これに応じて、第 1 ベースバンドアセンブリ 2 の第 2 シリアルデジタル中間周波数インタフェース 8 . 2 と、第 1 高周波数アセンブリ 3 の第 2 シリアルデジタル中間周波数インタフェース 9 . 2 とを介し、第 1 高周波数アセンブリ 3 と通信可能である。このため、第 2 入力ターミナル 10 . 2 と第 2 出力ターミナル 11 . 2 とは、接続装置 7 の内部において相互接続される。第 1 入力ターミナル 10 . 1 と第 2 出力ターミナル 11 . 1 とがさらに相互接続される場合、高周波数アセンブリ 3 から受信される信号は、反対方向にベースバンドアセンブリ 2 に通信可能である。

#### 【 0 0 2 5 】

第 1 ベースバンドアセンブリ 2 が第 1 高周波数アセンブリ 3 に直接接続されるシンプルな実施例が上述されたが、図 1 は、第 1 ベースバンドアセンブリ 2 により生成される信号を変化させるため、第 3 ベースバンドアセンブリ 5 がさらに備えられることを示している

。第3ベースバンドアセンブリ5は、例えば、フェージングシミュレータとすることが可能である。極めて簡単化された方法により図示される第3ベースバンドアセンブリ5はまた、第1シリアルデジタル中間周波数インタフェース50.1と、第2シリアルデジタル中間周波数インタフェース50.2とを備える。第1デジタルシリアル中間周波数インタフェース50.1は、接続装置7の第3出力ターミナル11.3に接続される。図示される好適な実施例では、第2入力ターミナル10.2は、接続装置7の内部において第3出力ターミナル11.3に接続される。第1ベースバンドアセンブリ2により生成され、接続装置に転送されるデジタル中間周波数信号は、第3ベースバンドアセンブリ5に供給される。第3ベースバンドアセンブリ5を通過した後、中間周波数信号は、接続装置7を介し接続装置7の第3入力ターミナル10.3に接続される第3ベースバンドアセンブリ5の第2シリアルデジタル中間周波数インタフェース50.2を介し、第1高周波数アセンブリ3に通信される。このため、第3入力ターミナル10.3と第2出力ターミナル11.2との間の接続が、接続装置7の内部において確立される。

10

## 【0026】

図1において、上述した実施例の対応する接続は、破線の矢印により示される。

## 【0027】

第1ベースバンドアセンブリ2は、例えば、テストシーケンスを生成する信号生成部12を備える。信号生成部により生成されるI/Q信号は、第1中間周波数伝送変換手段13に転送される。パラレルな信号(例えば、12ビットパラレル)が、中間周波数変換手段13により生成される。これらのパラレルな中間周波数信号は、シリアルデジタル中間周波数信号に変換される。このため、中間周波数伝送変換手段13は、パラレルシリアル変換手段14に接続される。パラレルシリアル変換手段14は、入力されたパラレル中間周波数信号をシリアルデジタル中間周波数信号に変換する。これに関して、パラレルデジタル中間周波数信号のシリアルデジタル中間周波数信号への変換は、パラレル・シリアル変換手段14により実現される。パラレル・シリアル変換手段14は、第1ベースバンドアセンブリ2の第2シリアルデジタル中間周波数インタフェース8.2に接続される。

20

## 【0028】

すでに説明されたように、このようにして接続装置7に供給される中間周波数信号は、図示された実施例では第3ベースバンドアセンブリ5に転送される。シリアル・パラレル変換手段を備え、このようにして生成されたI/Q信号をフェージング部52に転送する送受信変換手段51が配設される。このフェージング部52を利用することによって、フェージングプロファイルが対象とされる方法により設定可能である。プロファイルに従って処理される信号は、反対方向に、第1シリアルデジタル中間周波数インタフェース50.1だけでなく第3ベースバンドアセンブリ5の第2シリアルデジタル中間周波数インタフェース50.2にも接続される送受信変換手段51に返される。従って、さらに処理された中間周波数信号が、第3ベースバンドアセンブリ5の第2シリアルデジタル中間周波数インタフェース50.2を介し接続装置7に転送され、これを介し第1高周波数アセンブリ3に転送される。

30

## 【0029】

第1ベースバンドアセンブリ2はさらに、第2中間周波数変換手段19に接続される第2信号生成部18を有する。第1中間周波数変換手段13と第2中間周波数変換手段19によりそれぞれ生成される信号は、加算ポイント20において合成され、合成されたデジタル中間周波数信号が、パラレル・シリアル変換手段14に転送される。従って、2つの独立した信号シーケンスをまず生成し、これらを中間周波数信号としてデジタル合成し、このようにして信号の重畳を実現することが可能である。

40

## 【0030】

信号の解析を実現するため、シリアル・パラレル変換手段15がまた、第1ベースバンドアセンブリ2に備えられる。シリアル・パラレル変換手段15は、一方では第1シリアルデジタル中間周波数インタフェース8.1に、他方では中間周波数受信変換手段16に接続される。中間周波数受信変換手段16は、シリアル・パラレル変換手段15から再パ

50

ラレル化された中間周波数信号を受信する。これらのデジタルパラレル中間周波数信号は、中間周波数受信変換手段 16 により I / Q 信号としてベースバンドに変換され、アナログベースバンド信号として評価部 17 に供給される。

【 0 0 3 1 】

送信ブランチと受信ブランチとが、第 1 高周波数アセンブリ 3 に形成される。送信ブランチは、デジタル・アナログ変換手段 22 と、さらに高周波数送信ユニット 23 に接続されるさらなるシリアル・パラレル変換手段 21 を備える。

【 0 0 3 2 】

受信ブランチは、アナログ・デジタル変換手段 25 と、さらにパラレル・シリアル変換手段 26 とに接続される高周波数受信部 24 を備える。パラレル・シリアル変換手段 26 は、第 1 高周波数アセンブリ 3 の第 1 シリアルデジタル中間周波数インタフェース 9 . 1 に接続される。第 1 ベースバンドアセンブリ 2 と第 1 高周波数アセンブリ 3 の内部において、中間周波数レベルに対する各ケースにおいて、アセンブリ 2 の内部においてパラレルに供給される信号のシリアルデジタル信号への変換が行われる。このようにして、1 つのシリアルデジタル中間周波数信号のみが、接続装置 7 を介し伝送される必要がある。パラレル信号の伝送と比較して、回線コストと特に異なるアセンブリの接続におけるスイッチの個数が、大きく低減される。

【 0 0 3 3 】

第 1 高周波数アセンブリ 3 又は測定装置 1 を携帯電話装置 27 などのテスト対象の装置と接続するため、第 1 高周波数アセンブリ 3 は第 1 テストターミナル 28 に接続される。システムティックな構成の改良された提供を可能にするため、図 1 の第 1 テストターミナル 28 は、第 1 高周波数アセンブリ 3 の内部には形成されない。しかしながら、モジュラー構成により測定装置 1 を提供することが好ましい。このとき、第 1 テストターミナル 28 は、第 1 高周波数アセンブリ 3 上に直接形成される。

【 0 0 3 4 】

測定装置 1 における図示された第 2 ベースバンドアセンブリ 4 は、さらなる信号生成ブランチ 41 とさらなる解析ブランチ 42 とを備える。信号生成ブランチ 41 と第 2 評価ブランチ 42 とは、それらの構成において原理的には第 1 ベースバンドアセンブリ 2 のものに対応する。従って、これに関して説明は繰り返されない。

【 0 0 3 5 】

図 1 において、インタフェースアセンブリ 6 として設計される中間周波数アセンブリがまた提供される。インタフェースアセンブリ 6 は、測定装置 1 から中間周波数信号を誘導し、例えば、携帯電話装置の開発中などに中間周波数レベルにおいて部分的に完成した携帯電話のテストを可能にするため、利用される。

【 0 0 3 6 】

このため、インタフェースアセンブリ 6 はまた、第 1 シリアルデジタル中間周波数インタフェース 60 . 1 と、第 2 シリアルデジタル中間周波数インタフェース 60 . 2 とを備える。インタフェースアセンブリ 6 の第 1 シリアルデジタル中間周波数インタフェース 60 . 1 は、接続装置 7 の第 6 出力ターミナル 11 . 6 に接続される。従って、接続装置 7 の第 5 入力ターミナル 10 . 5 は、第 2 シリアルデジタル中間周波数インタフェース 60 . 2 に接続される。インタフェースアセンブリ 6 は、接続装置 7 と測定装置 1 の第 2 テストターミナル 30 とを接続する。さらなるパラレル・シリアル変換手段 62 とさらなるシリアル・パラレル変換手段 63 とが、インタフェースアセンブリ 6 に配設される。さらなるパラレル・シリアル変換手段 62 は、さらなる中間周波数送信変換手段 64 を介し第 2 テストターミナル 30 に接続される。他方、さらなるシリアル・パラレル変換手段 63 は、さらなる中間周波数受信変換手段 65 を介し第 2 テストターミナル 30 に接続される。従って、合計で 4 つの信号 ( I / Q <sub>in</sub> , I / Q <sub>out</sub> ) が、第 2 テストターミナルを介し送信される。例えば、高周波数コンポーネントがまだ機能していない部分的にしか機能しない携帯電話装置 33 が、第 2 テストターミナル 30 に接続可能である。従って、ベースバンドインタフェースにおいて携帯電話装置 33 に対する測定が実現可能である。

10

20

30

40

50

図示されない方法では、例えば、第2入力ターミナル10.2と第6出力ターミナル11.6との間の接続が、ベースバンドアセンブリ2からさらなる携帯電話装置33への接続である接続装置7において生成可能である。他方、さらなる携帯電話装置33から測定装置1に通信されるデジタル中間周波数信号が、第5入力ターミナル10.5と接続装置7の第1出力ターミナル11.1とを接続することによって、接続装置7を介し第1ベースバンドアセンブリ2に直接通信可能となる。

【0037】

このようにして、ベースバンドアセンブリ2とさらなる携帯電話装置33との間の直接的な通信が、中間周波数レベルにおいて可能となる。

【0038】

図示される好適な実施例では、第1ベースバンドアセンブリ2は、フェージングシミュレータ52を有する第3ベースバンドアセンブリ5を介し第1高周波数アセンブリ32に接続される。他の実施例によると、第2高周波数アセンブリ32もまた備えることができる。第2高周波数アセンブリ32はまた、第1シリアルデジタル中間周波数インタフェース32.1と、第2シリアルデジタル中間周波数インタフェース32.2とを備える。第2高周波数アセンブリ32は、その第1シリアルデジタル中間周波数インタフェース32.1を介し第6入力ターミナル10.6に、その第2シリアルデジタル中間周波数インタフェース32.2を介し接続装置7の第4出力ターミナル11.4に接続される。第2シリアルデジタル中間周波数インタフェース32.2を介し入力されるデジタル中間周波数信号は、第2高周波数アセンブリ32を介しアナログ高周波数信号に変換され、第3  
20  
テストターミナル29を介し出力される。例えば、外部のフェージングシミュレータ31が第3テストターミナル29に接続可能である。フェージングプロファイルに対応した上記対象となる方法により処理された信号は、第3テストターミナル29を介し測定装置1に通信され、第2高周波数アセンブリ32に供給される。第2高周波数アセンブリ32を介した処理後、現在デジタル中間周波数信号として再び利用可能な減衰した信号は、接続装置7を介し携帯電話装置27などに供給される。このため、接続装置7の第6入力ターミナル10.6は、第2出力ターミナル11.2に接続される。第3ベースバンドアセンブリ5を介した前に実現された減衰の代わりに、高周波数信号の出力が第2高周波数アセンブリ32を介し上記実施例において実現され、外部の減衰が外部のフェージングシミュレータ31を介し実現される。図1の図示された実施例では、第3テストターミナル29  
30  
は、1つのポートが各送信方向について利用可能であるデカップリングのための双方向インタフェースとして形成される。さらなる装置が接続可能な測定装置1のすべての外部インタフェースは、本発明の意味においてはテストターミナルと呼ばれる。このさらなる装置は、信号を処理するための導入されたフェージングシミュレータ31などのさらなる装置又はテスト対象の装置とすることが可能である。

【0039】

第2高周波数アセンブリ32は、第1高周波数アセンブリ3と実質的に同様に構成される。従って、その説明の繰り返しは不要である。

【0040】

接続装置7の内部の各接続の指定のため、測定装置1は、好ましくは、図1に図示されないディスプレイが備えられる。各アセンブリ、すなわち、高周波数アセンブリ3, 32と、ベースバンドアセンブリ2, 4, 5と、中間周波数アセンブリ6とは、各アセンブリの接続がユーザに表示及び認識可能となるように、シンボルなどにより提示される。

【0041】

本発明は、図示された実施例に限定されるものでない。各特徴を互いに組み合わせることもまた可能である。

10

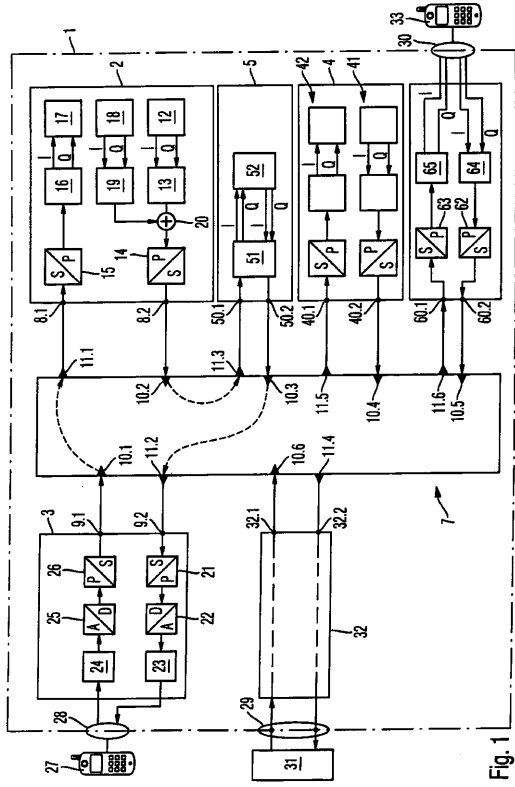
20

30

40



【 図 1 】



---

フロントページの続き

(72)発明者 ミッテルマイアー, ヴェルナー  
ドイツ連邦共和国 85435 エルディング ミュラーシュトラッセ 48

審査官 富永 達朗

(56)参考文献 特表2007-502968(JP, A)  
特表2007-506939(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B 1/60  
H04B 3/46 - 3/48  
H04B 17/00 - 17/02