

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3889836号
(P3889836)

(45) 発行日 平成19年3月7日(2007.3.7)

(24) 登録日 平成18年12月8日(2006.12.8)

(51) Int. Cl.	F I
G05B 23/02 (2006.01)	G05B 23/02 E
	G05B 23/02 V
	G05B 23/02 302T

請求項の数 8 (全 8 頁)

<p>(21) 出願番号 特願平8-234436 (22) 出願日 平成8年9月4日(1996.9.4) (65) 公開番号 特開平9-128032 (43) 公開日 平成9年5月16日(1997.5.16) 審査請求日 平成15年9月4日(2003.9.4) (31) 優先権主張番号 19532882.5 (32) 優先日 平成7年9月6日(1995.9.6) (33) 優先権主張国 ドイツ(DE)</p>	<p>(73) 特許権者 390023711 ローベルト ボツシュ ゲゼルシャフト ミット ベシユレンクテル ハフツング ROBERT BOSCH GMBH ドイツ連邦共和国 シュツツガルト (番地なし) Stuttgart, Germany (74) 代理人 100061815 弁理士 矢野 敏雄 (74) 代理人 100094798 弁理士 山崎 利臣 (74) 代理人 230100044 弁護士 ラインハルト・アインゼル</p> <p style="text-align: right;">最終頁に続く</p>
---	---

(54) 【発明の名称】 制御ユニットを検査する方法及び装置

(57) 【特許請求の範囲】

【請求項 1】

制御ユニットが1つのマイクロプロセッサと少なくとも2つの出力側及び少なくとも2つの入力側を有しており、少なくとも1つの出力側に前記マイクロプロセッサが検査信号を加える、制御ユニットを検査する方法において、

1つの検査手段を用いて、各出力側に同時にそれぞれ1つの入力側を割り当てるように接続し、又は各入力側に同時にそれぞれ1つの出力側を割り当てるように接続し、

前記マイクロプロセッサが、その都度、1つの出力側にのみ1つの検査信号を出力させ、前記検査手段を介して入力される信号を前記全ての入力側で検査し、

前記出力側の1つの検査信号の変化により、1つの入力側においてのみ前記入力される信号において変化が生じた場合のみ、故障がない作動として検知することを特徴とする制御ユニットを検査する方法。

【請求項 2】

前記検査信号が2値信号であることを特徴とする請求項1に記載の制御ユニットを検査する方法。

【請求項 3】

前記2値の検査信号が「ハイレベル」信号であるとき、1つの入力側においてのみ「ハイレベル」信号が入力される場合のみ、故障がない作動として検知することを特徴とする請求項2記載の制御ユニットを検査する方法。

【請求項 4】

10

20

前記 2 値の検査信号が「ハイレベル」信号であるとき、2 つ以上の入力側に「ハイレベル」信号が入力される場合、故障として検知することを特徴とする請求項 2 記載の制御ユニットを検査する方法。

【請求項 5】

前記 2 値の検査信号が「ハイレベル」信号であるとき、全ての入力側に「ローレベル」信号が入力される場合、故障として検知することを特徴とする請求項 2 記載の制御ユニットを検査する方法。

【請求項 6】

全ての出力側から時間的に順次、検査信号が出力されることを特徴とする請求項 1 から 5 までのいずれか 1 項記載の制御ユニットを検査する方法。

10

【請求項 7】

全ての出力側から時間的に順次、検査信号が出力された場合、同一の入力側で 2 回以上変化が生じたとき、故障として検知することを特徴とする請求項 6 記載の制御ユニットを検査する方法。

【請求項 8】

1 つのマイクロプロセッサと少なくとも 2 つの出力側及び少なくとも 2 つの入力側を有しており、少なくとも 1 つの出力側に前記マイクロプロセッサが検査信号を加える制御ユニットと、

各出力側に同時にそれぞれ 1 つの入力側を割り当てるように接続する、又は各入力側に同時にそれぞれ 1 つの出力側を割り当てるように接続する検査手段と、を備えた検査システムであって、

20

前記マイクロプロセッサが、その都度、1 つの出力側にのみ 1 つの検査信号を出力させ、前記検査手段を介して入力される信号を前記全ての入力側で検査し、

前記出力側の 1 つの検査信号の変化により、1 つの入力側においてのみ前記入力される信号において変化が生じた場合のみ、故障がない作動として検知することを特徴とする検査システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、制御ユニットが 1 つのマイクロプロセッサと少なくとも 2 つの出力側及び 2 つの入力側を有しており、少なくとも 1 つの出力側にマイクロプロセッサが検査信号を加える制御ユニットを検査する方法及び装置に関する。

30

【0002】

【従来の技術】

そのような制御ユニットを検査する方法及び装置は、ヨーロッパ特許第 0 3 3 2 7 2 7 号明細書から公知である。そこには、電子制御系を検査する装置が記載されている。検査ユニットは、プラグを用いて制御装置の全ての入・出力側に接続されている。この検査装置は、制御装置の入力線を介してマイクロプロセッサにデータを供給し、前記データをマイクロプロセッサの出力側を介して送出される信号と比較する。送出信号と受信信号との比較に基づいて検査装置は、制御装置が正常に作動しているかどうかを検知する。この方法の欠点は、非常にコストのかかる検査装置が必要であることである。さらに、それぞれのタイプの制御装置に別個の検査装置を開発しなければならない。

40

【0003】

【発明が解決しようとする課題】

本発明の課題は、冒頭に述べた形式の制御ユニットを検査する方法及び装置をできるだけ簡単に且つコストを安く提供することにある。

【0004】

【課題を解決するための手段】

上記課題は本発明により、制御ユニットが 1 つのマイクロプロセッサと少なくとも 2 つの出力側及び少なくとも 2 つの入力側を有しており、少なくとも 1 つの出力側に前記マイ

50

クロプロセッサが検査信号を加える、制御ユニットを検査する方法において、1つの検査手段を用いて、各出力側に同時にそれぞれ1つの入力側を割り当てるように接続し、又は各入力側に同時にそれぞれ1つの出力側を割り当てるように接続し、前記マイクロプロセッサが、その都度、1つの出力側にのみ1つの検査信号を出力させ、前記検査手段を介して入力される信号を前記全ての入力側で検査し、前記出力側の1つの検査信号の変化により、1つの入力側においてのみ前記入力される信号において変化が生じた場合のみ、故障がない作動として検知することにより、解決される。

【0005】

【発明の実施の形態】

次に本発明を実施の形態に基づき図を用いて詳細に説明する。

10

【0006】

図1に本発明の装置がブロック図で示されている。制御ユニットが符号100で示されている。この制御ユニット100は実質的にマイクロプロセッサ115を含んでおり、マイクロプロセッサ115には、入力側インターフェース110から種々の信号が供給され、マイクロプロセッサ115は、再び出力側インターフェース120に種々の出力信号を供給する。入力側インターフェース110は、入力側E1、E2、E3、E4、E5を介して制御ユニット100に供給される入力信号を処理する。出力側インターフェース120は、出力側A1、A2、A3、A4、A5を介して信号を外部に送出する。さらに、マイクロプロセッサ115は、メモリ130に接続されている。

【0007】

20

制御ユニット100は、図示していないさらに別の素子を含むこともある。入力側及び出力側の数は例として選択されているにすぎない。一般に制御ユニット100は、多数の入・出力側を含んでいる。

【0008】

そのような制御ユニット100は、例えば内燃機関の制御に使用される。この場合入力側は、種々の動作状態を検出する種々のセンサ及び別の制御装置に接続されている。出力側は、例えば噴射燃料量を制御するための種々の調整器及び別の制御装置に接続されている。

【0009】

入力信号は、入力側E1～E5を介して入力側インターフェース110に供給され、入力側インターフェース110は、このようなデータをフィルタによりろ波し、場合によっては処理する。マイクロプロセッサ115は、この検出された信号とメモリ130に記録されるプログラム或いは別のデータとに基づいて、調整器に供給される制御信号を計算する。出力信号は、例えば外部点火方式の内燃機関の燃料噴射量、噴射開始時点又は点火時点の制御に用いられる。

30

【0010】

制御信号は、出力側インターフェース120を介して出力側に供給される。出力側インターフェースにおいて、例えばデータをデジタル信号からアナログ信号に変換する。

【0011】

このとき、故障に起因して個々の導線が遮断されたり、2本以上の導線が相互に接触してしまう場合がある。このような故障は、入力側と入力側インターフェースとの間に、入力側インターフェースとマイクロプロセッサとの間に、マイクロプロセッサ115と出力側インターフェース120との間に、或いは出力側インターフェース120と出力側との間に生じる。

40

【0012】

そのような故障を検知できるようにするために、制御ユニット100の検査が必要である。本発明では、制御ユニットが検査手段200に接続されている構成を有している。このことは図2に示されている。制御ユニットは符号100で、検査手段は符号200で示されている。制御ユニット100の入力側及び出力側はそれぞれ、検査手段200の端子に接続されている。検査手段のそれぞれ2つの端子は、導線201、202、203、20

50

4、205を用いて相互に接続されている。

【0013】

本発明では、制御ユニット100の出力側と入力側とが、それぞれ1つの導線201～205を用いて接続されている構成を有している。図2に示す実施形態では、検査手段200の簡単なプラグになっており、このプラグは、制御ユニット100の各出力側をそれぞれ1つの入力側に接続する。検査手段200は、制御ユニット100の各出力側に、制御ユニット100のそれぞれ1つの入力側を割り当てる。

【0014】

検査は次のように行われる。マイクロコントローラ115が、1つの出力側に1つの信号を加える。引き続いて、全ての入力側への作用が制御される。1つの出力側の変化により、ただ1つの入力側の変化が生じればよい。複数の入力側の入力信号が変化したり、1つの入力側が2つの出力側に対して応答する場合、故障が生じている。

10

【0015】

例えば、2つの入力側間に短絡が生じていることがある。これにより、二重の応答が生ずる、つまり1つの出力側の変化によって2つの入力側でレベル変化が惹起する。それに対応する応答は、2つの出力側が短絡されている場合、つまり2つの出力側が相互に接続されている場合に現れる。これにより、2つの導線のために信号が検査手段に達し、2つの入力側を介して再び読みとられる。

【0016】

信号の送出及び読みとりは、入・出力側を介してマイクロプロセッサ115によって行われる。同様に、読みとられる信号に基づく故障かどうかの検査は、マイクロプロセッサによって行われる。このような方法では、単にそれぞれ1つの出力側をそれぞれ1つの入力側に接続する簡単なプラグと、簡単な検査用ソフトウェアとが必要であるにすぎない点がある。この場合検査用ソフトウェアは、制御ユニット内の記憶装置、例えばメモリ130に設けられる。

20

【0017】

検査の際に外部回路素子、例えばメモリ、調整器、センサを接続する必要がないことは、特に有利である。そのようにして、制御ユニット100に検知された故障に対応させることができる。正常な動作は、必要条件でない。

【0018】

実現可能な検査方法が、図3にフローチャートによって示されている。第1のステップ300において、カウンタK及びIは1にセットされる。ステップ305において、全ての出力側A1～A5がリセットされる。つまり、全ての出力側A1～A5に、ローレベルをとる信号が加わっている。

30

【0019】

引き続いてのステップ310において、待ち時間の間待機する。待ち時間の経過後、ステップ315において、入力側E(I)が読みとられる。質問ステップ320は、入力側E(I)が同様にローレベル0であるかどうかを検査する。イエスの場合、ステップ330においてカウンタIは1だけカウントアップされる。質問ステップ335は、カウンタIがZ1より大きいかどうかを検査する。Z1は、入力側の数に相当する。ノーの場合、再びステップ315に戻って、次の入力側が読みとられる。

40

【0020】

質問ステップ320が、入力側の1つがハイレベルであることを検出すると、ステップ325において故障として検知し、対応する誤りビットがセットされる。質問ステップ335が、全ての入力側が読み出されたことを検出すると、ステップ340に進む。ステップ340において、出力側A(K)にハイレベル信号が加わり、カウンタZEが0にセットされる。さらに、カウンタIが再び1にリセットされる。ステップ345での待ち時間の経過後、ステップ350において入力側E(I)が読みとられる。質問ステップ355は、入力側E(I)がローレベルであるか、又はハイレベルであるかを検査する。入力側E(I)にハイレベル信号が加わっていると、ステップ365においてカウンタIは1だけ

50

カウントアップされる。

【0021】

質問ステップ370は再び、全ての入力側E(I)が読みとられたかどうか、つまりカウンタ内容Iが入力側の数Z1より大きいかどうかを検査する。ノーの場合、再びステップ350に戻って処理される。質問ステップ355が、入力側E(I)の1つがハイレベルであることを検出すると、ステップ360においてカウンタZEが1だけカウントアップされる。

【0022】

本発明では、その都度1つの出力側にのみ1つの信号が加わるようになっている。つまり、1つの出力側に1つのハイレベル信号が加わる。引き続いて、全ての入力側は、信号が加わっているかどうかについて検査される。

10

【0023】

質問ステップ370が、全ての入力側が読みとられたことを検知すると、質問ステップ375に進む。この質問ステップ375は、カウンタZEの内容が1に等しいか1より小さいかを検査する。ノーの場合、ステップ380で故障として検知する。質問ステップ375は、二重の応答があったかどうかを検査する。つまり、質問ステップ375は、1つの出力側が複数の入力側に作用しているかどうかを検査する。

【0024】

ただ1つの入力側に1つの信号が加わっている場合にのみ、故障のない状態として検知される。2つの入力側に信号が加わっている場合には、故障が検知される。さらに、どの入力側にも信号が加わっていない場合にも、故障として検知される。

20

【0025】

そうでない場合、つまり故障がない場合、ステップ385でカウンタKが1だけカウントアップされる。質問ステップ390は、カウンタKが出力側の数Z2より大きいかどうかを検査する。ノーの場合、再びステップ305に戻る。イエスの場合、検査プログラムはステップ395で終わる。

【0026】

ステップ350、355、365及び370によって、全ての入力側に、信号が加わっているかどうかを時間的に順次検査される。ステップ375、385及び390により、全ての出力側に信号が時間的に順次加わる。本発明では、1つの入力側に2つ以上の信号が加わっている場合に、故障として検知されるようになっている。

30

【0027】

前述の方法は、制御ユニット100の入力側の数と出力側の数が同じである場合にのみ利用できる。一般にはそうでなく、つまり入・出力側の数は異なる。その場合には、図4に示す本発明の別の実施形態が用いられる。

【0028】

図4は、制御ユニット及び検査手段の別の実施形態を示す線図である。図4に示す実施形態では、制御ユニットが3つの出力側A1、A2、A3と4つの入力側E1、E2、E3、E4とを含んでいる。出力側A1と入力側E1とが、導線201を用いて接続されており、出力側A2と入力側E2とが、導線202を用いて接続されている。出力側A3は、スイッチ手段を介して選択的に入力側E3又はE4に接続されている。スイッチ手段210は、制御装置220によって制御される。本発明ではこのとき、スイッチ手段がまず実線で示した位置をとり、図3に基づいて検査方法が実施される。引き続いて制御装置220はスイッチ手段を、破線で示した第2の位置に制御し、出力側A3は入力側E4に接続される。このとき、図3に基づく検査方法が再び実施される。

40

【0029】

できるだけ簡単な実施形態では、スイッチ手段210は外部スイッチとして実現され、このスイッチ手段は操作者によって操作されるようにしなければならない。別の実施形態では、スイッチ手段又は制御装置220が制御ユニットの信号によって制御される。

【0030】

50

上述の実施形態では、出力側のローレベル信号が、対応する入力側のローレベル信号を引き起こすこともあることが条件となる。これは屢々生じるケースではない。例えば入力側インターフェース又は出力側インターフェースがインバータを含んでいる場合、ハイレベルの出力信号の結果、マイクロプロセッサがローレベルの信号を読みとることになる。

【0031】

このような場合、改善された実施形態が重要である。この実施形態ではステップ305において、出力側に所定の信号が加わる。質問ステップ320は、待ち時間の経過後全ての入力側が予測されるレベルを有しているかどうかを検査する。ノーの場合、故障として検知する。

【0032】

引き続いてステップ340において、出力側のレベルが変化される。ステップ345での待ち時間の経過後、全ての入力側が読みとられ、質問ステップ355において、入力側のレベルが変化したかどうかを検査する。カウンタZEはステップ360において、変化が生じた入力側の数を計算する。質問ステップ375が、2つ以上の入力側でレベル変化が生じたことを検出すると、ステップ380で故障として検知される。

【0033】

順次全ての出力側のレベルが変化され、その都度全ての入力側の応答が検査される。

【0034】

【発明の効果】

本発明の方法及び装置により、制御ユニットを簡単且つ迅速に検査することが保証される。

【図面の簡単な説明】

【図1】制御ユニットの原理を単純化して示した線図である。

【図2】制御ユニット及び検査手段の原理を単純化して示した線図である。

【図3】本発明の制御ユニットを検査する方法のフローチャートを示す。

【図4】制御ユニット及び検査手段の別の実施形態を示す線図である。

【符号の説明】

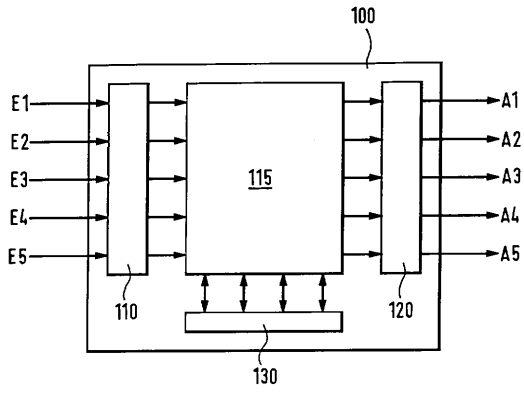
100 制御ユニット
 110 入力側インターフェース
 115 マイクロプロセッサ
 120 出力側インターフェース
 130 メモリ
 200 検査手段
 201、202、203、204、205 導線
 210 スイッチ手段
 220 制御装置
 A1、A2、A3、A4、A5 出力側
 E1、E2、E3、E4、E5 入力側
 K、I、ZE カウンタ

10

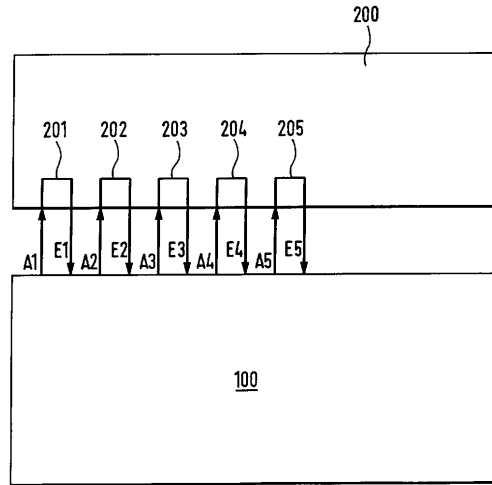
20

30

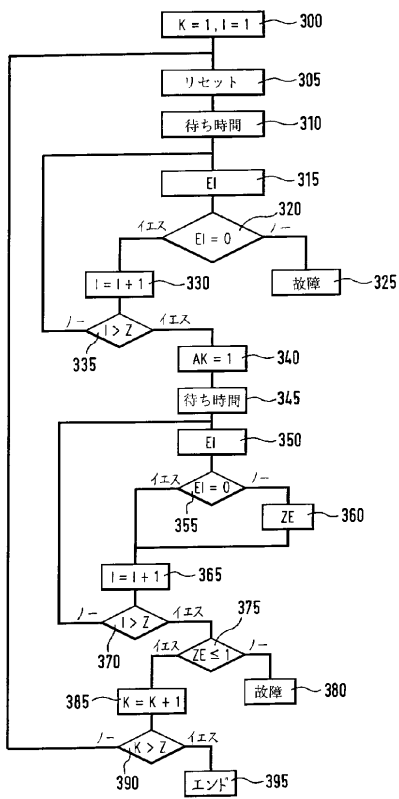
【 図 1 】



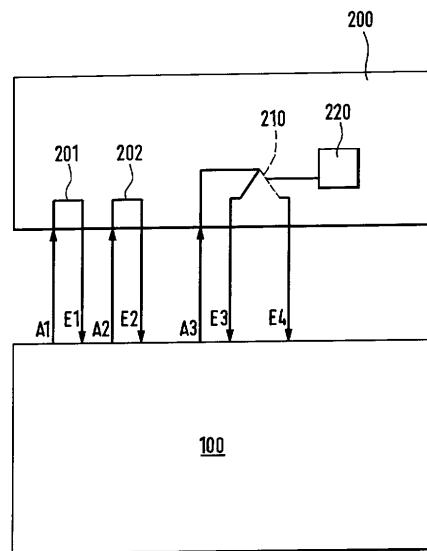
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

- (72)発明者 レオナルト ガーゲア
オーストリア国 ヴィーン ゲルストホーファーシュトラッセ 119
- (72)発明者 ペーター ポインスティングル
オーストリア国 ツヴェットル クロイツガッセ 4

審査官 渡邊 豊英

- (56)参考文献 特開平02-230946(JP,A)
特開平02-230945(JP,A)
特開昭60-168241(JP,A)
特開昭55-128641(JP,A)
特開平03-114942(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G05B 23/02
G06F 11/22