

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4548484号
(P4548484)

(45) 発行日 平成22年9月22日(2010.9.22)

(24) 登録日 平成22年7月16日(2010.7.16)

(51) Int.Cl.	F I
HO2M 3/28 (2006.01)	HO2M 3/28 F
	HO2M 3/28 H

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2007-522864 (P2007-522864)	(73) 特許権者	000006231
(86) (22) 出願日	平成18年12月18日(2006.12.18)		株式会社村田製作所
(86) 国際出願番号	PCT/JP2006/325153		京都府長岡京市東神足1丁目10番1号
(87) 国際公開番号	W02007/091374	(74) 代理人	100084548
(87) 国際公開日	平成19年8月16日(2007.8.16)		弁理士 小森 久夫
審査請求日	平成19年5月16日(2007.5.16)	(72) 発明者	諸見里 英人
(31) 優先権主張番号	特願2006-32883 (P2006-32883)		京都府長岡京市東神足1丁目10番1号
(32) 優先日	平成18年2月9日(2006.2.9)		株式会社村田製作所
(33) 優先権主張国	日本国(JP)		内
		審査官	三島木 英宏

最終頁に続く

(54) 【発明の名称】 同期整流型フォワードコンバータ

(57) 【特許請求の範囲】

【請求項1】

1次巻線と2次巻線を備えたトランスと、該トランスの1次巻線に直列に接続した主スイッチ素子と、前記トランスの2次巻線に対して直列に接続したチョークコイルと、出力端子間に並列に接続した平滑コンデンサと、前記トランスの2次巻線に対して直列に接続され、前記主スイッチ素子のオン/オフに同期してオン/オフする整流スイッチ素子と、前記主スイッチ素子のオン/オフに同期してオフ/オンし、オンによって前記チョークコイルの励磁エネルギーの放出経路を構成する転流スイッチ素子と、前記主スイッチ素子のスイッチング制御を行うスイッチング制御回路と、を備えた同期整流型フォワードコンバータにおいて、

前記転流スイッチ素子に対する制御電圧を生成する転流スイッチ制御電圧生成回路と、

前記トランスの補助巻線に生じる電圧で制御され、前記転流スイッチ素子の制御端子に対する前記制御電圧の印加制御を行う転流スイッチターンオン制御用スイッチ素子と、

前記転流スイッチ素子の制御端子に接続され、オンにより前記転流スイッチ素子の制御端子電圧を制御して該転流スイッチ素子をターンオフさせる転流スイッチターンオフ制御用スイッチ素子と、

前記主スイッチ素子のオンタイミング信号を前記トランスの1次側から2次側へ絶縁状態で伝送するとともに、前記2次側に伝送された主スイッチ素子オンタイミング信号で前記転流スイッチターンオフ制御用スイッチ素子をオンする制御用スイッチ素子駆動回路と、

10

20

を設けた同期整流型フォワードコンバータ。

【請求項 2】

前記トランスの補助巻線と前記転流スイッチターンオン制御用スイッチ素子との間に駆動電圧調整用コンデンサを直列に接続した請求項 1 に記載の同期整流型フォワードコンバータ。

【請求項 3】

前記トランスの補助巻線にコンデンサと抵抗を含む微分回路を接続し、該微分回路の出力を前記転流スイッチターンオン制御用スイッチ素子の制御端子に接続した請求項 1 に記載の同期整流型フォワードコンバータ。

【請求項 4】

前記トランスの補助巻線に前記コンデンサとダイオードからなる充電回路を接続し、前記転流スイッチターンオン制御用スイッチ素子の制御端子に対する逆電圧印加防止用のダイオードを前記コンデンサに対して直列に接続した請求項 3 に記載の同期整流型フォワードコンバータ。

【請求項 5】

前記転流スイッチ制御電圧生成回路の出力と整流スイッチ素子の制御端子との間に整流スイッチ素子ターンオン制御用スイッチ素子を接続し、該整流スイッチ素子ターンオン制御用スイッチ素子の制御端子に前記主スイッチ素子のオン時に前記整流スイッチ素子ターンオン制御用スイッチ素子の制御端子にオン信号を印加するスイッチ素子を設け、

前記転流スイッチターンオン制御用スイッチ素子の制御端子と前記整流スイッチ素子ターンオン制御用スイッチ素子の制御端子との間に前記転流スイッチターンオン制御用スイッチ素子に生じる寄生容量の電荷放電用ダイオードを接続した請求項 4 に記載の同期整流型フォワードコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、スイッチング電源等に用いられる同期整流型フォワードコンバータに関するものである。

【背景技術】

【0002】

従来の同期整流型のフォワードコンバータが特許文献 1 に開示されている。図 1 にその特許文献 1 に開示されている同期整流型のフォワードコンバータの回路を示す。

【0003】

この図 1 に示す回路では、トランス 4 の 1 次側の主スイッチ素子 2 がオンすると 2 次側の整流側同期整流素子 5 がトランス 4 の 2 次巻線 4 b に発生する電圧によってオンし、逆に、転流側同期整流素子 6 がオフする。ここで転流側同期整流素子 6 がオフするタイミングが遅れると、2 つのスイッチ素子 5, 6 を通る短絡経路が形成されてしまうので、トランス 4 の 3 次巻線 4 c に直列にスイッチ素子 7 を設け、1 次側の主スイッチ素子 2 をオンするタイミングで、パルストランス 1 1 を介した制御信号でスイッチ素子 7 をオンさせるように構成している。

【0004】

この構成によって、1 次側の主スイッチ素子 2 がオンする直前に転流側同期整流素子 6 の寄生容量の電荷がスイッチ素子 7 を介して引き抜かれ、転流側同期整流素子 6 が速やかにオフするので短絡が防止される。

【特許文献 1】特許第 3 3 3 9 4 5 2 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

この構成においては、特に扱う電力（主として電流）が大きくなった時に次に述べる各種問題が顕著になってくる。

10

20

30

40

50

【 0 0 0 6 】

(1) 第 1 の 問 題

まず、転流側同期整流素子 6 の制御電圧波形（ゲート・ソース間電圧の波形）が負電位まで変化することである。

【 0 0 0 7 】

すなわち、まず主スイッチ素子 2 がオフすると 3 次巻線 4 c に転流側同期整流素子 6 のゲートに向かって電流を流すような電圧が発生し、オフ状態にあるスイッチ素子 7 の寄生ダイオードを介して電流が流れ、転流側同期整流素子 6 のゲート・ソース間の寄生容量に電荷が充電され、そのゲート電位が上昇し、転流側同期整流素子 6 がオンする。これによって転流電流が転流側同期整流素子 6 の寄生ダイオードではなくドレイン・ソース間を流れるようになる。

10

【 0 0 0 8 】

次に、主スイッチ素子 2 がオンする時に、制御回路 1 2 から出力された、主スイッチ素子 2 をオンさせる信号はパルストランス 1 1 を介してスイッチ素子 7 にも印加され、主スイッチ素子 2 がオンするよりも少し早くスイッチ素子 7 が一時的にオンする。これによって転流側同期整流素子 6 のゲート・ソース間の寄生容量に電荷が放電され、転流側同期整流素子 6 がオフする。ただ、スイッチ素子 7 のオン期間がわずかしかないと寄生容量の電荷が十分に放電されず、転流側同期整流素子 6 が完全にはオフしない可能性がある。そのため、スイッチ素子 7 は各種ばらつきを考慮して若干長めにオンするように設計される。ところが、そうするとスイッチ素子 7 がオンしている間に主スイッチ素子 2 がオンしてしまふことになり、3 次巻線 4 c に逆方向の電圧が発生し、オン状態のスイッチ素子 7 を介して転流側同期整流素子 6 の寄生容量の電荷を積極的に放電しようとする。その結果、この寄生容量の電荷が単に放電されるだけでなく逆方向に充電され、転流側同期整流素子 6 のゲート電圧が負になってしまう。

20

【 0 0 0 9 】

転流側同期整流素子 6 をオフするためには寄生容量の充電電荷が放電されれば十分であり、逆方向に充電される必要はない。したがって、逆方向に充電される時の寄生容量 3 次巻線 4 c スwitch素子 7 寄生容量という経路で流れる電流、および次の周期で逆方向の充電電荷を放電する際の電流は無駄な電流であり、その電流経路が有する抵抗による無駄な損失が発生することになる。

30

【 0 0 1 0 】

特に DC - DC コンバータで扱う電力が大きくなると複数の同期整流素子を並列接続することがあるが、その場合には並列接続の数の分だけ電流経路が存在し、その分だけ損失が増えて全体として大きな損失が生じる。

【 0 0 1 1 】

(2) 第 2 の 問 題

また、転流側同期整流素子 6 の寄生容量を逆方向に充電する際に 3 次巻線 4 c を流れる電流によって、1 次巻線 4 a に主スイッチ素子 2 の方向に電流を流そうという作用が働く。この電流の方向は主スイッチ素子 2 がオンしている時の電流と同方向なので問題ないように見えるが、実際にはこの段階では主スイッチ素子 2 はまだ完全にはオンしていない状態（オンしかかっている状態）であり、抵抗値が比較的高い状態にある。このような状態の主スイッチ素子 2 に対して強制的に電流を流そうとすることになるので、必然的に損失が増大することになる。

40

【 0 0 1 2 】

(3) 第 3 の 問 題

また、図 1 に示した構成では 3 次巻線 4 c に発生する電圧で転流側同期整流素子 6 を制御しているが、負荷が軽くなって主スイッチ素子 2 のオン期間が短くなるような場合には 3 次巻線 4 c に発生する電圧が低下し、転流側同期整流素子 6 をオンできなくなる。この現象は 3 次巻線 4 c の巻数を増やせば一応解決できるが、その分だけ 3 次巻線 4 c の抵抗成分が増え、損失が増大する。

50

【 0 0 1 3 】

そこで、この発明の目的は、上述の第1～第3の問題による損失を抑制して、低損失化を図った同期整流型フォワードコンバータを提供することにある。

【課題を解決するための手段】

【 0 0 1 4 】

上記課題を解消するためにこの発明の同期整流型フォワードコンバータは次のように構成する。

1次巻線と2次巻線を備えたトランス(T1)と、該トランス(T1)の1次巻線(N11)に直列に接続した主スイッチ素子(Q1)と、前記トランス(T1)の2次巻線(N12)に対して直列に接続したチョークコイル(L2)と、出力端子間に並列に接続した平滑コンデンサ(C1)と、前記トランス(T1)の2次巻線(N12)に対して直列に接続され、前記主スイッチ素子(Q1)のオン/オフに同期してオン/オフする整流スイッチ素子(Q2)と、前記主スイッチ素子(Q1)のオン/オフに同期してオフ/オンし、オンによって前記チョークコイル(L2)の励磁エネルギーの放出経路を構成する転流スイッチ素子(Q3)と、前記主スイッチ素子のスイッチング制御を行うスイッチング制御回路(23)と、を備えた同期整流型フォワードコンバータにおいて、

前記転流スイッチ素子(Q3)に対する制御電圧を生成する転流スイッチ制御電圧生成回路(41)と、前記トランスの補助巻線(N14)に生じる電圧で制御され、前記転流スイッチ素子(Q3)の制御端子に対する前記制御電圧の印加制御を行う転流スイッチターンオン制御用スイッチ素子(Q5)と、前記転流スイッチ素子(Q3)の制御端子に接続され、オンにより前記転流スイッチ素子(Q3)の制御端子電圧を制御して該転流スイッチ素子(Q3)をターンオフさせる転流スイッチターンオフ制御用スイッチ素子(Q4)と、前記主スイッチ素子(Q1)のオンタイミング信号を前記トランスの1次側から2次側へ絶縁状態で伝送するとともに、前記2次側に伝送された主スイッチ素子オンタイミング信号で前記転流スイッチターンオフ制御用スイッチ素子(Q4)をオンする制御用スイッチ素子駆動回路(24)と、を設ける。

【 0 0 1 5 】

前記トランスの補助巻線(N14)と前記転流スイッチターンオン制御用スイッチ素子(Q5)との間には駆動電圧調整用コンデンサ(C5)を直列に接続してもよい。

【 0 0 1 6 】

また、前記トランスの補助巻線(N14)に、コンデンサ(C5)と抵抗(R5)を含む微分回路を接続し、該微分回路の出力を前記転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子に接続してもよい。

【 0 0 1 7 】

また、前記トランスの補助巻線(N14)に前記コンデンサ(C5)とダイオード(D5)からなる充電回路を接続し、前記転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子に対する逆電圧印加防止用のダイオード(D6)を前記コンデンサ(C5)に対して直列に接続してもよい。

【 0 0 1 8 】

また、前記転流スイッチ制御電圧生成回路(41)の出力と整流スイッチ素子(Q2)の制御端子との間に整流スイッチ素子ターンオン制御用スイッチ素子(Q7)を接続し、該整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子に前記主スイッチ素子(Q1)のオン時に前記整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子にオン信号を印加するスイッチ素子(Q6)を設け、前記転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子と前記整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子との間に前記転流スイッチターンオン制御用スイッチ素子(Q5)に生じる寄生容量の電荷放電用ダイオード(D14)を接続してもよい。

【発明の効果】

【 0 0 1 9 】

この発明によれば、次のような効果を奏する。

転流スイッチ素子(Q3)を駆動するための電源として転流スイッチ制御電圧生成回路(41)を別に設け、その電源と転流スイッチ素子(Q3)の間に転流スイッチターンオン制御用スイッチ素子Q5を設け、補助巻線(N14)に生じる電圧で転流スイッチターンオン制御用スイッチ素子(Q5)をオンすることによって上記転流スイッチ制御電圧生成回路(41)から供給される電圧で転流スイッチ素子(Q3)をオンするようにしたので、転流スイッチ素子(Q3)の電荷放電経路には4次巻線が無く、逆方向充電もなされないので特許文献1の回路のような問題は生じない。

【0020】

これによって、転流スイッチ素子(Q3)のゲート電圧は負電圧になることがなくなり、それによる損失が防止できる。

10

【0021】

また、転流スイッチターンオン制御用スイッチ素子(Q5)は転流スイッチ素子(Q3)に比べれば十分に小さくでき、そのゲート・ソース間容量も小さくできるので、補助巻線(N14)に逆方向に流れる電流も少なくなり、1次側に流れる電流によって主スイッチ素子(Q1)で発生する損失も小さくなる。

【0022】

さらに、転流スイッチ素子(Q3)の駆動電源として別電源を利用するために、補助巻線(N14)としては最低限のものを用意すればよくなり、軽負荷時に転流スイッチ素子(Q3)を駆動できないという問題も生じない。

【0023】

また、トランスの補助巻線(N14)と転流スイッチターンオン制御用スイッチ素子(Q5)との間に駆動電圧調整用コンデンサ(C5)を直列に接続すれば、転流スイッチターンオン制御用スイッチ素子(Q5)の制御電圧が適正に調整され、転流スイッチターンオン制御用スイッチ素子(Q5)のゲートへの過電圧印加を防ぐことができる。

20

【0024】

また、トランスの補助巻線(N14)にコンデンサ(C5)と抵抗(R5)を含む微分回路を接続し、該微分回路の出力を転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子に接続すれば、補助巻線(N14)の出力電圧が微分されるため、転流スイッチターンオン制御用スイッチ素子(Q5)、さらには転流スイッチ素子(Q3)のオンを早めることができ、転流スイッチ素子(Q3)の寄生ダイオードに転流電流が流れる期間を短くでき、整流回路による損失を低減できる。

30

【0025】

また、トランスの補助巻線(N14)にコンデンサ(C5)とダイオード(D5)からなる充電回路を接続し、転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子に対する逆電圧印加防止用のダイオード(D6)をコンデンサ(C5)に対して直列に接続すれば、転流スイッチターンオフ制御用スイッチ素子(Q4)オン時に転流スイッチターンオン制御用スイッチ素子(Q5)への充電電圧(D6カソード電圧)が無くなるため、転流スイッチターンオフ制御用スイッチ素子(Q4)と転流スイッチターンオン制御用スイッチ素子(Q5)の同時オン時間を低減でき、転流スイッチ素子(Q3)の駆動損失を低減できる。

40

【0026】

また、転流スイッチ制御電圧生成回路(41)の出力と整流スイッチ素子(Q2)の制御端子との間に整流スイッチ素子ターンオン制御用スイッチ素子(Q7)を接続し、該整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子に主スイッチ素子(Q1)のオン時に整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子にオン信号を印加するスイッチ素子(Q6)を設け、転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子と整流スイッチ素子ターンオン制御用スイッチ素子(Q7)の制御端子との間に転流スイッチターンオン制御用スイッチ素子(Q5)の制御端子放電用ダイオード(D14)を接続すれば、主スイッチ素子(Q1)のオンタイミングでスイッチ素子(Q6)がオンすると、上記スイッチ素子(Q6)のソースがグラウンドに落ちるため

50

、ダイオード（D14）を介して転流スイッチターンオン制御用スイッチ素子（Q5）のゲート・ソース間容量が放電され、Q5がオフする。同時に、上記スイッチ素子（Q6）がオンすることで整流スイッチ素子ターンオン制御用スイッチ素子（Q7）がオンし、整流スイッチ素子（Q2）および転流スイッチターンオフ制御用スイッチ素子（Q4）がオンする。このQ4がオンする時には上記ダイオード（D14）を介してQ5の制御端子（寄生容量）の電荷を放電して既にQ5はオフしているので、Q4・Q5の同時オンの問題が解消される。

【図面の簡単な説明】

【0027】

【図1】特許文献1に係るコンバータの構成を示す回路図である。

10

【図2】第1の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図3】第2の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図4】同コンバータの主要部の波形図である。

【図5】第3の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図6】同コンバータの主要部の波形図である。

【図7】第4の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図8】同コンバータの主要部の電流経路および波形図である。

【図9】第5の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図10】第6の実施形態に係る同期整流型フォワードコンバータの回路図である。

【図11】同コンバータの主要部の波形図である。

20

【図12】第7の実施形態に係る同期整流型フォワードコンバータの回路図である。

【符号の説明】

【0028】

21 - 入力端子

22 - 3次整流平滑回路

23 - スイッチング制御回路

24 - 制御用スイッチ素子駆動回路

32 - 出力端子

41 - 転流スイッチ制御電圧生成回路

C1 - 平滑コンデンサ

30

C2 - コンデンサ

C3 - コンデンサ

D1, D2 - ダイオード

L1 - チョークコイル

L2 - チョークコイル

N11 - 1次巻線

N12 - 2次巻線

N13 - 3次巻線

N14 - 4次巻線

Q1 - 主スイッチ素子

40

Q2 - 整流スイッチ素子

Q3 - 転流スイッチ素子

Q4 - 転流スイッチターンオフ制御用スイッチ素子

Q5 - 転流スイッチターンオン制御用スイッチ素子

Q6, Q7 - 制御用スイッチ素子

Q8 - 整流スイッチ制御用スイッチ素子

T1 - 主トランス

N11 - 1次巻線

N12 - 2次巻線

N13 - 3次巻線

50

N 1 4 - 4 次巻線 (補助巻線)
 L 1 , L 2 - チョークコイル
 C 1 - 平滑コンデンサ
 D V - ドライバ回路

【発明を実施するための最良の形態】

【 0 0 2 9 】

《第 1 の実施形態》

第 1 の実施形態に係る同期整流型フォワードコンバータの構成について、図 2 を基に説明する。

【 0 0 3 0 】

図 2 は、一部をブロック化および記号化した同期整流型フォワードコンバータの回路図である。図 2 に示すように、主トランス T 1 には 1 次巻線 N 1 1、2 次巻線 N 1 2、3 次巻線 N 1 3、4 次巻線 (各請求項に係る「補助巻線」) N 1 4 を備えている。1 次巻線 N 1 1 には直列に主スイッチ素子 Q 1 を接続し、入力端子 2 1 (2 1 a , 2 1 b) の間にコンデンサ C 2 を接続している。主トランス T 1 の 2 次巻線 N 1 2 には直列にチョークコイル L 2 および整流スイッチ素子 Q 2 を接続し、出力端子 3 2 (3 2 a , 3 2 b) の間には平滑コンデンサ C 1 を接続している。また、チョークコイル L 2 と平滑コンデンサ C 1 とともにループを構成し、チョークコイル L 2 の励磁エネルギーの放出時の転流経路となる位置に転流スイッチ素子 Q 3 を設けている。

【 0 0 3 1 】

主トランス T 1 の 3 次巻線 N 1 3 には、ダイオード D 1 , D 2、チョークコイル L 1、コンデンサ C 3 からなる 3 次整流平滑回路 2 2 を接続している。スイッチング制御回路 2 3 は、3 次整流平滑回路 2 2 の出力を電源としておよび間接的な出力電圧検出信号として入力し、主スイッチ素子 Q 1 に対してスイッチング制御信号を出力する。

【 0 0 3 2 】

整流スイッチ素子 Q 2 の制御端子には、主トランス T 1 の 2 次巻線 N 1 2 の起電圧を印加するように回路を構成している。

【 0 0 3 3 】

まず、主スイッチ素子 Q 1 がオフすると、4 次巻線 N 1 4 に発生する電圧で転流スイッチターンオン制御用スイッチ素子 Q 5 のゲート・ソース間の容量が Q 5 のしきい電圧以上に充電され、Q 5 がオンする。転流スイッチ制御電圧生成回路 4 1 から Q 5 を介して流れ込む電流で転流スイッチ素子 Q 3 のゲート・ソース間容量が充電され Q 3 はオンする。このとき、転流スイッチターンオフ制御用スイッチ素子 Q 4 はオフ状態にある。そのため転流スイッチ素子 Q 3 はオン状態を維持する。

【 0 0 3 4 】

次に、スイッチング制御回路 2 3 の制御によって主スイッチ素子 Q 1 がオンすると整流スイッチ素子 Q 2 が主トランス T 1 の 2 次巻線 N 1 2 に発生する電圧によってオンし、逆に、転流スイッチ素子 Q 3 がオフする。

【 0 0 3 5 】

制御用スイッチ素子駆動回路 2 4 は、スイッチング制御回路 2 3 から出力される主スイッチ素子 Q 1 に対するスイッチング制御信号 (Q 1 のオンタイミング信号) を入力し、それに同期するタイミングで転流スイッチターンオフ制御用スイッチ素子 Q 4 を駆動する。この転流スイッチターンオフ制御用スイッチ素子 Q 4 は、そのオンによって転流スイッチ素子 Q 3 のゲート・ソース間容量の充電電荷を放電し、Q 3 を強制オフする。

【 0 0 3 6 】

このように転流スイッチ制御電圧生成回路 4 1 と転流スイッチターンオン制御用スイッチ素子 Q 5 を設けたことにより、転流スイッチ素子 Q 3 のゲートと 4 次巻線 N 1 4 とが切り離され、Q 3 のゲート電圧が負電圧になることがなく、Q 3 の駆動損失を低減できる。

【 0 0 3 7 】

また、主トランス T 1 の 4 次巻線 N 1 4 とは別の転流スイッチ制御電圧生成回路 4 1 か

10

20

30

40

50

ら電圧を供給するので、転流スイッチ素子Q3の制御電圧を一定にでき、安定した制御が可能となる。

【0038】

《第2の実施形態》

次に、第2の実施形態に係る同期整流型フォワードコンバータの構成について、図3・図4を基に説明する。

【0039】

図3は第2の実施形態に係る同期整流型フォワードコンバータの回路図である。

図3に示すように、スイッチング制御回路23は、3次整流平滑回路22からの出力を電源として動作し、且つ同じ出力の抵抗R2, R3による分圧電圧を入力するスイッチング制御用IC230を備えている。このスイッチング制御用IC230は、パルストランスT2の1次巻線N21を通して主スイッチ素子Q1のゲートへスイッチング制御信号を出力する。その際、入力した上記分圧電圧と基準電圧とに基づいて、上記分圧電圧が基準電圧と一致するように主スイッチ素子Q1をPWM制御する。

10

【0040】

パルストランスT2の1次巻線N21にはパルストランスT2の励磁リセット用のダイオードD3を接続している。ダイオードD3の方向をこのようにすることによって、スイッチング制御回路23から主スイッチ素子Q1をオンする信号が出力された時のみ、2次巻線N22からオンタイミング信号のパルスが出力される。このパルストランスT2およびダイオードD3によって制御用スイッチ素子駆動回路24を構成している。

20

【0041】

整流スイッチ素子Q2のゲートには2次巻線N12の一端を接続している。

主トランスT1の4次巻線N14の一端と転流スイッチターンオン制御用スイッチ素子Q5のゲートとの間にコンデンサC5を接続している。

【0042】

2次側のチョークコイルL2の2次巻線には、ダイオードD4を介してコンデンサC4を接続している。このコンデンサC4の両端には転流スイッチターンオン制御用スイッチ素子Q5と抵抗R4の直列回路を接続している。この抵抗R4の両端電圧が転流スイッチ素子Q3のゲート・ソース間に印加されるように回路を構成している。

30

【0043】

また、転流スイッチ素子Q3のゲート・ソース間には転流スイッチターンオフ制御用スイッチ素子Q4を接続している。

【0044】

転流スイッチ制御電圧生成回路41は、チョークコイルL2に設けた2次巻線の電圧をダイオードD4で整流し、コンデンサC4に充電することによって、転流スイッチ素子Q3に対して制御電圧を与えるための電圧を生成する。なお、この転流スイッチ制御電圧生成回路41はこの構成に限らずどのような構成でも構わない。

【0045】

上記コンデンサC5は転流スイッチターンオン制御用スイッチ素子Q5のゲート・ソース間容量との間で4次巻線N14に発生する電圧を分圧するためのものであり、必須ではない。その他の構成は第1の実施形態で示したものと基本的に同一である。

40

【0046】

図4は図3に示した同期整流型フォワードコンバータの主要部の波形図である。

図4中の(a)は主トランスT1の4次巻線N14の両端電圧、(b)は転流スイッチ素子Q3のゲート・ソース間電圧、(c)は整流スイッチ素子Q2のゲート・ソース間電圧の波形である。

【0047】

図4中の各期間A～Eの状態は次のとおりである。

期間A：Q1オン期間、トランスオン期間

期間B：チョークコイルL2の反転期間、Q1オフ期間、トランスオン期間

50

期間C：Q3の寄生ダイオード導通期間

期間D：Q1オフ期間、Q3のオン期間

期間E：Q4のオン期間

このように、スイッチング制御回路23の制御により主スイッチ素子Q1がオフすると、2次巻線N12の起電圧が反転して整流スイッチ素子Q2の制御端子電圧が反転するのでQ2がオフする。また、制御用スイッチ素子駆動回路24は主スイッチ素子Q1のオンに同期して転流スイッチターンオフ制御用スイッチ素子Q4をオンする。これにより、L2-Q3-C1-L2の経路で転流が生じる。

上記主スイッチ素子Q1のオン・オフによって上記整流と転流を繰り返す。

【0048】

仮に主トランスT1の4次巻線N14で転流スイッチ素子Q3を直接駆動した場合には、そのゲートが負電位にまで駆動されるが、この実施形態では図4に示したように転流スイッチターンオン制御用スイッチ素子Q5により間接的にQ3を駆動するのでQ3のゲートが負電位になることはなく、Q3の駆動電力が低減できる。

【0049】

また、仮に転流スイッチ素子Q3がN14で直接駆動された場合、Q3の駆動端子を負電位に充電するためにN14に流れる電流で1次巻線N11に電流が流れて、主スイッチ素子Q1のオン時にスイッチング損失が増大するが、この実施形態に係る構成ではQ1のスイッチング損失も低減できる。

【0050】

さらに、コンデンサC4の充電電圧以上に転流スイッチ素子Q3の駆動電圧が上がらないので、Q3ゲートへの過電圧印加を防ぐことができる。そのため、転流スイッチ素子Q3としてゲート耐圧の低い素子を採用できる。

【0051】

《第3の実施形態》

次に、第3の実施形態に係る同期整流型フォワードコンバータの構成について、図5・図6を基に説明する。

【0052】

図5は第3の実施形態に係る同期整流型フォワードコンバータの回路図である。図3に示した回路を異なるのは、主トランスT1の4次巻線N14にコンデンサC5と抵抗R5からなる微分回路を接続し、その出力を転流スイッチターンオン制御用スイッチ素子Q5のゲートに接続している点である。その他の構成は図3に示したものと同様である。

【0053】

このように4次巻線N14の電圧を微分した信号で転流スイッチターンオン制御用スイッチ素子Q5を駆動することにより、Q5および転流スイッチ素子Q3のオンタイミングを早めることができ、Q3の寄生ダイオードに電流が流れる期間（特に転流電流の流れ初めの大きな電流の通電時間）を短くでき、その分、整流回路による損失を低減できる。

【0054】

図6は図5に示した同期整流型フォワードコンバータの主要部の波形図である。

図6中の(a)は主トランスT1の4次巻線N14の両端電圧、(b)はQ5のゲート-Q3のソース間電圧、(c)はQ3のゲート・ソース間電圧、(d)はQ2のゲート・ソース間電圧の波形である。図中の各期間A～Eの状態は第2の実施形態で図4に示したものと同様である。

【0055】

図6の(b)に示したQ5のゲート-Q3のソース間電圧は4次巻線N14の両端電圧の微分波形とQ3のゲート・ソース間電圧を加算した波形である。第1の実施形態では図4に示したように転流スイッチ素子Q3のゲート・ソース間電圧がQ3のゲートしきい値電圧に達するまでQ3の寄生ダイオードを介して電流が流れる期間Cが比較的長く生じるが、この第2の実施形態では図6に示すようにQ3のゲート・ソース間電圧の立ち上がり急峻となるのでQ3の寄生ダイオードの導通期間が短縮化できる。そのため、損失をさ

10

20

30

40

50

らに低減できる。

【0056】

《第4の実施形態》

次に、第4の実施形態に係る同期整流型フォワードコンバータの構成について、図7・図8を基に説明する。

【0057】

図7は第4の実施形態に係る同期整流型フォワードコンバータの回路図である。図5に示した回路と異なるのは、主トランスT1の4次巻線N14にコンデンサC5とダイオードD5からなる充電回路を接続し、転流スイッチターンオン制御用スイッチ素子Q5のゲートに対する逆電圧印加防止用のダイオードD6をコンデンサC5に対して直列に接続した点である。その他の構成は図5に示したものと同様である。

10

【0058】

図8の(A)は主スイッチ素子Q1オン時とオフ時の電流経路を示す図である。図8の(A)において、白抜きの矢印は主スイッチ素子Q1のオン時に流れる電流の向きを表していて、この電流でコンデンサC5が充電される。またハッチングをつけた矢印は主スイッチ素子Q1のオフ時の電流経路を示していて、この電流によってC5の充電電圧と4次巻線N14の出力電圧が微分された電圧が転流スイッチターンオン制御用スイッチ素子Q5のゲートに印加されることになる。

【0059】

このように、主スイッチ素子Q1のオン時にダイオードD5を介する電流によってコンデンサC5が充電され、Q1のオフ時にその充電電圧が主トランスT1の4次巻線N14に発生する電圧に加算され、さらにそれが微分された電圧が転流スイッチターンオン制御用スイッチ素子Q5のゲートに印加される。これによって、転流スイッチ素子Q3のオンタイミングをさらに早めることができる。

20

【0060】

抵抗R5は転流スイッチターンオン制御用スイッチ素子Q5のゲート・ソース間容量に充電される電荷の放電用抵抗である。すなわち、転流スイッチターンオフ制御用スイッチ素子Q4のオン時に転流スイッチターンオン制御用スイッチ素子Q5のゲートとグランドとの間が抵抗R5を介して接続されることになり、Q4がオンするとQ5のゲート・ソース間容量の電荷が直ちに放電されてQ5がオフする。そのため、Q4・Q5が同時オンすることはない。

30

【0061】

ところで、図7に示した回路で、コンデンサC4、Q5、Q4、C4という電流ループが考えられる。仮に、Q4・Q5が同時にオンするとC4を放電する短絡電流が流れ、それによる損失およびQ4・Q5の発熱の問題が生じる。しかし、上述のようにQ4・Q5の同時にオンすることがないのでこの第4の実施形態ではその問題は生じない。

【0062】

また、図8の(B)は図7に示した同期整流型フォワードコンバータの主要部の波形図である。

【0063】

図8(B)中の(a)は主トランスT1の4次巻線N14の両端電圧、(b)はダイオードD6のアノード-Q3のソース間電圧、(c)はQ5のゲート-Q3のソース間電圧、(d)はQ3のゲート・ソース間電圧、(e)はQ2のゲート・ソース間電圧の波形である。

40

【0064】

この(b)のD6アノード-Q3ソース間電圧は、N14の両端電圧の微分波形である。また(c)のQ5ゲート-Q3ソース間電圧は、上記微分波形をピークチャージした波形である。図中の各期間A~Eの状態は第2の実施形態で図4に示したものと同様である。

【0065】

50

《第5の実施形態》

次に、第5の実施形態に係る同期整流型フォワードコンバータの構成について、図9を基に説明する。

図7に示した例では、転流スイッチターンオン制御用スイッチ素子Q5としてFETを用いたが、この図9に示す例では、そのスイッチ素子Q5としてNPNトランジスタを用いている。また、それに伴い、転流スイッチターンオン制御用スイッチ素子Q5のベース-エミッタ間に抵抗R5を接続している。その他の構成は図7に示したものと同様である。

全体の動作は第4の実施形態の場合と同様であり、同様の効果を奏する。

【0066】

10

《第6の実施形態》

次に、第6の実施形態に係る同期整流型フォワードコンバータの構成について、図10・図11を基に説明する。

【0067】

図10はその回路図である。この図10に示す同期整流型フォワードコンバータでは、単一のパルストランスT2を用いて、主スイッチ素子Q1のオントリガパルスとオフトリガパルスを2次側に伝達するようにしている。パルストランスT2の2次巻線N22にはダイオードD9、D10によるダイオードブリッジを設けている。また、1次側のダイオードD7、D8はパルストランスT2のオン・オフ時の励磁をリセットする。またこの第6の実施形態では、第1～第5の実施形態の場合と異なり、パルストランスT2から出力されるQ1オンタイミング信号でQ6をオンし、Q7をオンすることによって、転流スイッチ制御電圧生成回路41の出力電圧をQ4のゲートに印加してQ4をオンしている。

20

【0068】

パルストランスT2の2次巻線N22の一端とダイオードD9のカソードとの接続点と整流スイッチ制御用スイッチ素子Q8のゲートとの間は逆流防止用のダイオードD11を介して接続している。このQ8のゲートとグランドとの間には抵抗R8を接続し、パルストランスT2の2次巻線N22の他端とグランドとの間に抵抗R7を接続している。この2つの抵抗R7、R8は、主スイッチ素子Q1のオフトリガパルス発生時のパルストランスT2の2次巻線N22に発生する電圧を調整するための抵抗である。

【0069】

30

パルストランスT2の2次巻線N22の一端とダイオードD10のカソードとの接続点と制御用スイッチ素子Q6のゲートとの間は逆流防止用のダイオードD13を介して接続している。このQ6のゲートとグランドとの間に抵抗R10を接続し、パルストランスT2の2次巻線N22の他端とグランドとの間に抵抗R6を接続している。この2つの抵抗R6、R10は、主スイッチ素子Q1のオントリガパルス発生時のパルストランスT2の2次巻線N22に発生する電圧を調整するための抵抗である。

【0070】

制御用スイッチ素子Q6のドレインと整流スイッチ制御用スイッチ素子Q8のゲートの間にはダイオードD12を接続している。このダイオードD12により、Q6オン時(Q7オン時)にQ8が必ずオフするため、Q7とQ8の同時オンが防止され、それによるQ8の損失増加が防止できる。

40

その他の構成は図4に示したものと同様である。

【0071】

図11は図10に示した同期整流型フォワードコンバータの主要部の波形図である。ここで、(a)は主スイッチ素子Q1のゲート電圧、(b)は主トランスT1の1次巻線N11の両端電圧、(c)はパルストランスT2の2次巻線N22の両端電圧のうちオフタイミングの信号、(d)はそのオンタイミング(Q6のオンタイミング)の信号、(e)はQ3のゲート電圧、(f)はQ2のゲート電圧の波形である。

【0072】

図11中に時間Tbで示すように転流スイッチ素子Q3は主スイッチ素子Q1のオンお

50

よび主トランスT1の電圧反転タイミングより先にオフし、時間Tdで示すように整流スイッチ素子Q2はQ1の立ち上がり前に起動する。また、図10に示したようにドライバ回路DVを介して主スイッチ素子Q1を駆動するようにしたことにより、時間Tcで示すようにQ1が整流スイッチ素子Q2より速くオフし、Q1のスイッチングロスが低減できる。また、整流スイッチ素子Q2のオンが主スイッチ素子Q1より早いため、主トランスT1の両端電圧が発生した際にQ2のオン遅れでQ4の寄生ダイオードを通じて流れる電流による損失が低減できる。

【0073】

また、転流スイッチターンオフ制御用スイッチ素子Q4のオンを整流スイッチ素子Q2のオン電圧で行うことにより、Q2と転流スイッチ素子Q3の同時オンと、主トランスT1の両端電圧発生が同時に起こって主トランスT1が短絡されるといったことが防止できる。因みに、整流スイッチ素子Q2のゲート電圧が主トランスT1の巻線(2次巻線N12)からとられている場合には、転流スイッチターンオフ制御用スイッチ素子Q4のゲートをQ2のゲートにつないでも主トランスT1の電圧発生とQ2・Q3同時オン期間が重なるため上記短絡防止効果は得られない。

10

【0074】

また、転流スイッチターンオン制御用スイッチ素子Q5のゲートと制御用スイッチ素子Q6のドレインとをダイオードD14を介して接続しているので、主スイッチ素子Q1をオンする信号がパルストランスT2を介して2次側に伝達されると、ダイオードD13を介して伝達される信号でQ6がオンする。この時、制御用スイッチ素子Q6のソースがグランドに落ちるために、ダイオードD14を介して転流スイッチターンオン制御用スイッチ素子Q5のゲート・ソース間容量が放電され、Q5がオフする。同時に、制御用スイッチ素子Q6がオンすることにより制御用スイッチ素子Q7がオンし、整流スイッチ素子Q2および転流スイッチターンオフ制御用スイッチ素子Q4がオンする。したがって時間Taで示すように、転流スイッチターンオフ制御用スイッチ素子Q4がオンする前に転流スイッチターンオン制御用スイッチ素子Q5はオフしていることになり、Q4・Q5の同時オンの問題は生じない。

20

【0075】

《第7の実施形態》

次に、第7の実施形態に係る同期整流型フォワードコンバータについて図12を基に説明する。

30

【0076】

第2～第6の実施形態で示した例では、転流スイッチ制御電圧生成回路41として、2次側のチョークコイルL2の2次巻線に生じる電圧を整流平滑して転流スイッチ素子Q3の制御電圧を得るようにしたが、この第7の実施形態ではその他の構成の転流スイッチ制御電圧生成回路を構成した例を示すものである。

【0077】

図12において、Q3充電回路CHは、第2～第6の実施形態ではQ3のゲートに接続した転流スイッチターンオン制御用スイッチ素子Q5に相当する回路である。

【0078】

転流スイッチ制御電圧生成回路41はダイオードD4およびコンデンサC4からなり、この転流スイッチ制御電圧生成回路41に対して図中のa, b, c, dの各点のいずれから電圧を供給してもQ3充電回路CHに供給する電圧(転流スイッチ制御電圧)を生成することができる。

40

【0079】

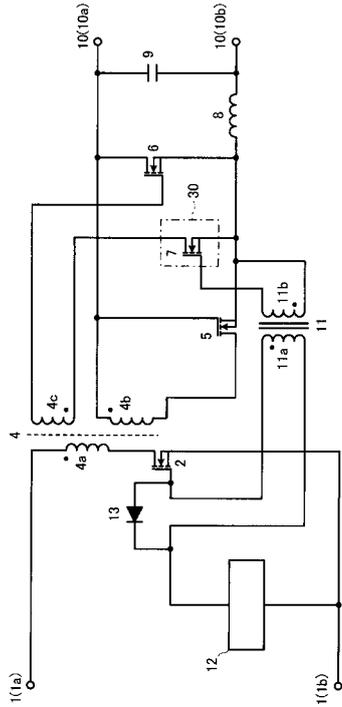
なお、その際に転流スイッチ制御電圧生成回路41のコンデンサC4に充電した電圧をレギュレータで昇圧するようにしてもよい。

また、主トランスT1の巻線(2次巻線N12等)や別の巻線の出力にダイオード整流回路を設けて電源回路を構成してもよい。

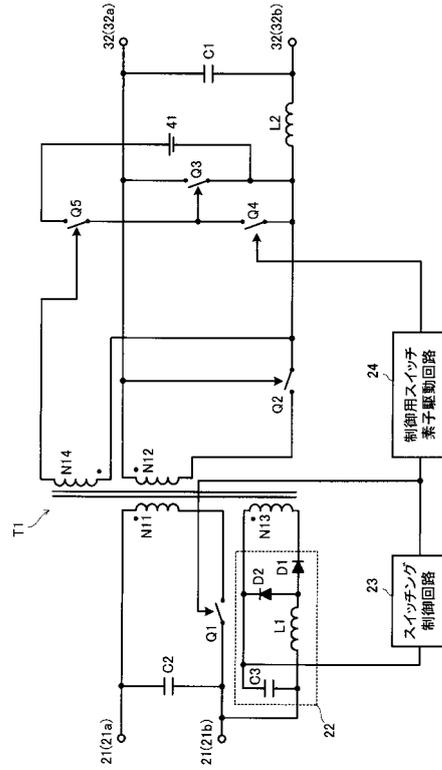
さらに、出力端子32の電圧を入力して別の電源回路を構成してもよい。

50

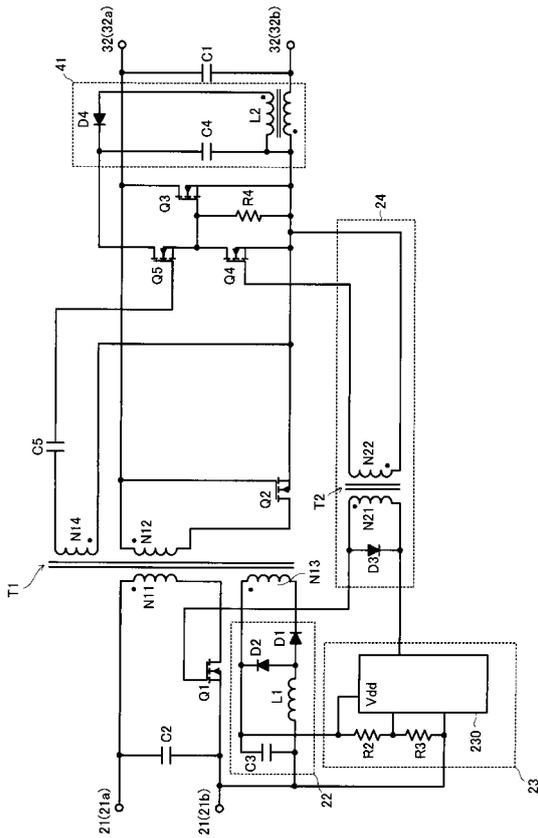
【図1】



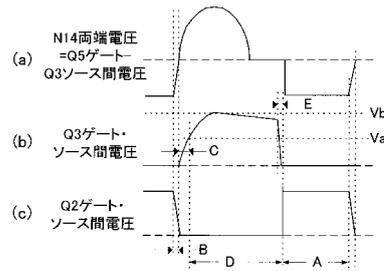
【図2】



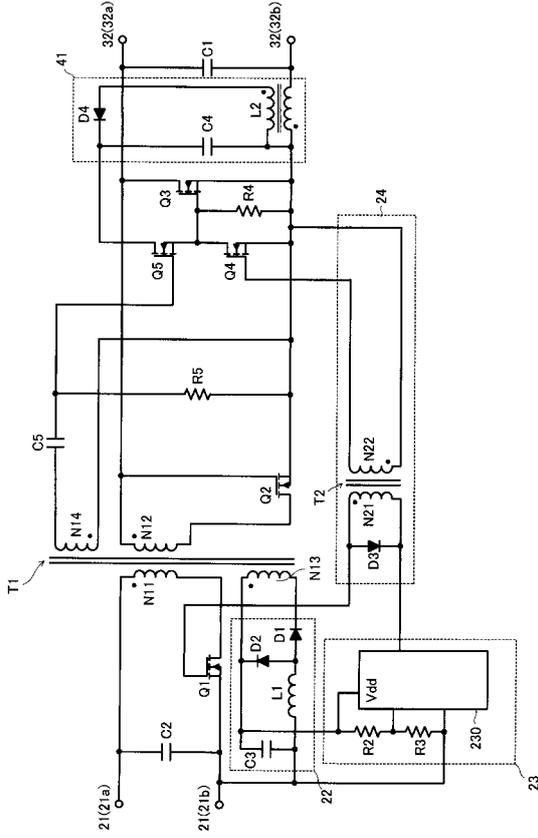
【図3】



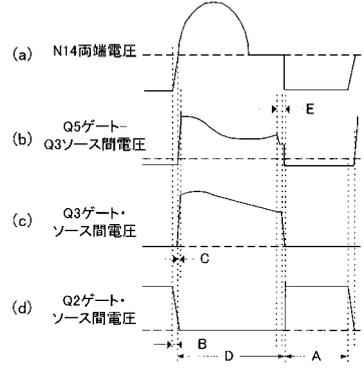
【図4】



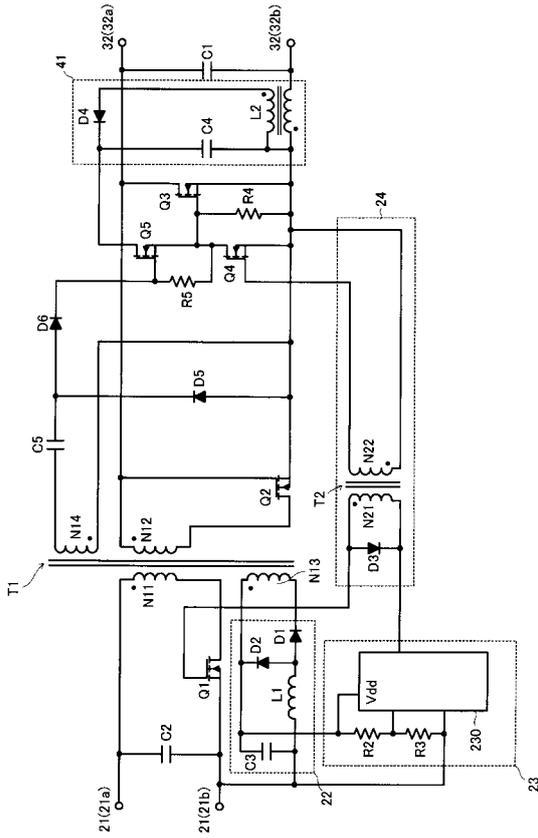
【図5】



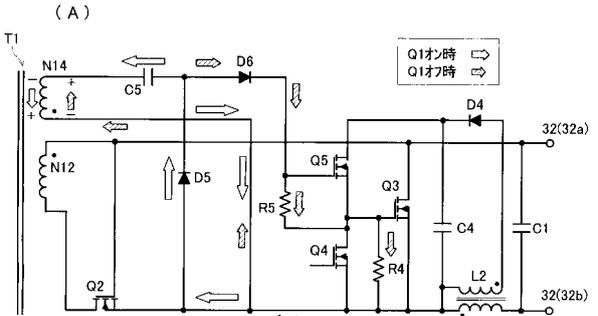
【図6】



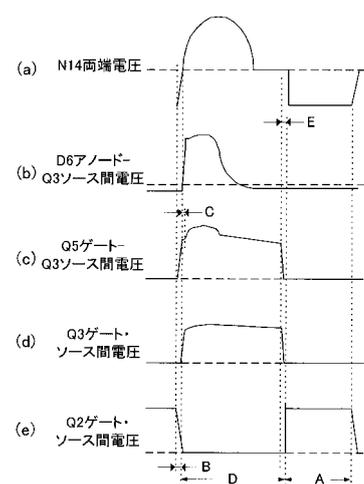
【図7】



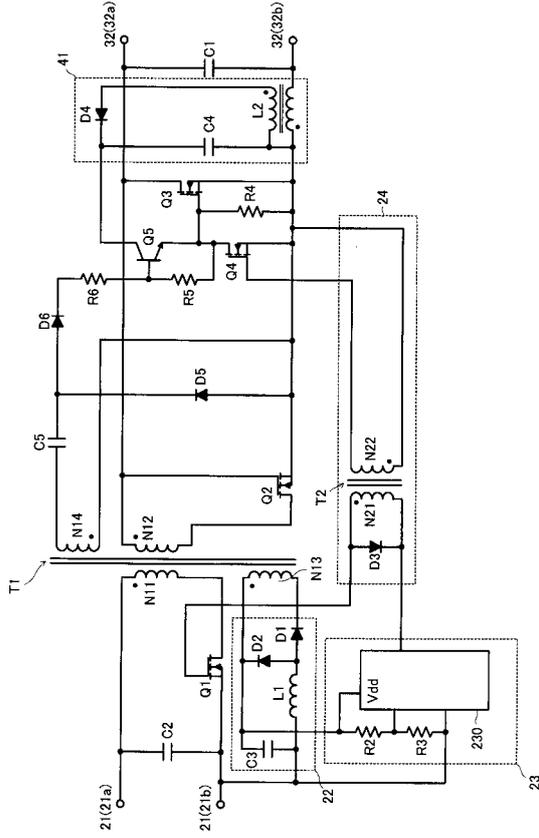
【図8】



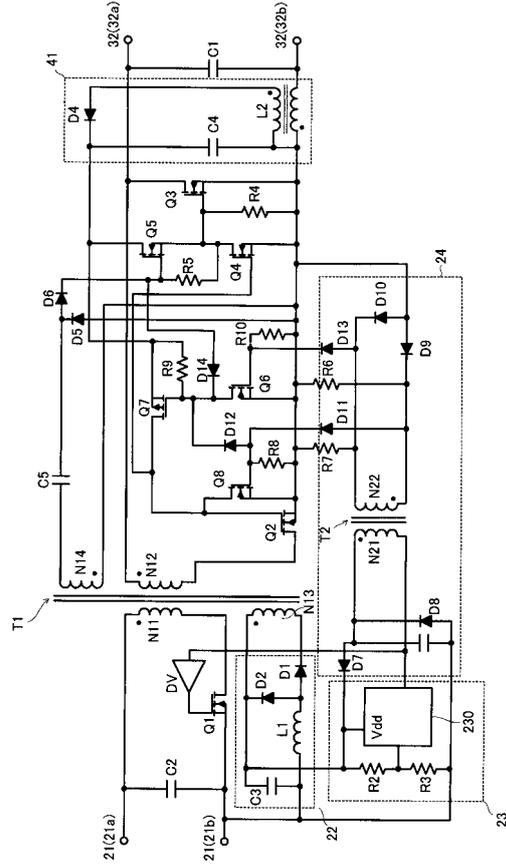
(B)



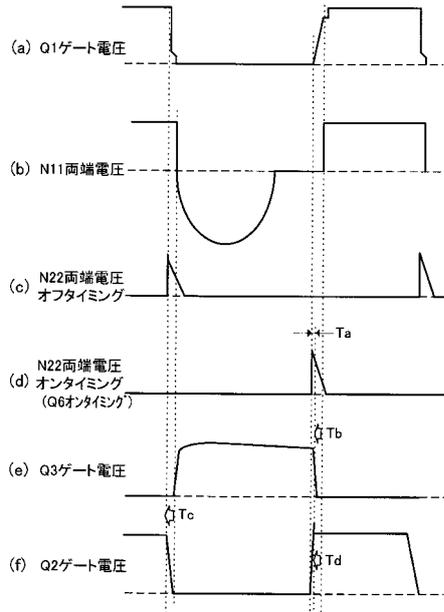
【図9】



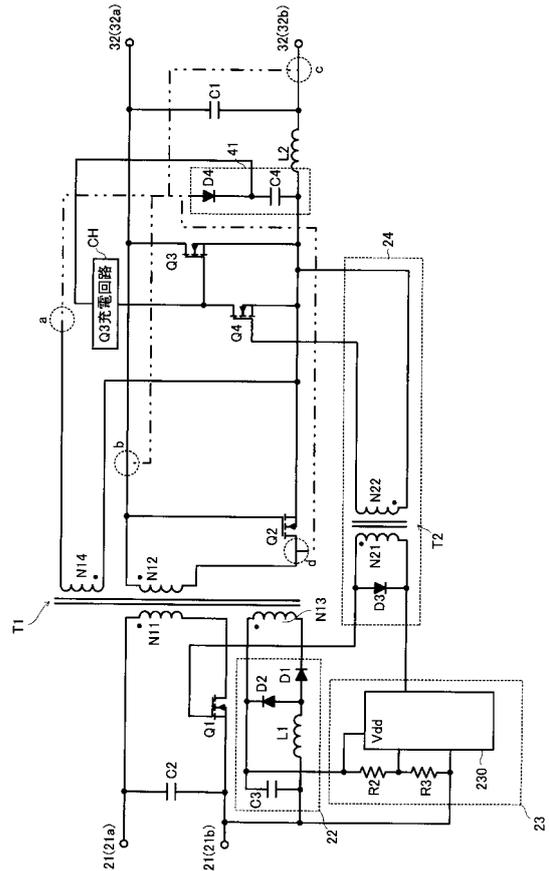
【図10】



【図11】



【図12】



フロントページの続き

- (56)参考文献 特開2005-80342(JP,A)
特開2004-282847(JP,A)
特開2002-345239(JP,A)
特開2003-164147(JP,A)
特開2002-238244(JP,A)
特開2000-262051(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/28