

發明專利說明書

200529406

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94100058

※申請日期：94/01/03

※IPC 分類：

H101L 25/00

一、發明名稱：(中文/英文)

半導體裝置 / SEMICONDUCTOR APPARATUS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

松下電器產業股份有限公司

MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. (松下電器產業株式会社)

代表人：(中文/英文)

中村邦夫 / Kunio NAKAMURA

住居所或營業所地址：(中文/英文)

日本國大阪府門真市大字門真 1006 番地

1006, Oaza Kadoma, Kadoma-shi, Osaka, 571-8501, Japan

國籍：(中文/英文)

日本 / Japan

三、發明人：(共 1 人)

姓名：(中文/英文)

德永真也 / Shinya Tokunaga (德永真也)

國籍：(中文/英文)

日本 / Japan

#### 四、聲明事項：

主張專利法第二十二條第二項  第一款或  第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 日本；2004/01/08；2004-002747

2.

3.

4.

5.

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係有關一種具有使複數個半導體晶片層合及容納於一封裝中之型態的半導體裝置，以及特別是有關於一種半導體裝置，其中一第一階半導體晶片係以面朝下方式來配置，及一第二階或較後晶片係大於一下階晶片。

### 【先前技術】

當第二晶片大於第一晶片時，一傳統支撐部件係藉由在該第一晶片之週邊上使用第一晶片之底膠填充，及藉由使用該底膠填充之樹脂來製造（例如：見日本專利早期公開第2000-299431號（JP-A-2000-299431）（第1-10頁及圖1））。

並且，亦具有下列情況，在該第一晶片之週邊上，將一薄層構件（table member）藉由黏著劑安裝在一電路基板上（例如：見日本專利早期公開第2001-320014號（JP-A-2001-320014）（第1-5頁及圖1））。

在使複數個半導體晶片層合及容納於一封裝之情況中，以及在一第二階半導體晶片在至少一側邊上係大於一第一階半導體晶片（圖1之結構），下列各點會成為問題所在。

從依據最近先進之半導體技術要求層合晶片之數目的增加及半導體裝置之最小化方面來看，需要進一步使半導體晶片之厚度比過去更薄。由於此原因，半導體晶片在製造損害之抵抗特性會變得愈來愈差。

如果將一第二階半導體晶片以面朝上形態層合於該第

一階半導體晶片上，其中該第二階半導體晶片之外側尺寸大於一第一階半導體晶片，則必需使該第二半導體晶片之焊線接合墊位於比該第一半導體晶片更外側之第二半導體晶片之一突出部中。

在此情況中，如果焊接該第二半導體晶片，則該第二階半導體晶片之加熱會變得困難，並且在接合時之衝擊（超音波負荷）會集中在該第二半導體晶片之突出部，其中該第一半導體晶片之一角部與該第二半導體晶片之突出部接觸，以致於會有使該第二半導體晶片破裂之情況。

並且，只有該第一階半導體晶片可以面朝下形態連接至一電路基板，以及該第二階或較後半導體晶片藉由焊線接合連接至該電路基板，因此，其必需以面朝上形態來層合。在此情況中，依據所要層合之半導體晶片的尺寸會對層合順序產生一限制條件。

#### 【發明內容】

本發明係有鑑於像這樣的問題所提出，且欲提供一種半導體裝置，其縱使在一上層半導體晶片在其至少一側邊上之尺寸大於一下層半導體晶片的情況中可實施焊線接合而不會損壞一半導體晶片，及可減輕半導體晶片之層合順序的限制。

為了達成上述目的，在依據較佳具體例之發明中，一半導體裝置包括：一電路基板；一第一半導體晶片，以覆晶方式接合（flip-chip-bonded）於該電路基板上；一第二半導體晶片，層合於該第一半導體晶片上，該第二半導體晶

片藉由一導電焊線連接至該電路基板，並且大於該第一半導體晶片，以便該第二半導體晶片從該第一半導體晶片之至少一側邊突出以成為一突出部；以及一凸支撐部件，用以從該第二半導體晶片之下表面支撐該突出部，該凸支撐部件與該電路基板整合成一體。

依據此具體例，因為該第二半導體晶片係由與該電路基板整合成一體之凸支撐部件所支撐，所以在該第二半導體晶片與該電路基板之焊線接合的情況中，可充分地經由該凸支撐部件將熱轉移至該第二半導體晶片，以及可有效地對該第二半導體晶片實施加熱。並且，可減緩在從該第一半導體晶片之至少一側邊上突出之突出部上所施加之衝擊。結果，可防止該第二半導體晶片之損壞。再者，因為該凸支撐部件及該電路基板係整合成一體，所以可容易地使用該電路基板之簡單製造方法以精確地製造該凸支撐部件，以致於可省略一使用一具有底膠填充之複雜製造方法來製造一傳統支撐部件的製造步驟，以減少該半導體裝置之製造成本。

並且，依據一較佳具體例之發明的特徵在於：該第二半導體晶片從該第一半導體晶片之所有側邊突出，以及該凸支撐部件支撐在該第二半導體晶片之所有側邊上所形成之突出部。

依據此具體例，因為該第二半導體晶片係由在該第二半導體晶片之所有側邊上的凸支撐部件所支撐，所以可更穩定地安裝該第二半導體晶片。

並且，依據一較佳具體例之發明的特徵在於：該凸支撐部件支撐該第二半導體晶片之外側邊緣。

依據此具體例，因為該第二半導體晶片係由在該第二半導體晶片之外側邊緣上之凸支撐部件所支撐，所以可更穩定地安裝該第二半導體晶片。

並且，依據一較佳具體例之發明的特徵在於：該凸支撐部件支撐該第二半導體晶片之突出部的一部分。

依據此具體例，可縮小在該電路基板之上表面上的凸支撐部件，以及可改善在該第二半導體晶片下方之密封樹脂的填充之容易度。

並且，依據一較佳具體例之發明的特徵在於：該半導體裝置進一步包括：一接合電極，形成於該第二半導體晶片，該接合電極藉由該導電焊線連接至該電路基板，其中該凸支撐部件從位於該接合電極下方之第二半導體晶片的下表面支撐該突出部。

依據此具體例，因為該凸支撐部件剛好在該接合電極下方支撐該第二半導體晶片，其中該接合電極在該第二半導體晶片與該電路基板間之焊線接合時用以接收接合衝擊，所以可更容易地減緩接合衝擊。結果，可更容易地防止該第二半導體晶片之損壞。

並且，依據一較佳具體例之發明的特徵在於：該第二半導體晶片具有一從該第一半導體晶片突出一特定值的突出部，以及該凸支撐部件只支撐從該第一半導體晶片突出該特定值之突出部。

依據此具體例，因為該第一半導體晶片係足夠強地支撐從該第一半導體晶片突出小於該特定值之第二半導體晶片的突出部，所以該凸支撐部件只支撐從該第一半導體晶片突出該特定值的突出部。因此，可減少該半導體裝置之製造成本。

並且，依據一較佳具體例之發明的特徵在於：該第二半導體晶片之中心係以從該第一半導體晶片之中心偏移一特定距離方式來配置。

依據此具體例，可縮小在該電路基板上表面的凸支撐部件，以及從該偏移第一半導體晶片之一端至該電路基板上表面上之支撐該第二半導體晶片之下表面的凸支撐部件間之距離會變大，以及可一起改善所有密封樹脂之填充的容易度。

並且，依據第 8 具體例之發明的特徵在於：該第二半導體晶片具有一從該第一半導體晶片突出一特定值之突出部，以及該凸支撐部件只支撐從該第一半導體晶片突出有該特定值之突出部。

並且，依據一較佳具體例的發明的特徵在於：該凸支撐部件包括複數個圓柱支撐部件，且各圓柱支撐部件支撐該突出部。

依據此具體例，因為該第二半導體晶片係由該複數個圓柱支撐部件所支撐，所以在該第一半導體晶片與該第二半導體晶片間填充密封樹脂時，該密封樹脂可從該複數個圓柱支撐部件之任何兩個相鄰對間間隙來填充，因而可容

易地實施該密封樹脂之填充。

並且，依據一較佳具體例之發明的特徵在於：該複數個圓柱支撐部件係以不均勻方式配置於該第二半導體晶片之週邊上。

依據此具體例，因為該不均勻配置之複數個圓柱支撐部件剛好在該接合電極下方支撐該第二半導體晶片，其中該接合電極在該第二半導體晶片與該電路基板之間實施焊線接合時用以接收接合衝擊，所以可更容易地減緩接合衝擊。結果，可防止該第二半導體晶片之損壞。

並且，依據一較佳實施例之發明的特徵在於：該複數個圓柱支撐部件之圓柱支撐部件係沿著該第二半導體晶片之一側邊以平均間隔形成。

依據此具體例，因為使該複數個圓柱支撐部件之圓柱支撐部件係沿著該第二半導體晶片之一側邊平均配置，所以在該第一半導體晶片與該第二半導體晶片間填充密封樹脂時，該密封樹脂可從該複數個圓柱支撐部件之任何兩個相鄰對間的間隙來填充，因而可容易地實施該密封樹脂之填充。

並且，依據一較佳具體例之發明的特徵在於：一強化構件係配置在任何相鄰圓柱支撐部件間，其距離為一特定距離或更大時之該距離位置上。

依據此具體例，因為將該強化構件適當地加入兩個相鄰圓柱支撐部件間之距離成為一特定距離或更大之位置上，所以當使用像此加強式圓柱支撐部件作為該第二半導體晶

片之支座及支撐該突出第二半導體晶片之下表面時，可確保該第二半導體晶片安裝之穩定性。

並且，依據一較佳具體例之發明的特徵在於：該凸支撐部件上端角落處具有一彎曲表面部。

依據此具體例，該彎曲表面部係形成於該凸支撐部件之一上端角落處，其中該凸支撐部件係該第二半導體晶片之支座，因此，可避免在接合衝擊時該第二半導體晶片之應力集中，以及可穩定地安裝該第二半導體晶片。

並且，依據一較佳具體例之發明的特徵在於：該凸支撐部件在其根部處具有一彎曲表面部。

依據此具體例，該彎曲表面部係形成於該凸支撐部件之根部處，其中該凸支撐部件係該第二半導體晶片及該電路基板之支座，因而可防止密封樹脂之無法填充，以及可穩定地安裝該第二半導體晶片。

並且，依據一較佳具體例之發明的特徵在於：該凸支撐部件係梯形的，其中該凸支撐部件之寬度朝上面變窄。

依據此具體例，使作為該第二半導體晶片之支座的凸支撐部件成為一梯形支撐部件，其中該梯形支撐部件朝上面變窄，因而可更穩定地安裝該第二半導體晶片。

並且，依據一較佳具體例之發明的特徵在於該半導體裝置進一步包括：一第三半導體晶片，層合於該第二半導體晶片上，該第三半導體晶片藉由一第二導電焊線連接至該電路基板，以及大於該第二半導體晶片，以便該第三半導體晶片從該第二半導體晶片之至少一側邊突出成為一第二

突出部；以及一支撐部件，用以從該第三半導體晶片之下表面支撐該第二支撐部，該支撐部與該電路基板整合成一體。

依據此具體例，即使在一具有三個或更多半導體晶片層合且容納於一封裝之型態的半導體裝置中，可獲得上述具體例之操作及優點。

並且，依據一較佳具體例之發明中，一半導體裝置包括：一電路基板；一第一半導體晶片，以覆晶方式接合於該電路基板上；一第二半導體晶片，層合於該第一半導體晶片上，該第二半導體晶片經由一形成於該第二半導體晶片之下表面上的突出電極連接至該電路基板，以及大於該第一半導體晶片，以便使該第二半導體晶片從該第一半導體晶片之至少一側邊突出成為一突出部；一凸支撐部件，用以從該第二半導體晶片之下表面支撐該突出部，該凸支撐部件與該電路基板整合成一體；一凸塊連接部件(bump connection part)，形成於該凸支撐部件上，該凸塊連接部件連接至該突出電極；一外部端，形成於該電路基板之下表面上；以及一電氣佈線(electric wiring)，將該第二半導體晶片之下表面上的突出電極經由在該凸支撐部件上所形成之凸塊連接部件連接至該外部端。

並且，依據一較佳具體例之發明的特徵在於：該電氣佈線包括一通過該凸支撐部件之內部的佈線。

並且，依據一較佳具體例之發明的特徵在於：該電氣佈線包括一沿著該凸支撐部件之一表面所形成之佈線。

依據這些具體例，因為該第二半導體晶片之突出電極及該電路基板之外部端係經由該電氣佈線及該凸塊連接部件來連接，所以對該第二半導體晶片之焊線接合便成為不需要，以及可進一步減緩在安裝時之晶片限制。

### 【實施方式】

以下，將參考圖式來說明本發明之一半導體裝置的實施模式。

#### (第一實施模式)

圖 2(a)係有關於本發明之第一實施模式之一半導體裝置之示意橫剖面圖，以及圖 3(a)係其示意平面圖。

有關於第一實施模式之半導體裝置係一具有使兩個半導體晶片層合及容納於一封裝中之型態的半導體裝置。並且，一上側(第二階)第二半導體晶片 103 係大於一下側(第一階)第一半導體晶片，以及該第二半導體晶片之至少一部分從該第一半導體晶片之一側邊突出。

再者，詳細描述其結構，如圖 2(a)所示之有關於第一實施模式的半導體裝置藉由下列配置而成：一絕緣電路基板 101，其在上表面具有一電路佈線 111 及在下表面上具有複數個外部端 108，其係經由介層 112 連接至該電路佈線 111；一第一半導體晶片 102，其係經由電路基板 101 上表面之突出電極 104(例如：金凸塊電極)將突出電極表面放置在下側之面朝下方式，以安裝及連接至該電路基板 101 之電路佈線 111；一底膠填充材料 107，其係填充該第一半導體晶片 102 與該電路基板 101 間之間隙及包括絕緣樹

脂；一第二半導體晶片 103，其係以使其主面向下擺設之面朝上方式經由黏膠（未顯示於圖中）層合及安裝於該第一半導體晶片 102 上；金屬薄焊線 105，其係導電薄焊線，用以藉由焊線接合連接該電路基板 101 上之電路佈線 111 及該第二半導體晶片 103 之接合電極（未顯示於圖中）；以及密封樹脂 106（例如：絕緣環氧樹脂），其係用以密封在該電路基板 101 之一上表面上的第一半導體晶片 102、第二半導體晶片 103 及金屬薄焊線 105 的區域，且一凸支撐部件 110 係配置在該電路基板 101 之上表面，其係為相同於該第一半導體晶片 102 之上表面的表面。

亦即，在此實施模式之半導體裝置中，該凸支撐部件 110 係形成於該電路基板 101 之上表面，以便該第二半導體晶片 103 之外周圍橫跨在該凸支撐部件 110 上，以及藉此將該凸支撐部件 110 配置成為一用以容納該第二半導體晶片 103 之下表面的支座。

該凸支撐部件 110 係配置在該電路基板 101 之上表面，以便該凸支撐部件 110 與該電路基板 101 整合成一體。該凸支撐部件 110 從該第二半導體晶片 103 之下表面支撐該第二半導體晶片 103 之從該第一半導體晶片 102 突出之突出部。

並且，該第二半導體晶片 103 之主表面上的接合電極係位於晶片外側周圍上，以及該第二半導體晶片 103 之外周圍部分從安裝及層合在其下側之第一半導體晶片 102 突出，然而該突出第二半導體晶片 103 之下表面藉由在該電路基

板 101 之上表面上的凸支撐部件 110 所配置而成的支座來支撐，藉此可確保該第二半導體晶片 103 安裝之穩定性。

接下來，第一實施模式之半導體裝置的一修改範例的示意橫剖面圖係顯示於圖 2(b) 中，以及其示意平面圖係顯示於圖 3(b) 中。

在此修改範例中，該凸支撐部件 110 係形成於該電路基板 101 之上表面，以便該凸支撐部件 110 位於該第二半導體晶片 103 之外側周圍部分的內側及直接位於該第二半導體晶片 103 之接合電極的下方，該突出第二半導體晶片 103 之下表面藉由在該電路基板 101 之上表面上的凸支撐部件 110 所配置而成的支座來支撐，可確保該第二半導體晶片 103 安裝之穩定性。

以該第二半導體晶片 103 之外側周圍部分從該第一半導體晶片 102 突出的尺寸，可從接合時之衝擊及熱轉移來判斷，以決定支座之位置，其中在該支座中該電路基板 101 之上表面的凸支撐部件 110 支撐該第二半導體晶片 103 之下表面。

(第二實施模式)

接下來，將說明本發明之第二實施模式。

圖 4 係有關於第二實施模式之一半導體裝置之示意橫剖面圖。此實施模式係一具有使該密封樹脂 106 填充之配置變得容易的實施模式。

該實施模式相似於第一實施模式之配置，以下只說明不同之處。

如圖 4 所示，在該實施模式中，該第一半導體晶片 102 並非如同第一實施模式中由該電路基板 101 之上表面的凸支撐部件 110 所包圍，然而，由於在該電路基板 101 之上表面的第一半導體晶片 102 與該凸支撐部件 110 之間隙而填充該密封樹脂 106 之目的，在凸支撐部件 110 之四個角落配置分割部件 (cut parts)，以及藉由以該等分割部件獨立地配置在每一側邊上之凸支撐部件 110 的支座來支撐該第二半導體晶片 103 之突出部的下表面，因此，可確保該第二半導體晶片 103 安裝之穩定性。同時，圖 4 之範例係顯示該等分割構件係配置在該支撐部件 110 之所有四個角落，然而亦可在四個角落中之至少一角落中配置分割部件。並且，當分割部件之數目增加時，可使該密封樹脂 106 之填充變得比較容易。

(第三實施模式)

接下來，將說明本發明之第三實施模式。

圖 5 係有關於第三實施模式之一半導體裝置的示意平面圖。

如圖 5(a) 所示，在此實施模式之半導體裝置中，將該第二半導體晶片 103 層合及安裝至該第一半導體晶片 102 上，其中在該第二半導體晶片 103 中，只有一側邊之外則尺寸大於該第一半導體晶片 102 之一外側尺寸。

再者，使該電路基板 101 之上表面上的凸支撐部件 110 只形成於該第二半導體晶片 103 之一側邊上，其中該側邊之外側尺寸大於該第一半導體晶片 102 之外側尺寸。

該第二半導體晶片 103 之突出部的下表面藉由在該電路基板 101 之上表面上的凸支撐部件 110 所配置而成的支座來支撐，其中該第二半導體晶片 103 之一側邊的外側尺寸大於該第一半導體晶片 102 之外側尺寸，藉此可確保該第二半導體晶片 103 安裝之穩定性。

此實施模式之一修改範例係顯示於圖 5(b) 中。

如圖 5(b) 所示，在該修改範例之半導體裝置中，將該第二半導體晶片 103 層合及安裝在該第一半導體晶片 102 上，其中該第二半導體晶片 103 具有大於該第一半導體晶片 102 之外側尺寸。

在此時，當該第二半導體晶片 103 之突出的尺寸小於一預定尺寸時，即使未支撐該第二半導體晶片 103 之下表面，亦可確保該第二半導體晶片 103 安裝之穩定性。

因此，亦可使該電路基板 101 之上表面上的凸支撐部件 110 只形成於該第二半導體晶片 103 之具有一預定尺寸，或更大且大於該第一半導體晶片 102 之外側尺寸的側邊上。

在圖 5(b) 中所示之範例中，該第二半導體晶片 103 朝著長邊方向突出，其中該側邊為該預定尺寸或大於該第一半導體晶片 102 之外側尺寸，以及該第二半導體晶片 103 之突出部的兩個短邊之下表面藉由在該電路基板 101 之上表面上的凸支撐部件 110 所配置而成的支座來支撐，可確保該第二半導體晶片 103 安裝之穩定性。

(第四實施模式)

接下來，將說明本發明之第四實施模式。

圖 6 係有關於第四實施模式之一半導體裝置的示意平面圖。

此實施模式具有相似於該第一實施模式之配置，以及將說明在該電路基板 101 之上表面上的凸支撐部件 110 之形成位置，其不同於該第一實施模式之部分。

如圖 6 所示，在該實施模式之半導體裝置中，將該第二半導體晶片 103 層合及安裝在該第一半導體晶片 102 上，其中該第二半導體晶片 103 具有一大於該第一半導體晶片 102 之外側尺寸。

如圖 6 所示，當該第二半導體晶片 103 係一在至少一側邊上不存在有接合電極之晶片配置時，沒有必要在不存在有該接合電極之側邊上藉由在該電路基板 101 之上表面上的凸支撐部件 110 來支撐該第二半導體晶片 103 之突出部的下表面，因此，在該第二半導體晶片 103 之一存在有該接合電極之側邊上藉由在該電路基板 101 之上表面上的凸支撐部件 110 所配置而成之支座來支撐該第二半導體晶片 103 的突出部之下表面，可確保該第二半導體晶片 103 安裝之穩定性。

依據最近快速進步之半導體技術，進行薄厚度及小尺寸之導體晶片的成長，因此，該第二半導體晶片 103 之外側尺寸係遠大於該第一半導體晶片 102 之外側尺寸，因而，深怕該第二半導體晶片 103 會因本身重量而彎曲，特別在像這樣的情況中，藉由在該電路基板 101 之上表面上的凸

支撐部件 110 來支撐該第二半導體晶片 103 之突出部的下表面以獲得穩定性之優點就顯得明顯。

(第五實施模式)

接下來，將說明本發明之第五實施模式。

圖 7 係有關於第五實施模式之一半導體裝置的示意平面圖。

第五實施模式具有相似於第一實施模式之配置，且將說明安裝晶片之配置及在該電路基板 101 之表面上的支撐部件 110 的形成位置，其係不同於第一實施模式之部分。

如圖 7(a)所示，在該實施模式之半導體裝置中，將該第二半導體晶片 103 層合及安裝至該第一半導體晶片 102 上，其中該第二半導體晶片 103 具有一外側尺寸大於該第一半導體晶片 102 之外側尺寸。

再者，該第二半導體晶片 103 係以從該第一半導體晶片 102 之中心朝圖 7(a)之 Y 方向偏移至前側邊的方式來安裝。

將該第二半導體晶片 103 之位移量設定在一即使在該電路基板 101 之上表面上沒有支撐部件 110 配置成支座亦可穩定地安裝一在圖 7(a)之 Y 方向上之後側邊的範圍。縮小在該電路基板 101 之上表面上的凸支撐部件 110，且在圖 7(a)之 Y 方向上之前側邊上，從該第一半導體晶片 102 至該電路基板 101 之上表面上的凸支撐部件 110 之距離會變大，其中該凸支撐部件 110 用以支撐該第二半導體晶片 103 之下表面，亦可一起改善該密封樹脂 106 填充的容易度。

並且，即使晶片之位置如圖 7(b)之兩個 X 及 Y 方向上移

位晶片，亦不會有任何問題。

圖 8 係顯示第五實施模式之一修改範例的示意平面圖。

如圖 8(a)所示，將該第二半導體晶片 103 配置在該電路基板 101 之中心，其中該第二半導體晶片 103 具有一外側尺寸大於該第一半導體晶片 102 之外側尺寸，以及藉由朝圖 8(a)之 Y 方向移位至後側邊來安裝該第一半導體晶片 102。將該第一半導體晶片 102 之位移量設定在一即使在該電路基板 101 之上表面上沒有凸支撐部件 110 配置成支座亦可穩定地安裝一在圖 8(a)之 Y 方向之後側邊的範圍。

可縮小在該電路基板 101 之上表面上的凸支撐部件 110，以及從位於圖 8(a)之 Y 方向的前側邊上的第一半導體晶片 102 的一端至該電路基板 101 之上表面上的凸支撐部件 110 的距離會變大，其中該凸支撐部件 110 用以支撐該第二半導體晶片 103 之下表面，亦可一起改善該密封樹脂 106 填充的容易度。

並且，即使晶片之位置如圖 8(b)之兩個 X 及 Y 方向上移位晶片，亦不會有任何問題。

(第六實施模式)

接下來，將說明本發明之第六實施模式。

圖 9 係有關於第六實施模式之一半導體裝置的示意平面圖，以及圖 10 係從圖 9 之方向 201 上所看到之示意橫剖面圖。

此實施模式具有相似於該第一實施模式之配置，以及將說明在該電路基板 101 之上表面上的凸支撐部件 110 的形

狀，其係不同於該第一實施模式之部分。

如圖 10(a)所示，在該實施模式之半導體裝置中，將該第二半導體晶片 103 上之接合電極 120 以非均勻方式配置在該第二半導體晶片 103 之週邊。

形成複數個圓柱支撐部件 122(122a~122h)作為用以支撐該第二半導體晶片 103 之下表面的支座，以便該複數個圓柱支撐部件 122 分別直接位於該第二半導體晶片 103 上之接合電極 120 的下方。

在此方式中，當藉由該複數個圓柱支撐部件 122(122a~122h)來支撐第二半導體晶片 103 之突出部的下表面時，可確保該第二半導體晶片 103 安裝之穩定性，其中該複數個圓柱支撐部件 122 係分別直接形成於該等接合電極 120 之下方以作為該第二半導體晶片 103 之支座。

圖 10(b)係顯示第六實施模式之一修改範例的示意橫剖面圖。

如圖 10(b)所示，該複數個圓柱支撐部件 122(122a~122h)係以平均間隔方式形成，該等間隔係依據該第二半導體晶片 103 之突出量及該密封樹脂 106 之填充的容易度來計算，而無視於在該第二半導體晶片 103 上之接合電極 120。

在該等接合電極 120 之間距為窄的情況中，此可用以防止圖 10(a)之複數個圓柱支撐部件間的距離變得比所需要的還窄。

在此方式中，當藉由該複數個圓柱支撐部件 122 來支撐第二半導體晶片 103 之突出部的下表面時，可穩定地安裝

該第二半導體晶片 103，其中該複數個圓柱支撐部件 122 係以均勻間隔方式所形成，以作為該第二半導體晶片 103 之支座。

(第七實施模式)

接下來，將說明本發明之第七實施模式。

圖 11 係從圖 9 之方向 201 上所看到之有關於第七實施模式之一半導體裝置的示意橫剖面圖。

此實施模式具有相似於該第六實施模式之配置，以及將說明在該電路基板 101 之上表面上的凸支撐部件 110 的形狀，其係不同於該第六實施模式之部分。

如圖 11 所示，在該實施模式之半導體裝置中，將該第二半導體晶片 103 上之接合電極 120 以非均勻方式配置在該第二半導體晶片 103 之週邊。形成複數個圓柱支撐部件 122(122a~122h)作為用以支撐該第二半導體晶片 103 之下表面的支座，以便該複數個圓柱支撐部件 122 分別直接位於該第二半導體晶片 103 上之接合電極 120 的下方。

在此實施模式中，為了增加該等圓柱支撐圓件 122 之強度，在該等圓柱支撐部件間適當地加入強化構件。

該強化構件之寬度大致上相同於該圓柱支撐部件 122 之寬度，以及依據該等相鄰圓柱支撐部件間之距離及有關該第一半導體晶片 102 與該等圓柱支撐部件 122 間之密封樹脂 106 的填充之容易度來計算該強化構件之高度。例如：在圖 11 之範例中，將一強化構件 123a 加入該等圓柱支撐部件 122a 及 122b 之間，以及將一強化構件 123b 加入該等

圓柱支撐部件 122f 及 122g 之間。

在此方式中，藉由該複數個圓柱支撐部件 122 來支撐第二半導體晶片 103 之突出部的下表面，因而可確保該第二半導體晶片 103 安裝之穩定性，其中該等圓柱支撐部件 122 係藉由該等圓柱支撐部件間之強化構件來強化，以作為該第二半導體晶片 103 之支座。

(第八實施模式)

接下來，將說明本發明之第八實施模式。

圖 12 係有關於第八實施模式之一半導體裝置的示意平面圖，以及圖 13 係說明圖 12 之部分 202 的橫剖面形狀之實際部分橫剖面圖。

此實施模式具有相似於該第一實施模式之配置，以及將說明在該電路基板 101 之上表面上的凸支撐部件 110 的剖面形狀，其係不同於該第一實施模式之部分。

如圖 13 所示該實施模式之半導體裝置中，在作為該第二半導體晶片 103 之支座的凸支撐部件 110 之上端的角落處形成彎曲表面部 130 及 131，藉此可避免在接合衝擊時該第二半導體晶片 103 之應力集中，以及可穩定地安裝該第二半導體晶片 103。

並且，在以下作為該第八實施模式之一修改範例中，在該電路基板 101 之上表面上用以作為該第二半導體晶片 103 的支座之凸支撐部件 110 位於該第二半導體晶片 103 之接合電極的內側之情況中，亦可藉由在該電路基板 101 之上表面上的凸支撐部件 110 以穩定地安裝該第二半導體

晶片 103，其中只形成位於該電路基板 101 之上表面上的凸支撐部件 110 之外側的彎曲表面部 130，以及內側則留下一角部。

並且，在該電路基板 101 之上表面上用以作為該第二半導體晶片 103 的支座之凸支撐部件 110 位於該第二半導體晶片 103 之接合電極的外側之情況中，會有一相反之配置。

(第九實施模式)

接下來，將說明本發明之第九實施模式。

圖 14 係有關於第九實施模式之一半導體裝置的實際部分橫剖面圖，及用以說明圖 12 之部分 202 的橫剖面形狀。

此實施模式具有相似於該第一實施模式之配置，以及將說明在該電路基板 101 之上表面上的凸支撐部件 110 的橫剖面形狀，其係不同於該第一實施模式之部分。

如圖 14 所示，在該實施模式之半導體裝置中，在作為該第二半導體晶片 103 之支座的凸支撐部件 110 之根部處形成彎曲表面部 132 及 133，以防止該密封樹脂 106 之無法填充，以及可穩定地安裝該第二半導體晶片 103。

並且，在作為第八及第九實施模式之一修改範例中，如圖 15 之實際部分剖面圖所示，可藉由該凸支撐部件 110 來安裝該第二半導體晶片 103，其中該等彎曲表面部 130 及 131 係形成於該凸支撐部件 110 之上端的角落處，以及該等彎曲表面部 132 及 133 係形成於該凸支撐部件 110 之根部處。

並且，在作為第八及第九實施模式之又一修改範例中，

如圖 16 之實際部分剖面圖所示，亦可將該凸支撐部件 110 製作成為一梯狀支撐部件 134，該梯狀支撐部件 134 之寬度朝上方變窄。

(第十實施模式)

接下來，將說明第十實施模式。

圖 17 係有關於第十實施模式之一半導體裝置的實際部分橫剖面圖，及用以說明圖 12 之部分 202 的橫剖面形狀。

如圖 17 所示，該實施模式之半導體裝置在該支撐部件 134 之上方處配置有一凸塊連接部件 141，而該凸塊連接部件 141 係電性連接至該第二半導體晶片 103 (處於一覆晶形態) 之一突出電極 140。

藉由一電氣佈線 142 連接此凸塊連接部件 141 及在該電極基板 101 之下表面上的外部端 108，其中該電氣佈線 142 係配置在該支撐部件 134 及該電路基板 101 之內部。

在此方式中，該支撐部件 134 成為一用以支撐該第二半導體晶片 103 之配置，其係大於該第一半導體晶片 102，同時電性連接該第二半導體晶片 103 (處於一覆晶形態)。

在此情況中，焊線接合對該第二半導體晶片 103 而言變得不需要，因而在安裝時可進一步減緩晶片限制。

同時，在此實施模式之半導體裝置中的電路基板 101 之上表面上的支撐部件 134 之形狀亦可以不是梯形。

並且，該第十實施模式之一修改範例的實際部分橫剖面圖將顯示於圖 18 中。

在此修改範例中，如第 18 圖所示，該凸塊連接部件 141

及在該電路基板 101 之上表面上的外部端 108 係藉由一配置在該支撐部件 134 之一表面及該電路基板 101 之內部的電氣佈線 143 來連接。

(第十一實施模式)

接下來，將說明本發明之第十一實施模式。

此實施模式之一半導體裝置係一將三件半導體晶片封裝起來之情況。

圖 19 係有關於本發明之第十一實施模式的半導體裝置之示意橫剖面圖，以及圖 20 係其示意平面圖。

如圖 19 及圖 20 所示，在該第二半導體晶片 103 大於該第一半導體晶片 102，及一第三半導體晶片 150 大於該第二半導體晶片 103 之結構的情況中，在該電路基板 101 之上表面上形成兩個凸支撐部件 110 及 151。

直到安裝該第二半導體晶片 103 為止之模式係如同在第一至十實施模式中所述。

調整在該電路基板 101 的上表面上之用以作為該第三半導體晶片 150 的支座之支撐部件 151 的高度，以便不會與該第二半導體晶片 103 之金屬薄焊線 105 接觸，以便能在該第二半導體晶片 103 與該第三半導體晶片 150 之間實施該密封樹脂 106 之填充。

同時，圖式中 152 係表示一金屬薄焊線，其係一用以將該第三半導體晶片 150 電性連接至該電路基板 101 之導電薄焊線。

同時，本發明可應用於一具有複數個晶片層合及容納於

一封裝中之半導體裝置，以及在封裝四個或更多半導體晶片情況中，亦可依據半導體晶片之數目形成更多支撐部件。

一有關本發明之半導體裝置在一電路基板上具有一支撐部件，以及該支撐部件與該電路基板係整合成一體，以及由於複數個半導體晶片之層合，因而可用以作為高密度封裝等。並且，本發明適合於使用例如模組封裝之應用。

【圖式簡單說明】

圖 1 係顯示一傳統半導體裝置之示意橫剖面圖。

圖 2(a)及 2(b)係顯示本發明之第一實施模式的一半導體裝置之示意橫剖面圖。

圖 3(a)及 3(b)係顯示本發明之第一實施模式的半導體裝置之示意平面圖。

圖 4 係顯示本發明之第二實施模式的一半導體裝置之示意平面圖。

圖 5(a)及 5(b)係顯示本發明之第三實施模式的一半導體裝置之示意平面圖。

圖 6 係顯示本發明之第四實施模式的一半導體裝置之示意平面圖。

圖 7(a)及 7(b)係顯示本發明之第五實施模式的一半導體裝置之示意平面圖。

圖 8(a)及 8(b)係顯示本發明之第五實施模式之一修改範例之一半導體裝置的示意平面圖。

圖 9 係顯示本發明之第六實施模式的一半導體裝置之示意橫剖面圖。

圖 10(a)及 10(b)係從圖 9 之 201 方向上所觀看之示意橫剖面圖。

圖 11 係顯示本發明之第七實施模式的一半導體裝置之示意橫剖面圖。

圖 12 係顯示本發明之第八實施模式的一半導體裝置之示意平面圖。

圖 13 係顯示本發明之第八實施模式的半導體裝置之實際部分橫剖面圖。

圖 14 係顯示本發明之第九實施模式的一半導體裝置之實際部分橫剖面圖。

圖 15 係顯示本發明之第九實施模式之一修改範例之一半導體裝置的實際部分橫剖面圖。

圖 16 係顯示本發明之第八及第九實施模式之一修改範例之一半導體裝置的實際部分橫剖面圖。

圖 17 係顯示本發明之第十實施模式的一半導體裝置之實際部分橫剖面圖。

圖 18 係顯示本發明之第十實施模式之一修改範例之一半導體裝置的實際部分橫剖面圖。

圖 19 係顯示本發明之第十一實施模式的一半導體裝置之示意橫剖面圖。

圖 20 係顯示本發明之第十一實施模式的半導體裝置之示意橫剖面圖。

## 【主要元件符號說明】

101 絕緣電路基板

- 102 第一半導體晶片
- 103 第二半導體晶片
- 104 突出電極
- 105 金屬薄焊線
- 106 密封樹脂
- 107 底膠填充材料
- 108 外部端
- 110 凸支撐部件
- 111 電路佈線
- 112 介層
- 120 接合電極
- 122 圓柱支撐部件
- 122a~122h 圓柱支撐部件
- 123a 強化構件
- 123b 強化構件
- 130 彎曲表面部
- 131 彎曲表面部
- 132 彎曲表面部
- 133 彎曲表面部
- 134 梯狀支撐部件
- 140 突出電極
- 141 凸塊連接部件
- 142 電氣佈線
- 150 第三半導體晶片

151	支撐 部 件
152	金 屬 薄 焊 線
201	方 向
202	部 分

## 五、中文發明摘要：

在一上層半導體晶片之尺寸大於一下層半導體晶片之情況中，封裝半導體晶片而不會使其損壞。

在使一第二半導體晶片 103 層合於一第一半導體晶片 102 上及容納於一封裝中之半導體裝置中，使構成該第二半導體晶片 103 之外側邊緣的四個側邊中之至少一側邊大於構成該第一半導體晶片 102 之外側邊緣的四個側邊，以及藉此提供一從該第一半導體晶片 102 之外側邊緣突出之突出部分，以及在一電路基板 101 之一表面上提供一凸支撐部件 110，其中該第一半導體晶片 102 及該第二半導體晶片 103 係層合於該電路基板 101 上，以及使該突出部以可由該凸支撐部件 110 來支撐之方式來配置。

## 六、英文發明摘要：

In case that a size of an upper layer semiconductor chip is larger than a lower layer semiconductor chip, a semiconductor chip is packaged without damaging it.

In a semiconductor apparatus in which a second semiconductor chip 103 is laminated on a first semiconductor chip 102, and accommodated in one package, at least one side among four sides which configure an outer edge of the second semiconductor chip 103 is configured in such a manner that it is larger than four sides which configure an outer edge of the first semiconductor chip 102, and thereby, a protruding portion which is protruded from the outer edge of the first semiconductor chip 102 is provided, and a convex supporting part 110 is provided on a surface of a circuit substrate 101 on which the first semiconductor chip 102 and the second semiconductor chip 103 are laminated, and the protruding portion is configured in such a manner that it can be supported by the convex supporting part 110.

## 十、申請專利範圍：

1. 一種半導體裝置，包含：

一 電路基板；

一 第一半導體晶片，以覆晶方式接合於該電路基板上；

一 第二半導體晶片，層合於該第一半導體晶片上，該第二半導體晶片藉由一導電焊線連接至該電路基板，並且大於該第一半導體晶片，以便該第二半導體晶片從該第一半導體晶片之至少一側邊突出以成為一突出部；以及

一 凸支撐部件，用以從該第二半導體晶片之下表面支撐該突出部，該凸支撐部件與該電路基板整合成一體。

2. 如申請專利範圍第 1 項之半導體裝置，其中該第二半導體晶片從該第一半導體晶片之所有側邊突出，且該凸支撐部件係支撐該第二半導體晶片之所有側邊上所形成之突出部。

3. 如申請專利範圍第 2 項之半導體裝置，其中該凸支撐部件支撐該第二半導體晶片之外側邊緣。

4. 如申請專利範圍第 1 項之半導體裝置，其中該凸支撐部件支撐該第二半導體晶片之突出部的一部分。

5. 如申請專利範圍第 1 項之半導體裝置，進一步包含：

一 接合電極，形成於該第二半導體晶片，該接合電極藉由該導電焊線連接至該電路基板，

其中該凸支撐部件從該接合電極下方之第二半導體晶片的下表面支撐該突出部。

6. 如申請專利範圍第 1 項之半導體裝置，其中該第二半

導體晶片具有一從該第一半導體晶片突出一特定值的突出部，且該凸支撐部件只支撐從該第一半導體晶片突出該特定值之突出部。

7. 如申請專利範圍第 1 項之半導體裝置，其中該第二半導體晶片之中心係以從該第一半導體晶片之中心偏移一特定距離而設置。

8. 如申請專利範圍第 7 項之半導體裝置，其中該第二半導體晶片具有一從該第一半導體晶片突出一特定值之突出部，且該凸支撐部件只支撐從該第一半導體晶片突出該特定值之突出部。

9. 如申請專利範圍第 1 項之半導體裝置，其中該凸支撐部件包括複數個圓柱支撐部件，且各複數個圓柱支撐部件係支撐該突出部。

10. 如申請專利範圍第 9 項之半導體裝置，其中該複數個圓柱支撐部件係以不均勻方式設置於該第二半導體晶片之週邊。

11. 如申請專利範圍第 9 項之半導體裝置，其中該複數個圓柱支撐部件之圓柱支撐部件係沿著該第二半導體晶片之一側邊以平均間隔形成。

12. 如申請專利範圍第 9 項之半導體裝置，其中一強化構件係設置於任何相鄰圓柱支撐部件間之距離為一特定或更大距離之位置上。

13. 如申請專利範圍第 1 項之半導體裝置，其中該凸支撐部件在其上端角落具有一彎曲表面部。

14. 如申請專利範圍第 1 項之半導體裝置，其中該凸支撐部件在其根部具有一彎曲表面部。

15. 如申請專利範圍第 1 項之半導體裝置，其中該凸支撐部件係為梯形，其中該凸支撐部件之寬度朝上部變窄。

16. 如申請專利範圍第 1 項之半導體裝置，進一步包含：

一第三半導體晶片，層合於該第二半導體晶片上，該第三半導體晶片藉由一第二導電焊線連接至該電路基板及大於該第二半導體晶片，以便該第三半導體晶片從該第二半導體晶片之至少一側邊突出成為一第二突出部；以及

一支撐部件，用以從該第三半導體晶片之下表面支撐該第二支撐部，該支撐部與該電路基板整合成一體。

17. 一種半導體裝置，包含：

一電路基板；

一第一半導體晶片，以覆晶方式接合於該電路基板上；

一第二半導體晶片，層合於該第一半導體晶片上，該第二半導體晶片經由一形成於該第二半導體晶片之下表面上的突出電極連接至該電路基板及大於該第一半導體晶片，以便使該第二半導體晶片從該第一半導體晶片之至少一側邊突出成為一突出部；

一凸支撐部件，用以從該第二半導體晶片之下表面支撐該突出部，該凸支撐部件與該電路基板整合成一體；

一凸塊連接部件，形成於該凸支撐部件上，該凸塊連接部件係連接至該突出電極；

一外部端，形成於該電路基板之下表面上；以及

一 電氣佈線，將該第二半導體晶片之下表面上的突出電極經由在該凸支撐部件上所形成之凸塊連接部件連接至該外部端。

18. 如申請專利範圍第 17 項之半導體裝置，其中該電氣佈線包括一通過該凸支撐部件之內部的佈線。

19. 如申請專利範圍第 17 項之半導體裝置，其中該電氣佈線包括一沿著該凸支撐部件之一表面所形成之佈線。

十一、圖式：

圖 1

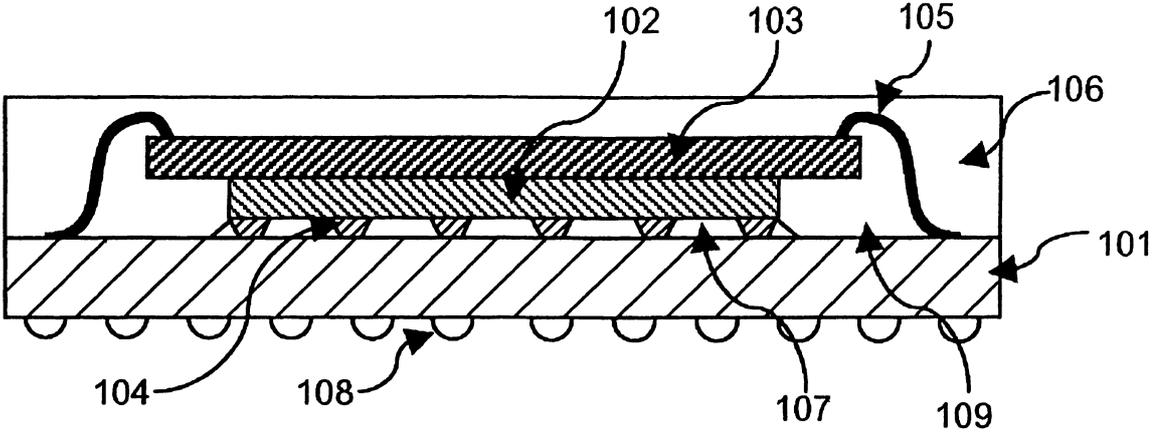


圖 2 (a)

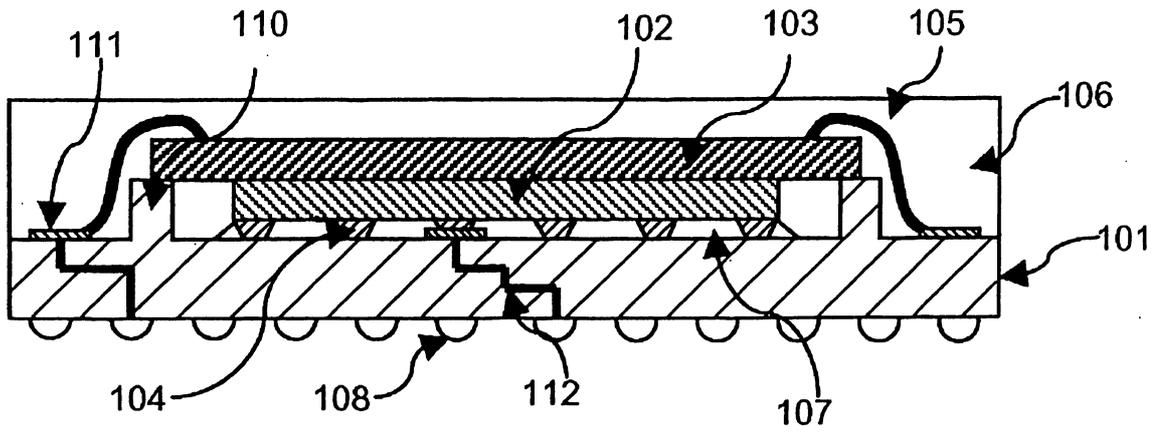


圖 2 (b)

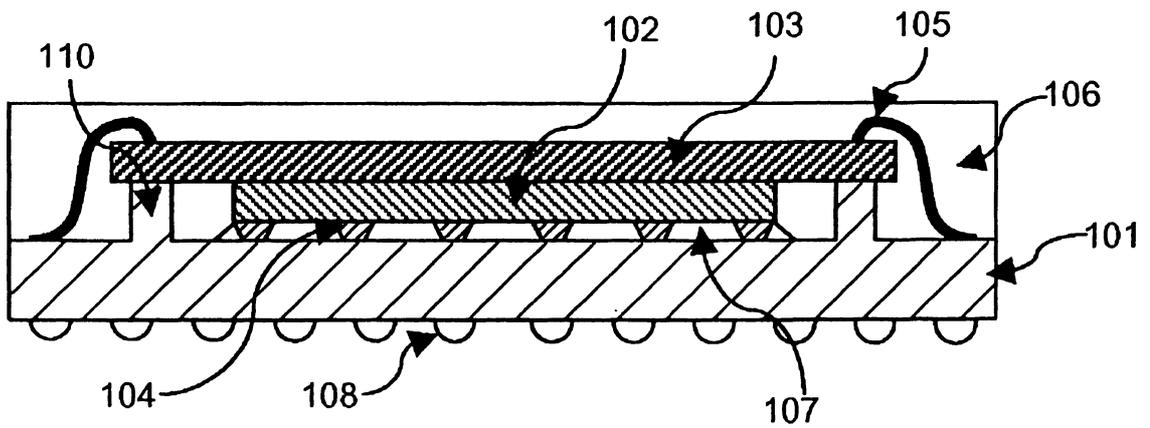


圖 3 (a)

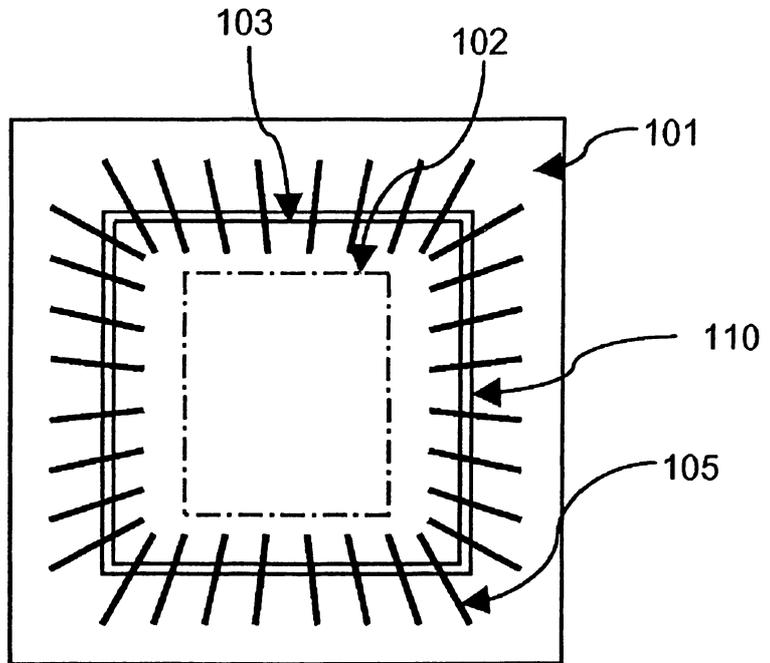


圖 3 (b)

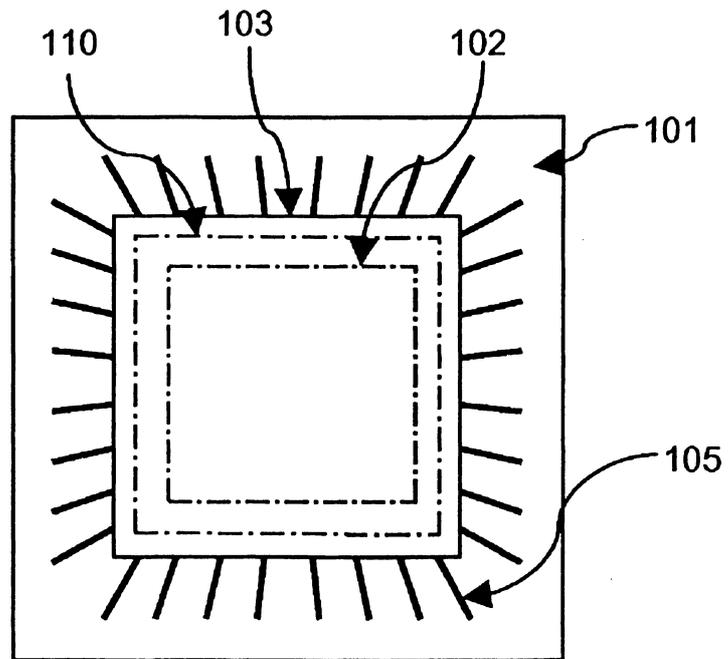


圖 4

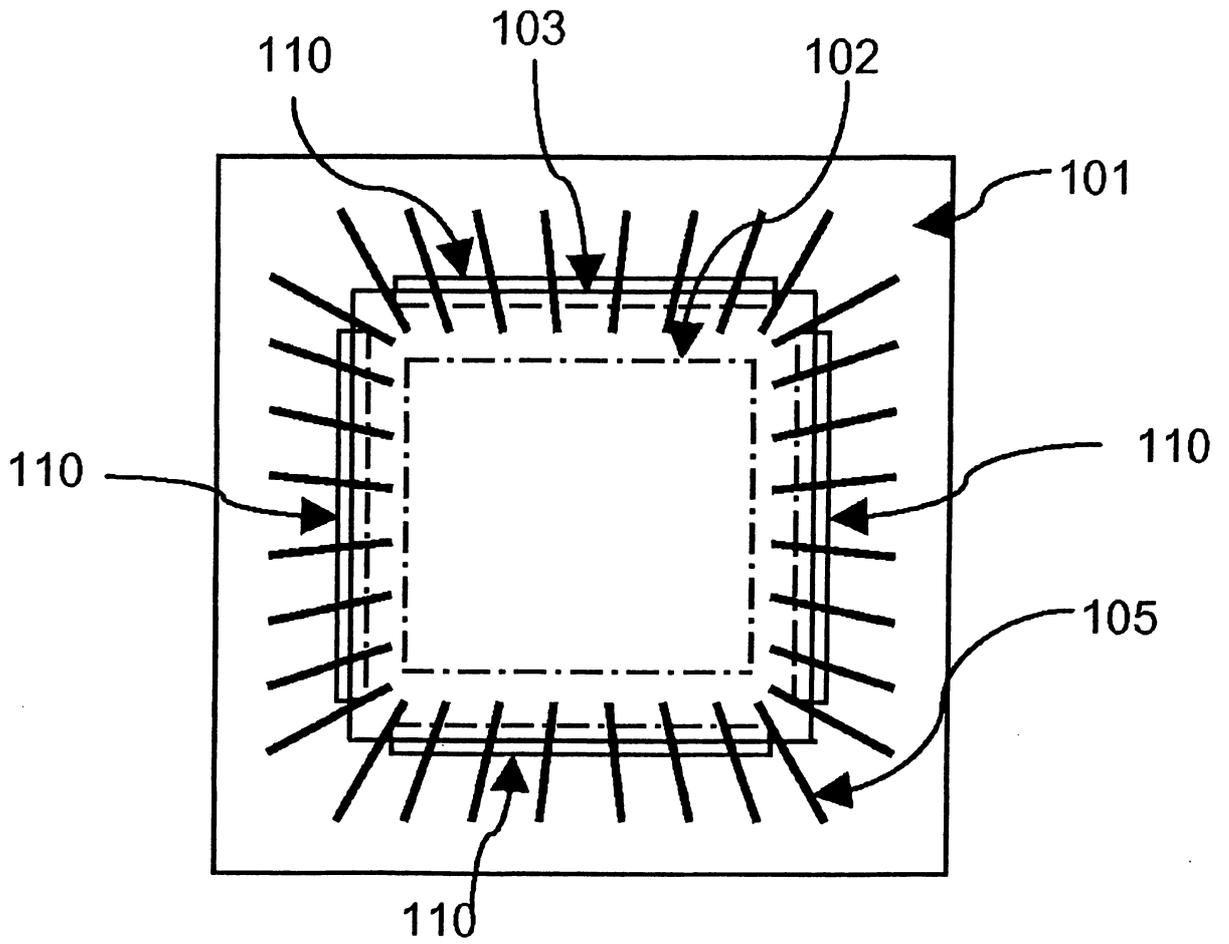


圖 5 (a)

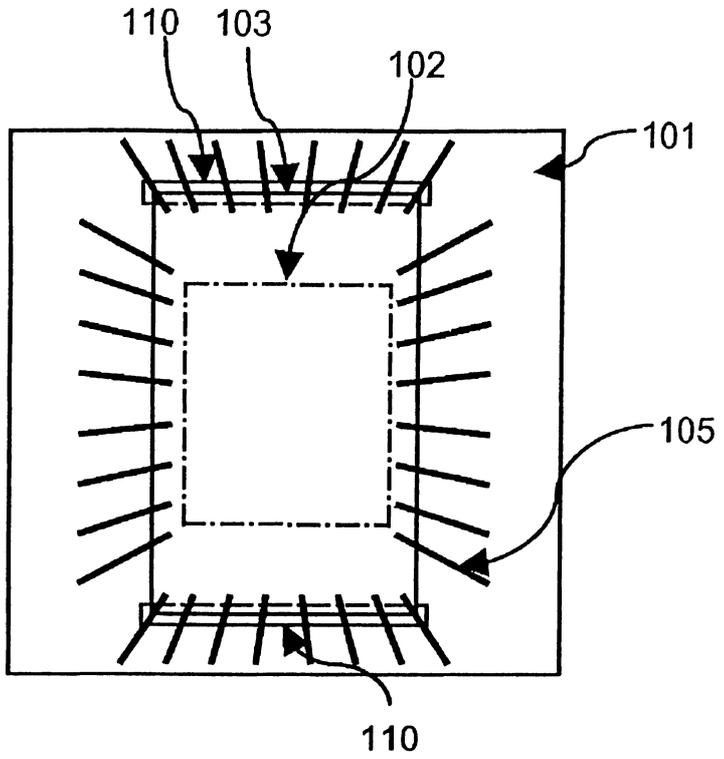


圖 5 (b)

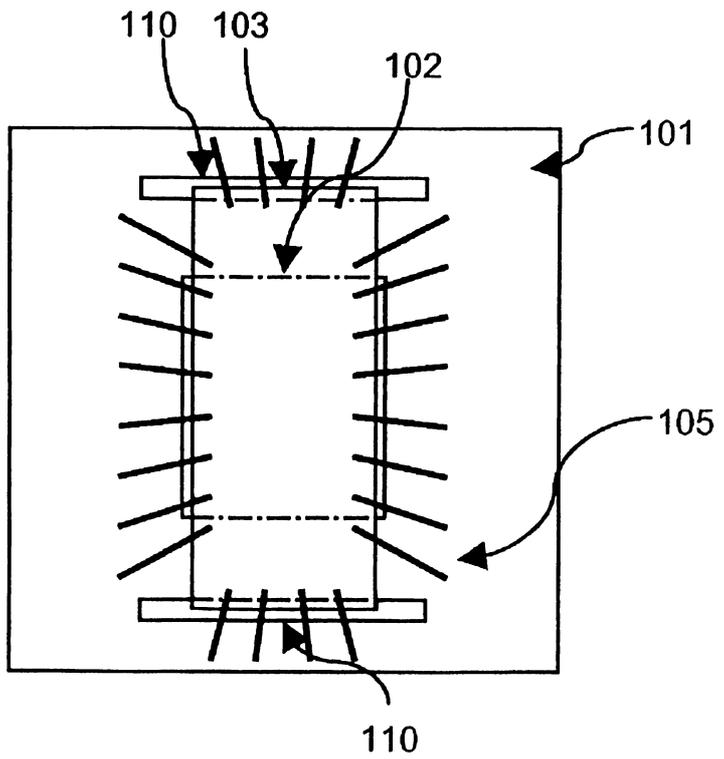


圖 6

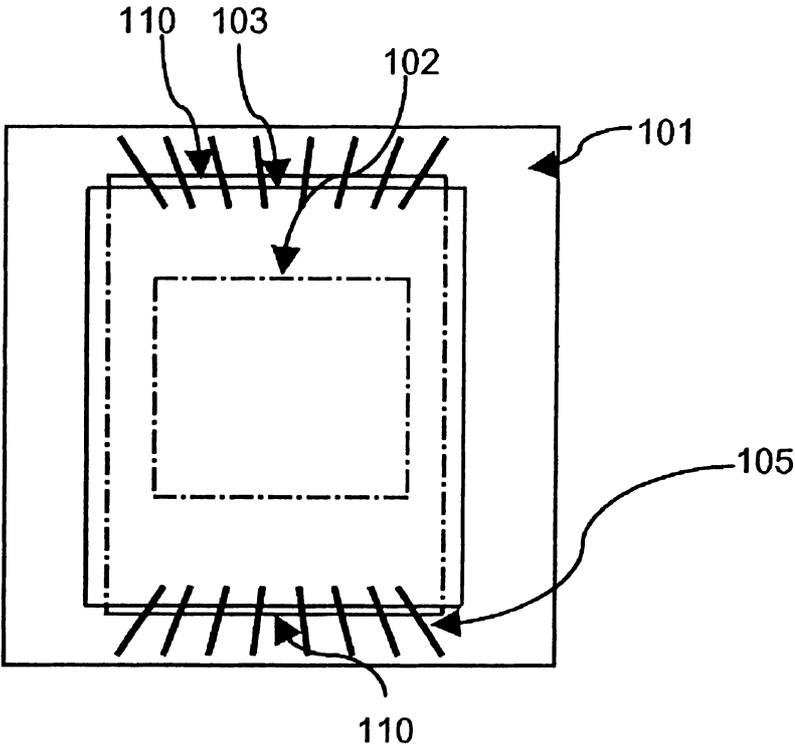


圖 7 (a)

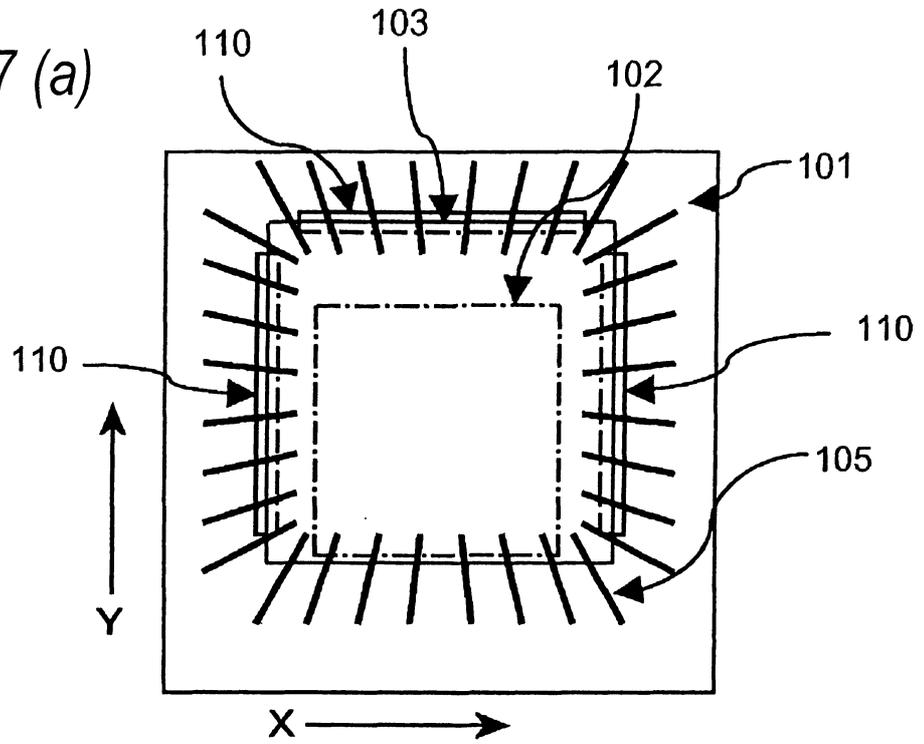


圖 7 (b)

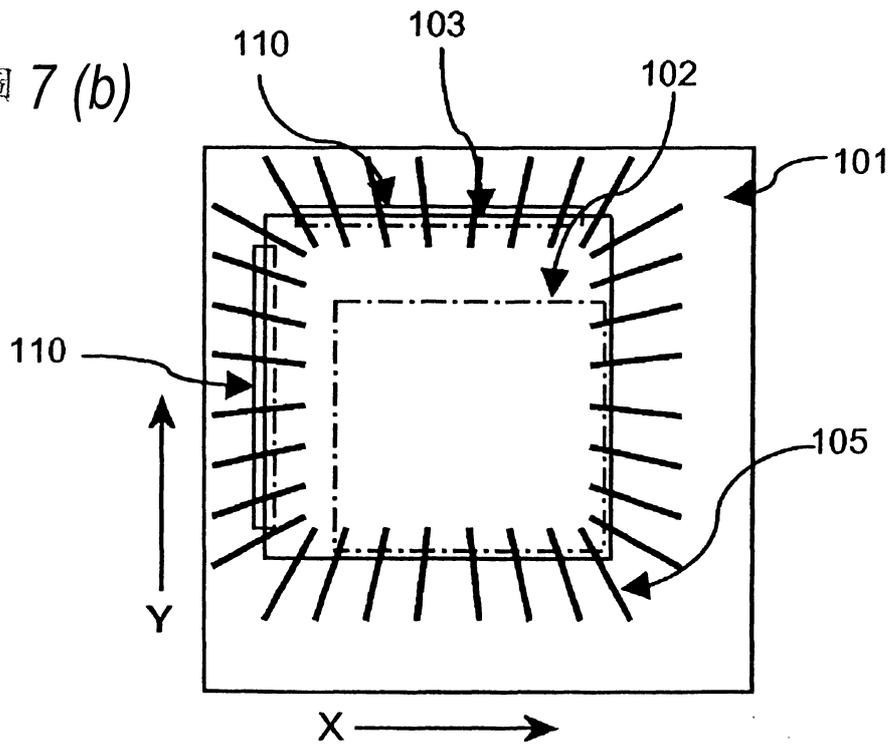


圖 8 (a)

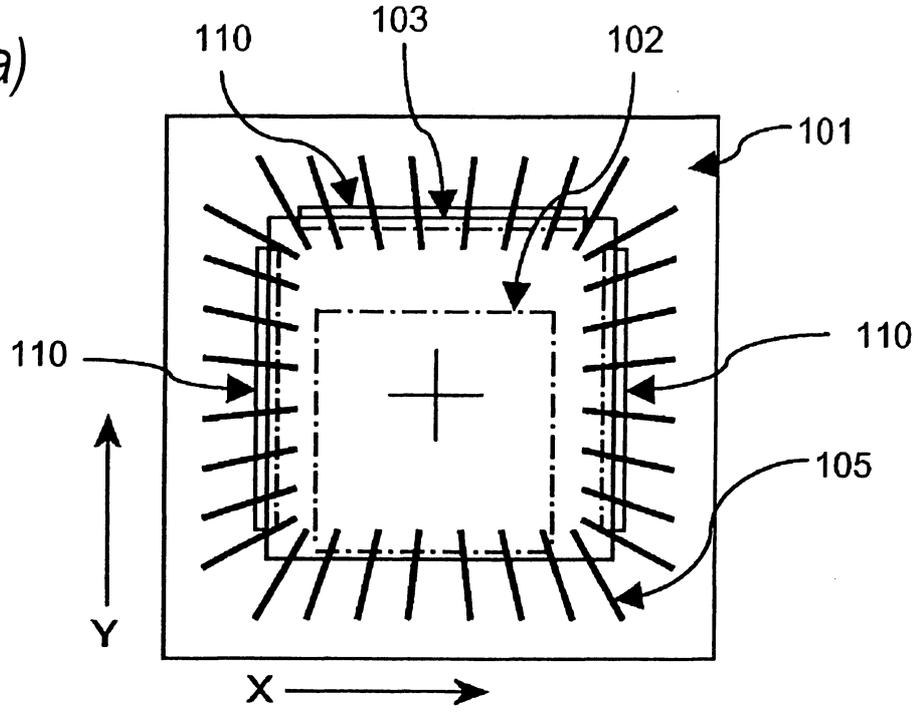


圖 8 (b)

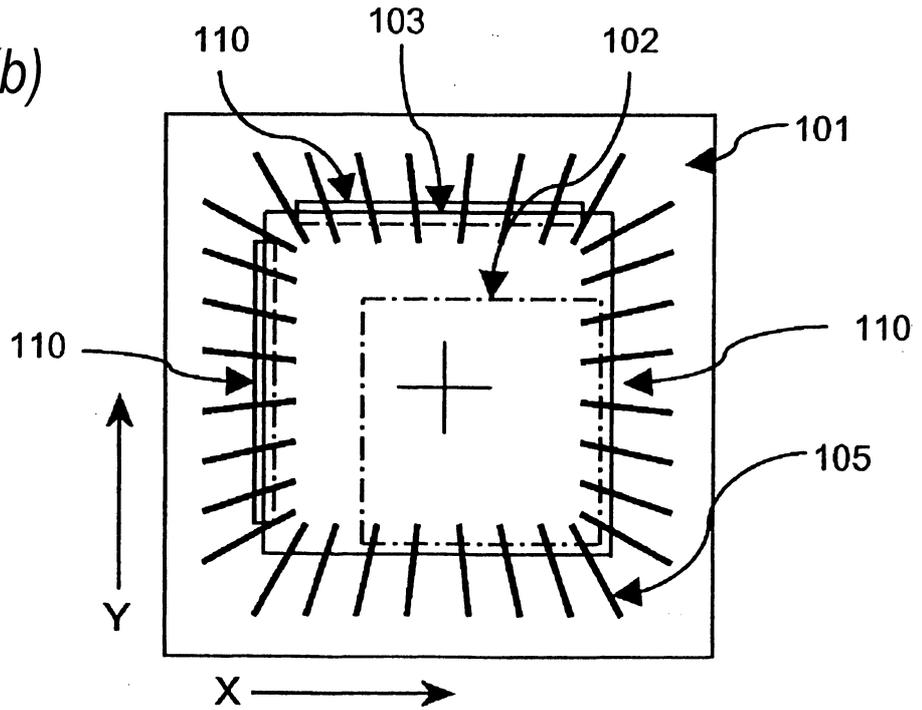


圖 9

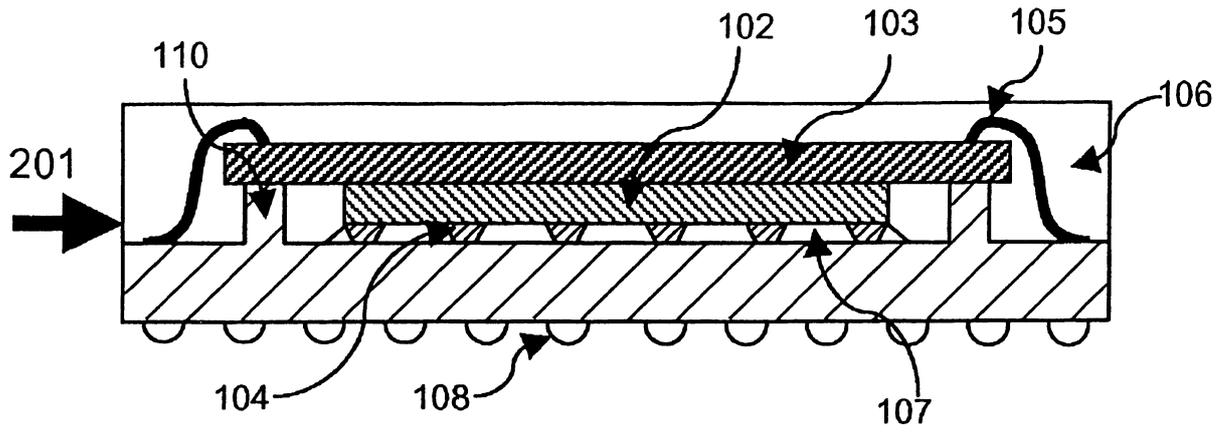


圖 10 (a)

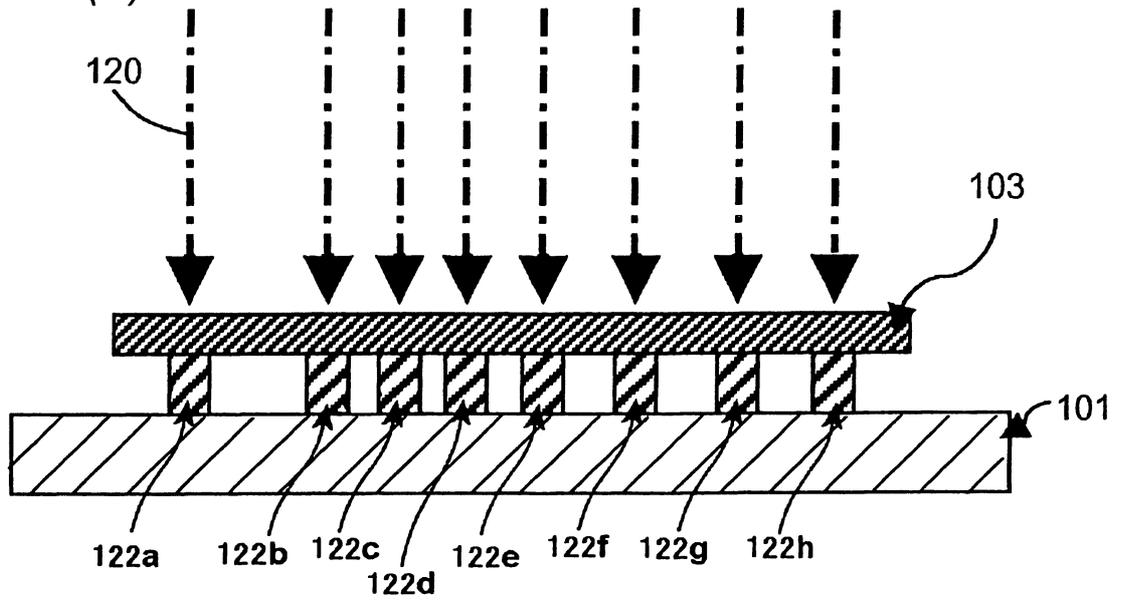


圖 10 (b)

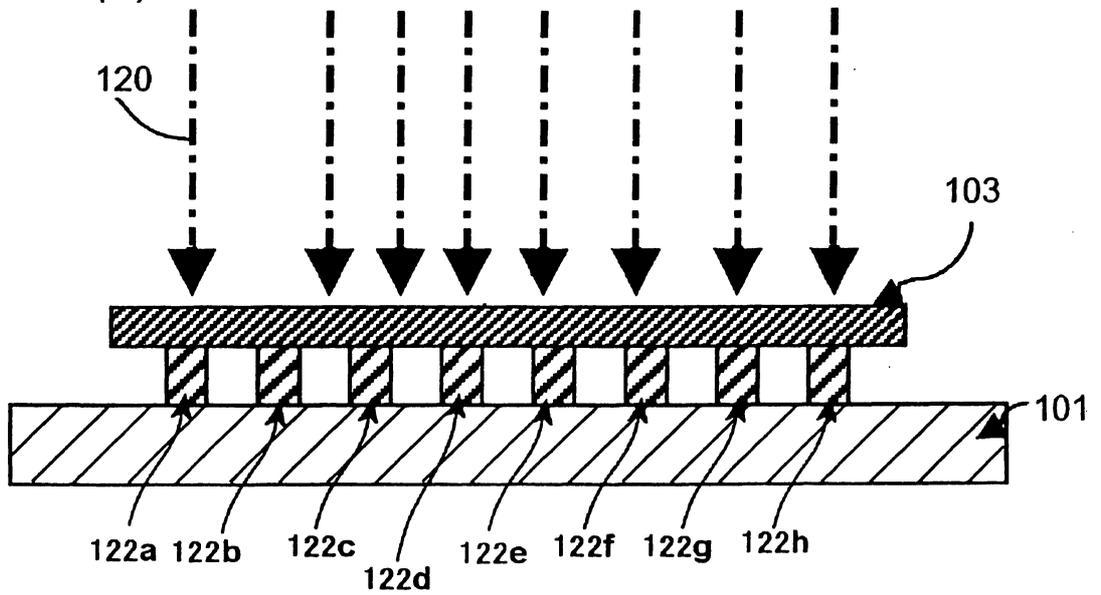


圖 11

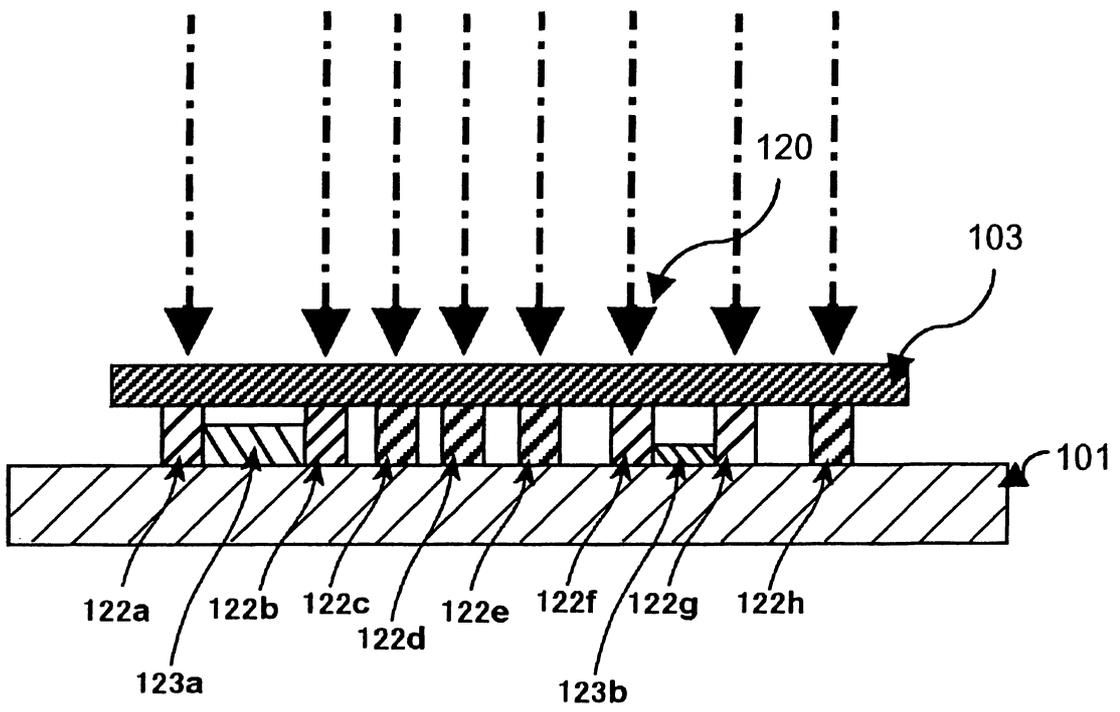


圖 12

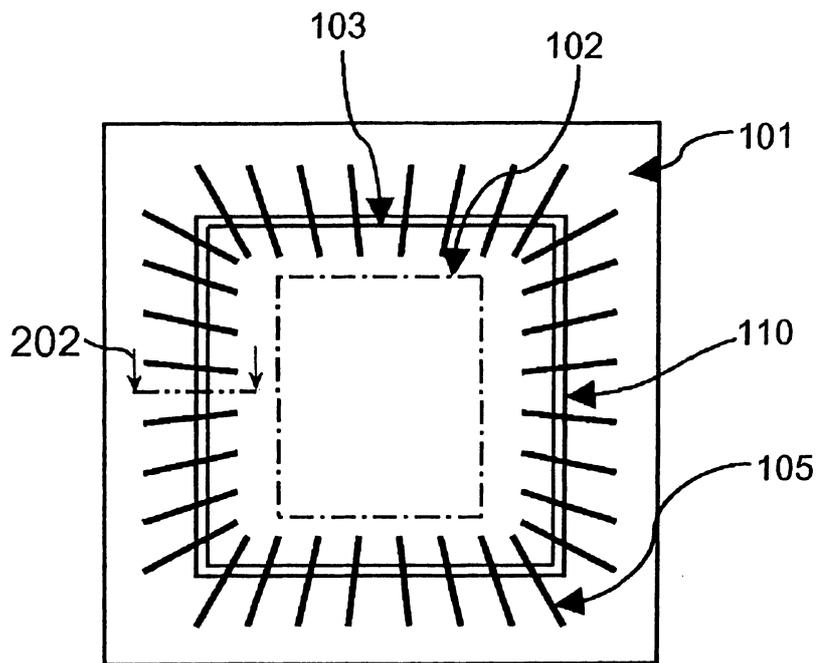


圖 13

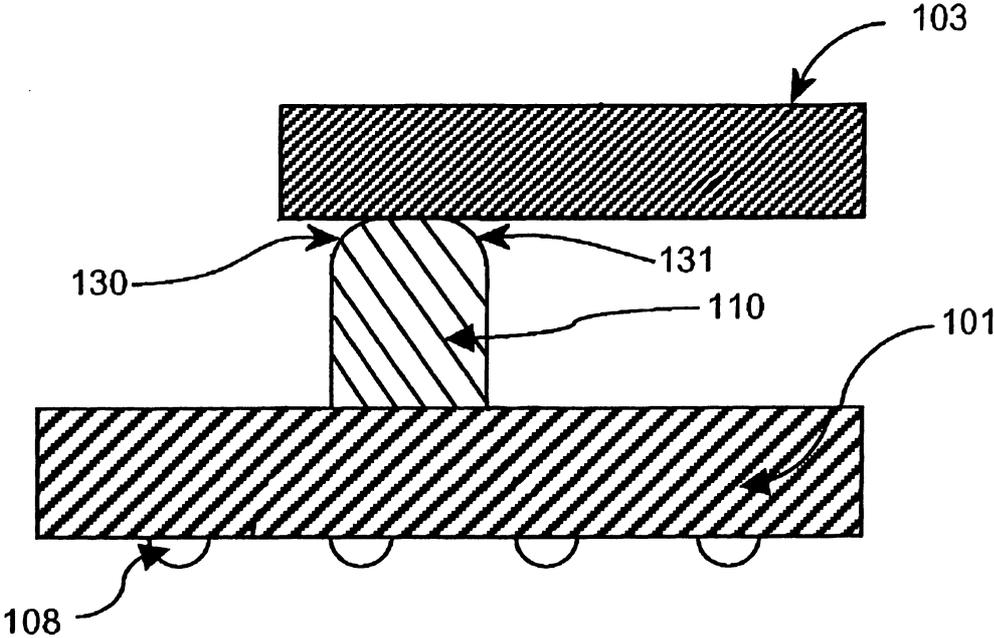


圖 14

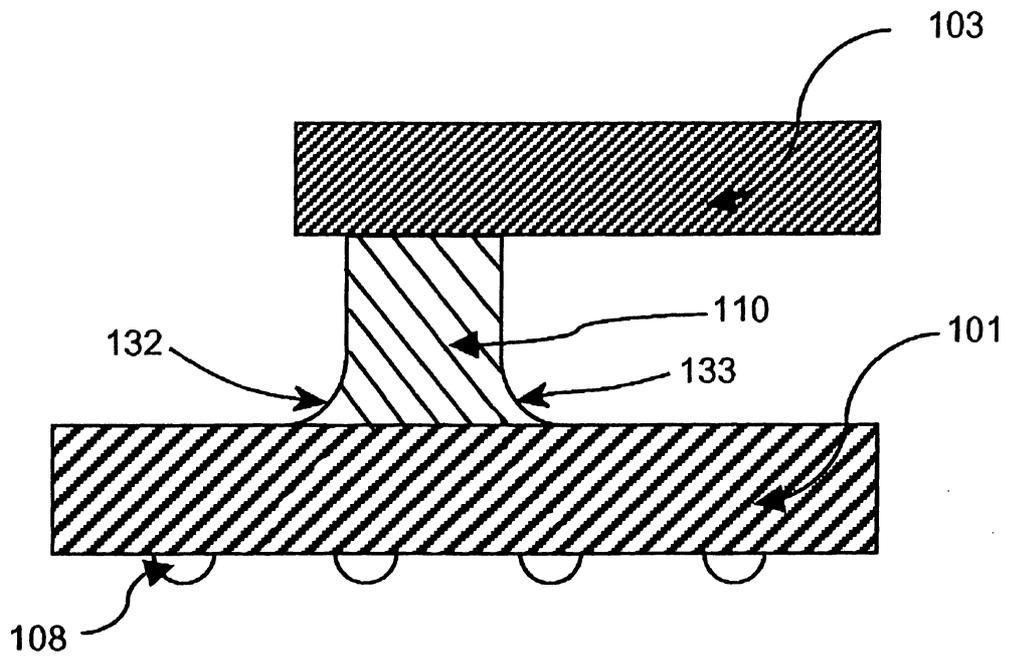


圖 15

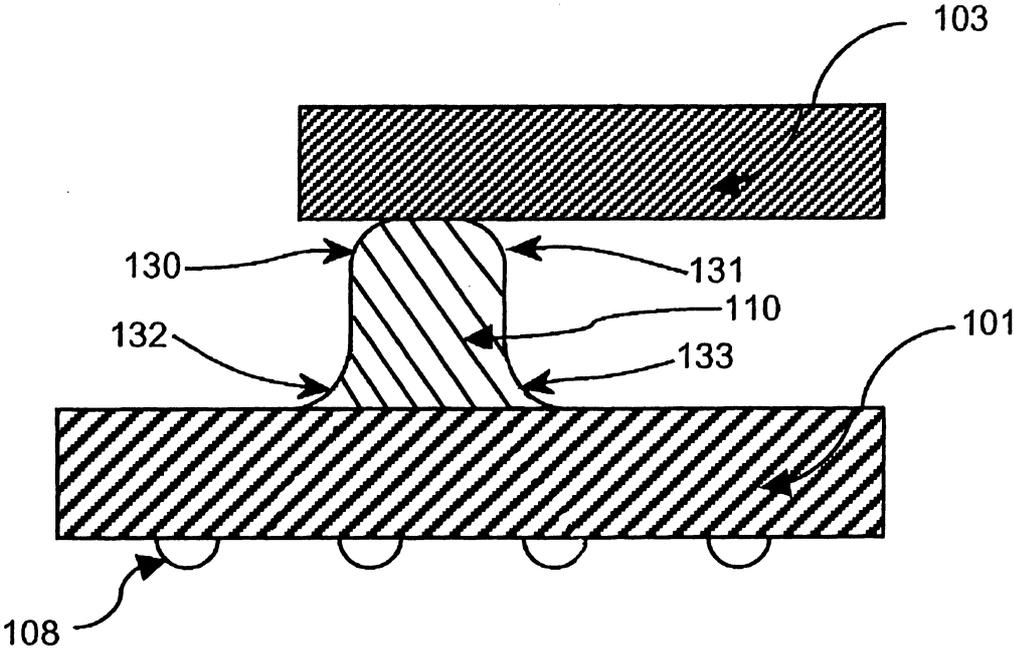


圖 16

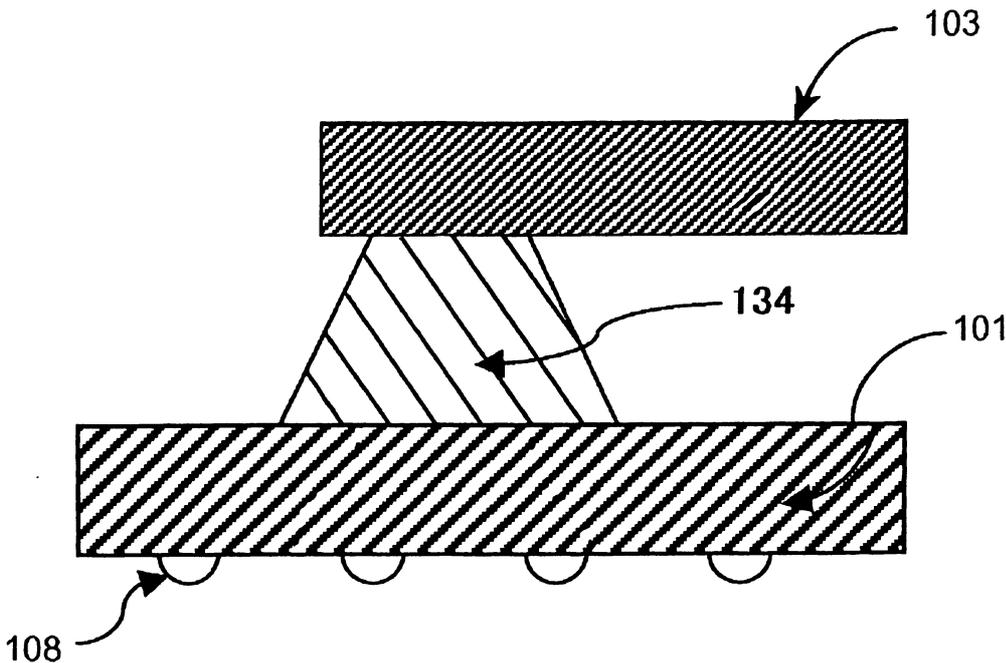
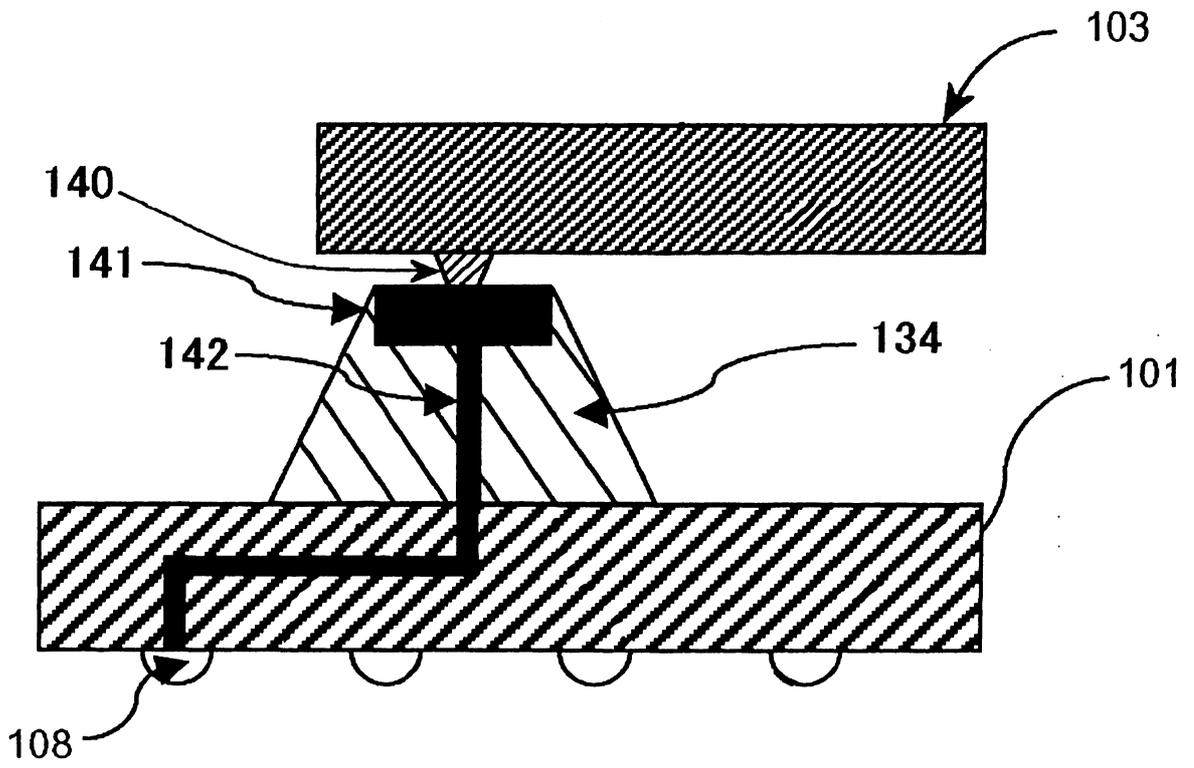


圖 17



18

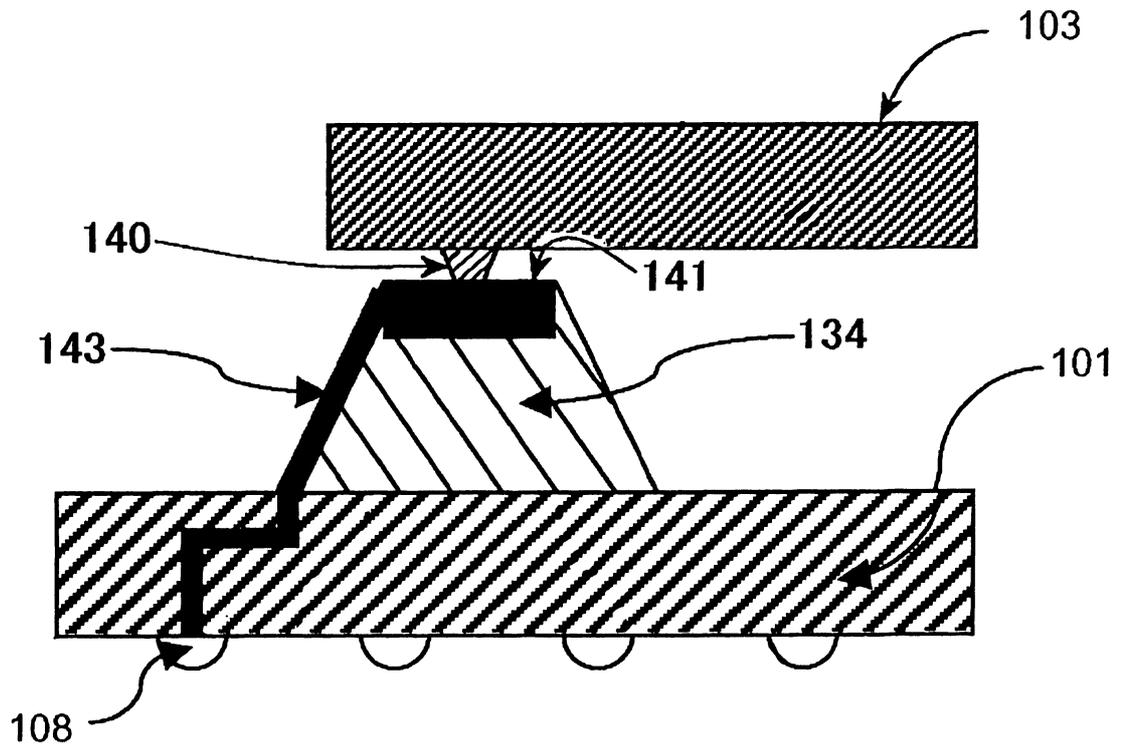


圖 19

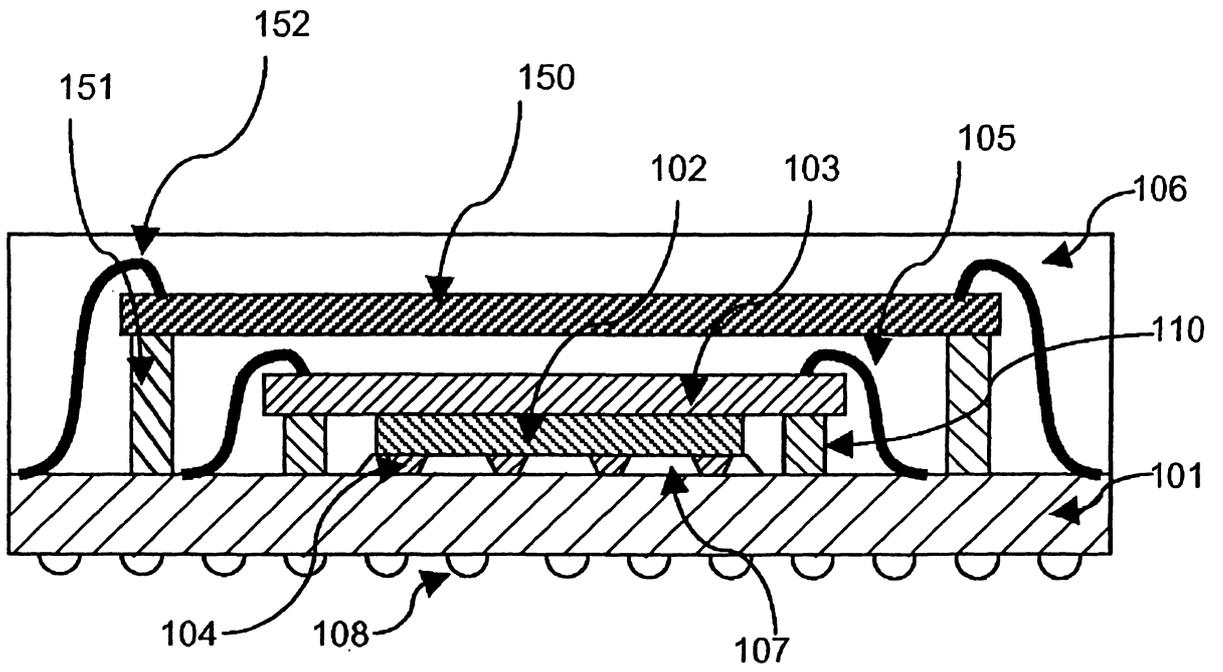
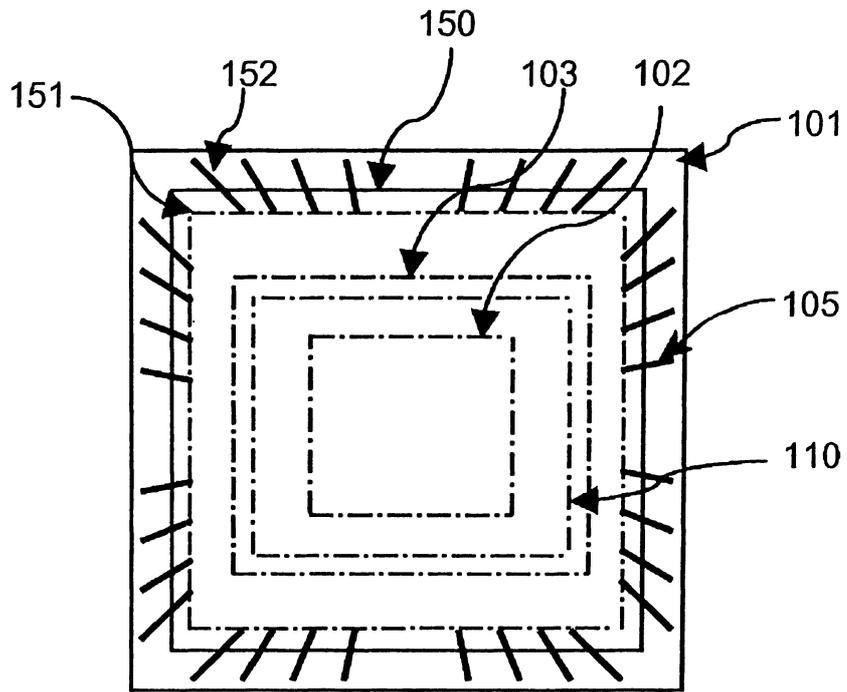


圖 20



七、指定代表圖：

(一)本案指定代表圖為：第 ( 2 ) 圖。

(二)本代表圖之元件符號簡單說明：

101	絕緣電路基板
102	第一半導體晶片
103	第二半導體晶片
104	突出電極
105	金屬薄焊線
106	密封樹脂
107	底膠填充材料
108	外部端
110	凸支撐部件
111	電路佈線
112	介層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無