

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成29年1月19日(2017.1.19)

【公開番号】特開2014-176099(P2014-176099A)
 【公開日】平成26年9月22日(2014.9.22)
 【年通号数】公開・登録公報2014-051
 【出願番号】特願2014-47788(P2014-47788)
 【国際特許分類】

H 0 4 L 12/745 (2013.01)

【F I】

H 0 4 L 12/745

【手続補正書】

【提出日】平成28年11月25日(2016.11.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

説明の目的のために、上記説明は、本発明の全体的な理解を提供するように具体的な述語を使用した。しかしながら、当業者にとって、具体的な詳細は、本発明を実施するために必要とされないことが容易に理解できる。従って、本発明の具体的な実施形態の上記説明は、例示および説明の目的のために提示されている。それらは、網羅的であるように意図されず、または本発明を開示された精確な態様に限定するように意図されず、明らかに、多くの変更およびバリエーションは、上記教示を考慮して可能である。実施形態は、本発明の原理およびその実際のアプリケーションを説明するために、選択および説明され、それによって、実施形態は、当業者が、熟考された特定の使用に適するように、様々な変更と共に、本発明および様々な実施形態を最もよく利用することを可能にする。以下の請求項およびそれらの同等物は、本発明の範囲を規定する。

なお、本発明は、実施の態様として以下の内容を含む。

〔態様1〕

ネットワークスイッチであって、

該ネットワークスイッチは、

トライの階層の中の個々のトライの交互的テーブル表示を格納するように構成可能なメモリと、

プレフィックステーブルプロセッサであって、

該プレフィックステーブルプロセッサは、

入力ネットワークアドレスを用いて、該個々のトライの該交互的テーブル表示に並列でアクセスし、各交互的テーブル表示において最長プレフィックスマッチを検索して、ローカルプレフィックスマッチを得ることと、

該ローカルプレフィックスマッチから最長プレフィックスマッチを選択することであって、該最長プレフィックスマッチは、関連付けられた次のホップインデックススペースアドレスおよびオフセット値を有する、ことと

を行う、プレフィックステーブルプロセッサと、

該メモリ内の次のホップインデックステーブルにアクセスし、該次のホップインデックススペースアドレスおよびオフセット値を用いて、次のホップテーブルポインタを得る次のホップインデックスプロセッサと、

該メモリ内の次のホップテーブルにアクセスし、該次のホップテーブルポインタを用い

て、目的地ネットワークアドレスを得る次のホッププロセッサとを含む、ネットワークスイッチ。

〔態様 2〕

前記交互的テーブル表示は、選択されたトライノードを識別するスパスモード表示を含む、態様 1 に記載のネットワークスイッチ。

〔態様 3〕

前記スパスモード表示は、分岐識別およびストライド値を含む、態様 2 に記載のネットワークスイッチ。

〔態様 4〕

前記交互的テーブル表示は、選択されたトライノードを識別するビットマップを有するビットマップモード表示を含む、態様 1 に記載のネットワークスイッチ。

〔態様 5〕

前記ビットマップモード表示は、分岐識別およびストライド値を含む、態様 4 に記載のネットワークスイッチ。

〔態様 6〕

前記交互的テーブル表示は、トライの底部において選択されたトライノードを識別するリーフプッシュ表示を含む、態様 1 に記載のネットワークスイッチ。

〔態様 7〕

前記リーフプッシュ表示は、分岐識別およびストライド値を含む、態様 6 に記載のネットワークスイッチ。

〔態様 8〕

前記プレフィックステーブルプロセッサは、決定論的ルックアップ待ち時間を有するハードウェアリソースである、態様 1 に記載のネットワークスイッチ。

〔態様 9〕

前記交互的テーブル表示は、同じテーブルにおける異なるパケット種類を有するテーブルを含む、態様 1 に記載のネットワークスイッチ。

〔態様 10〕

前記異なるパケット種類は、I P V 4 パケットおよび I P V 6 パケットを含む、態様 9 に記載のネットワークスイッチ。

〔態様 11〕

前記プレフィックステーブルプロセッサは、リモートホストに対する最長プレフィックスマッチと、直接に取り付けられたホストに対する正確なマッチとを識別する、態様 1 に記載のネットワークスイッチ。

〔態様 12〕

前記プレフィックステーブルプロセッサは、同じテーブルにおいて、リモートホストに対する最長プレフィックスマッチと、直接に取り付けられたホストに対する正確なマッチとを識別する、態様 1 に記載のネットワークスイッチ。

〔態様 13〕

前記次のホップインデックスプロセッサは、等価コストマルチパスルーチングを容易にするために、次のホップテーブルエントリのブロックを処理する、態様 1 に記載のネットワークスイッチ。

〔態様 14〕

前記ブロックは、最大で 1 0 2 4 個のパスを識別する、態様 13 に記載のネットワークスイッチ。