(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7403201号
(P7403201)

(45)発行日　令和5年12月22日(2023.12.22)

(24)登録日　令和5年12月14日(2023.12.14)

(51)国際特許分類
H01L 21/331(2006.01)
H01L 29/737(2006.01)

FI
H01L 29/72 H

請求項の数　4　（全29頁）

(21)出願番号　特願2019-133841(P2019-133841)
(22)出願日　令和1年7月19日(2019.7.19)
(65)公開番号　特開2021-19089(P2021-19089A)
(43)公開日　令和3年2月15日(2021.2.15)
審査請求日　令和3年8月3日(2021.8.3)
前置審査

(73)特許権者　516008235
高谷 信一郎
東京都武蔵野市境四丁目３番１１号
(74)代理人　100081961
弁理士　木内 光春
(72)発明者　高谷 信一郎
東京都武蔵野市境４－３－１１
審査官　恩田 和彦

最終頁に続く

(54)【発明の名称】　化合物半導体ヘテロ接合バイポーラトランジスタ

(57)【特許請求の範囲】

【請求項１】

ＧａＡｓ基板上に順次形成されたコレクタ層とベース層とエミッタ層とを有するｎｐｎ型バイポーラトランジスタであって、

前記コレクタ層とベース層とエミッタ層は何れも前記ＧａＡｓ基板上にエピタキシャル成長され且つＧａＡｓとの格子不整合による格子歪の緩和が実質的にない化合物半導体層から成り、

前記ベース層は疑似格子整合成長されたＩｎＧａＡｓ層を少なくとも含み、

前記エミッタ層はＣｕＰｔ型秩序を有する第１のＩｎＧａＰ層を少なくとも含み、

前記エミッタ層は前記ベース層とは反対側の前記第１のＩｎＧａＰ層上に第２のＩｎＧａＰ層を少なくとも含み、且つ

前記第２のＩｎＧａＰ層は実質的にＣｕＰｔ型秩序を有さず、

前記第１のＩｎＧａＰ層と前記第２のＩｎＧａＰ層との界面近傍部分の前記第１のＩｎＧａＰ層、或いは前記第２のＩｎＧａＰ層、或いはその両方のｎ型不純物濃度が前記界面近傍部分を除く前記第１のＩｎＧａＰ層および前記第２のＩｎＧａＰ層のいずれの部分におけるｎ型不純物濃度より高いことを特徴とする化合物半導体ヘテロ接合バイポーラトランジスタ。

【請求項２】

前記第１のＩｎＧａＰ層の室温におけるバンドギャップが１．７６ｅＶ乃至１．８６ｅＶの範囲にあることを特徴とする請求項１に記載の化合物半導体ヘテロ接合バイポーラト

ランジスタ。
【請求項３】
前記第１のＩｎＧａＰ層の組成を$In_iGa_{1-i}P$と記述した際のＩｎ含有量ｉが０．４８乃至０．５の範囲にあることを特徴とする請求項２に記載の化合物半導体ヘテロ接合バイポーラトランジスタ。
【請求項４】
前記ＩｎＧａＡｓ層の組成を$In_jGa_{1-j}As$と記述した際のＩｎ含有量ｊの平均値が０．０５乃至０．１２の範囲にあることを特徴とする請求項１に記載の化合物半導体ヘテロ接合バイポーラトランジスタ。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、ＧａＡｓ基板上に順次エピタキシャル成長されたＧａＡｓとの格子不整合による格子歪の緩和が実質的にない半導体層からなるエミッタ層、ベース層、及びコレクタ層を有し、特にベース層が疑似格子整合（ｐｓｅｕｄｏｍｏｒｐｈｉｃ）成長によるＩｎＧａＡｓ層を少なくとも含む化合物半導体ヘテロ接合バイポーラトランジスタに関する。
【背景技術】
【０００２】
ヘテロ接合バイポーラトランジスタ（以下、ＨＢＴと略す）は、エミッタにベースよりバンドギャップの大きい半導体材料を用いるバイポーラトランジスタであり、高い電流増幅率と低いベース抵抗を同時に実現することができる。なかでもＧａＡｓ基板上にエピタキシャル成長され且つＧａＡｓとの格子不整合による格子歪の緩和のない化合物半導体層によりトランジスタの真性部分を構成したＨＢＴ（以下、ＧａＡｓＨＢＴと称す）は、特にｎｐｎ型トランジスタとして用いられた場合、エミッタコレクタ間を流れる電流の主担体である伝導電子の移動度が高いため高周波用途に好適である。このためＧａＡｓＨＢＴは移動体通信やＷｉＦｉ用のＲＦ電力増幅器として広く用いられている。
【０００３】
通常のＧａＡｓＨＢＴではベース層、コレクタ層共に主材料として基板と同じＧａＡｓが用いられ、格子定数が基板と同じであるため格子不整合による格子歪の緩和はない。しかし本発明に係るＧａＡｓＨＢＴではベース層にＩｎＧａＡｓを用いる（非特許文献１、非特許文献２、特許文献１参照）。ＩｎＧａＡｓは格子定数が基板であるＧａＡｓより大きく、その差はＩｎ含有量にほぼ比例するが、トランジスタとして良好な特性を得るため、格子不整合による格子歪の転位発生による緩和、即ち歪緩和のない疑似格子整合（Ｐｓｅｕｄｏｍｏｒｐｈｉｃ）成長により圧縮歪を維持したまま成長させる。ＩｎＧａＡｓ層の厚さが臨界膜厚を超えると転位発生による歪緩和が起こり、結晶内に格子欠陥が発生する。格子欠陥はベースを走行する伝導電子（少数キャリア）のホールとの再結合中心として作用し、また再結合の際に放出されるエネルギーがさらに格子欠陥を増殖する。ベース層中の伝導電子のような少数キャリアをトランジスタ動作に用いるバイポーラトランジスタでは、電界効果型トランジスタのような多数キャリアを用いるトランジスタに比べ、歪緩和による格子欠陥の発生をさらに厳しく抑える必要がある。このため、ＩｎＧａＡｓベース層の厚さは上記臨界膜厚に比べ十分に薄くする。例えばＩｎＧａＡｓベース層の組成を$In_jGa_{1-j}As$と記述した際のＩｎ含有量ｊが０．１の場合ベース層の厚さは４０ｎｍ程度以下、０．０７の場合は６０ｎｍ程度以下とする。
【０００４】
このように疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴには素子作成上の困難や構造上の制約があるものの、伝導電子の移動度が高いという通常知られる利点に加え、ＩｎＧａＡｓのバンドギャップがＧａＡｓに比べ小さいことに起因する以下の利点がある。バイポーラトランジスタの動作において、エミッタを接地しベースに正の電圧を印加し、エミッタからベースを通過してコレクタに到達する電子電流をある一定の閾値以上とするためのベースエミッタ間電圧はターンオンＶｂｅと呼ばれる。ターンオン

ＶｂｅはベースにＧａＡｓ層、ＩｎＧａＡｓ層から成るＧａＡｓＨＢＴについて２次元デバイスシミュレーションにより計算される伝導帯エネルギーおよび価電子帯エネルギーの深さ依存性を示す。図３６（ｂ）に示す例ではＩｎＧａＡｓの組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊは０．１である。横軸はエミッタ層内部を原点として測ったベースコレクタ方向の深さである。図３６（ｂ）に示したＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴでは、ＧａＡｓコレクタ層とＩｎＧａＡｓベース層の間にＩｎ濃度がＧａＡｓからＩｎＧａＡｓベース層のＩｎ濃度まで連続的に変化する組成傾斜層（図中「組成傾斜ＩｎＧａＡｓコレクタ層」と表示）が挿入されている。組成をＩｎｋＧａ１－ｋＡｓと記述した際のＩｎ含有量ｋはＧａＡｓコレクタ層側でほぼ０、ＩｎＧａＡｓベース層側でほぼ０．１となるように連続的に変化させる。これは伝導帯のエネルギーをコレクタからベースまでなだらかに接続させるためである。この結果、図中に示す伝導帯のベースコレクタ間エネルギースパイクの高さが低くなり、伝導電子のベースからコレクタへの注入が阻害されにくくなる。ベース層のｐ型不純物濃度はＧａＡｓベースの場合（図３６（ａ））、ＩｎＧａＡｓベースの場合（図３６（ｂ））いずれも４ｘ１０１９ｃｍ－３である。図３６（ｂ）に太い下向きの矢印で示したように、ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴではバンドギャップの低減に伴いベース層の伝導帯エネルギーがＧａＡｓをベース層に用いる場合に比べ８８ｍｅＶ低くなり、ターンオンＶｂｅを小さくすることができる。ターンオンＶｂｅを低下させることは、高周波電力増幅器への応用上好ましい。以下にその理由を説明する。図３７はＧａＡｓＨＢＴのコレクタ電流（Ｉｃ）とコレクタエミッタ間電圧（Ｖｃｅ）の特性を複数の異なるベース電流（Ｉｂ）について示す曲線（細い実線）と負荷曲線（太い実線）を模式的に示す図である。トランジスタのサイズとしては、エミッタ面積３６０平方ミクロンを想定している。負荷曲線とは高周波動作時にトランジスタの出力側の負荷にかかる電圧と電流の動作周波数における軌跡であり、環状曲線を描く。図３７中の３本の曲線はそれぞれコレクタのＤＣバイアス電圧Ｖｃｅ０が１Ｖ，３Ｖ，５Ｖの場合である。負荷曲線は高Ｖｃｅ領域ではＩｃが低く抑えられ、一方Ｖｃｅが０．５Ｖ程度の低Ｖｃｅ領域（図３７中に「低Ｖｃｅ領域」と表示）で急峻に立ち上がっている。これにより出力信号の電圧振幅と電流振幅の重なりが小さくなり電力損失が抑えられるため、電力付加効率（ＰＡＥ、Ｐｏｗｅｒ Ａｄｄｅｄ Ｅｆｆｉｃｉｅｎｃｙ）が向上する。このような負荷曲線は休止時のＩｃが低くなるようにベースのＤＣバイアス電圧Ｖｂｅ０を設定し、さらに出力の二次高調波成分をショートさせるなどにより実現することができる。図３７に示す負荷曲線は出力が飽和しＰＡＥが最大となる場合のものである。飽和動作時のＰＡＥ向上は飽和出力での動作を前提とする電力増幅器で重要である。特に、エンベロープトラッキング型（包絡線追跡型）電力増幅器では、変調信号の振幅変化に応じてＶｃｅ０を動的に変化させ、高出力時はＶｃｅ０を高く、低出力時はＶｃｅ０を低くする。これによりトランジスタは常にＰＡＥが最大となる飽和領域で動作するため、高出力時のみでなく、低出力時のＰＡＥも向上させることができる。エンベロープトラッキング型電力増幅器の性能向上には、ＰＡＥ最大時の負荷曲線上の各点で良好な特性を得る必要があるが、特に図中に「低Ｖｃｅ領域」と示した領域におけるトランジスタの特性改善が重要になる。「低Ｖｃｅ領域」ではＶｃｅが０．５Ｖ程度である。一方トランジスタがオン状態となりコレクタ電流Ｉｃが流れるには、ベースエミッタ間電圧Ｖｂｅは０．５Ｖよりはるかに高い正電圧となる。例えばＩｃ＝０．０１ＡとなるＶｂｅは通常１．２５Ｖ以上である。従って、ベースコレクタ間のｐｎ接合に掛かる電圧（Ｖｂｃ）は高い順方向電圧となる。このためベースコレクタ間の容量Ｃｂｃが非常に大きくなり、出力飽和領域おけるＰＡＥと電力増幅率の低下の主因となる。しかし、ベース層にＩｎＧａＡｓを用いターンオンＶｂｅを低下させた場合、同じＩｃを得るのに必要なＶｂｅが小さくなるため、ベースコレクタ間の順方向電圧が小さくなる。その結果、Ｃｂｃの増大が抑制され、電力増幅器の出力飽和時の特性劣化を抑えることができる。

【０００５】

次にＧａＡｓＨＢＴのエミッタについて従来技術を説明する。一般にＨＢＴではエミッタ層にはベース層よりバンドギャップの大きい半導体が用いられる。これによりベース層に存在するホールのエミッタ層への注入が抑制されるため、ベース層のシート抵抗を低減するためにベース層中のホールを高濃度にした場合もベース層からエミッタ層に流れるホール電流を低く抑えることができ、コレクタ電流とベース電流の比である電流増幅率を高く維持することができる。ＧａＡｓとの格子不整合が小さくかつバンドギャップの大きい半導体材料としてはＡｌＧａＡｓやＩｎＧａＰが知られるが、表面の化学的安定性に優れるＩｎＧａＰがＧａＡｓＨＢＴのエミッタ層として近年広く用いられている。組成をＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉを０．４８乃至０．５とすることにより、格子定数がＧａＡｓとほぼ一致する。ＧａＡｓＨＢＴに用いられるＩｎＧａＰ層は通常有機金属気相成長法（ｍｅｔａｌｏｒｇａｎｉｃ　ｃｈｅｍｉｃａｌ　ｖａｐｏｒ　ｄｅｐｏｓｉｔｉｏｎ、ＭＯＣＶＤ）で作製され、フォトルミネッセンスによる発光の波長より求められるバンドギャップ（Ｅｇ）は室温で１．８９ｅＶ程度である（非特許文献３）。ＧａＡｓのＥｇが１．４２ｅＶ、ＩｎＧａＡｓのＥｇが１．４２ｅＶを下回るのに対し、十分に大きな値である。

【０００６】

ＧａＡｓＨＢＴのエミッタに従来用いられるＩｎＧａＰのＥｇは前記のように１．８９ｅＶであるが、本発明に係る従来技術として、以下に述べる特殊なＩｎＧａＰが知られている。通常得られるＩｎＧａＰはＩＩＩ属元素の格子位置をＩｎとＧａが不規則に占有する。しかし特殊な成長条件や成長法を用いることにより、結晶の（１１１）方向にＧａＰとＩｎＰの単分子層が交互に配列するＣｕＰｔ型秩序を有する結晶を成長することができる。通常のＩｎＧａＰはほぼ無秩序化しており、前述のようにＧａＡｓとの格子整合が得られるＩｎ含有量、即ち組成をＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉが０．４８乃至０．５の範囲にある場合Ｅｇは室温で約１．８９ｅＶである。以下、ＧａＡｓと格子整合するＥｇ＝１．８９ｅＶのＩｎＧａＰを「従来のＩｎＧａＰ」と呼ぶ。一方ＣｕＰｔ型秩序化が進むにつれてＥｇは低下する。非特許文献４にＭＯＣＶＤ法において成長温度を高くし、ＣｕＰｔ型秩序を有するＩｎＧａＰを成長する方法が報告されている。同文献中のＦＩＧ．４に室温でのＥｇの成長温度依存性が示されている。成長温度の上昇に伴いＥｇが低下し成長温度６５０ｏＣにおいてＥｇ＝１．８６ｅＶとなる。ただし成長温度がさらに高くなるとＣｕＰｔ型秩序は再び低下し、Ｅｇが上昇する。さらにＣｕＰｔ型秩序の進んだＩｎＧａＰを成長する方法として、Ｉｎ原料ガスとＧａ原料ガスを交互に供給するいわゆる原子層エピタキシャル成長法によるＩｎＧａＰ成長方法が報告されている（非特許文献５）。本方法によれば，Ｅｇ＝１．７６ｅＶまで秩序化の進んだＩｎＧａＰが得られる。このようにＣｕＰｔ型秩序を有するＩｎＧａＰは材料として従来知られていたが、疑似格子整合型成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴのエミッタ材料として用いられた例はない。

【先行技術文献】

【特許文献】

【０００７】

【文献】特許第６３７８３９８号

【非特許文献】

【０００８】

【文献】Ｐ．Ｍ．Ｅｎｑｕｉｓｔ，Ｌ．Ｒ．Ｒａｍｂｅｒｇ，Ｆ．Ｅ．Ｎａｊｊａｒ，Ｗ．Ｊ．Ｓｃｈａｆｆ，ａｎｄ　Ｌ．Ｆ．Ｅａｓｔｍａｎ，Ａｐｐｌｉｅｄ　Ｐｈｙｓｉｃｓ　Ｌｅｔｔｅｒｓ，　Ｖｏｌｕｍｅ　４９，　Ｎｕｍｂｅｒ　３，　２１　Ｊｕｌｙ　１９８６，　ｐ．１７９．

【文献】Ｄ．Ａ．Ａｈｍａｒｉ，Ｍ．Ｔ．Ｆｒｅｓｉｎａ，Ｑ．Ｊ．Ｈａｒｔｍａｎｎ，Ｄ．Ｗ．Ｂａｒｌａｇｅ，Ｐ．Ｊ．Ｍａｒｅｓ，Ｍ．Ｆｅｎｇ，ａｎｄ　Ｇ．Ｅ．Ｓｔｉｌｌｍａｎ，ＩＥＥＥ　Ｅｌｅｃｔｒｏｎ　Ｄｅｖｉｃｅ　Ｌｅｔｔｅｒｓ，　Ｖｏｌｕｍｅ　１７，　Ｎｕｍｂｅｒ　５，　Ｍａｙ　１９９６，　ｐ．２２６．

【文献】Ｍ．Ｚａｃｈａｕ ａｎｄ Ｗ．Ｔ．Ｍａｓｓｅｌｉｎｋ，Ａｐｐｌｉｅｄ Ｐｈｙｓｉｃｓ Ｌｅｔｔｅｒｓ，Ｖｏｌｕｍｅ ６０，Ｎｕｍｂｅｒ １７，２７ Ａｐｒｉｌ １９９２，ｐ．２０９８．
【文献】Ｑ．Ｌｉｕ，Ｓ．Ｄｅｒｋｓｅｎ，Ｗ．Ｐｒｏｓｔ，Ａ．Ｌｉｎｄｎｅｒ，ａｎｄ Ｆ．Ｊ．Ｔｅｇｕｄｅ，Ｊｏｕｒｎａｌ ｏｆ Ａｐｐｌｉｅｄ Ｐｈｙｓｉｃｓ、Ｖｏｌｕｍｅ ７９，Ｎｕｍｂｅｒ １，１ Ｊａｎｕａｒｙ １９９６，ｐ．３０５．
【文献】Ｎ．Ｅｌ－Ｍａｓｒｙ ａｎｄ Ｓ．Ｍ．Ｂｅｄａｉｒ，Ｏｐｔｉｃａｌ ａｎｄ Ｑｕａｎｔｕｍ Ｅｌｅｃｔｒｏｎｉｃｓ，Ｖｏｌｕｍｅ ２３，１９９１，Ｓ９０９．

【発明の概要】
【発明が解決しようとする課題】
【０００９】
［０００４］で述べたように、疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴではＧａＡｓをベース層に用いる場合に比べ、電力増幅器等への応用における特性改善が期待される。しかしエミッタ層との関連で以下の問題点がある。ＩｎＧａＡｓはＧａＡｓに比べバンドギャップが小さい。このためＩｎＧａＰをエミッタ層に用いる場合ＩｎＧａＰ／ＩｎＧａＡｓヘテロ接合界面での伝導帯エネルギーの不連続はＩｎＧａＰ／ＧａＡｓヘテロ接合界面に比べ大きい。図３８（ａ）、図３８（ｂ）にそれぞれベース層にＧａＡｓ、ＩｎＧａＡｓを用いるＧａＡｓＨＢＴについて、２次元デバイスシミュレーションにより計算される伝導帯エネルギーのエミッタベース接合付近の深さ依存性を示す。エミッタ層／ベース層ヘテロ接合界面のエミッタ層側に三角形状のスパイク状エネルギー障壁が存在するが、ＧａＡｓベース層の場合はその高さは２４ｍｅＶと低い。この値は室温（３００Ｋ）における熱エネルギー単位ｋＴ（ｋはボルツマン定数、Ｔは絶対温度）である２６ｍｅＶより小さい。しかも三角形状のエネルギー障壁の頂上付近ではトンネリングによる電子の透過が起こるため、実質的な障壁高さはさらに低くなる。このため、ＧａＡｓベース層の場合、スパイク状エネルギー障壁による電子伝導の阻害は無視できるほど小さい。ところが、ＩｎＧａＡｓベースの場合、バンドギャップ低減に伴い伝導帯エネルギーが低くなるため、図３８（ｂ）に示すようにエミッタ層／ベース層ヘテロ接合界面のスパイク状エネルギー障壁の高さは１０５ｍｅＶと高くなる。この値は室温における熱エネルギー単位の４倍に相当する。伝導電子がエミッタ層からベース層に流入しコレクタに達するにはこのエネルギー障壁を越えなければならない。エネルギー障壁が存在しない場合、前述のようにＩｎＧａＡｓのバンドギャップがＧａＡｓより小さいことによりターンオンＶｂｅが低減され、良好なトランジスタ特性が得られた。しかしＩｎＧａＰをエミッタ層に用いる場合、ターンオンＶｂｅはこのエネルギー障壁で決まってしまい、ＩｎＧａＡｓベース層によるバンドギャップ低減の効果が大幅に損なわれる。本発明の目的は、疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴにおける上記問題点を解決する新たなエミッタベース半導体層構造を提供することにある。
【課題を解決するための手段】
【００１０】
上記疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴにおける問題点を解決するため、本願第１の発明によるＧａＡｓＨＢＴは、エミッタ層にＣｕＰｔ型秩序を有するＩｎＧａＰを用いる。
【００１１】
本願第１の発明のさらに好ましい一形態においては、前記ＣｕＰｔ型秩序を有するＩｎＧａＰの室温におけるバンドギャップは１．７６ｅＶ乃至１．８６ｅＶの範囲にある。
【００１２】
本願第１の発明のさらに好ましい一形態においては、前記ＣｕＰｔ型秩序を有するＩｎＧａＰの組成をＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉを０．４８乃至０．５の範囲とする。
【００１３】
本願第１の発明のさらに好ましい一形態においては、ＩｎＧａＡｓベース層の組成をＩ

ｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊを０．０５乃至０．１２の範囲とする。
【００１４】
上記疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴにおける問題点を解決するため、本願第２の発明によるＧａＡｓＨＢＴは、疑似格子整合成長ＩｎＧａＡｓベース層のコレクタ層側（以下第１のＩｎＧａＡｓベース層と呼ぶ）のｐ型不純物濃度に比べ、ＩｎＧａＰエミッタ層側（以下第２のＩｎＧａＡｓベース層と呼ぶ）のｐ型不純物濃度を低くする。
【００１５】
本願第２の発明の好ましい一形態においては、第２のＩｎＧａＡｓベース層のｐ型不純物濃度を第１のＩｎＧａＡｓベース層のｐ型不純物濃度に比べ１／２以下とする。
【００１６】
本願第２の発明のさらに好ましい一形態においては、第１のＩｎＧａＡｓベース層のｐ型不純物濃度を２ｘ１０１９ｃｍ－３以上とする。
【００１７】
本願第２の発明のさらに好ましい一形態においては、第２のＩｎＧａＡｓベース層の厚さを１ｎｍ乃至６ｎｍの範囲とする
【００１８】
本願第２の発明のさらに好ましい一形態においては、第１のＩｎＧａＡｓベース層、第２のＩｎＧａＡｓベース層いずれも、ＩｎＧａＡｓ組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊの平均値を０．０５乃至０．１２の範囲とする。
【００１９】
本願第２の発明のさらに好ましい一形態においては、エミッタ層にＩｎＧａＰ層を用いる。
【発明の効果】
【００２０】
本発明によれば、疑似格子整合成長ＩｎＧａＡｓをベース層に用いるＧａＡｓＨＢＴにおいて、エミッタ／ベース接合界面におけるスパイク状伝導帯エネルギー障壁の影響を低減し、ターンオンＶｂｅを低下させることができる。これにより、ＰＡＥ等の基本特性の優れた高周波電力増幅器を実現することができる。
【図面の簡単な説明】
【００２１】
【図１】本願第１の発明によるＧａＡｓＨＢＴの主要構成要素を示す半導体層構造である。
【図２】図１に示す主要構成要素を有する本願第１の発明によるＧａＡｓＨＢＴの一実施例を示す断面構造である。
【図３】図２に示す本願第１の発明によるＧａＡｓＨＢＴの各半導体層の詳細を説明する表である。
【図４（ａ）】図２に示す本願第１の発明によるＧａＡｓＨＢＴの伝導帯エネルギー、価電子帯エネルギー、フェルミ準位の深さ依存性を示す図である。
【図４（ｂ）】図２に示す本願第１の発明によるＧａＡｓＨＢＴの伝導帯エネルギーの深さ依存性を示す図である。
【図５】図２に示す本願第１の発明によるＧａＡｓＨＢＴのエミッタベース接合に生じるスパイク状エネルギー障壁高さとＩｎＧａＰエミッタ層のバンドギャップＥｇとの関係を示す図である。
【図６】図２に示す本願第１の発明によるＧａＡｓＨＢＴにおいてベース電極とコレクタ電極に同一の正の電圧Ｖｂｅを印加したときのコレクタ電流ＩｃのＶｂｅ依存性を示す図である。
【図７】図２に示す本願第１の発明によるＧａＡｓＨＢＴのターンオンＶｂｅのＩｎＧａＰエミッタ層のバンドギャップＥｇとの関係を示す図である。
【図８】図２に示す本願第１の発明によるＧａＡｓＨＢＴのベースコレクタ容量Ｃｂｃのコレクタ電流Ｉｃ依存性を示す図である。

【図９】図２に示す本願第１の発明によるＧａＡｓＨＢＴの電力増幅率ＭＳＧ／ＭＡＧのコレクタ電流Ｉｃ依存性を示す図である。
【図１０】図２に示す本願第１の発明によるＧａＡｓＨＢＴのベースコレクタ容量ＣｂｃのＩｎＧａＰエミッタ層のバンドギャップＥｇとの関係を示す図である。
【図１１】図２に示す本願第１の発明によるＧａＡｓＨＢＴの電力増幅率ＭＡＧのＩｎＧａＰエミッタ層のバンドギャップＥｇとの関係を示す図である。
【図１２】ＧａＡｓＨＢＴからなる電力増幅器の特性解析用回路を示す図である。
【図１３】図２に示す本願第１の発明によるＧａＡｓＨＢＴからなる電力増幅器を図１２に示す特性解析回路で動作させた時のコレクタ電流Ｉｃ、コレクタエミッタ間電圧Ｖｃｅの時間変化を示す図である。
【図１４】図２に示す本願第１の発明によるＧａＡｓＨＢＴからなる電力増幅器を図１２に示す特性解析回路で動作させた時に得られる電力付加効率ＰＡＥの出力電力依存性を示す図である。
【図１５】図２に示す本願第１の発明によるＧａＡｓＨＢＴからなる電力増幅器を図１２に示す特性解析回路で動作させた時に得られる電力増幅率の出力電力依存性を示す図である
【図１６】本願第１の発明によるＧａＡｓＨＢＴの別の実施例における主要構成要素を示す半導体層構造である。
【図１７】本願第２の発明によるＧａＡｓＨＢＴの主要構成要素を示す半導体層構造である。
【図１８】図１７に示す主要構成要素を有する本願第２の発明によるＧａＡｓＨＢＴの一実施例を示す断面構造である。
【図１９】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの各半導体層の詳細を説明する表である。
【図２０（ａ）】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの伝導帯エネルギー、価電子帯エネルギー、フェルミ準位の深さ依存性を示す図である。
【図２０（ｂ）】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの伝導帯エネルギーの深さ依存性を示す図である。
【図２１】図１８に示す本願第２の発明によるＧａＡｓＨＢＴにおいてベース電極とコレクタ電極に同一の正の電圧Ｖｂｅを印加したときのコレクタ電流ＩｃのＶｂｅ依存性を示す図である。
【図２２】図１８に示す本願第２の発明によるＧａＡｓＨＢＴのターンオンＶｂｅの第２のＩｎＧａＡｓベース層２４０の厚さＸとの関係を示す図である。
【図２３】図１８に示す本願第２の発明によるＧａＡｓＨＢＴのターンオンＶｂｅの第２のＩｎＧａＡｓベース層２４０と第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度の比Ｎｐ２／Ｎｐ１との関係を示す図である。
【図２４】図１８に示す本願第２の発明によるＧａＡｓＨＢＴのベースコレクタ容量Ｃｂｃのコレクタ電流Ｉｃ依存性を示す図である。
【図２５】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの電力増幅率ＭＳＧ／ＭＡＧのコレクタ電流Ｉｃ依存性を示す図である。
【図２６】図１８に示す本願第２の発明によるＧａＡｓＨＢＴのベースコレクタ容量Ｃｂｃの第２のＩｎＧａＡｓベース層２４０の厚さＸとの関係を示す図である。
【図２７】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの電力増幅率ＭＡＧの第２のＩｎＧａＡｓベース層２４０の厚さＸとの関係を示す図である。
【図２８】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの｜Ｈ２１｜２のＩｎＧａＡｓベース層２４０の厚さＸとの関係を示す図である。
【図２９】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの図２０（ｂ）とは別の実施例における伝導帯エネルギーの深さ依存性を示す図である。
【図３０】図１８に示す本願第２の発明によるＧａＡｓＨＢＴのベースコレクタ容量Ｃｂｃの第２のＩｎＧａＡｓベース層２４０と第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度の比Ｎｐ２／Ｎｐ１との関係を示す図である。

【図３１】図１８に示す本願第２の発明によるＧａＡｓＨＢＴの電力増幅率ＭＡＧの第２のＩｎＧａＡｓベース層２４０と第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度の比Ｎｐ２／Ｎｐ１との関係を示す図である。
【図３２】本願第１の発明と本願第２の発明とを組み合わせた実施例であるＧａＡｓＨＢＴの伝導帯エネルギーの深さ依存性を示す図である。
【図３３】本願第１の発明と本願第２の発明を組み合わせた実施例であるＧａＡｓＨＢＴにおいてベース電極とコレクタ電極に同一の正の電圧Ｖｂｅを印加したときのコレクタ電流ＩｃのＶｂｅ依存性を示す図である。
【図３４】本願第１の発明と本願第２の発明を組み合わせた実施例であるＧａＡｓＨＢＴのベースコレクタ容量Ｃｂｃのコレクタ電流Ｉｃ依存性を示す図である。
【図３５】本願第１の発明と本願第２の発明を組み合わせた実施例であるＧａＡｓＨＢＴの電力増幅率ＭＳＧ／ＭＡＧのコレクタ電流Ｉｃ依存性を示す図である。
【図３６（ａ）】ＧａＡｓをベース層に用いる従来のＧａＡｓＨＢＴの伝導帯エネルギー、価電子帯エネルギー、フェルミ準位の深さ依存性を示す図である。
【図３６（ｂ）】ＩｎＧａＡｓをベース層に用いる従来のＧａＡｓＨＢＴの伝導帯エネルギー、価電子帯エネルギー、フェルミ準位の深さ依存性を示す図である。
【図３７】ＧａＡｓＨＢＴのコレクタ電流（Ｉｃ）とコレクタエミッタ間電圧（Ｖｃｅ）の電流電圧特性を複数の異なるベース電流（Ｉｂ）について示す曲線（細い実線）と、トランジスタを電力増幅器として動作させた際の負荷曲線（太い実線）を模式的に示す図である。
【図３８（ａ）】ＧａＡｓをベース層に用いる従来のＧａＡｓＨＢＴの伝導帯エネルギーの深さ依存性を示す図である。
【図３８（ｂ）】ＩｎＧａＡｓをベース層に用いる従来のＧａＡｓＨＢＴの伝導帯エネルギーの深さ依存性を示す図である。
【発明を実施するための形態】
【００２２】
以下、本発明にかかる実施形態について、図面を参照しながら説明する。
【００２３】
図１は本願第１の発明によるＧａＡｓＨＢＴの主要構成要素を示す半導体層構造である。ＧａＡｓ基板１００上にサブコレクタ層１１０、コレクタ層１２０、ＩｎＧａＡｓベース層１３０、第１のエミッタ層１５０、エミッタコンタクト層１６０がエピタキシャル成長により形成される。ＧａＡｓ基板１００の面方位は（１００）である。サブコレクタ層１１０、コレクタ層１２０、第１のエミッタ層１５０、エミッタコンタクト層１６０はｎ型半導体、ＩｎＧａＡｓベース層１３０はｐ型である。サブコレクタ層１１０、コレクタ層１２０、ＩｎＧａＡｓベース層１３０、第１のエミッタ層１５０はｎｐｎ型トランジスタの真性部分を構成しており、これらの層は何れもＧａＡｓとの格子不整合による格子歪の緩和のない半導体層を用いる。サブコレクタ層１１０およびコレクタ層１２０には例えば基板材料と同じＧａＡｓを用いる。或はＧａＡｓとの格子不整合が殆どない別の半導体、例えばＩｎＧａＰ、ＡｌＧａＡｓや、それらの半導体の積層構造を用いてもよい。ＩｎＧａＡｓベース層１３０は疑似格子整合（ｐｓｅｕｄｏｍｏｒｐｈｉｃ）成長により圧縮歪を維持したまま歪緩和させずに成長させる。第１のエミッタ層１５０には本願第１の発明の特徴であるＣｕＰｔ型秩序を有するＩｎＧａＰを用いる。ＣｕＰｔ型秩序とは、［００００６］で述べたように結晶の（１１１）方向にＧａＰとＩｎＰの単分子層が交互に配列する構造である。従来のＧａＡｓに格子整合するＩｎＧａＰのバンドギャップ（Ｅｇ）は１．８９ｅＶであるが、ＣｕＰｔ型秩序を有するＩｎＧａＰではＥｇが１．８９ｅＶを下回り、秩序化が増すにつれて小さくなる。完全に秩序化された理想的結晶の組成はＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉが０．５であり、ＩｎＧａＰ２と表される化合物になるが、実用上ｉは０．４８から０．５の範囲にあれば問題ない。ｉがこの範囲にあれば同時にＧａＡｓとの格子不整合も殆どなくなるため、歪緩和のない層を容易に成長することができる。ＣｕＰｔ型秩序を有するＩｎＧａＰを第１のエミッタ層１５０に用いる

ことによる効果は後述する。

【００２４】

図２に示すＧａＡｓＨＢＴの断面構造は、図１に示す主要構成要素を有するＧａＡｓＨＢＴを電力増幅器として用いた場合の典型的な例である。本実施例では、エミッタは３本の領域に別れており、図２中の矢印１９９で示す各エミッタの幅は３ミクロンである。また紙面に直交する方向のエミッタ寸法（長さ）は４０ミクロンである。従ってエミッタ面積は３６０平方ミクロンである。図２に示すＧａＡｓＨＢＴにはエミッタコンタクト層１６０上にエミッタ電極１７０、ＩｎＧａＡｓベース層１３０上にベース電極１８０、サブコレクタ層１１０上にコレクタ電極１９０が設けられており、これらの電極によりトランジスタの各領域への電気的接続が得られる。また図２ではコレクタ層１２０は２層の積層構造、エミッタコンタクト層１６０は３層の積層構造で構成される。図３の表はこれらの積層構造も含めた半導体層各層の導電タイプ、不純物の種類と濃度、層の厚さを示す。第１のコレクタ層１２１はＧａＡｓから成る。第２のコレクタ層１２２には、半導体の組成が第１のコレクタ層１２１側がＧａＡｓ、ＩｎＧａＡｓベース層１３０側がＩｎＧａＡｓとなるようにＩｎ含有量に傾斜が設けられている。すなわち組成をＩｎｋＧａ１－ｋＡｓと記述した際のＩｎ含有量ｋを第１のコレクタ層１２１側でほぼ０、ＩｎＧａＡｓベース層１３０側でほぼ０．１となるように連続的に変化させる。これは伝導帯エネルギーを第１のコレクタ層１２１からＩｎＧａＡｓベース層１３０に滑らかに接続させるためである。ＩｎＧａＡｓベース層１３０のｐ型不純物は炭素（Ｃ）であり、濃度は４ｘ１０１９ｃｍ－３である。図３に示す実施例ではＩｎＧａＡｓベース層のＩｎ含有量、すなわち組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊは０．１、厚さは３５ｎｍである。従来技術の項で述べたようにＩｎＧａＡｓベース層の厚さはＩｎ含有量に応じて好ましい値が選ばれる。第１のエミッタ層１５０は本発明の特徴であるＣｕＰｔ型秩序を有するＩｎＧａＰであり、組成をＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉは０．４８である。ＣｕＰｔ型秩序を有するＩｎＧａＰは自発分極を有し、第１のエミッタ層１５０に用いた場合エミッタコンタクト層側の表面に自発分極による負の電荷が発生する。高濃度ＧａＡｓエミッタコンタクト層１６１はこの自発分極による負の電荷を相殺するためｎ型不純物であるＳｉの濃度を高くした層であり、自発分極による負の電荷で伝導帯エネルギーが上昇するのを抑える。本実施例ではＧａＡｓ基板１００上の半導体層を最上部のＩｎＧａＡｓエミッタコンタクト層１６３を除き全てＧａＡｓとの格子不整合による歪を実質的に緩和させることなく成長する。これにより歪緩和で発生する格子欠陥のない特性に優れる素子が得られる。一方ＩｎＧａＡｓエミッタコンタクト層１６３は図２に示すエミッタ電極１７０との良好なオーム性接触を得るためにＩｎの含有量を十分に大きくする。このためＩｎＧａＡｓエミッタコンタクト層１６３中には歪緩和が起こり格子欠陥が生じるが、下層のＧａＡｓエミッタコンタクト層１６２の厚さを１１０ｎｍと厚くすることにより、格子欠陥の影響が素子の真性領域に及び特性を劣化させるのを防いでいる。

【００２５】

以下、本願第１の発明の効果を説明する。まず、図２及び図３に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算されるバンド端エネルギーの構造を説明する。図４（ａ）は伝導帯エネルギー、価電子帯エネルギー、およびフェルミ準位の第１のエミッタ層１５０から、ＩｎＧａＡｓベース層１３０、第２のコレクタ層１２２、第１のコレクタ層１２１に渡る深さ依存性を示す。図４（ｂ）は接合部分について伝導帯エネルギーの深さ依存性を拡大して示した図である。トランジスタには電圧は印加されておらず、従って図４（ａ）に示すようにフェルミ準位は深さ方向に一定である。図４（ａ）、（ｂ）において第１のエミッタ層１５０と示された部分には点線と実線が示されているが、点線は第１のエミッタ層１５０を従来のＩｎＧａＰによるエミッタ層に置き換えた場合であり、スパイク状エネルギー障壁の高さは図３８（ｂ）で従来例として示したように１０５ｍｅＶである。一方実線は本発明によるＧａＡｓＨＢＴの場合であり、室温におけるバンドギャップ（Ｅｇ）が１．８１ｅＶであるＣｕＰｔ型秩序を有するＩｎＧａＰを第１のエミッタ層１５０に用いた場合である。まず図４（ａ）に示す価電子帯エネルギーについ

て説明する。第１のエミッタ層１５０と示す部分の価電子帯エネルギーは従来のＩｎＧａＰ層に置き換えた場合と本発明によるＣｕＰｔ型秩序を有するＩｎＧａＰ層の場合でほとんど差がないため、重なって表示されている。これはＩｎＧａＰにおけるＣｕＰｔ型秩序の特徴であり、秩序化によるバンドギャップの低下は殆どすべて伝導帯エネルギーの低下によって引き起こされ、価電子帯のエネルギーは変わらない（非特許文献４）。エミッタ層の価電子帯で形成される障壁によりベース層内のホールのエミッタ層への注入が抑えられることがＨＢＴの特徴であるが、本発明によるＩｎＧａＰエミッタ層においても従来のＩｎＧａＰを用いるエミッタ層の場合と同等の効果が得られる。次に伝導帯エネルギーに着目する。第１のエミッタ層１５０とＩｎＧａＡｓベース層１３０との界面のスパイク状のエネルギー障壁の高さは図４（ｂ）に示すように第１のエミッタ層１５０を従来のＩｎＧａＰに置き換えた場合（点線）では１０５ｍｅＶであったのに対し、ＣｕＰｔ型秩序を有するＩｎＧａＰをエミッタ層に用いる本発明では大幅に低減される（実線）。図４（ｂ）に示したＥｇが１．８１ｅＶの場合ではスパイク状エネルギー障壁の高さは２５ｍｅＶである。これは図３８（ａ）に示したＧａＡｓベース層におけるスパイク状エネルギー障壁と同じ高さであり、障壁の影響は殆どなくなる。図５は図４（ｂ）に示したスパイク状エネルギー障壁高さの第１のエミッタ層１５０に用いるＣｕＰｔ型秩序を有するＩｎＧａＰのＥｇとの関係を示す図である。Ｅｇが１．８９ｅＶの点はエミッタ層に従来のＩｎＧａＰを用いる場合に相当する。エミッタ層にＣｕＰｔ型秩序を有するＩｎＧａＰを用いる場合、秩序化の程度に応じてＥｇが低下し、それに伴いスパイク状エネルギー障壁高さが減少する。図４（ｂ）中にＥｇが１．８６ｅＶ以下のデータ点を「本発明」と示した。これはＥｇが１．８６ｅＶ以下において特に顕著な特性改善が得られるためであり、その具体的説明は図１１の説明の個所で述べる。

【００２６】

次に、図２及び図３に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算される電気的直流特性（ＤＣ特性）について説明する。図６は図２に示すＧａＡｓＨＢＴにおいてエミッタ電極１７０を接地し、ベース電極１８０とコレクタ電極１９０に同一の正の電圧Ｖｂｅを印加した時のコレクタ電流ＩｃのＶｂｅ依存性を表しており、いわゆるガンメルプロットと呼ばれる測定で得られるＩｃの特性である。図４（ａ）、（ｂ）と同様に、点線は第１のエミッタ層１５０を従来のＩｎＧａＰによるエミッタ層に置き換えた場合である。一方実線は室温におけるバンドギャップが１．８１ｅＶであるＣｕＰｔ型秩序を有するＩｎＧａＰを第１のエミッタ層１５０に用いた本発明によるＧａＡｓＨＢＴの場合である。Ｉｃがある決められた一定値に達するＶｂｅがターンオンＶｂｅである。図６に示す２本のＩｃ曲線は横に７５ｍＶ平行移動している。すなわち本発明のターンオンＶｂｅはターンオンＶｂｅを定義するＩｃに関わらず従来に比べ７５ｍＶ低い。この変化は図４（ｂ）に示したスパイク状エネルギー障壁の高さが１０５ｍｅＶから８０ｍｅＶ低下し２５ｍｅＶとなったことによる。図７はターンオンＶｂｅのＩｎＧａＰのＥｇとの関係を示す図である。Ｅｇが１．８９ｅＶの点は第１のエミッタ層１５０を従来のＩｎＧａＰによるエミッタ層に置き換えた場合である。Ｅｇの減少、すなわちＣｕＰｔ秩序の増大に従いターンオンＶｂｅが減少する。図７中にＥｇが１．８６ｅＶ以下のデータ点を「本発明」と示した。これはＥｇが１．８６ｅＶ以下において特に顕著な特性改善が得られるためであり、その具体的説明は図１１の説明の個所で述べる。

【００２７】

次に、図２及び図３に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算される高周波特性について説明する。図８はベースコレクタ間容量Ｃｂｃのコレクタ電流Ｉｃ依存性を示す図である。コレクタエミッタ間電圧Ｖｃｅを０．５Ｖに固定し、Ｉｃ依存性を得るためベースエミッタ間電圧Ｖｂｅを変化させている。Ｃｂｃは周波数ｆ０＝２ＧＨｚにおけるＹパラメータから以下の式を用いて計算した。

Ｃｂｃ＝－Ｉｍ（Ｙ１２）／（２πｆ０）

ここで、Ｉｍ（Ｙ１２）はＹパラメータ成分Ｙ１２の虚数部、πは円周率である。点線は第１のエミッタ層１５０を従来のＩｎＧａＰによるエミッタ層に置き換えた場合、実線は

本発明すなわちＣｕＰｔ型秩序を有するＩｎＧａＰエミッタの場合であり、室温における
Ｅｇが１．８１ｅＶの場合について示した。図８に示したデータ点はＩｃが０．０１Ａ以
上であり、全て図３７に示す「低Ｖｂｅ領域」に入る。図６からわかるようにＩｃが０．
０１Ａ以上となるＶｂｅは１．２５Ｖを超える。一方Ｖｃｅは０．５Ｖであるから、Ｖｂ
ｃは０．７５Ｖ以上、即ちベースコレクタ間のｐｎ接合は高い順方向バイアス状態にある
。このため、図８中に点線で示した従来のＧａＡｓＨＢＴではＩｃの増加、すなわち順方
向バイアスが強まるにつれて、Ｃｂｃが１ピコファラッドを超える高い値となる。これに
対し本発明のＧａＡｓＨＢＴにおけるＣｂｃは従来に比べ大幅に低減されており、低減の
程度はＩｃが高いほど顕著である。これはターンオンＶｂｅの低減によりベースコレクタ
間の順方向バイアスが小さくなるためである。図９は周波数ｆ０＝２ＧＨｚにおける最大
電力増幅率のＩｃ依存性を示す。図８のＣｂｃと同様に、コレクタ電圧Ｖｃｅは０．５Ｖ
である。縦軸はＭＳＧ／ＭＡＧと表示されているが、これはＭａｘｉｍｕｍ　Ｓｔａｂｌｅ
Ｇａｉｎ　（ＭＳＧ）とＭａｘｉｍｕｍ　Ａｖａｉｌａｂｌｅ　Ｇａｉｎ　（ＭＡＧ）の略
である。ＭＡＧはトランジスタが発振を起こさない安定条件を満足する場合に定義される
最大電力増幅率である。一方トランジスタが安定条件を満足しない領域では最大電力増幅
率は外部素子により強制的に安定化させた場合に得られる値（ＭＳＧ）として定義される
。図９中でＩｃ＝０．０５Ａで曲線の傾きが急激に変化するが、０．０５Ａ以下がＭＳＧ
領域、０．０５Ａ以上がＭＡＧ領域である。図９において、実線は本発明によるＧａＡｓ
ＨＢＴであり、ＩｎＧａＰエミッタ層の室温におけるＥｇが１．８１ｅＶの場合について
示した。点線で示す従来のＧａＡｓＨＢＴに比べ、何れの電流においてもＭＳＧ／ＭＡＧ
が高い。これは図８に示したＣｂｃの低減によるものである。Ｃｂｃはトランジスタの電
力増幅において帰還容量として働き電力増幅率を低下させる。特に「低Ｖｃｅ領域」では
ベースコレクタ間のｐｎ接合が強い順方向バイアス状態になるためＣｂｃが非常に大きく
なり、電力増幅率を低下させる支配的な要因となる。本発明によれば、「低Ｖｃｅ領域」
においてＣｂｃの大幅な低減が可能になり、同領域での電力増幅率の低下を抑えることが
できる。図１０はＣｂｃのＥｇとの関係、図１１は最大電力増幅率のＥｇとの関係を示す
。何れもＶｃｅは０．５Ｖである。また黒丸はＩｃが０．０７２Ａにおける値、黒三角は
Ｉｃが０．１４４Ａにおける値である。Ｉｃ＝０．０７２Ａ、０．１４４Ａはいずれも図
３７に示した「低Ｖｃｅ領域」に入るが、エミッタの面積が３６０平方ミクロンであるか
ら、エミッタ面における平均電流密度に換算するとそれぞれ２０ｋＡ／ｃｍ２、４０ｋＡ
／ｃｍ２に相当する。図１１において、Ｉｃ＝０．０７２Ａ、０．１４４Ａ何れの場合も
最大電力増幅率はＭＡＧの領域となるため、縦軸はＭＡＧで表した。図１０及び図１１で
「従来」と示したデータ点は第１のエミッタ層１５０を従来のＩｎＧａＰに置き換えたＧ
ａＡｓＨＢＴの場合である。ＩｎＧａＰのＣｕＰｔ型秩序化が進みＥｇが減少するにつれ
て、Ｃｂｃが減少しＭＡＧが増加する。本発明の顕著な効果を得るには、Ｉｃ＝０．０７
２Ａ（２０ｋＡ／ｃｍ２）においてＭＡＧが従来の１ｄＢ以上、Ｉｃ＝０．１４４Ａ（４
０ｋＡ／ｃｍ２）においてＭＡＧが従来の２ｄＢ以上改善することが好ましい。従って、
図１１において同条件を満足するＥｇ範囲である１．８６ｅＶ以下を「本発明」と示した
。図５、図７、図１０にも同様にＥｇが１．８６ｅＶ以下の領域を「本発明」と示した。
なお、非特許文献５にＥｇ＝１．７６ｅＶまでＣｕＰｔ型秩序化が進んだＩｎＧａＰの成
長が報告されている。本願第１の発明も１．７６ｅＶ≦Ｅｇ≦１．８６ｅＶであれば十分
な効果が得られる。

【００２８】

次に、図２及び図３に示した本願第１の発明によるＧａＡｓＨＢＴを電力増幅器に用い
た場合の特性向上について説明する。図１２はＧａＡｓＨＢＴからなる電力増幅器の特性
解析用回路であり、いわゆるロードプル／ソースプル回路である。ＲＦ入力端子が接続さ
れるベース電極１８０にはトランジスタを発振、温度上昇に対して安定化させるための抵
抗と容量からなるバラスト回路が接続されている。さらにＲＦ入力端子側にはＤＣ電圧を
遮断しＲＦ信号のみ透過するＤＣブロック容量を介してソースチューナが挿入されている
。ソースチューナは電力増幅率が高くなるようにトランジスタの入力インピーダンスとの

インピーダンス整合を取るために使用される。一方コレクタ電極１９０とＲＦ出力端子の間にはＤＣブロック容量を介してロードチューナ挿入されている。ロードチューナはＲＦ出力の飽和時における電力付加効率（Ｐｏｗｅｒ　Ａｄｄｅｄ　Ｅｆｆｉｃｉｎｅｃｙ，ＰＡＥ）のピーク値が大きくなるようにトランジスタの出力側インピーダンスとのインピーダンス整合を取るために使用される。さらに、２次高調波（基本波の周波数をｆ０とした時の２ｆ０）による電力損失を抑えるため、２ｆ０におけるインピーダンス（図１２中Ｚ２ｆ０と記載）をほぼゼロとする。他の高調波成分におけるインピーダンスは５０オームとする。ベース電極１８０、コレクタ電極１９０にはそれぞれＤＣバイアス電圧Ｖｂｅ０，Ｖｃｅ０がＲＦ電圧を遮断してＤＣ電圧のみ透過するＲＦブロックインダクタを介して印加される。以下に説明する結果はＧａＡｓＨＢＴとして図２および図３に示したエミッタ面積３６０平方ミクロンの素子を用いた場合である。ＲＦ入力電力がない場合のＩｃが６ｍＡとなるようにＶｂｅ０を調節した。動作周波数ｆ０は２ＧＨｚとし、ソースチューナ及びロードチューナのインピーダンスはＶｃｅ０＝３Ｖにおいて整合を取った。図１３は本発明によるＧａＡｓＨＢＴのＲＦ動作時のＩｃ，Ｖｃｅを時間を横軸にプロットした図である。第１のエミッタ層であるＩｎＧａＰのバンドギャップは１．８１ｅＶである。実線はＩｃ，点線はＶｃｅである。実線、点線とも３本の曲線が示されているが、それぞれＶｃｅ０が１Ｖ，３Ｖ，５Ｖの時の曲線である。またこれらの曲線は電力付加効率ＰＡＥが最大となる電力飽和動作時の信号である。ＩｃとＶｃｅは重なり部分が小さく、電力損失が小さい。これはロードチューナにおいて２次高調波２ｆ０のインピーダンスをゼロにするなどによる効果である。Ｉｃのピーク時の値はＶｃｅ０＝１Ｖでは０．０５Ａ，Ｖｃｅ０＝３Ｖでは０．１７Ａ、Ｖｃｅ０＝５Ｖでは０．２８Ａ程度であり、一方Ｉｃがピークになる時のＶｃｅは０．５Ｖ程度である。すなわち、ＩｃピークＧａＡｓＨＢＴは図３７で説明した「低Ｖｃｅ領域」で動作している。図１４はＰＡＥの出力電力依存性、図１５は電力増幅率の出力電力依存性を示す。図１４、図１５いずれもコレクタのＤＣバイアス電圧Ｖｃｅ０が１Ｖ、２Ｖ，３Ｖ，４Ｖ，５Ｖの場合について特性が示されている。いずれのＶｃｅ０の場合も、点線は第１のエミッタ層１５０を従来のＩｎＧａＰ層に置き換えた従来のＧａＡｓＨＢＴの場合である。一方細い実線と太い実線は本発明によるＧａＡｓＨＢＴの場合であり、細い実線は第１のエミッタ層にバンドギャップＥｇが１．８５ｅＶのＣｕＰｔ型秩序ＩｎＧａＰを用いた場合、太い実線はＥｇが１．８１ｅＶのＣｕＰｔ型秩序ＩｎＧａＰを用いた場合である。図１４には電力付加効率のピークを結ぶ線も示した。本発明によるＧａＡｓＨＢＴの電力付加効率のピーク値はいずれのＶｃｅ０においても従来のＧａＡｓＨＢＴに比べて高く、Ｅｇが１．８１ｅＶの場合ではその差は最大４％に達する。これは本発明によるＧａＡｓＨＢＴの「低Ｖｃｅ領域」におけるＣｂｃ低減とそれによる電力増幅率の増大によるものである。電力付加効率の向上は、Ｖｃｅ０が低いほど顕著である。これは、図３７からわかるようにＶｃｅ０が低いと負荷曲線が「低Ｖｃｅ領域」内に入る割合が増えるためである。従来技術の説明でも述べたように、エンベロープトラッキング型（包絡線追跡型）電力増幅器では変調信号の振幅変化に応じてＶｃｅ０を動的に変化させ、高出力時はＶｃｅ０を高く、低出力時はＶｃｅ０を低くする。これによりトランジスタを常に電力付加効率が最大となる飽和領域で動作させる。図１４に示したように、本発明によるＧａＡｓＨＢＴではいずれのＶｃｅ０においても電力付加効率のピーク値が従来のＧａＡｓＨＢＴより高い。また図１５に示した電力増幅率も本発明によるＧａＡｓＨＢＴでは従来のＧａＡｓＨＢＴより高い。従って本発明によるＧａＡｓＨＢＴを用いることにより、電力増幅器、特にエンベロープトラッキング型増幅器のように電力飽和領域で動作する電力増幅器において特性を大幅に改善することができる。

【００２９】

以上に説明した本願第１の発明の実施例では、第１のエミッタ層１５０に用いるＩｎＧａＰのＣｕＰｔ型秩序は層内で均一であり、バンドギャップは一定である。本願第１の発明の他の実施例として、ＣｕＰｔ型秩序がＩｎＧａＡｓベース層１３０との界面付近で高く、界面から離れた領域で低くなるように変化させてもよい。これにより、分極電荷を分散させることができ、負の分極電荷による伝導帯エネルギー上昇の影響を小さくすること

ができる。或は図１６に示すように、第１のエミッタ層１５０とエミッタコンタクト層１６０の間に第２のエミッタ層１５１を設け、第１のエミッタ層１５０はＣｕＰｔ型秩序を有するＩｎＧａＰとし、第２のエミッタ層１５１は従来のＩｎＧａＰとしてもよい。これにより、従来のＩｎＧａＰをエミッタ層に用いるＧａＡｓＨＢＴの他の特性を維持しつつ、ＩｎＧａＡｓベース層１３０との界面に生じるスパイク状エネルギー障壁の高さを低減しターンオンＶｂｅを低下させることができる。なお、図１６において第２のエミッタ層１５１はＡｌＧａＡｓなどＩｎＧａＰ以外の半導体を用いてもよい。また、第１のエミッタ層１５０と第２のエミッタ層１５１の界面近傍のｎ型不純物濃度を高くし、第１のエミッタ層１５０の第２のエミッタ層１５１側表面に生じる負の分極電荷の影響を低減してもよい。

【００３０】

以上に説明した本願第１の発明の実施例では、ＩｎＧａＡｓベース層１３０のＩｎ含有量、すなわち組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊが０．１の場合について説明したが、ｊが０．０５から０．１２の範囲にあれば同様の効果が得られる。或はｊの膜中の平均値を０．０５から０．１２の範囲とし、膜に垂直な方向にｊの値に傾斜をつけてもよい。

【００３１】

図１７は本願第２の発明によるＧａＡｓＨＢＴの主要構成要素を示す半導体層構造である。ＧａＡｓ基板２００上にサブコレタ層２１０、コレクタ層２２０、第１のＩｎＧａＡｓベース層２３０、第２のＩｎＧａＡｓベース層２４０、エミッタ層２５０、エミッタコンタクト層２６０がエピタキシャル成長により形成される。ＧａＡｓ基板２００の面方位は（１００）である。サブコレクタ層２１０、コレクタ層２２０、エミッタ層２５０、エミッタコンタクト層２６０はｎ型半導体、第１のＩｎＧａＡｓベース層２３０、第２のＩｎＧａＡｓベース層２４０はｐ型である。サブコレクタ層２１０、コレクタ層２２０、第１のＩｎＧａＡｓベース層２３０、第２のＩｎＧａＡｓベース層２４０、エミッタ層２５０はｎｐｎ型トランジスタの真性部分を構成しており、これらの層は何れもＧａＡｓとの格子不整合による格子歪の緩和のない半導体層を用いる。サブコレクタ層２１０およびコレクタ層２２０には例えば基板材料と同じＧａＡｓを用いる。或はＧａＡｓとの格子不整合が殆どない別の半導体、例えばＩｎＧａＰ、ＡｌＧａＡｓや、それらの半導体の積層構造を用いてもよい。第１のＩｎＧａＡｓベース層２３０および第２のＩｎＧａＡｓベース層２４０は疑似格子整合（ｐｓｅｕｄｏｍｏｒｐｈｉｃ）成長により圧縮歪を維持したまま歪緩和させずに成長させる。ここで本発明の特徴として、第１のＩｎＧａＡｓベース層２３０中のｐ型不純物濃度をＮｐ１、第２のＩｎＧａＡｓベース層２４０中のｐ型不純物濃度をＮｐ２とした時、Ｎｐ２＜Ｎｐ１の関係が成り立つ。

【００３２】

本願第２の発明の好ましい一形態においては、Ｎｐ２≦０．５ｘＮｐ１である。

【００３３】

本願第２の発明の好ましい一形態においては、Ｎｐ１≧２ｘ１０１９ｃｍ－３である。

【００３４】

本願第２の発明の好ましい一形態においては、第２のＩｎＧａＡｓベース層２４０の厚さは１ｎｍ乃至６ｎｍの範囲にある。

【００３５】

本願第２の発明の好ましい一形態においては、第１のＩｎＧａＡｓベース層２３０および第２のＩｎＧａＡｓベース層２４０の何れも、その組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊの平均値が０．０５乃至０．１２の範囲にある。

【００３６】

図１８に示すＧａＡｓＨＢＴの断面構造は、図１７に示す主要構成要素を有するＧａＡｓＨＢＴを電力増幅器として用いた場合の典型的な例である。本実施例では、エミッタは３本の領域に別れており、図１８中の矢印２９９で示す各エミッタの幅は３ミクロンである。また紙面に直交する方向のエミッタ寸法（長さ）は４０ミクロンである。従ってエミ

ッタ面積は３６０平方ミクロンである。図１８に示すＧａＡｓＨＢＴにはエミッタコンタクト層２６０上にエミッタ電極２７０、第２のＩｎＧａＡｓベース層２４０上にベース電極２８０、サブコレクタ層２１０にコレクタ電極２９０が設けられており、これらの電極によりトランジスタの各領域への電気的接続が得られる。また図１８ではコレクタ層２２０およびエミッタコンタクト層２６０がいずれも２層の積層構造で構成される。図１９の表はこれらの積層構造も含めた半導体層各層の導電タイプ、不純物の種類と濃度、層の厚さを示す。第１のコレクタ層２２１はＧａＡｓから成る。第２のコレクタ層２２２には、半導体の組成が第１のコレクタ層２２１側がＧａＡｓ、第１のＩｎＧａＡｓベース層２３０側がＩｎＧａＡｓとなるようにＩｎ含有量に傾斜が設けられている。すなわち組成をＩｎｋＧａ１－ｋＡｓと記述した際のＩｎ含有量ｋは第１のコレクタ層側でほぼ０、第１のＩｎＧａＡｓベース層２３０側でほぼ０．１となるように連続的に変化させる。これは伝導帯エネルギーを第１のコレクタ層２２１から第１のＩｎＧａＡｓベース層２３０に滑らかに接続させるためである。第１のＩｎＧａＡｓベース層２３０と第２のＩｎＧａＡｓベース層２４０のｐ型不純物は炭素（Ｃ）であり、濃度はそれぞれＮｐ１、Ｎｐ２である。本発明の特徴として、Ｎｐ２はＮｐ１より小さい。その効果については後述する。ＩｎＧａＡｓベース層全体の厚さは３５ｎｍであり、そのうち第２のＩｎＧａＡｓベース層２４０の厚さはＸである。Ｘは０ｎｍより大きく、３５ｎｍより小さい範囲となるが、これも後ほど説明するように１ｎｍ≦Ｘ≦６ｎｍにおいて特に顕著な特性改善が得られる。第１のＩｎＧａＡｓベース層２３０、第２のＩｎＧａＡｓベース層２４０のＩｎ含有量、すなわち組成をＩｎｊＧａ１－ｊＡｓと記述した際のＩｎ含有量ｊは０．１である。従来技術の項で述べたようにＩｎＧａＡｓベース層全体の厚さ（本実施例では３５ｎｍ）はＩｎ含有量に応じて好ましい値が選ばれる。エミッタ層２５０には室温におけるＥｇが１．８９ｅＶである通常のＩｎＧａＰを用いる。組成をＩｎｉＧａ１－ｉＰと記述した際のＩｎ含有量ｉは０．４８である。本実施例ではＧａＡｓ基板２００上の半導体層を最上部のＩｎＧａＡｓエミッタコンタクト層２６２を除き全てＧａＡｓとの格子不整合による歪を実質的に緩和させることなく成長する。これにより歪緩和で発生する格子欠陥のない特性に優れる素子が得られる。一方ＩｎＧａＡｓエミッタコンタクト層２６２は図１８に示すエミッタ電極２７０との良好なオーム性接触を得るためにＩｎの含有量を十分に大きくする。このためＩｎＧａＡｓエミッタコンタクト層２６２中には歪緩和が起こり格子欠陥が生じるが、下層のＧａＡｓエミッタコンタクト層２６１の厚さを１２０ｎｍと厚くすることにより、格子欠陥の影響が素子の真性領域に及び特性を劣化させるのを防いでいる。

【００３７】

以下、本願第２の発明の効果を説明する。まず、図１８及び図１９に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算されるバンド端エネルギーの構造を説明する。図２０（ａ）は伝導帯エネルギー、価電子帯エネルギー、およびフェルミ準位のエミッタ層２５０から、第２のＩｎＧａＡｓベース層２４０、第１のＩｎＧａＡｓベース層２３０、第２のコレクタ層２２２、第１のコレクタ層２２１に渡る深さ依存性を示す。図２０（ｂ）は接合部分について伝導帯エネルギーの深さ依存性を拡大して示した図である。トランジスタには電圧は印加されておらず、従って図２０（ａ）に示されたフェルミ準位は深さ方向に一定である。図２０（ａ）、（ｂ）においてエミッタ層２５０および第２のＩｎＧａＡｓベース層２４０の部分には点線と実線が示されているが、点線はＸ＝０ｎｍで第２のＩｎＧａＡｓベース層２４０が存在しない場合、すなわち従来のＧａＡｓＨＢＴの場合である。一方実線は本発明によるＧａＡｓＨＢＴの場合であり、第２のＩｎＧａＡｓベース層２４０の厚さＸは２ｎｍである。また第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度Ｎｐ１は４ｘ１０１９ｃｍ－３、第２のＩｎＧａＡｓベース層２４０のｐ型不純物濃度Ｎｐ２は１ｘ１０１９ｃｍ－３である。図２０（ｂ）に示す伝導帯エネルギーに着目すると、従来のＧａＡｓＨＢＴでは図４（ｂ）にも従来例として示したように、スパイク状エネルギー障壁の高さは１０５ｍｅＶである。これに対し、実線で示す本発明によるＧａＡｓＨＢＴではスパイク状エネルギー障壁高さが４２ｍｅＶと６３ｍｅＶ低くなる。以下にその理由を説明する。第１のＩｎＧａＡｓベース層のｐ型不純物濃度は４

ｘ１０１９ｃｍ－３と高い。一般に半導体で不純物濃度が高くなり導電キャリアの濃度が高くなると、フェルミ準位がバンド内に入りいわゆる縮退型半導体になる。ＩｎＧａＡｓはＧａＡｓに比べ価電子帯の状態密度が低いため、ｐ型半導体が縮退型となり易く、同じｐ型不純物濃度でもＧａＡｓに比べフェルミ準位がエネルギー的により深くバンド内に入り込む。例えば図３６（ａ）、図３６（ｂ）に示す従来例はｐ型不純物であるカーボンの濃度がいずれも４ｘ１０１９ｃｍ－３であるが、図３６（ｂ）に示すＩｎＧａＡｓベースでは図３６（ａ）に示すＧａＡｓベースに比べフェルミ準位がより深く価電子帯内に入っている。本願第２の発明ではｐ型ＩｎＧａＡｓにおける本特徴を利用している。フェルミ準位から測った価電子帯エネルギーはｐ型不純物（本実施例ではカーボン）濃度により変化する。図２０（ａ）、（ｂ）に示す実施例では第２のＩｎＧａＡｓベース層２４０のカーボン濃度は１ｘ１０１９ｃｍ－３であり、第１のＩｎＧａＡｓベース層のカーボン濃度の４分の１である。このため、図２０（ａ）の第２のＩｎＧａＡｓベース層２４０の部分を見るとわかるように、価電子帯のフェルミ準位からみたエネルギーが低下する。このため伝導帯も含めたバンドのエネルギー全体が下方に引き下げられ、その結果エミッタ層２５０のベース層との界面近傍に生じるスパイク状エネルギー障壁も引き下げられる。本特徴は第１のＩｎＧａＡｓベース層のｐ型不純物濃度が２ｘ１０１９ｃｍ－３以上で顕著になる。

【００３８】

次に、図１８及び図１９に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算される電気的直流特性（ＤＣ特性）について説明する。図２１は図１８に示すＧａＡｓＨＢＴにおいてエミッタ電極２７０を接地し、ベース電極２８０とコレクタ電極２９０に同一の正の電圧Ｖｂｅを印加した時のコレクタ電流ＩｃのＶｂｅ依存性を表しており、いわゆるガンメルプロットと呼ばれる測定で得られるＩｃの特性である。図２０（ａ）、（ｂ）と同様に、点線はＸ＝０ｎｍで第２のＩｎＧａＡｓベース層２４０が存在しない場合、すなわち従来のＧａＡｓＨＢＴの場合である。一方実線は本発明によるＧａＡｓＨＢＴの場合であり、本実施例では第２のＩｎＧａＡｓベース層２４０の厚さＸは２ｎｍ、ｐ型不純物濃度Ｎｐ２は１ｘ１０１９ｃｍ－３である。また第１のＩｎＧａＡｓベース層２３０の不純物濃度Ｎｐ１は４ｘ１０１９ｃｍ－３である。Ｉｃがある決められた一定値に達するＶｂｅがターンオンＶｂｅである。図５に示す２本のＩｃ曲線は横に４９ｍＶ平行移動している。すなわちターンオンＶｂｅを定義するＩｃに関わらず本発明のターンオンＶｂｅは従来に比べ４９ｍＶ低い。この変化は図２０（ｂ）に示したスパイク状エネルギー障壁の高さが本発明の場合の６３ｍｅＶ低下したことによる。図２２はターンオンＶｂｅのＸとの関係を示す図である。Ｎｐ１は４ｘ１０１９ｃｍ－３、Ｎｐ２は１ｘ１０１９ｃｍ－３である。Ｘの増大、すなわち第２のＩｎＧａＡｓベース層２４０の厚さの増大に従いターンオンＶｂｅが減少する。図２２中にＸが１ｎｍから６ｎｍの範囲を「本発明」と示した。これは１ｎｍ≦Ｘ≦６ｎｍにおいて特に顕著な特性改善が得られるためであり、その具体的説明は図２７の説明の個所で述べる。図２３はターンオンＶｂｅのＮｐ２／Ｎｐ１比との関係を示す図である。本図はＮｐ１＝４ｘ１０１９ｃｍ－３に固定した場合について示した。従ってＮｐ２／Ｎｐ１＝０．２５はＮｐ２＝１ｘ１０１９ｃｍ－３に相当する。Ｘは２ｎｍである。Ｎｐ２／Ｎｐ１＝１は実質的に第２のＩｎＧａＡｓベース層２４０が存在しない、すなわち従来のＧａＡｓＨＢＴの場合に相当する。ターンオンＶｂｅはＮｐ２／Ｎｐ１の減少に従って低下する。図２３にＮｐ２／Ｎｐ１が０．５以下の点を「本発明」と示した。これはＮｐ２／Ｎｐ１≦０．５において特に顕著な特性改善が得られるためであり、その具体的説明は図３１の説明の個所で述べる。

【００３９】

次に、図１８及び図１９に示したＧａＡｓＨＢＴの２次元デバイスシミュレーションにより計算される高周波特性について説明する。図２４はベースコレクタ間容量Ｃｂｃのコレクタ電流Ｉｃ依存性を示す図である。コレクタエミッタ間電圧Ｖｃｅを０．５Ｖに固定し、Ｉｃ依存性を得るためベースエミッタ間電圧Ｖｂｅを変化させている。Ｃｂｃの定義は［００２７］で説明した通りである。点線はＸ＝０ｎｍで第２のＩｎＧａＡｓベース層

２４０が存在しない場合、すなわち従来のＧａＡｓＨＢＴの場合である。一方実線は本発明によるＧａＡｓＨＢＴの場合であり、本実施例では第２のＩｎＧａＡｓベース層２４０の厚さＸは２ｎｍ、ｐ型不純物濃度Ｎｐ２は１ｘ１０１９ｃｍ－３である。また第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度Ｎｐ１は４ｘ１０１９ｃｍ－３である。図２４に示したデータ点はＩｃが０．０１Ａ以上であり、全て図３７に示す「低Ｖｂｅ領域」に入る。図２１からわかるようにＩｃが０．０１Ａ以上となるＶｂｅは１．２５Ｖを超える。一方Ｖｃｅは０．５Ｖであるから、Ｖｂｃは０．７５Ｖ以上、即ちベースコレクタ間のｐｎ接合は高い順方向バイアス状態にある。このため、図２４中に点線で示した従来のＧａＡｓＨＢＴではＩｃの増加、すなわち順方向バイアスが強まるにつれて、Ｃｂｃが１ピコファラッドを超える高い値となる。これに対し本発明のＧａＡｓＨＢＴにおけるＣｂｃは従来に比べ大幅に低減されており、低減の程度はＩｃが高いほど顕著である。これはターンオンＶｂｅの低減によりベースコレクタ間の順方向バイアスが小さくなるためである。図２５は周波数ｆ０＝２ＧＨｚにおける最大電力増幅率のＩｃ依存性を示す。図２４のＣｂｃと同様に、コレクタ電圧Ｖｃｅは０．５Ｖである。縦軸はＭＳＧ／ＭＡＧと記述されているが、その意味は［００２７］で説明した通りである。図２５中でＩｃ＝０．０５Ａで曲線の傾きが急激に変化するが、０．０５Ａ以下がＭＳＧ領域、０．０５Ａ以上がＭＡＧ領域である。図２５において、実線は本発明によるＧａＡｓＨＢＴであり、第２のＩｎＧａＡｓベース層２４０の厚さＸは２ｎｍ、ｐ型不純物濃度Ｎｐ２は１ｘ１０１９ｃｍ－３、第１のＩｎＧａＡｓベース層２３０のｐ型不純物濃度Ｎｐ１は４ｘ１０１９ｃｍ－３である。点線で示す従来のＧａＡｓＨＢＴに比べ、何れの電流においてもＭＳＧ／ＭＡＧが高い。これは図２４に示したＣｂｃの低減によるものである。Ｃｂｃはトランジスタの電力増幅において帰還容量として働き電力増幅率を低下させる。特に「低Ｖｃｅ領域」ではベースコレクタ間のｐｎ接合が強い順方向バイアス状態になるためＣｂｃが非常に大きくなり、電力増幅率を低下させる支配的な要因となる。本発明によれば、「低Ｖｃｅ領域」においてＣｂｃの大幅な低減が可能になり、同領域での電力増幅率の低下を抑えることができる。図２６はＣｂｃのＸとの関係を示す図、図２７は最大電力増幅率のＸとの関係を示す図である。いずれもＮｐ１＝４ｘ１０１９ｃｍ－３、Ｎｐ２＝１ｘ１０１９ｃｍ－３の場合である。Ｖｃｅは０．５Ｖである。また黒丸はＩｃが０．０７２Ａにおける値、黒三角はＩｃが０．１４４Ａにおける値である。Ｉｃ＝０．０７２Ａ、０．１４４Ａはいずれも図３７に示した「低Ｖｃｅ領域」に入るが、エミッタの面積が３６０平方ミクロンであるから、エミッタ面における平均電流密度に換算するとそれぞれ２０ｋＡ／ｃｍ２、４０ｋＡ／ｃｍ２に相当する。図２５において、Ｉｃ＝０．０７２Ａ、０．１４４Ａ何れの場合も最大電力増幅率はＭＡＧの領域となるため、図２７の縦軸はＭＡＧで表した。図２６及び図２７で「従来」と示したＸ＝０ｎｍのデータ点は第２のＩｎＧａＡｓベース層２４０が存在しない従来のＧａＡｓＨＢＴの場合である。Ｘが０ｎｍより大きくなるにつれて、Ｃｂｃが減少しＭＡＧが増加する。本発明の顕著な効果を得るには、Ｉｃ＝０．０７２Ａ（２０ｋＡ／ｃｍ２）においてＭＡＧが従来の１ｄＢ以上、Ｉｃ＝０．１４４Ａ（４０ｋＡ／ｃｍ２）においてＭＡＧが従来の２ｄＢ以上改善することが好ましい。従って、図２７において同条件を満足する１ｎｍ≦Ｘ≦６ｎｍの範囲を「本発明」と示した。図２２、図２３、図２６にも同様に１ｎｍ≦Ｘ≦６ｎｍの範囲を「本発明」と示した。ここで図２７の電力増幅率（ＭＡＧ）のＸ依存性についてさらに詳しく説明する。ＭＡＧはＸが増加するにつれて始め増加するが、Ｘが６ｎｍ以上で再び低下する。図２８は図２７と同じ条件における｜Ｈ２１｜２のＸとの関係を示す図である。Ｈ２１はＨパラメータの一つであり、ＲＦ動作における電流増幅率を表す。黒丸はＩｃ＝０．０７２Ａにおける値、黒三角はＩｃ＝０．１４４Ａにおける値であり、いずれもＸが大きくなると低下する。図２９にＸ＝８ｎｍの場合における伝導帯エネルギーの深さ依存性を示す。Ｎｐ１は４ｘ１０１９ｃｍ－３、Ｎｐ２は１ｘ１０１９ｃｍ－３である。伝導帯エネルギーは第２のＩｎＧａＡｓベース層２４０と第１のＩｎＧａＡｓベース層２３０との界面で急峻な立ち上がりを示し、第２のＩｎＧａＡｓベース層２４０に存在する電子に対してエネルギー障壁となる。このベース層内エネルギー障壁のため電子が第２のＩｎＧａＡｓベース層２４

０内に蓄積され、電流の流れが阻害される。これが｜Ｈ２１｜２の低下、ひいては電力増幅率の低下を招く。従って、第２のＩｎＧａＡｓベース層の厚さＸは大きすぎても特性改善が得られず、前述のＭＡＧの改善条件を満足する条件として１ｎｍ≦Ｘに加えＸ≦６ｎｍが必要となる。最後に特性改善のＮｐ２／Ｎｐ１依存性について説明する。図３０、図３１はそれぞれＣｂｃ，ＭＡＧのＮｐ２／Ｎｐ１との関係を示す図である。いずれもＸは２ｎｍ、Ｎｐ１は４ｘ１０１９ｃｍ－３、Ｖｃｅは０．５Ｖである。また黒丸はＩｃ＝０．０７２Ａにおける値、黒三角はＩｃ＝０．１４４Ａにおける値である。Ｎｐ２／Ｎｐ１＝１は実質的に第２のＩｎＧａＡｓベース層２４０が存在しない場合であり、従来のＧａＡｓＨＢＴに相当する。Ｎｐ２／Ｎｐ１が１より小さくなるにつれて、Ｃｂｃが単調に減少し、ＭＡＧが単調に増加する。再びＭＡＧがＩｃ＝０．０７２Ａ（２０ｋＡ／ｃｍ２）において従来の１ｄＢ以上、Ｉｃ＝０．１４４Ａ（４０ｋＡ／ｃｍ２）において従来の２ｄＢ以上となり本発明による顕著な改善が得られる条件は、図３１に「本発明」と示した０≦Ｎｐ２／Ｎｐ１≦０．５の範囲となる。同条件は図３０にも示した。

【００４０】

本願第２の発明によるＧａＡｓＨＢＴを電力増幅器に用いた場合も、「低Ｖｃｅ領域」における電力増幅率の向上の度合いに応じて本願第１の発明と同様に電力付加効率ＰＡＥ等の電力増幅器としての特性の改善が得られ、特にエンベロープトラッキング型増幅器のように電力飽和領域で動作する電力増幅器において特性を大幅に改善することができる。

【００４１】

本願第１の発明と本願第２の発明を組み合わせてもよい。図３２は図１８、図１９に示した本願第２の発明において、エミッタ層２５０を本願第１の発明である第１のエミッタ層１５０に置き換えた場合の２次元デバイスシミュレーションにより得られる伝導帯バンドエネルギーの深さ依存性である。第１のエミッタ層はＣｕＰｔ型秩序を有するＥｇ＝１．８５ｅＶのＩｎＧａＰである。Ｎｐ１＝４ｘ１０１９ｃｍ－３、Ｎｐ２＝１ｘ１０１９ｃｍ－３、Ｘ＝２ｎｍである。点線は図４（ｂ）、図２０（ｂ）にも示した従来のＧａＡｓＨＢＴの場合であり、スパイク状エネルギー障壁高さは１０５ｍｅＶである。これに対し本願第１の発明と本願第２の発明を組み合わせた本実施例では、実線で示すようにスパイク状エネルギー障壁の高さはほぼゼロとなる。図３３は図２１と同様のプロットである。点線で示す従来のＧａＡｓＨＢＴに比べ、実線で示す本実施例ではＩｃが大きく低電圧側にシフトしており、８３ｍＶのターンオンＶｂｅ低減が実現される。図３４、図３５はそれぞれＣｂｃ，電力増幅率（ＭＳＧ／ＭＡＧ）のＩｃ依存性を示す。Ｖｃｅは０．５Ｖである。Ｃｂｃ、ＭＳＧ／ＭＡＧの定義は［００２７］で説明した通りである。点線で示す従来のＧａＡｓＨＢＴに比べ、本実施例ではＣｂｃの大幅な低減によりＭＳＧ／ＭＡＧの大幅な改善が得られる。

【００４２】

本願第１の発明と本願第２の発明を組み合わせたＧａＡｓＨＢＴを電力増幅器に用いた場合も、「低Ｖｃｅ領域」における電力増幅率の向上の度合いに応じて本願第１の発明と同様に電力付加効率ＰＡＥ等の電力増幅器としての特性の改善が得られ、特にエンベロープトラッキング型増幅器のように電力飽和領域で動作する電力増幅器において特性を大幅に改善することができる。

【産業上の利用可能性】

【００４３】

本願第１の発明並びに第２の発明によるＧａＡｓＨＢＴは、無線通信用電力増幅器を始め、高周波増幅器用トランジスタとして広く応用可能である。

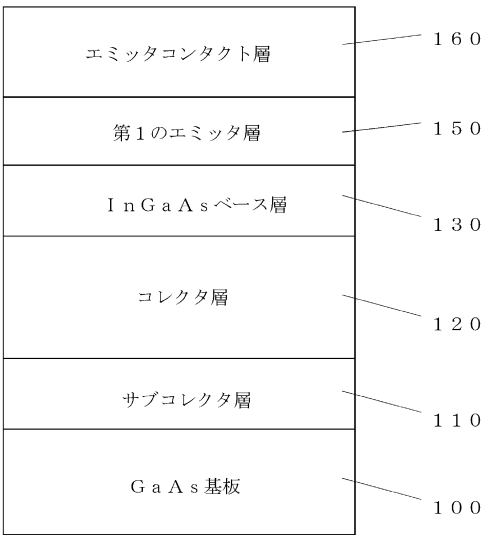
【符号の説明】

【００４４】

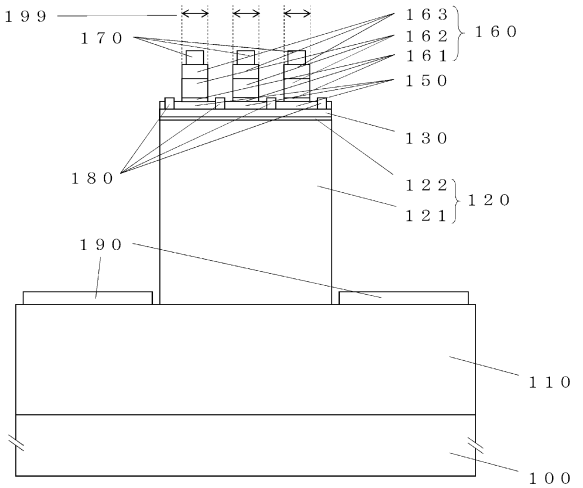
１００　ＧａＡｓ基板
１１０　サブコレクタ層
１２０　コレクタ層
１２１ 第１のコレクタ層

１２２ 第２のコレクタ層
１３０　ＩｎＧａＡｓベース層
１５０　第１のエミッタ層
１５１ 第２のエミッタ層
１６０ エミッタコンタクト層
１６１ 高濃度ＧａＡｓエミッタコンタクト層
１６２ ＧａＡｓエミッタコンタクト層
１６３ ＩｎＧａＡｓエミッタコンタクト層
１７０ エミッタ電極
１８０ ベース電極
１９０ コレクタ電極
１９９ エミッタ幅を示す矢印
２００ ＧａＡｓ基板
２１０ サブコレクタ層
２２０ コレクタ層
２２１ 第１のコレクタ層
２２２ 第２のコレクタ層
２３０ 第１のＩｎＧａＡｓベース層
２４０ 第２のＩｎＧａＡｓベース層
２５０ エミッタ層
２６０ エミッタコンタクト層
２６１ ＧａＡｓエミッタコンタクト層
２６２ ＩｎＧａＡｓエミッタコンタクト層
２７０ エミッタ電極
２８０ ベース電極
２９０ コレクタ電極
２９９ エミッタ幅を示す矢印

【図面】
【図１】



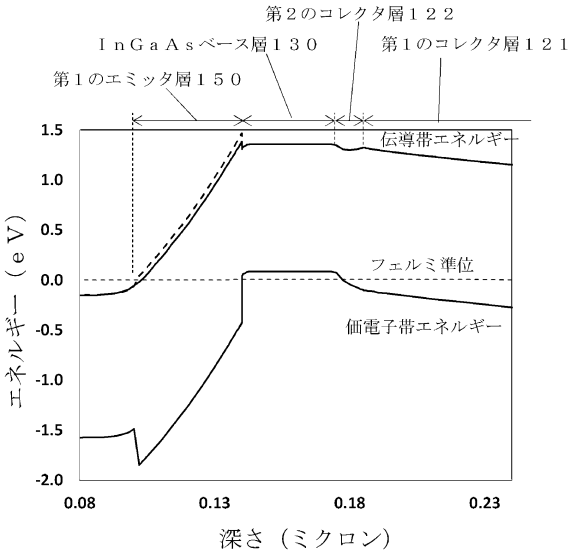
【図２】



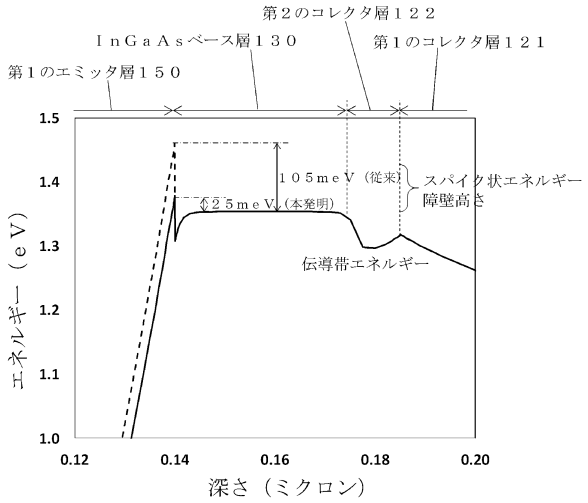
【図３】

番号	種類	導電タイプ	不純物種類	不純物濃度（cm^{-3}）	厚さ（nm）
163	InGaAsエミッタコンタクト層	n型	Si	$>5x10^{18}$	80
162	GaAsエミッタコンタクト層	n型	Si	$5x10^{18}$	110
161	高濃度GaAsエミッタコンタクト層	n型	Si	$>5x10^{18}$	10
150	第1のエミッタ層	n型	Si	$3x10^{17}$	40
130	InGaAsベース層（$In_jGa_{1-j}As$、j=0.1）	p型	C	$4x10^{19}$	35
122	第2のコレクタ層（$In_kGa_{1-k}As$、k=0～0.1）	n型	Si	$1x10^{15}$	10
121	第1のコレクタ層（GaAs）	n型	Si	$1x10^{15}$～$1x10^{17}$	1000
110	サブコレクタ層（GaAs）	n型	Si	$5x10^{18}$	600
100	GaAs基板	半絶縁	―	―	―

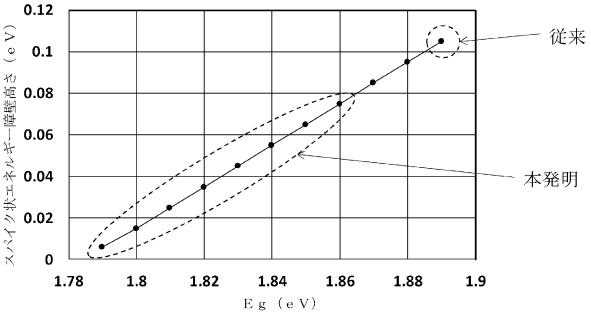
【図４（ａ）】



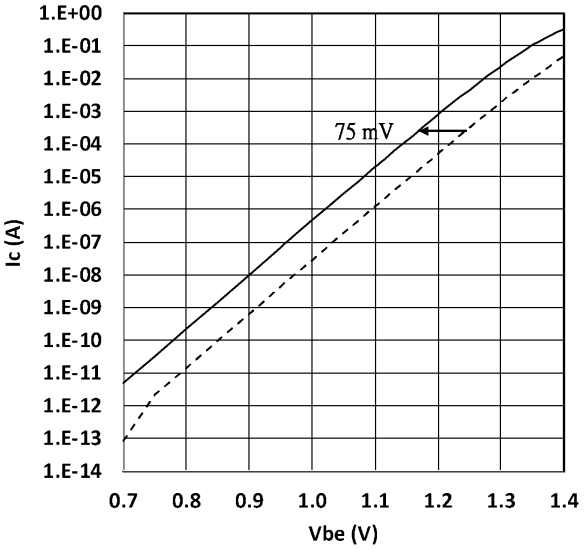
【図４（ｂ）】



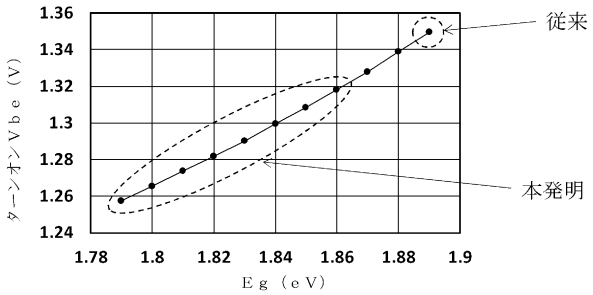
【図５】



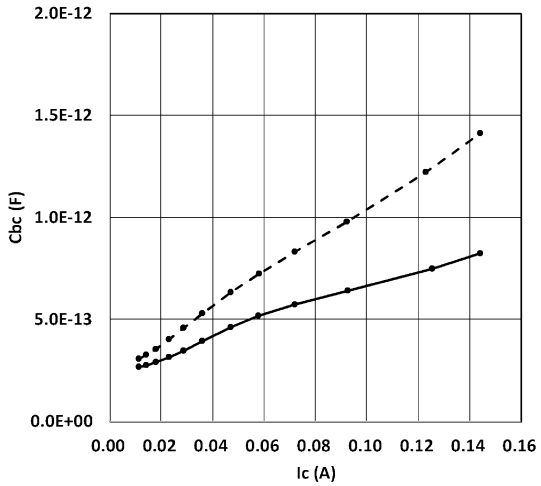
【図６】


1.E+00
1.E-01
1.E-02
1.E-03
1.E-04
1.E-05
1.E-06
1.E-07
1.E-08
1.E-09
1.E-10
1.E-11
1.E-12
1.E-13
1.E-14
Ic (A)
75 mV
0.7
0.8
0.9
1.0
1.1
1.2
1.3
1.4
Vbe (V)

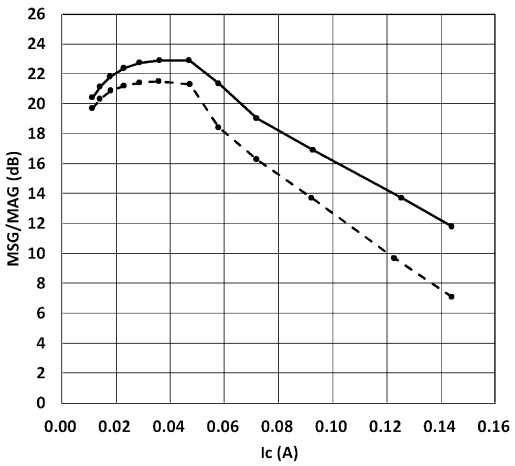
【図７】


1.36
1.34
1.32
1.3
1.28
1.26
1.24
ターンオンVbe（V）
1.78
1.8
1.82
1.84
1.86
1.88
1.9
Eg（eV）
従来
本発明

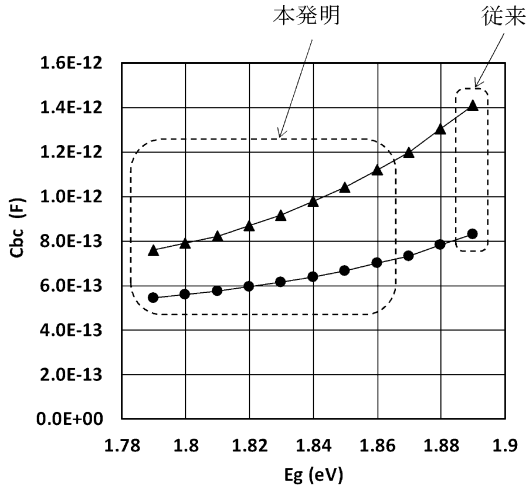
【図８】


2.0E-12
1.5E-12
1.0E-12
5.0E-13
0.0E+00
Cbc (F)
0.00
0.02
0.04
0.06
0.08
0.10
0.12
0.14
0.16
Ic (A)

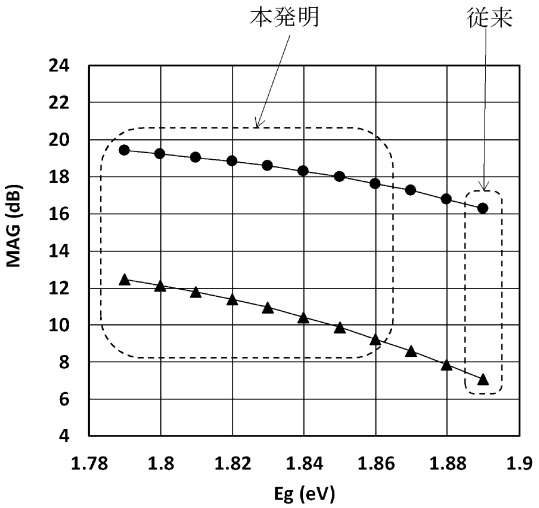
【図９】


26
24
22
20
18
16
14
12
10
8
6
4
2
0
MSG/MAG (dB)
0.00
0.02
0.04
0.06
0.08
0.10
0.12
0.14
0.16
Ic (A)

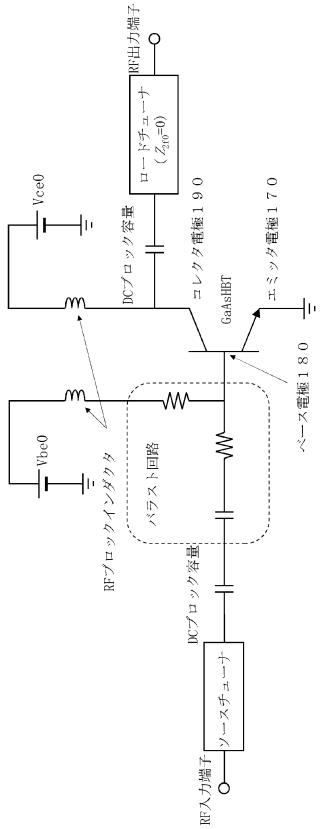
【図１０】



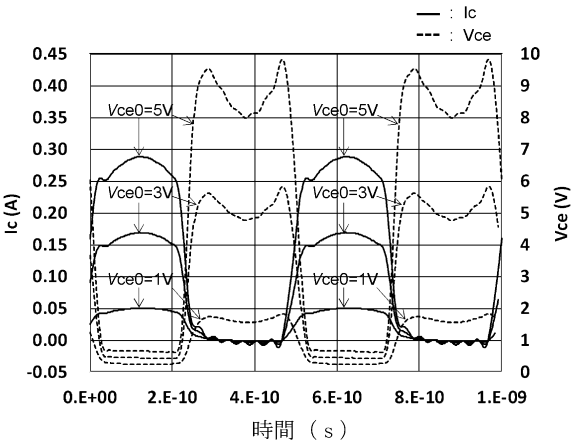
【図１１】



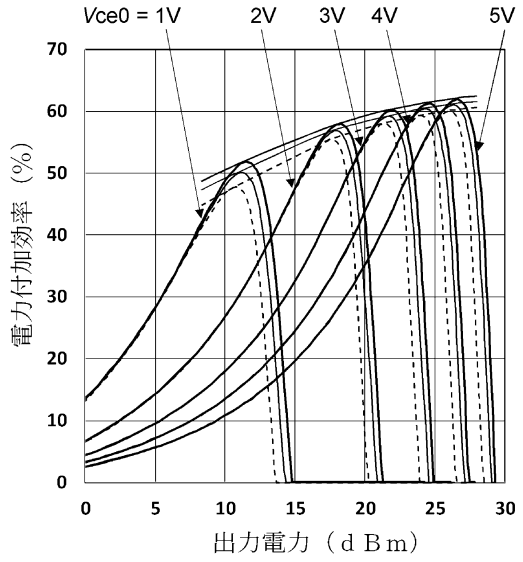
【図１２】



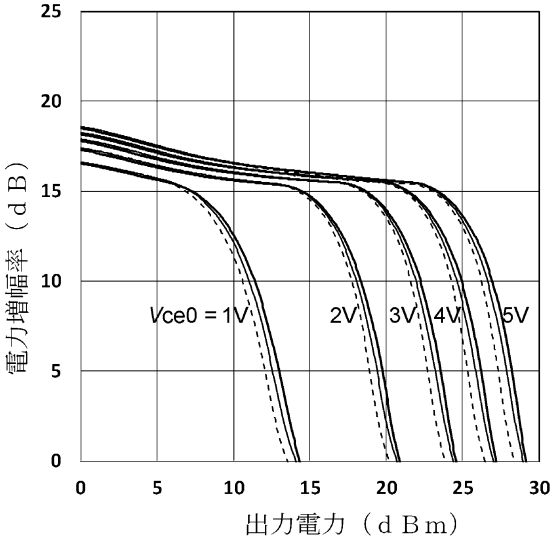
【図１３】



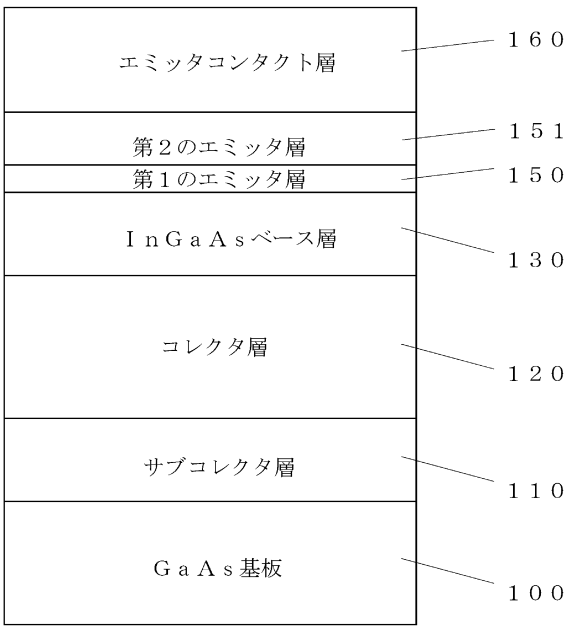
【図１４】



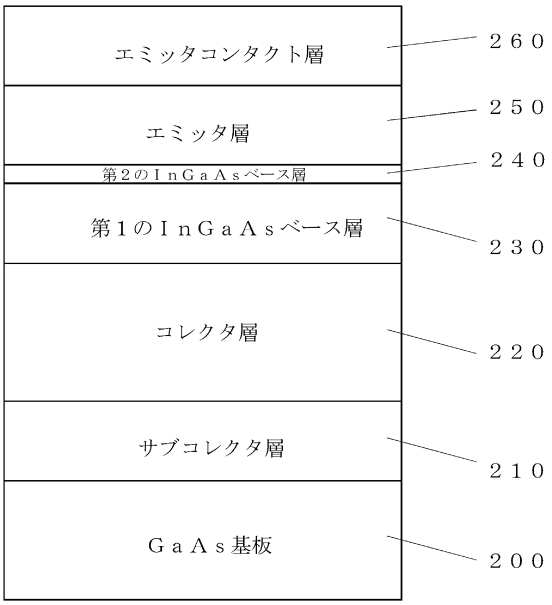
【図１５】



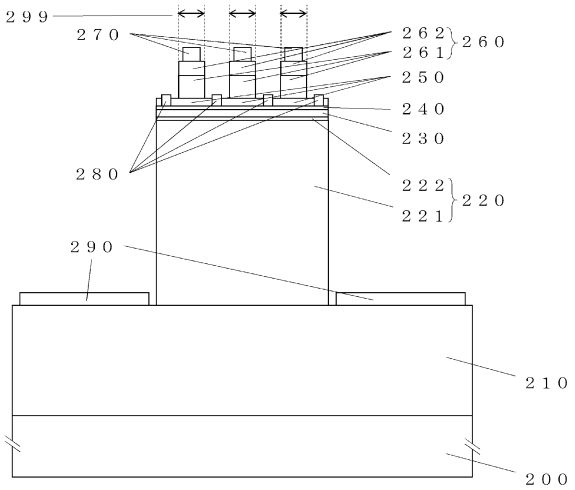
【図１６】



【図１７】



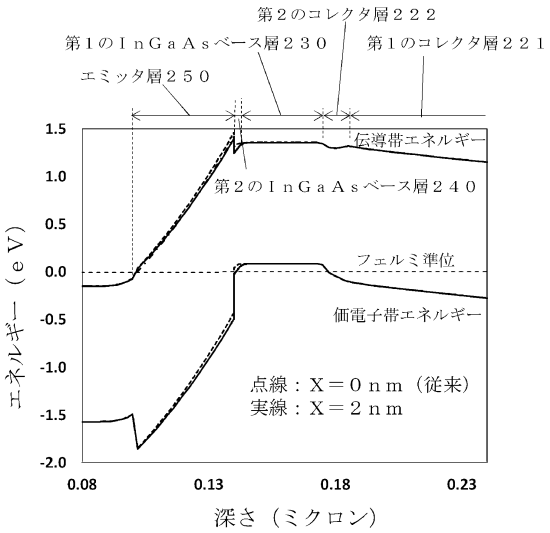
【図１８】



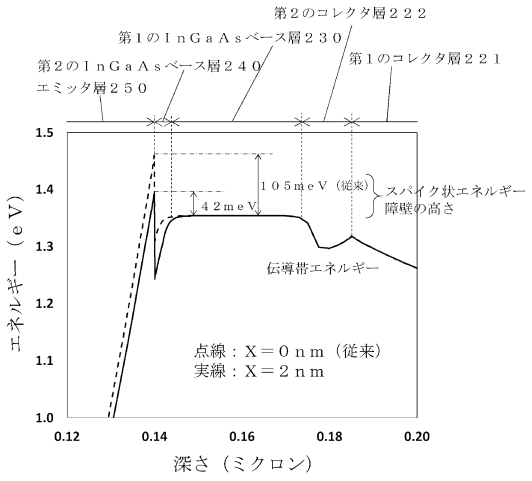
【図１９】

番号	種類	導電タイプ	不純物種類	不純物濃度（cm^{-3}）	厚さ（nm）
２６２	ＩｎＧａＡｓエミッタコンタクト層	ｎ型	Ｓｉ	＞５ｘ１０^{18}	８０
２６１	ＧａＡｓエミッタコンタクト層	ｎ型	Ｓｉ	５ｘ１０^{18}	１２０
２５０	エミッタ層（$In_iGa_{1-i}P$、ｊ＝０．４８）	ｎ型	Ｓｉ	３ｘ１０^{17}	４０
２４０	第２のＩｎＧａＡｓベース層（$In_jGa_{1-j}As$、ｊ＝０．１）	ｐ型	Ｃ	Ｎｐ２	Ｘ
２３０	第１のＩｎＧａＡｓベース層（$In_jGa_{1-j}As$、ｊ＝０．１）	ｐ型	Ｃ	Ｎｐ１	３５－Ｘ
２２２	第２のコレクタ層（$In_kGa_{1-k}As$、ｋ＝０～０．１）	ｎ型	Ｓｉ	１ｘ１０^{15}	１０
２２１	第１のコレクタ層（ＧａＡｓ）	ｎ型	Ｓｉ	１ｘ１０^{15}～１ｘ１０^{17}	１０００
２１０	サブコレクタ層（ＧａＡｓ）	ｎ型	Ｓｉ	５ｘ１０^{18}	６００
２００	ＧａＡｓ基板	半絶縁	—	—	—

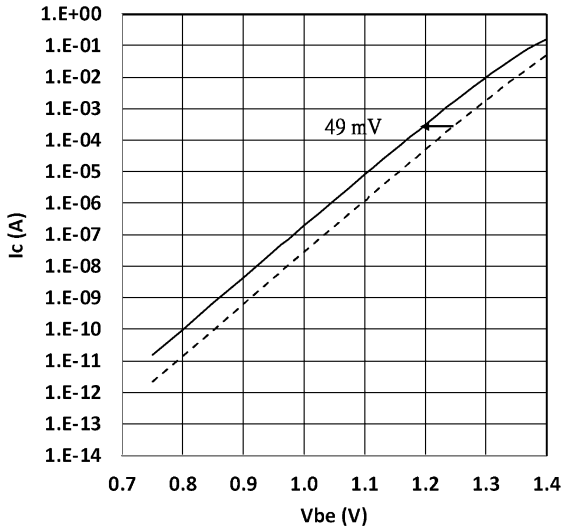
【図２０（ａ）】



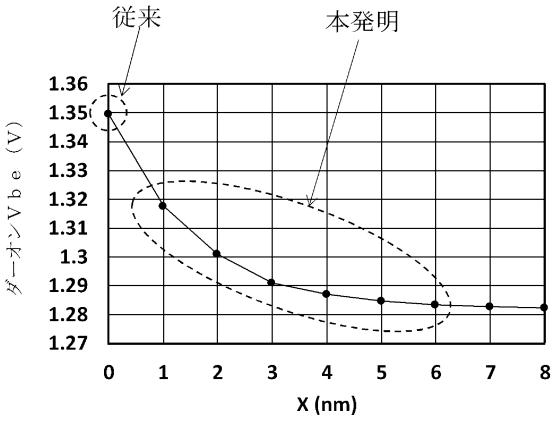
【図２０（ｂ）】



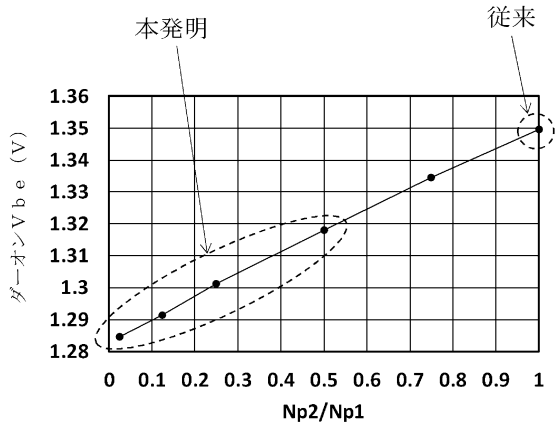
【図２１】



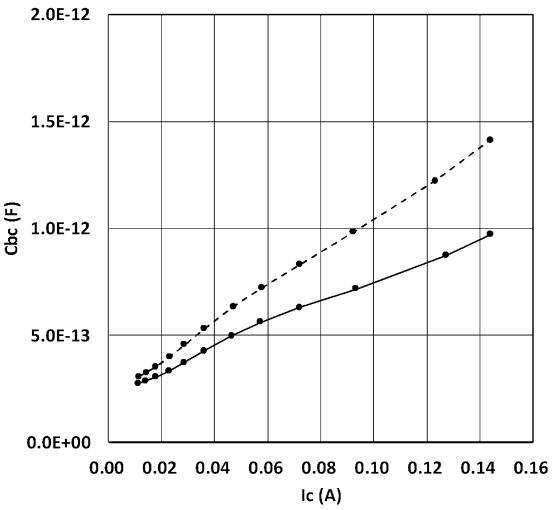
【図２２】



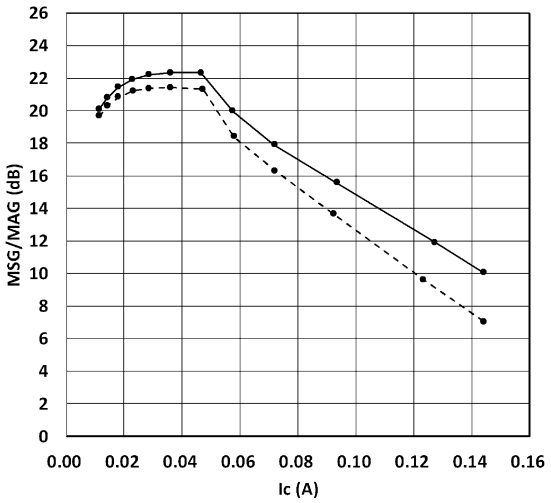
【図２３】



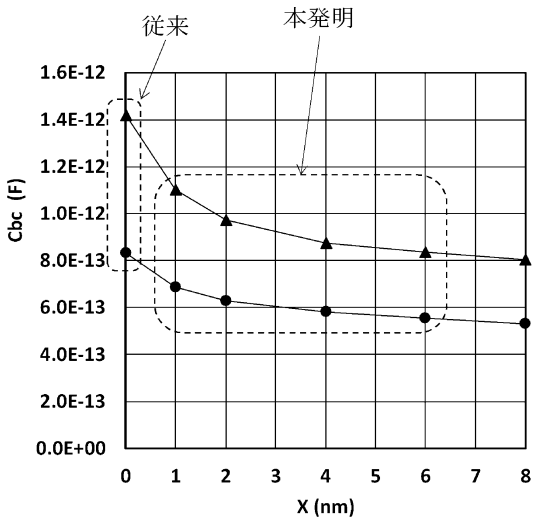
【図２４】



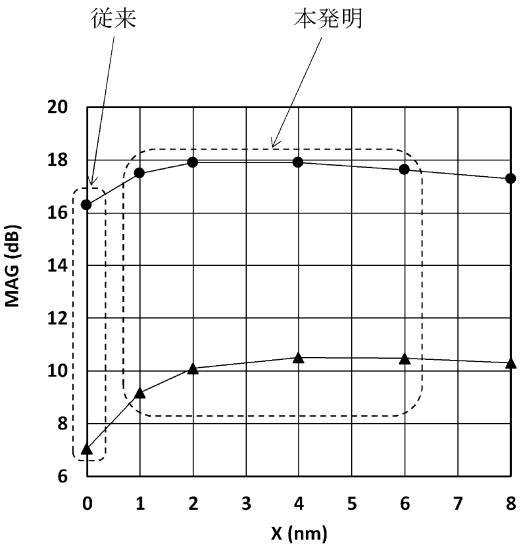
【図２５】



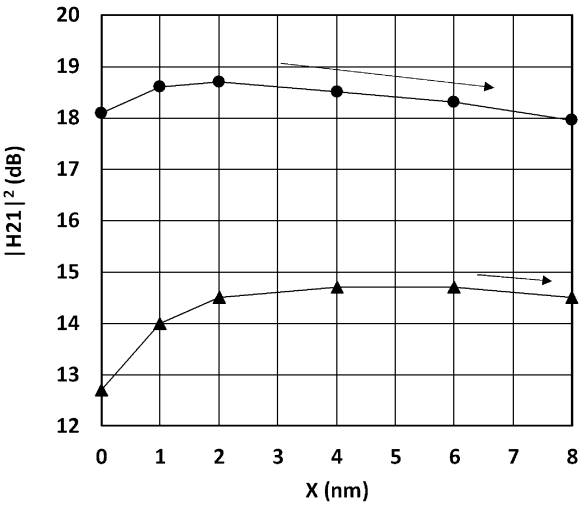
【図２６】



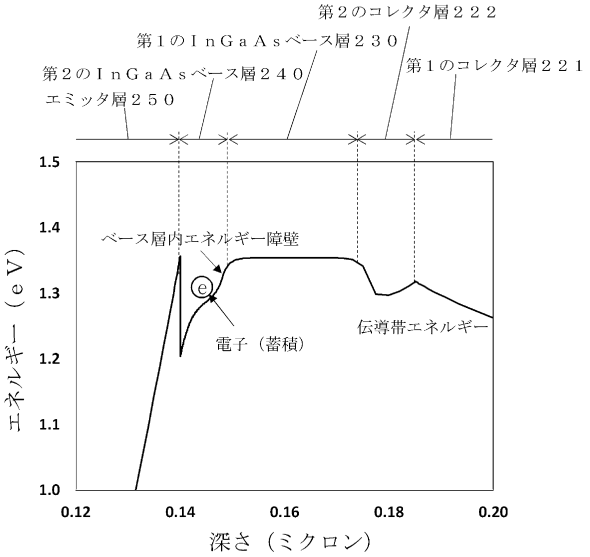
【図２７】



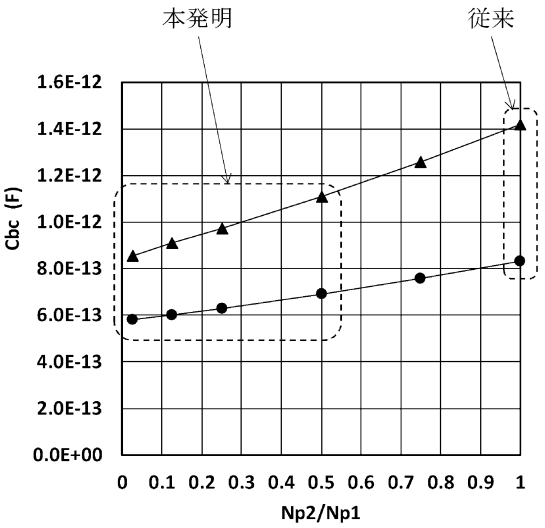
【図２８】



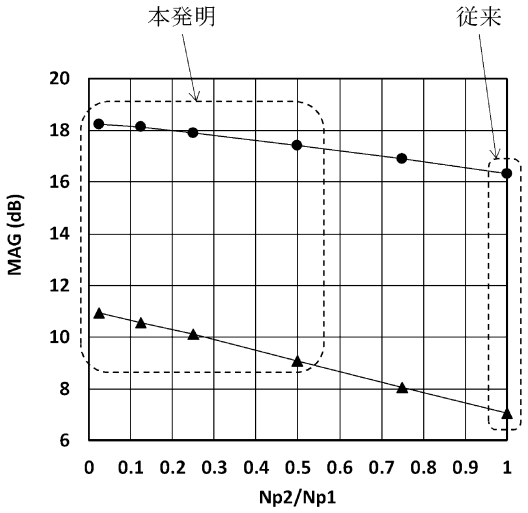
【図２９】



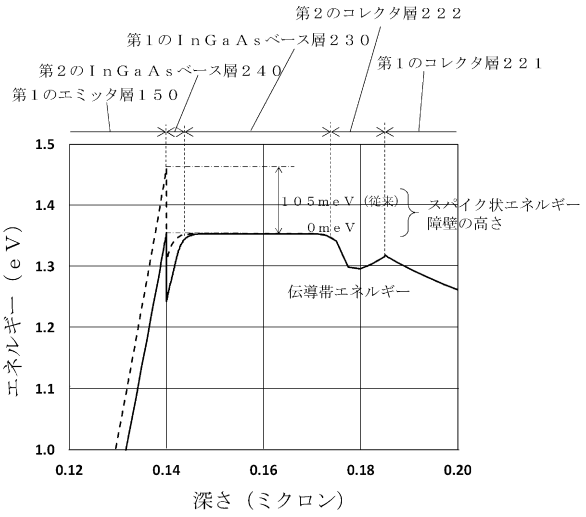
【図３０】



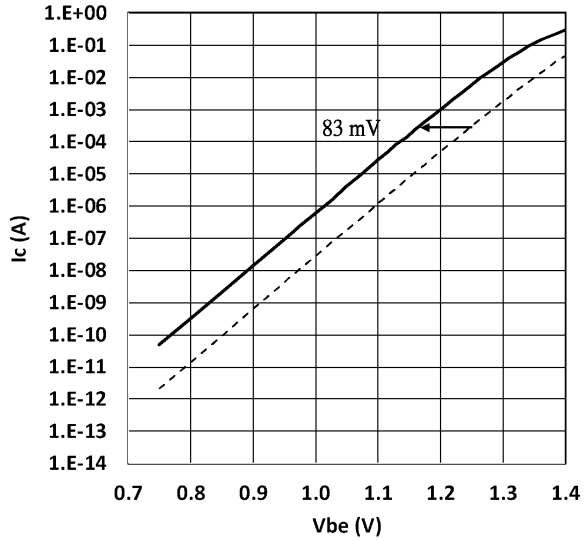
【図３１】



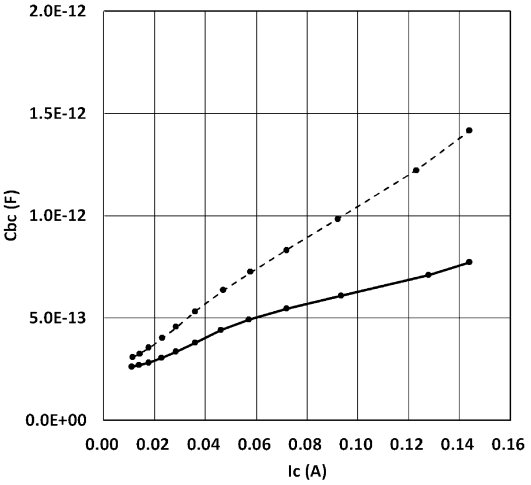
【図３２】



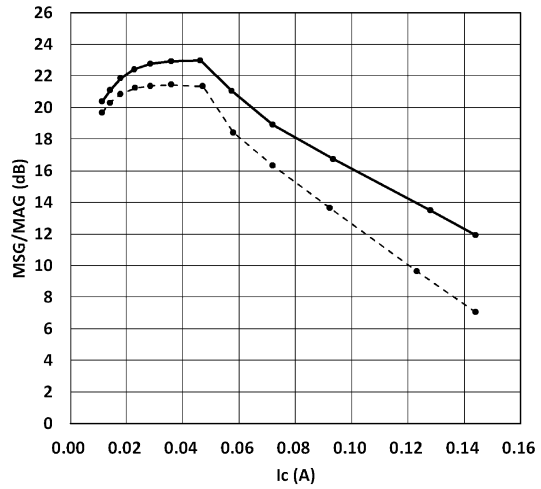
【図３３】



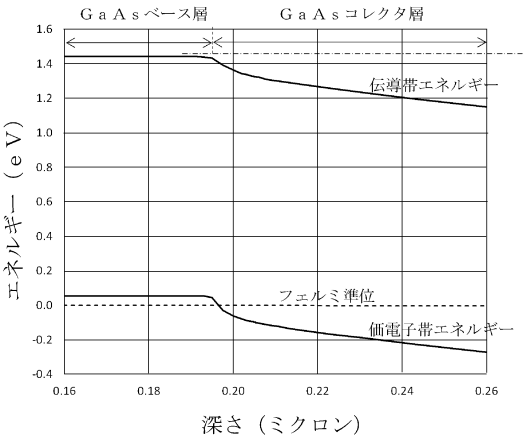
【図３４】



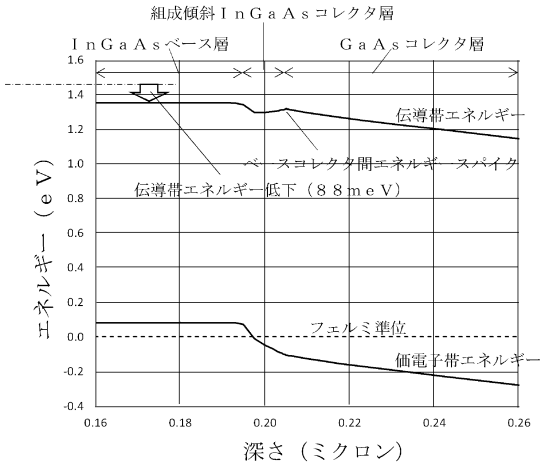
【図３５】



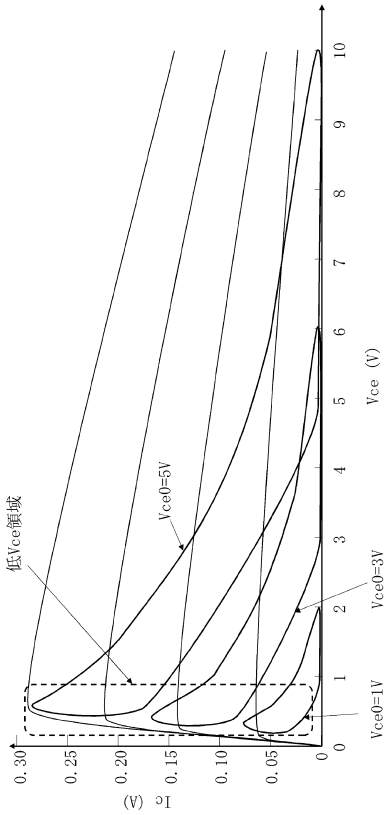
【図３６（ａ）】



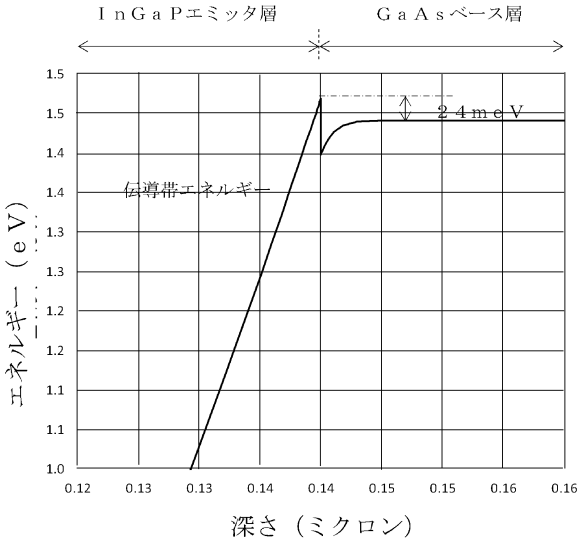
【図３６（ｂ）】



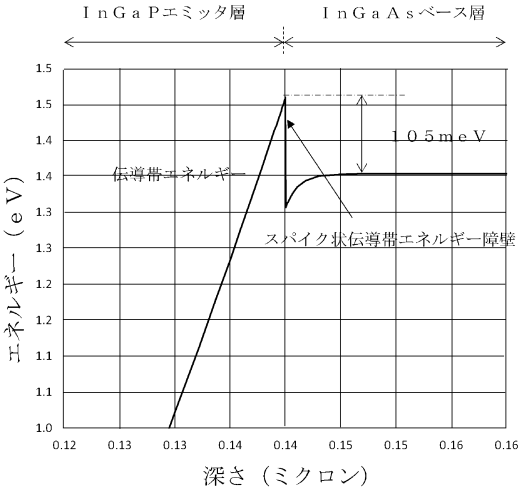
【図３７】



【図３８（ａ）】



【図３８（ｂ）】



フロントページの続き

(56)参考文献 特開２００３－３０９１２８（ＪＰ，Ａ）
特開２００９－０９４１４８（ＪＰ，Ａ）
特開２０１７－０５０５２１（ＪＰ，Ａ）
特開２０１５－０９５５５２（ＪＰ，Ａ）
特開２００１－３４５３２８（ＪＰ，Ａ）
米国特許出願公開第２００８／００２６５４５（ＵＳ，Ａ１）

(58)調査した分野 (Int.Cl.，ＤＢ名)
Ｈ０１Ｌ ２１／３３１
Ｈ０１Ｌ ２９／７３７
Ｈ０１Ｌ ２１／２０