

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3665570号
(P3665570)

(45) 発行日 平成17年6月29日(2005.6.29)

(24) 登録日 平成17年4月8日(2005.4.8)

(51) Int. Cl.⁷

F I

H O 1 L 21/285
C 2 3 C 14/34
H O 1 L 21/28
H O 1 L 27/105H O 1 L 21/285 S
C 2 3 C 14/34 M
H O 1 L 21/28 3 O 1 Z
H O 1 L 27/10 4 4 4 C

請求項の数 17 (全 14 頁)

(21) 出願番号	特願2000-591655 (P2000-591655)	(73) 特許権者	599158797
(86) (22) 出願日	平成11年12月22日(1999.12.22)		インフィネオン テクノロジース アクチ
(65) 公表番号	特表2002-533953 (P2002-533953A)		エンゲゼルシャフト
(43) 公表日	平成14年10月8日(2002.10.8)		ドイツ連邦共和国 ミュンヘン ザンクト
(86) 国際出願番号	PCT/DE1999/004081		マルティン シュトラーセ 53
(87) 国際公開番号	W02000/039842	(74) 代理人	100061815
(87) 国際公開日	平成12年7月6日(2000.7.6)		弁理士 矢野 敏雄
審査請求日	平成13年6月22日(2001.6.22)	(74) 代理人	100094798
(31) 優先権主張番号	198 60 080.1		弁理士 山崎 利臣
(32) 優先日	平成10年12月23日(1998.12.23)	(74) 代理人	100099483
(33) 優先権主張国	ドイツ(DE)		弁理士 久野 琢也
(31) 優先権主張番号	199 09 295.8	(74) 代理人	100114890
(32) 優先日	平成11年3月3日(1999.3.3)		弁理士 アインゼル・フェリックス＝ライ
(33) 優先権主張国	ドイツ(DE)		ンハルト

最終頁に続く

(54) 【発明の名称】 コンデンサ電極装置

(57) 【特許請求の範囲】

【請求項1】

ベース基板(5) ;
シリコン含有層(8, 20) ;
酸素含有イリジウム層(25) ; 及び
酸素バリア層(30)
を有するマイクロエレクトロニック構造において、
シリコン含有層(8, 20)と酸素バリア層(30)との間に酸素含有イリジウム層(25)があり、このイリジウム層は酸素の体積割合が2.5%~15%である酸素含有雰囲気中におけるスパッタリング法によって少なくとも250°Cの温度で製造されたものであることを特徴とする、マイクロエレクトロニック構造。

10

【請求項2】

雰囲気中の酸素の体積割合がほぼ5%である、請求項1記載のマイクロエレクトロニック構造。

【請求項3】

酸素バリア(30)が導電性金属酸化物からなる、請求項1又は2記載のマイクロエレクトロニック構造。

【請求項4】

導電性金属酸化物が二酸化イリジウム又は二酸化ルテニウムからなる、請求項3記載のマイクロエレクトロニック構造。

20

【請求項 5】

シリコン含有層(8, 20)がポリシリコンから又は少なくとも1種の金属ケイ化物からなる、請求項1から4までのいずれか1項に記載のマイクロエレクトロニック構造。

【請求項 6】

シリコン含有層(8, 20)がポリシリコン層(8)及び少なくとも1種の金属ケイ化物層(20)からなり、その際金属ケイ化物層(20)がポリシリコン層(8)と酸素含有イリジウム層(25)との間にある、請求項1から4までのいずれか1項に記載のマイクロエレクトロニック構造。

【請求項 7】

金属ケイ化物がイットリウムケイ化物、チタンケイ化物、ジルコニウムケイ化物、ハフニウムケイ化物、バナジウムケイ化物、ニオブケイ化物、タンタルケイ化物、クロムケイ化物、モリブデンケイ化物、タングステンケイ化物、鉄ケイ化物、コバルトケイ化物、ニッケルケイ化物、パラジウムケイ化物、白金ケイ化物及び銅ケイ化物の群から選択される少なくとも1種のケイ化物を含有する、請求項5又は6に記載のマイクロエレクトロニック構造。

10

【請求項 8】

シリコン含有層(8, 20)がベース基板(5)内に埋め込まれており、かつ、酸素含有イリジウム層(25)によって完全に覆われている、請求項1から7までのいずれか1項に記載のマイクロエレクトロニック構造。

【請求項 9】

シリコン含有層(8, 20)と酸素含有イリジウム層(25)と一緒にベース基板(5)内に埋め込まれており、かつ酸素バリア層(30)によって完全に覆われている、請求項1から7までのいずれか1項に記載のマイクロエレクトロニック構造。

20

【請求項 10】

酸素含有イリジウム層(25)がほぼ10~100nm、有利にはほぼ20nm~50nmの厚さを有する、請求項1から9までのいずれか1項に記載のマイクロエレクトロニック構造。

【請求項 11】

金属含有電極層(35)が酸素バリア層(30)を覆っている、請求項1から10までのいずれか1項に記載のマイクロエレクトロニック構造。

30

【請求項 12】

金属含有電極層(35)が金属酸化物含有層(40)によって覆われている、請求項11に記載のマイクロエレクトロニック構造。

【請求項 13】

ベース基板(5)を有し；
シリコン含有層(8, 20)を有し；
酸素バリア層(30)を有し；
シリコン含有層(8, 20)と酸素バリア層(30)との間にある酸素含有イリジウム層(25)を有し、その際、酸素含有イリジウム層(25)が、酸素含有雰囲気中におけるスパッタリング法によって少なくとも250°Cの温度で製造されたものであり、かつ酸素含有雰囲気中の酸素の体積割合が2.5%~15%であり；
酸素含有イリジウム層(25)を完全に覆ったIrO₂層(30)を有し；かつ
IrO₂層(30)上に配置された白金層(35)を有する、マイクロエレクトロニック構造。

40

【請求項 14】

ベース基板(5)；
シリコン含有層(8, 20)；
酸素含有イリジウム層(25)；及び
酸素バリア層(30)
を有するマイクロエレクトロニック構造の製造方法において、

50

酸素含有イリジウム層(25)を酸素含有雰囲気中におけるスパッタリング法によって少なくとも250°Cの温度で堆積させ、その際酸素含有雰囲気中の酸素の体積割合が2.5%~15%であり;

シリコン含有層(8,20)と酸素バリア層(30)との間に酸素含有イリジウム層(25)が存在することを特徴とする、マイクロエレクトロニック構造の製造方法。

【請求項15】

雰囲気中における酸素の体積割合がほぼ5%である、請求項14記載の方法。

【請求項16】

酸素含有イリジウム層(25)を0.005mbar~0.02mbarの圧力で被着する、請求項14又は15記載の方法。

10

【請求項17】

少なくとも第1の電極(115)及び第2の電極(45)、及びそれらの間に金属酸化物含有層(40)を有する半導体メモリ装置の場合に、これら第1の電極(115)及び第2の電極(45)、及びそれらの間の金属酸化物含有層(40)が一緒になってメモリコンデンサ(75)を形成しており、半導体メモリ装置の第1の電極(115)の一部が酸素含有イリジウム層(25)および酸素バリア層(30)からなり、シリコン含有層(8,20)と酸素バリア層(30)との間に酸素含有イリジウム層(25)が存在する半導体メモリ装置における請求項1から13のいずれか1項に記載のマイクロエレクトロニック構造の使用。

【発明の詳細な説明】

20

【0001】

本発明は、半導体技術の分野にあり、かつベース基板、シリコン含有層及び酸素バリア層を有するマイクロエレクトロニック構造に関する。

【0002】

半導体メモリのメモリ容量を一層高めるために、高誘電体(>20)又は強誘電性の誘電体の利用が望まれる。そのために有利な材料は、その堆積及びコンディショニングの際に酸素含有雰囲気及び800°Cまでの温度を必要とする。しかし、これらの条件においては、電極のために従来利用された材料の急速な酸化が考慮されるべきである。それ故に、同様に耐酸化性電極材料の利用が提案された。傑出した代替品は、例えば白金である。しかし、白金を利用する場合、シリコンと白金を直接接触した際に高いプロセス温度において障害となる白金ケイ化物が形成されるという問題が生じる。酸素は、比較的容易に白金を通過して拡散することができ、かつその下にあるシリコンを酸化することがある。これらの理由により、白金電極とポリシリコンによって満たされかつ選択トランジスタに電極を接続するスルーホールとの間にバリアが不可欠である。

30

【0003】

バリアには、とくに次の要求が課される。これは、シリコンの電氣的に絶縁する酸化を排除するために、一方においてスルーホールから白金電極へのシリコン拡散を防止しなければならない、かつ他方において白金からスルーホールへの酸素拡散を阻止しなければならない。その上さらに、バリア自体は、プロセス条件において安定でなければならない。

【0004】

40

電極バリアシステムの形の初めに挙げたマイクロエレクトロニック構造の可能な構成は、例えば米国特許第5,581,439号明細書に記載されている。ここではシリコン窒化物層内にシリコン拡散を阻止するチタン窒化物層が埋め込まれており、このシリコン窒化物層は、少なくともチタン窒化物層を側方において酸化から保護する。シリコン窒化物層上に、白金被覆を有するパラジウムベース部材があり、これらは一緒になって電極を形成する。同時に、少なくともパラジウムによって、チタン窒化物層の酸化を防止することを目的としている。

【0005】

それに対して、別の材料による別の電極バリアシステムの構成が、J. Kudoeet al., "A High Stability Electrode Technology for Stacked SrBi₂Ta₂O₉ Capacitors Applicat

50

able to Advanced Ferroelectric Memory” , IEDM 1997、第609～612頁の専門文献に記載されている。ここに開示された構成は、チタン - シリコン窒化物からなるバリアを優先し、このバリアは純粋なイリジウム層及びイリジウム酸化物層によって覆われている。チタン - シリコン窒化物バリアはシリコン拡散を阻止するが、それ自体酸化から保護されなければならない。この役割をイリジウム酸化物層及び純粋なイリジウム層が引受ける。しかし、高い温度において、とくに800において、純粋なイリジウム層は、チタン - シリコン窒化物バリアとともに、電氣的に粗悪な伝導性のイリジウムケイ化物を形成することがわかった。

【0006】

同じ問題は、Seanger et al., “Buried, self-aligned barrier layer structures for perovskite-based memory devices comprising Pt or Ir bottom electrodes on silicon-contributing substrates” , J. Appl. Phys. 83(2), 1998, 第802～813頁によって望まれる構成においても生じる。この専門文献から、窒素雰囲気中におけるアニール工程中に純粋なイリジウム及びポリシリコンから、妨害となるイリジウムケイ化物が生じることを推察することができる。それ故に、このけい化は酸素含有雰囲気における先行するアニール工程によって、イリジウムの完全な酸化によって阻止されるという。不都合にも酸素雰囲気における、このアニール工程はとくにイリジウムの深い酸化に関して管理困難であるので、イリジウム層の不均一な層厚さの際にポリシリコンの酸化を惹起し、それによりポリシリコンとイリジウムとの間の電氣的な接触が中断されることもある。

【0007】

後続の酸素処理を含む堆積された純粋なイリジウム層の使用は、同様にJeoneet al., “Thermal stability of Ir/polycrystalline-Si structure for bottom electrode of integrated ferroelectric capacitors” , Appl. Phys. Lett. 71 (4), 1997, 第467～469頁の専門文献に開示されている。それに対して、バリアとしての二酸化イリジウムの利用は、Cho et al., “Preparation and Characterization of Iridium Oxide Thin Film Grown by DC Reactive Sputtering” , Jpn. J. Appl. Phys. 36, 1997, 第1722～1727頁に記載されている。それに対して白金、ルテニウム及びレニウムからなる多層システムの使用は、Onishi et al., “A New High Temperature Electrode-Barrier Technology On High Density Ferroelectric Capacitor Structure” , IEDM 96, 第699～702頁; “Bhatt et al., “Novel high temperature multilayer electrode-barrier structure for high-density ferroelectric memories” , Appl. Phys. Lett. 71 (5), 1997, 第719～721頁; Onishi et al., “High Temperature Barrier Electrode Technology for High Density Ferroelectric Memories with Stacked Capacitor Structure” , Electrochem. Soc. 145, 1998, 第2563～2568頁; Aoyama et al., “Interfacial Layer between Si and Ru Films Deposited by Sputtering in Ar/O₂ Mixture Ambient” , Jap. J. Appl. Phys. 37, 1998, 第L242～L244頁から公知である。

【0008】

その他のバリアのアプローチは、米国特許第5852307号明細書に提案されており、これは、軽く酸化したルテニウム層及び二酸化ルテニウム層の使用を記載している。

【0009】

しかし、従来公知のすべてのバリア層において、これらは必要な高いプロセス温度においてとくに高材料又は強誘電体材料のコンディショニングのための必要な温度ステップにおいて、もはや十分に安定ではないという危険が存在する。

【0010】

従って、本発明の課題は、800までの温度においても十分に安定であるマイクロエレクトロニック構造、及びこのような構造を製造する方法を提供することにある。

【0011】

この課題は、本発明によれば、冒頭に記載したようなマイクロエレクトロニック構造において、シリコン含有層と酸素バリア層との間に酸素含有イリジウム層があり、このイリジウム層が酸素含有雰囲気中におけるスパッタリング法(スパッタ)によって製造可能であ

10

20

30

40

50

り、その際雰囲気中の酸素の体積割合が2.5%~15%であることにより解決される。

【0012】

マクロエレクトロニック構造内に含まれる酸素含有イリジウム層は、シリコン含有層から酸素バリア層への、かつ場合によってはその上に配置された別の層へのシリコン拡散を阻止する。そのために酸素含有イリジウム層は、所定の割合の酸素を有し、この酸素はイリジウムケイ化物の形成、ひいてはシリコンのそれ以上の拡散を阻止する。さらに、酸素含有イリジウム層とシリコン含有層との間の境界面は、少なくとも800℃までの温度においてもかなりの程度までイリジウムケイ化物を含まない。このことは、例えば酸素含有イリジウム層における抵抗測定によって証明することができる。イリジウムケイ化物の不在は、例えば100μオーム・cmより小さな、有利にはそれどころか30μオーム・cmより小さな酸素含有イリジウム層のきわめて小さな抵抗率で表れる。ほぼ6オーム・cmのきわめて大きな抵抗率を有するイリジウムケイ化物の存在する際、シリコン含有層と酸素含有イリジウム層から形成される構造の抵抗率は、100μオーム・cmからはっきりと上にある。マイクロエレクトロニック構造の小さな電気抵抗は、とくにきわめて高集積度の半導体構成要素において、とくに0.25μm及びそれ以下の構造大きさを有する半導体メモリにおいて、大きな利点である。

10

【0013】

その上さらに酸素含有イリジウム層によって、シリコン含有層及びそれに結び付いたシリコン含有層の酸化による酸素バリア層の可能な減少を阻止するために、シリコン含有層と酸素バリア層との間の接触がかなりの程度まで防止される。

20

【0014】

前記の特性を有する酸素含有イリジウム層は、例えばわずかな酸素割合を有する酸素含有雰囲気におけるスパッタリング法(スパッタ)によって製造することができ、その際、雰囲気中の酸素の体積割合は2.5%~15%である。雰囲気中における酸素の制限された体積割合によって、酸素は所定の程度までだけでもイリジウム層内に組込まれるので、無酸化イリジウム層と称することもできる。有利には雰囲気中の酸素の体積割合はほぼ5%にある。

【0015】

実験において、ほぼ2.5%の酸素の体積割合で製造された酸素含有イリジウム層はまだかなりの程度までけい化に抗するが、一方2.5%より少ない酸素を含む雰囲気中において製造された酸素含有イリジウム層は、すでにはっきりとけい化の傾向を有することが判明した。他方において、最大15%の酸素容積濃度において堆積された酸素含有イリジウム層は、まだ酸素含有イリジウム層の下にあるシリコン含有層の有害な酸化を惹起しない。

30

【0016】

酸素含有イリジウム層の付着能力を改善するために、酸素含有イリジウム層を、少なくとも250℃の温度において堆積するのが望ましい。それによりとくに酸素含有イリジウム層と例えばシリコン窒化物及びシリコン酸化物からなるシリコン含有アイソレーション層との間の付着能力が改善される。ベース基板自体はシリコン酸化物又はシリコン窒化物からなることができるので、高温での酸素含有イリジウム層の堆積によって、ベース基板への酸素含有イリジウム層の良好な付着も達成される。基本的に堆積温度はベース基板への十分な付着が保証されるように、高く選定されるようにし、その際、それにより少なくとも100kg/cm²の付着強さを達成できる。

40

【0017】

少なくとも250℃の温度において酸素含有イリジウム層を堆積するもう1つの利点は、酸素含有イリジウム層の付着を改善するさらなるコンディショニングステップが必要ない点にある。堆積温度をそれほど高く選定しないかぎり、例えば250℃~400℃に選定するかぎり、すでに提供された構造はほとんど熱的な負荷を受けない。

【0018】

有利には酸素バリアは導電性の金属酸化物からなり、その際、とくに二酸化イリジウム及

50

び二酸化ルテニウムが、金属酸化物として優れているとわかった。これらの金属酸化物の使用によって、酸素含有イリジウム層における酸素バリア層の良好な付着も保証されている。通常酸素含有イリジウム層の下にあるシリコン含有層は、有利にはポリシリコンから、金属ケイ化物又は積層体からなり、この積層体は、少なくとも1種のポリシリコン層、及びポリシリコン層と酸素含有イリジウム層との間にある金属ケイ化物層を含む。有利には金属ケイ化物は、イットリウムケイ化物、チタンケイ化物、ジルコニウムケイ化物、ハフニウムケイ化物、バナジウムケイ化物、ニオブケイ化物、タンタルケイ化物、クロムケイ化物、モリブデンケイ化物、タングステンケイ化物、鉄ケイ化物、コバルトケイ化物、ニッケルケイ化物、パラジウムケイ化物、白金ケイ化物及び銅ケイ化物の群から選択されるからなる少なくとも1種のケイ化物からなる。その際、金属及びシリコンは、種々の化学量論的な比において存在することができる。利用される金属ケイ化物は、その上さらに三元構造でもよく、かつ一般的な形 $M S i N$ を満たすことができ、その際 M は金属及び N は窒素を表す。

10

【0019】

シリコン含有層をベース基板内に埋め込み、かつ酸素含有イリジウム層によって完全に覆うのが望ましいとわかった。それによりシリコン含有層は、少なくとも側方においてベース基板によって酸素の作用から保護され、かつシリコン含有層内にあるシリコンは、酸素含有イリジウム層を通る拡散を阻止される。シリコン含有層は、この構造において例えばポリシリコンによって満たされたスルーホールで存在することができ、このスルーホールは任意に酸素含有イリジウム層に向かって金属ケイ化物層によって制限されている。

20

【0020】

しかし、シリコン含有層と酸素含有イリジウム層を一緒にしてベース基板内に埋め込み、かつ酸素バリア層によって完全に覆うことも有利である。この構造において、ベース基板における酸素含有イリジウム層の場合によっては生じる付着の問題は、酸素含有イリジウム層が、その側方境界面（縁）においてのみベース基板に接触することによって避けられる。それに対して、導電性シリコン含有層における、とくにポリシリコンにおける又は金属ケイ化物における酸素含有イリジウム層の付着は通常十分に良好である。

【0021】

酸素含有イリジウム層はほぼ $10 \sim 100 \text{ nm}$ 、その上有利にはほぼ $20 \text{ nm} \sim 50 \text{ nm}$ の厚さを有する。酸素含有イリジウム層をできるだけ場所を節約しかつ薄く構成することが望まれる。マイクロエレクトロニック構造に含まれるバリア層（酸素バリア層、酸素含有イリジウム層）は、有利には、金属含有電極層によって覆われている。とくに酸素バリア層は、できるだけ完全にこの層によって覆われるようにする。金属含有電極層は、有利には金属（例えば白金、ルテニウム、イリジウム、パラジウム、ロジウム、レニウム、オスミウム）から、又は導電性の金属酸化物（ $M O_x$ 、例えばルテニウム酸化物、オスミウム酸化物、ロジウム酸化物、イリジウム酸化物、レニウム酸化物又は導電性のペロブスカイト、例えば $SrRuO_3$ 又は $(La, Sr)CoO_3$ ）からなる。金属としてとくに白金が有利である。金属含有電極層上に、誘電体の金属酸化物含有層があり、この層は、とくに半導体メモリにおいて、高誘電体又は強誘電性のコンデンサ誘電体をなしている。誘電性の金属酸化物含有層のために、とくに一般的な $A B O_x$ 又は $D O_x$ の金属酸化物が利用され、その際、 A は、とくにストロンチウム（ Sr ）、ビスマス（ Bi ）、ニオブ（ Nb ）、鉛（ Pb ）、ジルコニウム（ Zr ）、ランタン（ La ）、リチウム（ Li ）、カリウム（ K ）、カルシウム（ Ca ）及びバリウム（ Ba ）の群から選択される少なくとも1種の金属を表し、 B は、とくにチタン（ Ti ）、ニオブ（ Nb ）、ルテニウム（ Ru ）、マグネシウム（ Mg ）、マンガン（ Mn ）、ジルコニウム（ Zr ）又はチタン（ Ti ）の群から選択されるからなる少なくとも1種の金属をい表し、 D はチタン（ Ti ）又はタンタル（ Ta ）を表し、かつ O は酸素を表す。 x は $2 \sim 12$ である。これらの金属酸化物は、組成に応じて誘電性又は強誘電性の特性を有し、その際、これらの特性は、場合によっては金属酸化物の結晶化のための高温ステップの後に初めて証明できる。場合によってはこれらの材料は、多結晶の形で存在し、その際、しばしばペロブスカイトに似た結晶構

30

40

50

造、混晶又は超格子を観察することができる。基本的に誘電性の金属酸化物含有層の形成のために、一般的な形 ABO_x のあらゆるペロブスカイトに似た金属酸化物が適している。大きな (> 20) を有する誘電性材料又は強誘電性特性を有する材料は、例えばバリウム - スترونチウム - チタネート (BST 、 $Ba_{1-x}Sr_xTiO_3$)、ニオブドープングされたストロンチウム - ビスマス - タンタレート ($SBTN$ 、 $Sr_xBi_y(Ta_zNb_{1-z})O_3$)、ストロンチウム - チタネート (STO 、 $SrTiO_3$)、ストロンチウム - ビスマス - タンタレート (SBT 、 $Sr_xBi_yTa_2O_9$)、ビスマス - チタネート (BTO 、 $Bi_4Ti_3O_{12}$)、鉛 - ジルコネート - チタネート (PZT 、 $Pb(Zr_xTi_{1-x})O_3$)、ストロンチウム - ニオベート (SNO 、 $Sr_2Nb_2O_7$)、カリウム - チタネート - ニオベート (KTN) 及び鉛 - ランタン - チタネート ($PLTO$ 、 $(Pb, La)TiO_3$) である。その上さらに高誘電体としてタンタル酸化物 (Ta_2O_5) も適用される。以下において、誘電性とは誘電性、常誘電性又は強誘電性の層のこととするので、誘電性の金属酸化物含有層は誘電性、常誘電性又は強誘電性の特性を有することができる。

【0022】

有利にはマイクロエレクトロニック構造は、半導体メモリ装置において利用され、この半導体メモリ装置は、少なくとも1種の第1及び第2の電極、及びその間に金属酸化物含有層を有し、これらは、一緒になってメモリコンデンサを形成する。その際、この半導体メモリ装置の第1の電極は、少なくとも酸素含有イリジウム層及び酸素バリア層を含むので、第1の電極は、任意の貴金属層の他に、必要な拡散バリアも含んでいる。

【0023】

有利なマイクロエレクトロニック構造において、ベース基板はとくにシリコン酸化物、シリコン窒化物から又はこれらの材料の層組合せからなる。ベース基板は少なくとも1つのコンタクトホールによって貫通され、このコンタクトホールはポリシリコン又はその他の導電性材料によって満たされている。場合によっては満たされたコンタクトホールは、ベース基板の表面と同一面内において、コンタクトホール内に配置された金属ケイ化物層によって終っている。最後にベース基板の表面に、酸素含有イリジウム層があり、このイリジウム層は、コンタクトホールを完全に覆い、側方においてこれを越えて突出し、かつここにおいてベース基板に直接接触する。

【0024】

次に本発明を実施例によって説明し、かつ図面に概略的に示す。

【0025】

マイクロエレクトロニック構造の製造の際、二酸化シリコン (例えばテトラ - エチル - オルソ - シラン ($TEOS$)) を使用した堆積によって製造される) 又はシリコン窒化物からなり、かつポリシリコン 8 によって満たされたコンタクトホール 10 によって貫通されているベース基板 5 から出発する。満たされたコンタクトホール 10 は、ベース基板 5 の表面 15 と同一面内において終っている。このことは、例えば適当な研磨ステップによって、例えば化学的機械的な研磨 ($CM P$) によって達成する。引き続き、ベース基板 15 の表面 15 上に、ポリシリコン層 8 から天然の酸化物を除去する 0.3% のふっ化水素酸 (HF) によるポリシリコンのほぼ1分間の清掃の後に、30 ~ 100 nm の厚さを有するタングステンケイ化物層 20 を堆積させる。任意にタングステンケイ化物の代わりに、同じ厚さのチタン層を被着することもできるが、その際にはチタンを後の高温ステップにおいてかなりの程度まで完全にコンタクトホール 10 内のポリシリコン 8 によってけい化する。タングステンケイ化物層 20 は、ここではシリコン含有層をなしている。タングステンケイ化物層 20 の代わりに、ポリシリコン層を被着することも可能なので、次に被着すべき酸素含有イリジウム層とベース基板との間に付着層 (ポリシリコン、ケイ化物) がある。

【0026】

タングステンケイ化物層 20 の上に、続いてイリジウムの反応パターニングによって酸素含有イリジウム層 25 を被着する。これは、0.005 ~ 0.02 mbar の間、有利

10

20

30

40

50

には0.015 mbarにおける圧力ならびに酸素 - アルゴン - 混合物中で行い、その際、酸素の体積割合は2.5% ~ 15%、有利には5%である(2.5% O₂ / (O₂ + Ar) 15%)。ほぼ100秒のスパッタリングプロセスの後に、タングステンケイ化物層20を完全に覆うほぼ50 ~ 150 nmの厚さの酸素含有イリジウム層25が形成された。堆積した酸素含有イリジウム層25は、例えば後に行なわれるいわゆるフェロアニール(ferroaneal)の際に800 にまでなることがあるきわめて高い温度の際にも、タングステンケイ化物との接触の際におけるイリジウムケイ化物形成に耐える。この耐性は、直接ポリシリコン上に堆積した酸素含有イリジウム層25においても観察される。

【0027】

有利には、酸素含有イリジウム層25及びタングステンケイ化物層20と一緒に異方性エッチングする。その際両方の層は、ここにあるポリシリコンを完全に覆うために、エッチングの後にコンタクトホール10をさらに側方にわずかに越えて突出するようにする。このようにして得られた構造は、図1bに示されている。

【0028】

その後の図1cによる方法ステップにおいて、二酸化イリジウムからなるほぼ100 nmの厚さの酸素バリア層30を、酸素含有イリジウム層25及びベース基板5上に被着し、かつマスクを利用して異方性エッチングする。その際二酸化イリジウム層30がその側部範囲32においても酸素含有イリジウム層25及びタングステンケイ化物層20を完全に覆うように注意する。それにより酸素の作用からの酸素含有イリジウム層25及びタングステンケイ化物層20の完全な保護が保証され、かつ酸素含有イリジウム層25と次に被着すべき白金からなる貴金属層35との間の接触が阻止される。白金層35からの酸素含有イリジウム層25の切離しによって、とくに、白金層35の不所望な境界面特性を惹起する恐れがある白金イリジウム合金の形成を阻止する。

【0029】

任意にルテニウムからなるともできる図1dに示された貴金属層35上に、ベータ - ジケトネートを使用して、金属有機CVD法又はMOD法(例えばスピン・オン法)によってストロンチウム - ビスマス - タンタレート層(SBT)40を堆積させる。この堆積は、有利には300 ~ 800 の温度ならびにとくにMOCVD法の際には、ストロンチウム - 及びビスマス - ベータ - ジケトネートを酸化するために、酸素含有雰囲気中で行う。引き続き、白金からなる別の貴金属層45を全面的に被着する。SBT層40は、この実施例において誘電性の金属酸化物含有層を形成している。

【0030】

埋め込まれた酸素含有イリジウム層を有するマイクロエレクトロニック構造を製造する方法ステップは、図2a ~ 2fに示されている。ここでも任意に2つの層から構成することができるベース基板5から出発する。そのためにベース基板5は、下側の二酸化シリコン層50とその上にあるシリコン窒化物又はTEOS層55からなる。さらに、ベース基板5はコンタクトホール10を有するが、このコンタクトホールにはベース基板5の表面15までにはポリシリコンが満たされていない。この構造は、とくにコンタクトホールを満たした後に、ポリシリコンのバックエッチングステップによって達成される。この図2aに示された構造の上に、まずふっ化水素酸による清掃の後に、30 ~ 100 nmの厚さを有する白金、チタン、又はコバルト層を被着し、かつケイ化物を形成させる。その際、ポリシリコンによって満たされたコンタクトホール10の範囲にだけに金属ケイ化物が生じる。けい化されていない金属に対する形成された金属ケイ化物の異なるエッチング特性によって、チタン、白金又はコバルト層を、形成され自己調節される金属ケイ化物65まで除去する。しかし、チタン、白金又はコバルトケイ化物からなる形成された金属ケイ化物65は、ベース基板5の表面15にまで達していないので、コンタクトホール10はまだ完全に満たされていない。

【0031】

この充填は、今やベース基板5上に被着される、50 ~ 150 nmの材料厚さの酸素含有イリジウム層25によって初めてにおいて行なわれる。引き続き、酸素含有イリジウム層

10

20

30

40

50

25をTEOS層55にまでバック研磨する。このようにして得られた、酸素含有イリジウム層25がベース基板5の表面と同一面において終っている構造は、図2dに示されている。

【0032】

酸素含有イリジウム層25を少なくとも部分的にベース基板5の表面15上に残すことも可能である。その際に場合によっては生じる酸素含有イリジウム層25とベース基板5との間の付着問題を回避するために、酸素含有イリジウム層25の堆積の際にベース基板5を少なくとも250°Cに加熱することが推奨される。例えばほぼ300°Cの温度が望ましい。その上さらに、温度を高めると金属ケイ化物上における酸素含有イリジウム層の付着も改善される。

10

【0033】

次に、二酸化イリジウムからなる酸素バリア層30を被着し、かつ構造化する。その際、コンタクトホール10は、この層によって完全に覆われている。その後、なお貴金属層35、誘電性の金属酸化物含有層40ならびに別の貴金属層45を被着しかつ適当に構造化する。

【0034】

これに引き続き、誘電性の金属酸化物含有層40の結晶化のために酸素含有雰囲気中における高温治療ステップ(例えばフェロアニール)を実施する。とくに誘電性の金属酸化物含有層40としてSBTを利用する際には、この処理は800°Cでほぼ1時間にわたって行なわなければならない。この処理の間にSBTは完全に結晶化されるべきであり、それによりSBT層40のできるだけ大きな残留分極が達成される。任意に、高温アニールステップを別の貴金属層45を堆積する前に行うこともできる。

20

【0035】

本発明によるマイクロエレクトロニック構造を含む半導体メモリ装置は、図3に示されている。この装置は、選択トランジスタ70及びメモリコンデンサ75を含む。選択トランジスタ70は、単結晶のシリコン基板90内に互いに切離されたドーピングされた2つの領域80及び85を有し、これらは選択トランジスタ70のソース及びドレイン領域(80、85)をなしている。両方のドーピングされた領域80及び85の間のシリコン基板90上に、ゲート電極95とその下に配置されたゲート誘電体100を有する。ゲート電極95及びゲート誘電体100は、側方アイソレーションウエブ105及び上側アイソレーション層110によって囲まれている。全構造はベース基板5によって完全に覆われている。ベース基板5を通してドーピングされた領域85にまでコンタクトホール10が達しており、それによりベース基板5上にあるメモリコンデンサ75は選択トランジスタに接続されている。

30

【0036】

他方において、メモリコンデンサ75は下側電極115、コンデンサ誘電体40及び上側電極45からなる。下側電極115は本実施例において白金層35、二酸化イリジウム層30及び酸素含有イリジウム層25を含んでいる。したがって、下側電極115は多層に構成されており、かつ酸化からコンタクトホール10内にあるポリシリコン8を保護するため及び意図しないシリコン拡散を防止するための必要なすべてのバリア層も含んでいる。

40

【0037】

酸素含有イリジウム層25はきわめて小さな抵抗率によって特徴づけることができる。このことは例として種々のシリコン含有層上における酸化イリジウム(Ir(O)によって酸素含有イリジウム層が表わされる)の測定曲線を示す図4に示されている。そのために5%の酸素の雰囲気においてポリシリコン、チタンケイ化物又は白金ケイ化物上に酸化イリジウムを堆積させ、かつ続いて種々の温度においてほぼ1・1/2時間にわたって処理した。抵抗率は室温と800°Cと間の温度範囲において常に20 μ オーム・cmより小さく、しかも白金ケイ化物上における酸化イリジウムにおいてははっきりと10 μ オーム・cmより下にある。

50

【0038】

酸化イリジウム層の堆積の際の雰囲気酸素含有量に関する抵抗率の依存性は、図5に示されている。酸素の2～2.1/2%の体積割合での抵抗率の強力な降下をはっきりと認めることができる。さらに、650～800°Cの比較的高い温度における後からの熱処理の際に抵抗率のそれ以上の減少を考慮すべきことを、認めることができる。

【0039】

図8及び9に、ポリシリコン上に堆積した酸素含有イリジウム層のX線構造解析の結果が示されている。図8は、酸素含有イリジウム層の堆積直後に得られた結果を示し、それに対して図9に、窒素の雰囲気中700°Cで熱処理した後に得られた結果が記入されている。図8と9の比較によって、少なくとも2.5%の酸素含有量で堆積させた酸素含有イリジウム層の場合には、高温処理の間にケイ化物形成が生じなかったことを、はっきりと認識することができる。

10

【0040】

さらに、酸素含有イリジウム層は、その比較的わずかな酸素含有量によって特徴づけることもできる。酸素含有イリジウム層の化学量論的な比は、二酸化イリジウム層(IrO_2)のものとは明らかに相違している。このことは、例えば酸素含有イリジウム層内に、酸素より多くのイリジウムを含んでいることに表われている。

【0041】

酸素含有イリジウム層に対するもう1つの特徴づけ可能性は、この層は導電性のシリコン含有層上では800°Cまでの温度においても、電気抵抗の上昇を生じる関連するイリジウムケイ化物層を形成しないということにある。従って、酸素含有イリジウム層は、とくに強誘電性のSBT又はPZTをコンデンサ誘電体として使用される半導体メモリにおけるバリア層としても適している。

20

【0042】

堆積温度に関する酸化イリジウム層(Ir(O))の付着強さは、図6及び7に示されている。図6は、TEOS堆積により得られたシリコン酸化物層に対する Ir(O) の付着強さを示し、かつ図7は、化学量論的シリコン窒化物層(Si_3N_4)に対する付着強さを示している。両方の下地に対して、付着強さはほぼ250°Cにおけるジャンプの後に堆積温度の上昇とともに上昇することが当てはまる。従って、堆積温度を十分に高く選択するのが望ましい。

30

【0043】

付着強さは、とくにいわゆる“引張り試験”によって検出され、この引張り試験は文献において、しばしば“剥離試験”、“端面剥離試験”又は“セバスチャンファイブテスト”とも称される。引張り試験は、基板上における薄い層の付着強さに関する証言を行なうことを可能にする。この試験法では、通常円筒形の部材(“スタッド”)を、その一方の端面によってきわめて良好な付着特性を有する結合層を使用して、基板上にある層に固定する。その際、結合層は円筒形の部材を層に十分に固定結合すべきである。次に、測定装置によって、基板から円筒形の部材を剥離するためにどのくらいの力が必要かを確認する。円筒形の部材と試験すべき層との間、層と基板との間、又は基板もしくは層内における剥離が生じ得るので、その後でそれに応じた検査を行なわなければならない。付着強さの判定の際には、層(この場合、イリジウム層)上に円筒形の部材を固定する結合層は、基板に対する酸素含有イリジウム層の予測される付着強さより上にある十分に大きな付着強さを有すべきである。

40

【図面の簡単な説明】

【図1】 a～eは、マイクロエレクトロニック構造を製造する個々の方法ステップの図である。

【図2】 a～fは、マイクロエレクトロニック構造を製造する別の方法ステップの図である。

【図3】 半導体メモリの一部としてのマイクロエレクトロニック構造の図である。

【図4】 温度負荷に関する酸素含有イリジウム層の抵抗率の図である。

50

【図5】 堆積の際の雰囲気中の酸素割合に関する酸素含有イリジウム層の抵抗率の図である。

【図6】 堆積温度に関するシリコン酸化物層上における酸素含有イリジウム層の付着強さの図である。

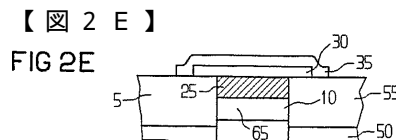
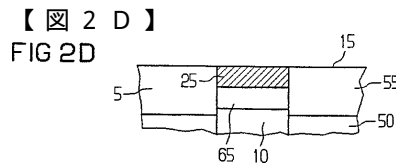
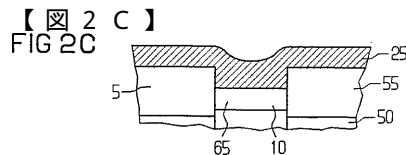
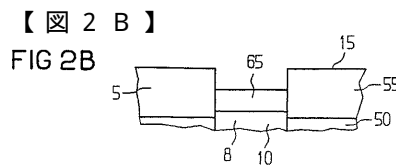
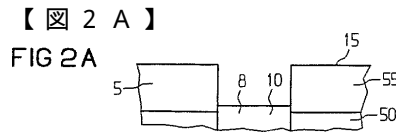
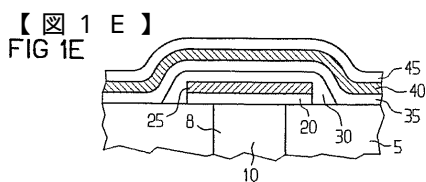
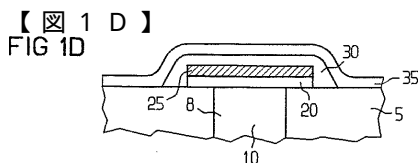
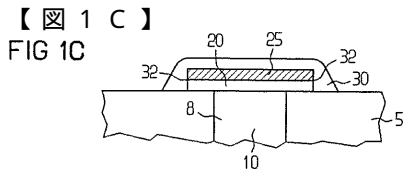
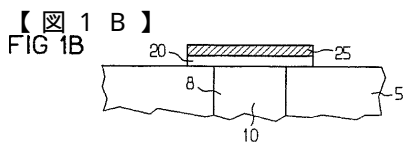
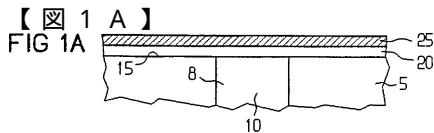
【図7】 堆積温度に関するシリコン窒化物層上における酸素含有イリジウム層の付着強さの図である。

【図8】 堆積した酸素含有イリジウム層におけるX線構造試験の結果の図である。

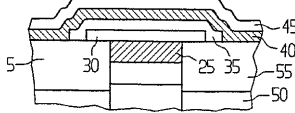
【図9】 堆積した酸素含有イリジウム層におけるX線構造試験の結果の図である。

【符号の説明】

- 5 ベース基板、 8 ポリシリコン層、 10 コンタクトホール、 15 ベース基板の表面、 20 タングステンケイ化物層 / 金属ケイ化物層 / シリコン含有層、 25 酸素含有イリジウム層、 30 酸素バリア層 / 二酸化イリジウム層、 32 側面範囲、 35 貴金属層 / 白金層 / 金属含有電極層、 40 誘電性の金属酸化物層、 45 別の貴金属層 / 白金層、 50 シリコン酸化物層、 55 TEOS層 / シリコン窒化物層、 65 金属ケイ化物 70 選択トランジスタ、 75 メモリーコンデンサ、 80 / 85 ドーピングした領域、 90 シリコン基板、 95 ゲート電極、 100 ゲート誘電体、 105 側面アイソレーションウエブ、 110 アイソレーション層、 115 下部電極

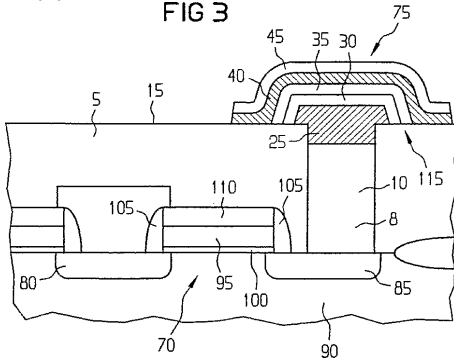


【 図 2 F 】
FIG 2F

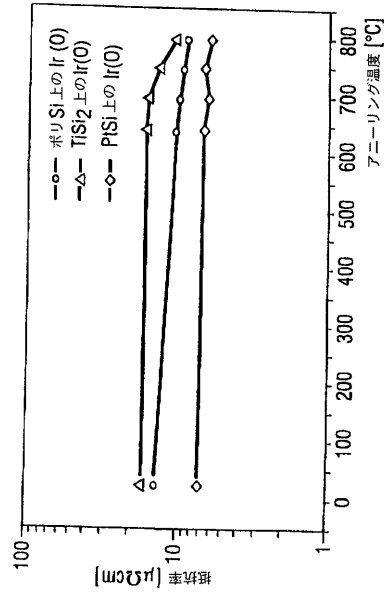


【 図 3 】

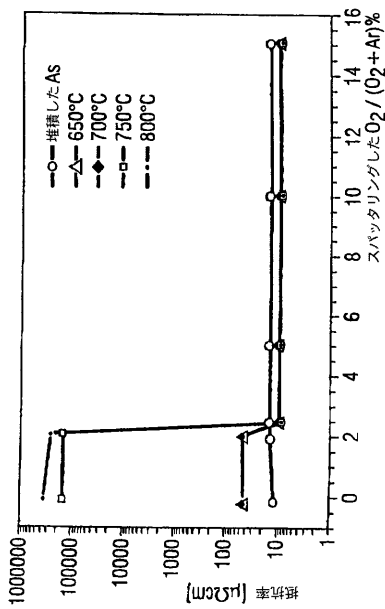
FIG 3



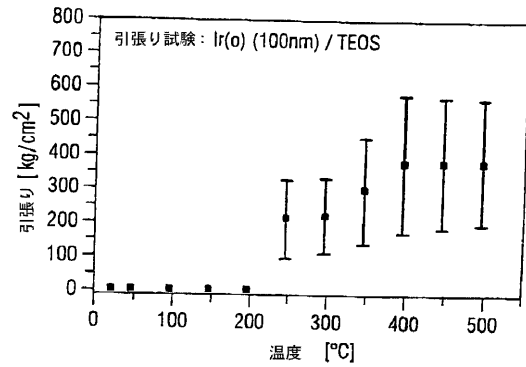
【 図 4 】



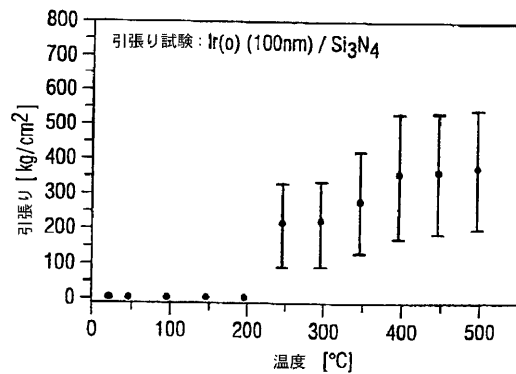
【 図 5 】



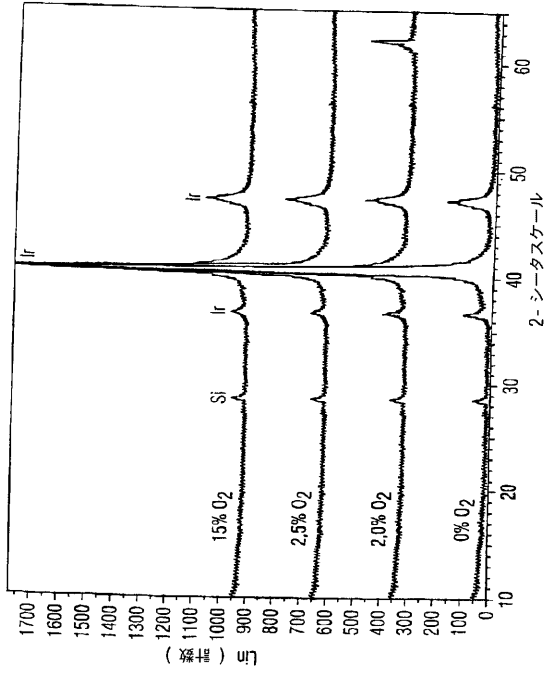
【 図 6 】



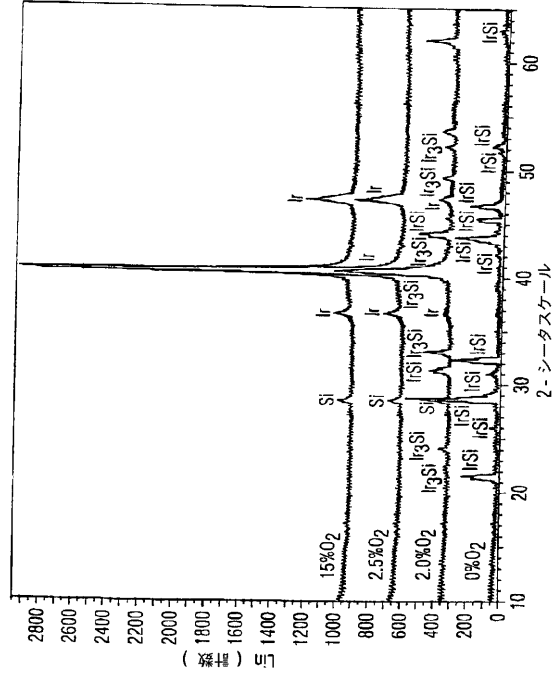
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

- (74)代理人 230100044
弁護士 ラインハルト・アインゼル
- (72)発明者 ニコラス ナーゲル
神奈川県横浜市中区西之谷町75 - 2
- (72)発明者 ロベルト プリミッヒ
ドイツ連邦共和国 ミュンヘン エンテンバッハシュトラッセ 37
- (72)発明者 イゴール カスコ
ドイツ連邦共和国 ミュンヘン ハンス - ミーリヒ - シュトラッセ 23
- (72)発明者 ライナー ブルーフハウス
東京都品川区東五反田3 - 20 - 14 高輪パークタワー 12階
- (72)発明者 ヘルマン ヴェント
ドイツ連邦共和国 グラースブルン アム ヴァイクセルガルテン 49

審査官 小野田 誠

- (58)調査した分野(Int.Cl.⁷, DB名)
H01L 21/28
C23C 14/34
H01L 27/105