



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/20 (2006.01)

H05B 33/12 (2006.01)

(11) 공개번호 10-2007-0037848

(43) 공개일자 2007년04월09일

(21) 출원번호 10-2005-0092940

(22) 출원일자 2005년10월04일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 정광철
경기도 성남시 수정구 태평1동 7115-4
김남덕
경기 용인시 풍덕천동 삼성5차아파트 517동 1703호
최범락
서울특별시 강남구 대치1동 삼성아파트 112동 508호

(74) 대리인 유미특허법인

전체 청구항 수 : 총 18 항

(54) 유기 발광 표시 장치

(57) 요약

본 발명은 게이트선 및 데이터선에 의해 정의되며 발광 소자 및 이와 연결되어 있는 구동 트랜지스터를 각각 포함하는 제1 화소, 제2 화소 및 제3 화소를 포함하며, 상기 제1 화소의 발광 소자는 상기 제2 화소 및 상기 제3 화소의 발광 소자보다 발광 효율이 낮으며, 상기 제1 화소, 상기 제2 화소 및 상기 제3 화소의 발광 소자는 실질적으로 동일한 면적을 가지며, 상기 제1 화소의 구동 트랜지스터가 차지하는 면적은 상기 제2 화소 또는 상기 제3 화소의 구동 트랜지스터가 차지하는 면적보다 큰 유기 발광 표시 장치에 대한 것이다.

대표도

도 6

특허청구의 범위

청구항 1.

게이트선 및 데이터선에 의해 정의되며 발광 소자 및 이와 연결되어 있는 구동 트랜지스터를 각각 포함하는 제1 화소, 제2 화소 및 제3 화소를 포함하며,

상기 제1 화소의 발광 소자는 상기 제2 화소 및 상기 제3 화소의 발광 소자보다 발광 효율이 낮으며,

상기 제1 화소, 상기 제2 화소 및 상기 제3 화소의 발광 소자는 실질적으로 동일한 면적을 가지며,

상기 제1 화소의 구동 트랜지스터가 차지하는 면적은 상기 제2 화소 또는 상기 제3 화소의 구동 트랜지스터가 차지하는 면적보다 큰

유기 발광 표시 장치.

청구항 2.

제1항에서,

상기 제1 화소의 구동 트랜지스터의 채널은 상기 제2 및 제3 화소의 구동 트랜지스터의 채널과 다른 위치에 형성되어 있는 유기 발광 표시 장치.

청구항 3.

제2항에서,

상기 제1 화소의 구동 트랜지스터의 채널은 상기 게이트선과 상기 발광 소자 사이에 위치하며,

상기 제2 및 제3 화소의 구동 트랜지스터의 채널은 상기 데이터선과 상기 발광 소자 사이에 위치하는

유기 발광 표시 장치.

청구항 4.

제1항에서,

상기 제1 화소의 구동 트랜지스터는 채널이 사행(蛇行)인 유기 발광 표시 장치.

청구항 5.

제1항에서,

상기 제1 화소의 구동 트랜지스터의 채널 폭은 상기 제2 및 제3 화소의 구동 트랜지스터의 채널 폭보다 넓은 유기 발광 표시 장치.

청구항 6.

제1항에서,

상기 제1, 제2 및 제3 화소는 폭이 동일한 유기 발광 표시 장치.

청구항 7.

제1항에서,

상기 제1 화소는 청색 광을 방출하는 유기 발광 표시 장치.

청구항 8.

제1항에서,

상기 구동 트랜지스터를 이루는 반도체는 비정질 규소를 포함하는 유기 발광 표시 장치.

청구항 9.

제1항에서,

상기 제1, 제2 및 제3 화소는 상기 게이트선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 10.

제1항에서,

상기 제1, 제2 및 제3 화소에 각각 포함되어 있는 발광 소자는

상기 구동 트랜지스터에 연결되어 있는 화소 전극,

상기 화소 전극과 마주보는 공통 전극, 그리고

상기 화소 전극과 상기 공통 전극 사이에 끼어 있으며 제1, 제2 및 제3 발광 영역을 정의하는 제1, 제2 및 제3 유기 발광 부재

를 각각 포함하는 유기 발광 표시 장치.

청구항 11.

제10항에서,

상기 제1 발광 영역은 상기 제2 및 제3 발광 영역과 폭과 길이가 다른 유기 발광 표시 장치.

청구항 12.

제11항에서,

상기 제1 발광 영역은 상기 제2 및 제3 발광 영역보다 폭이 넓고 길이가 짧은 유기 발광 표시 장치.

청구항 13.

제10항에서,

상기 제1 발광 영역과 상기 제1 발광 영역에 이웃하는 상기 제2 또는 제3 발광 영역 사이의 간격은 상기 제2 발광 영역과 상기 제3 발광 영역 사이의 간격보다 좁은 유기 발광 표시 장치.

청구항 14.

제10항에서,

상기 제1 유기 발광 부재는 청색 광을 방출하는 유기 발광 표시 장치.

청구항 15.

발광 소자 및 이와 연결되어 있는 구동 트랜지스터를 각각 포함하며 제1, 제2 및 제3 발광 영역을 각각 가지는 제1 화소, 제2 화소 및 제3 화소를 포함하며,

상기 제1 화소의 발광 소자는 상기 제2 화소 및 상기 제3 화소의 발광 소자보다 발광 효율이 낮으며,

상기 제1 발광 영역은 상기 제2 및 제3 발광 영역과 폭과 길이가 다르며,

상기 제1, 제2 및 제3 발광 영역은 실질적으로 동일한 면적을 가지는

유기 발광 표시 장치.

청구항 16.

제15항에서,

상기 제1 발광 영역은 상기 제2 및 제3 발광 영역보다 폭이 넓고 길이가 짧은 유기 발광 표시 장치.

청구항 17.

제15항에서,

상기 제1 화소의 구동 트랜지스터의 채널은 상기 게이트선과 상기 발광 소자 사이에 위치하며,

상기 제2 및 제3 화소의 구동 트랜지스터의 채널은 상기 데이터선과 상기 발광 소자 사이에 위치하는

유기 발광 표시 장치.

청구항 18.

제15항에서,

상기 제1 발광 소자는 청색 광을 방출하는 유기 발광 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 발광 표시 장치에 관한 것이다.

최근 모니터 또는 텔레비전 등의 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 액정 표시 장치(liquid crystal display, LCD)로 대체되고 있다.

그러나, 액정 표시 장치는 수발광 소자로서 별도의 백라이트(backlight)가 필요할 뿐만 아니라, 응답 속도 및 시야각 등에서 많은 문제점이 있다.

최근 이러한 문제점을 극복할 수 있는 표시 장치로서, 유기 발광 표시 장치(organic light emitting diode display, OLED display)가 주목받고 있다.

유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 발광층에서 결합하여 여기자(exiton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

유기 발광 표시 장치는 자체발광형으로 별도의 광원이 필요 없기 때문에 소비전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 대비비(contrast ratio)도 우수하다.

발명이 이루고자 하는 기술적 과제

그러나 유기 발광 표시 장치는 적색, 녹색 및 청색의 발광 재료에 따라 발광 효율이 다르다. 따라서, 적색, 녹색 및 청색 발광을 동일하게 제어하기 위해서는 발광 효율이 가장 낮은 영역을 기준으로 화소가 설계되어야 하고, 이 경우 개구율이 크게 저하된다.

본 발명이 이루고자 하는 기술적 과제는 이러한 문제점을 해결하는 것으로서, 유기 발광 표시 장치의 전류 구동 특성을 확보하면서도 개구율을 높이는 것이다.

발명의 구성

본 발명의 한 실시예에 따른 유기 발광 표시 장치는, 게이트선 및 데이터선에 의해 정의되며 발광 소자 및 이와 연결되어 있는 구동 트랜지스터를 각각 포함하는 제1 화소, 제2 화소 및 제3 화소를 포함하며, 상기 제1 화소의 발광 소자는 상기 제2 화소 및 상기 제3 화소의 발광 소자보다 발광 효율이 낮으며, 상기 제1 화소, 상기 제2 화소 및 상기 제3 화소의 발광 소자는 실질적으로 동일한 면적을 가지며, 상기 제1 화소의 구동 트랜지스터가 차지하는 면적은 상기 제2 화소 또는 상기 제3 화소의 구동 트랜지스터가 차지하는 면적보다 크다.

또한, 상기 제1 화소의 구동 트랜지스터의 채널은 상기 제2 및 제3 화소의 구동 트랜지스터의 채널과 다른 위치에 형성될 수 있다.

또한, 상기 제1 화소의 구동 트랜지스터의 채널은 상기 게이트선과 상기 발광 소자 사이에 위치하며, 상기 제2 및 제3 화소의 구동 트랜지스터의 채널은 상기 데이터선과 상기 발광 소자 사이에 위치할 수 있다.

또한, 상기 제1 화소의 구동 트랜지스터는 채널이 사행(蛇行)일 수 있다.

또한, 상기 제1 화소의 구동 트랜지스터의 채널 폭은 상기 제2 및 제3 화소의 구동 트랜지스터의 채널 폭보다 넓을 수 있다.

또한, 상기 제1, 제2 및 제3 화소는 폭이 동일할 수 있다.

또한, 상기 제1 화소는 청색 광을 방출할 수 있다.

또한, 상기 구동 트랜지스터를 이루는 반도체는 비정질 규소를 포함할 수 있다.

또한, 상기 제1, 제2 및 제3 화소는 상기 게이트선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터를 더 포함할 수 있다.

또한, 상기 제1, 제2 및 제3 화소에 각각 포함되어 있는 발광 소자는 상기 구동 트랜지스터에 연결되어 있는 화소 전극, 상기 화소 전극과 마주보는 공통 전극, 그리고 상기 화소 전극과 상기 공통 전극 사이에 끼어 있으며 제1, 제2 및 제3 발광 영역을 정의하는 제1, 제2 및 제3 유기 발광 부재를 각각 포함할 수 있다.

또한, 상기 제1 발광 영역은 상기 제2 및 제3 발광 영역과 폭과 길이가 다를 수 있다.

또한, 상기 제1 발광 영역은 상기 제2 및 제3 발광 영역보다 폭이 넓고 길이가 짧을 수 있다.

또한, 상기 제1 발광 영역과 상기 제1 발광 영역에 이웃하는 상기 제2 또는 제3 발광 영역 사이의 간격은 상기 제2 발광 영역과 상기 제3 발광 영역 사이의 간격보다 좁을 수 있다.

또한, 상기 제1 유기 발광 부재는 청색 광을 방출할 수 있다.

본 발명의 한 실시예에 따른 유기 발광 표시 장치는, 발광 소자 및 이와 연결되어 있는 구동 트랜지스터를 각각 포함하며 제1, 제2 및 제3 발광 영역을 각각 가지는 제1 화소, 제2 화소 및 제3 화소를 포함하며, 상기 제1 화소의 발광 소자는 상기 제2 화소 및 상기 제3 화소의 발광 소자보다 발광 효율이 낮으며, 상기 제1 발광 영역은 상기 제2 및 제3 발광 영역과 폭과 길이가 다르며, 상기 제1, 제2 및 제3 발광 영역은 실질적으로 동일한 면적을 가진다.

또한, 상기 제1 발광 영역은 상기 제2 및 제3 발광 영역보다 폭이 넓고 길이가 짧을 수 있다.

또한, 상기 제1 화소의 구동 트랜지스터의 채널은 상기 게이트선과 상기 발광 소자 사이에 위치하며, 상기 제2 및 제3 화소의 구동 트랜지스터의 채널은 상기 데이터선과 상기 발광 소자 사이에 위치할 수 있다.

또한, 상기 제1 발광 소자는 청색 광을 방출할 수 있다.

이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

먼저 본 발명의 한 실시예에 따른 유기 발광 표시 장치에 대하여 도 1을 참고로 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.

도 1을 참고하면, 본 실시예에 따른 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수의 화소(pixel)(PX1)를 포함한다.

신호선은 게이트 신호(또는 주사 신호)를 전달하는 복수의 게이트선(gate line)(121), 데이터 신호를 전달하는 복수의 데이터선(data line)(171) 및 구동 전압을 전달하는 복수의 구동 전압선(driving voltage line)(172)을 포함한다. 게이트선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171)과 구동 전압선(172)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

각 화소(PX)는 스위칭 트랜지스터(switching transistor)(Qs), 구동 트랜지스터(driving transistor)(Qd), 유지 축전기(storage capacitor)(Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)(LD)를 포함한다.

스위칭 트랜지스터(Qs)는 제어 단자(control terminal), 입력 단자(input terminal) 및 출력 단자(output terminal)를 가지는데, 제어 단자는 게이트선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 구동 트랜지스터(Qd)에 연결되어 있다. 스위칭 트랜지스터(Qs)는 게이트선(121)에 인가되는 주사 신호에 응답하여 데이터선(171)에 인가되는 데이터 신호를 구동 트랜지스터(Qd)에 전달한다.

구동 트랜지스터(Qd) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 트랜지스터(Qs)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 다이오드(LD)에 연결되어 있다. 구동 트랜지스터(Qd)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류(I_{LD})를 흘린다.

축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자와 입력 단자 사이에 연결되어 있다. 이 축전기(Cst)는 구동 트랜지스터(Qd)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 트랜지스터(Qs)가 턴 오프(turn-off)된 뒤에도 이를 유지한다.

유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력 단자에 연결되어 있는 애노드(anode)와 공통 전압(V_{ss})에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 다이오드(LD)는 구동 트랜지스터(Qd)의 출력 전류(I_{LD})에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.

스위칭 트랜지스터(Qs) 및 구동 트랜지스터(Qd)는 n-채널 전계 효과 트랜지스터(field effect transistor, FET)이다. 그러나 스위칭 트랜지스터(Qs)와 구동 트랜지스터(Qd) 중 적어도 하나는 p-채널 전계 효과 트랜지스터일 수 있다. 또한, 트랜지스터(Qs, Qd), 축전기(Cst) 및 유기 발광 다이오드(LD)의 연결 관계가 바뀔 수 있다.

그러면, 도 1에 도시한 유기 발광 표시 장치의 상세 구조에 대하여 도 2 내지 도 5를 참조하여 상세하게 설명한다.

도 2, 도 3 및 도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치에서 다른 세 개의 화소를 각각 보여주는 배치도이고, 도 5는 도 4의 유기 발광 표시 장치에서 하나의 화소를 V-V 선을 따라 잘라 도시한 단면도이다. 도 2 내지 도 5에서, 각 화소에서 대응되는 구성 요소는 동일한 도면 부호로 표시하였다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 제1 제어 전극(control electrode)(124a)을 포함하는 복수의 게이트선(121) 및 복수의 제2 제어 전극(124b)을 포함하는 복수의 게이트 도전체(gate conductor)가 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129)을 포함하며, 제1 제어 전극(124a)은 게이트선(121)으로부터 위로 뻗어 있다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 게이트 구동 회로와 직접 연결될 수 있다.

제2 제어 전극(124b)은 게이트선(121)과 분리되어 있다.

게이트 도전체(121, 124b)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질,

이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 124b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트 도전체(121, 124b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트 도전체(121, 124b) 위에는 질화규소(SiN_x) 또는 산화규소(SiO_x) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151)와 섬형 반도체(154b)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 제1 제어 전극(124a)을 향하여 뻗어 나온 복수의 돌출부(projection)(154a)를 포함한다. 섬형 반도체(154b)는 제2 제어 전극(124b) 위에 위치한다.

선형 및 섬형 반도체(151, 154b) 위에는 각각 복수 쌍의 제1 저항성 접촉 부재(ohmic contact)(163a, 165a)와 복수 쌍의 제2 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 저항성 접촉 부재(163a, 163b, 165a, 165b)는 섬 모양이며, 인(P) 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 제1 저항성 접촉 부재(163a, 165a)는 쌍을 이루어 선형 반도체(151) 위에 배치되어 있고, 제2 저항성 접촉 부재(163b, 165b) 또한 쌍을 이루어 섬형 반도체(154b) 위에 배치되어 있다.

저항성 접촉 부재(163a, 163b, 165a, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수의 구동 전압선(172)과 복수의 제1 및 제2 출력 전극(output electrode)(175a, 175b)을 포함하는 복수의 데이터 도전체(data conductor)가 형성되어 있다.

데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 제1 제어 전극(124a)을 향하여 뻗은 복수의 제1 입력 전극(input electrode)(173a)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 데이터 구동 회로와 직접 연결될 수 있다.

구동 전압선(172)은 구동 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 구동 전압선(172)은 제2 제어 전극(124b)을 향하여 뻗은 복수의 제2 입력 전극(173b)을 포함한다.

제1 및 제2 출력 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171) 및 구동 전압선(172)과도 분리되어 있다. 제1 입력 전극(173a)과 제1 출력 전극(175a)은 제1 제어 전극(124a)을 중심으로 서로 마주보고, 제2 입력 전극(173b)과 제2 출력 전극(175b)은 제2 제어 전극(124b)을 중심으로 서로 마주본다.

데이터 도전체(171, 172, 175a, 175b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 이루어진 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 172, 175a, 175b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트 도전체(121, 124b)와 마찬가지로 데이터 도전체(171, 172, 175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(163a, 163b, 165a, 165b)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터 도전체(171, 172, 175a, 175b) 사이에만 존재하며 접촉 저항을 낮추어 준다. 반도체(154a, 154b)에는 입력 전극(173a, 173b)과 출력 전극(175a, 175b) 사이를 비롯하여 데이터 도전체(171, 172, 175a, 175b)로 가리지 않고 노출된 부분이 있다.

데이터 도전체(171, 172, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로

는 질화규소와 산화규소를 들 수 있다. 유기 절연물은 감광성을 가질 수 있으며 그 유전 상수는 4.0 이하인 것이 바람직하다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 제1 및 제2 출력 전극(175b)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185a, 185b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)과 제2 입력 전극(124b)을 각각 드러내는 복수의 접촉 구멍(181, 184)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 연결 부재(connecting member)(85) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

화소 전극(191)은 접촉 구멍(185b)을 통하여 제2 출력 전극(175b)과 물리적·전기적으로 연결되어 있다.

연결 부재(85)는 접촉 구멍(184, 185a)을 통하여 제2 제어 전극(124b) 및 제1 출력 전극(175a)과 연결되어 있으며, 구동 전압선(172)을 따라 이와 중첩하면서 뺨은 유지 전극(storage electrode)(87)을 포함한다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결되어 있다. 접촉 보조 부재(81, 82)는 게이트선(121) 및 데이터선(171)의 끝 부분(129, 179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

보호막(180) 위에는 격벽(partition)(361)이 형성되어 있다. 격벽(361)은 화소 전극(191) 가장자리 주변을 독(bank)처럼 둘러싸서 개구부(opening)(365)를 정의하며 유기 절연물 또는 무기 절연물로 만들어진다. 격벽(361)은 또한 검정색 안료를 포함하는 감광재로 만들어질 수 있는데, 이 경우 격벽(361)은 차광 부재의 역할을 하며 그 형성 공정이 간단하다.

격벽(361)이 정의하는 화소 전극(191) 위의 개구부(365) 내에는 유기 발광 부재(organic light emitting member)(370)가 형성되어 있다. 유기 발광 부재(370)는 적색, 녹색, 청색의 삼원색 등 기본색(primary color) 중 어느 하나의 빛을 고유하게 내는 유기 물질로 만들어진다. 유기 발광 표시 장치는 유기 발광 부재(370)들이 내는 기본색 색광의 공간적인 합으로 원하는 영상을 표시한다. 앞으로 적색, 녹색 및 청색 빛을 내는 화소를 각각 적색, 녹색 및 청색 화소라 하고 도면 부호 R, G, B로 나타낸다.

유기 발광 부재(370)는 빛을 내는 발광층(emitting layer)(도시하지 않음) 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)(도시하지 않음)을 포함하는 다층 구조를 가질 수 있다. 부대층에는 전자와 정공의 균형을 맞추기 위한 전자 수송층(electron transport layer)(도시하지 않음) 및 정공 수송층(hole transport layer)(도시하지 않음)과 전자와 정공의 주입을 강화하기 위한 전자 주입층(electron injecting layer)(도시하지 않음) 및 정공 주입층(hole injecting layer)(도시하지 않음) 등이 있다.

유기 발광 부재(370) 위에는 공통 전극(common electrode)(270)이 형성되어 있다. 공통 전극(270)은 공통 전압(Vss)을 인가 받으며, 칼슘(Ca), 바륨(Ba), 마그네슘(Mg), 알루미늄, 은 등을 포함하는 반사성 금속 또는 ITO 또는 IZO 등의 투명한 도전 물질로 만들어진다.

이러한 유기 발광 표시 장치에서, 게이트선(121)에 연결되어 있는 제1 제어 전극(124a), 데이터선(171)에 연결되어 있는 제1 입력 전극(173a) 및 제1 출력 전극(175a)은 선형 반도체(151)의 돌출부(154a)와 함께 스위칭 박막 트랜지스터(switching TFT)(Qs)를 이루며, 스위칭 박막 트랜지스터(Qs)의 채널(channel)은 제1 입력 전극(173a)과 제1 출력 전극(175a) 사이의 돌출부(154a)에 형성된다. 제1 출력 전극(175a)에 연결되어 있는 제2 제어 전극(124b), 구동 전압선(172)에 연결되어 있는 제2 입력 전극(173b) 및 화소 전극(191)에 연결되어 있는 제2 출력 전극(175b)은 섬형 반도체(154b)와 함께 구동 박막 트랜지스터(driving TFT)(Qd)를 이루며, 구동 박막 트랜지스터(Qd)의 채널은 제2 입력 전극(173b)과 제2 출력 전극(175b) 사이의 섬형 반도체(154b)에 형성된다.

화소 전극(191), 유기 발광 부재(370) 및 공통 전극(270)은 유기 발광 다이오드(LD)를 이루며, 화소 전극(191)이 애노드(anode), 공통 전극(270)이 캐소드(cathode)가 되거나 반대로 화소 전극(191)이 캐소드, 공통 전극(270)이 애노드가 된다. 또한 서로 중첩하는 유지 전극(87)과 구동 전압선(172)은 유지 축전기(storage capacitor)(Cst)를 이룬다.

이러한 유기 발광 표시 장치는 기관(110)의 위쪽 또는 아래쪽으로 빛을 내보내어 영상을 표시한다. 불투명한 화소 전극(191)과 투명한 공통 전극(270)은 기관(110)의 위쪽 방향으로 영상을 표시하는 전면 발광(top emission) 방식의 유기 발광 표시 장치에 적용하며, 투명한 화소 전극(191)과 불투명한 공통 전극(270)은 기관(110)의 아래 방향으로 영상을 표시하는 배면 발광(bottom emission) 방식의 유기 발광 표시 장치에 적용한다.

한편, 반도체(151, 154b)가 다결정 규소인 경우에는, 제어 전극(124a, 124b)과 마주보는 진성 영역(intrinsic region)(도시하지 않음)과 그 양쪽에 위치한 불순물 영역(extrinsic region)(도시하지 않음)을 포함한다. 불순물 영역은 입력 전극(173a, 173b) 및 출력 전극(175a, 175b)과 전기적으로 연결되며, 저항성 접촉 부재(163a, 163b, 165a, 165b)는 생략할 수 있다.

또한, 제어 전극(124a, 124b)을 반도체(151, 154b) 위에 둘 수 있으며 이때에도 게이트 절연막(140)은 반도체(151, 154b)와 제어 전극(124a, 124b) 사이에 위치한다. 이때, 데이터 도전체(171, 172, 173b, 175b)는 게이트 절연막(140) 위에 위치하고 게이트 절연막(140)에 뚫린 접촉 구멍(도시하지 않음)을 통하여 반도체(151, 154b)와 전기적으로 연결될 수 있다. 이와는 달리 데이터 도전체(171, 172, 173b, 175b)가 반도체(151, 154b) 아래에 위치하여 그 위의 반도체(151, 154b)와 전기적으로 접촉할 수 있다.

그러면 도 2, 도 3 및 도 4와 도 6을 참조하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치에서 화소 배치에 대하여 설명한다.

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소를 보여주는 배치도이다.

도 6에 도시한 바와 같이, 세 개의 화소(B, R, G) 중 하나의 화소(B)는 다른 두 개의 화소(R, G)와 다른 배치 구조를 가진다. 이는 하나의 화소(B)의 구동 트랜지스터(Qd)의 면적 및 위치가 다른 화소(R, G)와 다르기 때문이다.

구동 트랜지스터(Qd)의 면적이 다른 것은 각 화소의 구동 트랜지스터(Qd)의 채널 폭이 다르기 때문이며, 구동 트랜지스터(Qd)의 채널 폭은 이에 연결되어 있는 유기 발광 다이오드(LD)의 발광 효율에 따라서 달라진다. 발광 효율이 낮으면 그만큼 많은 전류가 필요하므로 동일한 밝기의 빛을 내게 하기 위해서는 채널 폭을 크게 하여야 한다. 유기 발광 다이오드(LD)의 발광 효율은 발광 재료에 따라 다른데, 예를 들면 녹색, 적색, 청색의 순서로 발광 효율이 떨어진다. 여기에서는 청색의 발광 재료가 발광 효율이 가장 낮으며, 적색 및 녹색 순서로 발광 효율이 높다는 전제 하에 서술한다.

도 6과 같이 청색 화소(B), 적색 화소(R) 및 녹색 화소(G)가 이웃하여 배열되어 있을 때, 발광 효율이 낮은 청색 화소(B)의 구동 트랜지스터(Qd)의 채널 폭이 가장 크고, 적색 화소(R) 및 녹색 화소(G)의 순서로 구동 트랜지스터(Qd)의 채널 폭이 작다.

청색 화소(B)의 구동 트랜지스터(Qd)의 폭을 크게 하기 위하여 면적을 많이 차지하는 경우 발광 영역이 작아진다. 따라서, 구동 트랜지스터(Qd)의 채널을 구부러지게 하거나 사행(蛇行)으로 하여 좁은 면적에서 채널 폭을 크게 할 수 있다. 이에 따라, 발광 소자의 면적을 줄이지 않고도 채널 폭이 큰 구동 트랜지스터(Qd)를 형성할 수 있다.

이 경우, 적색 및 녹색 화소(R, G)와 청색 화소(B)는 다른 위치에 형성될 수 있다. 예컨대 적색 및 녹색 화소(R, G)는 발광 소자와 데이터선(171) 사이에 위치하며, 청색 화소(B)는 발광 소자와 게이트선(121) 사이에 위치할 수 있다. 적색 및 녹색 화소(R, G)는 구동 트랜지스터(Qd)의 채널 폭이 짧기 때문에 발광 소자의 길이 방향과 평행하게 배치되어도 충분한 채널 폭을 얻을 수 있는데 반하여, 청색 화소(B)는 발광 소자의 길이 방향과 평행하게 배치하는 경우 충분한 채널 폭을 얻을 수 없고 구부러지거나 사행으로 배치하는데 충분한 면적을 확보할 수 없기 때문이다.

이와 같이 적색 및 녹색 화소(R, G)와 청색 화소(B)의 구동 트랜지스터(Qd)를 다른 위치에 배치하는 경우에도 각 화소의 발광 소자의 면적은 실질적으로 동일하다. 이는 구동 트랜지스터(Qd)가 차지하는 면적 때문에 청색 화소(B)의 발광 소자 길이는 짧아지는 반면 다른 화소와 달리 발광 소자의 측면에 구동 트랜지스터(Qd)가 없기 때문에 발광 소자의 폭을 넓힐 수 있기 때문이다. 이에 따라 청색 화소(B)와 이웃하는 적색 화소(R) 또는 녹색 화소(G) 사이의 간격은 녹색 화소(G)와 적색 화소(R) 사이의 간격보다 좁을 수 있다. 이와 같이 각 화소의 발광 소자 면적을 실질적으로 동일하게 함으로써 균일한 색 배합을 이룰 수 있다.

앞에서는 녹색 화소(G), 적색 화소(R) 및 청색 화소(B)의 순서로 발광 효율이 높은 것으로 설명하였지만 발광 재료에 따라 그 순서가 바뀔 수 있으며, 이때에도 본 발명을 동일하게 적용할 수 있다.

이하, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대하여 도 7을 참고하여 상세하게 설명한다.

본 실시예는 박막 트랜지스터를 추가하여 구동 트랜지스터의 문턱 전압의 변동에 따른 데이터 전압을 보정할 수 있는 유기 발광 표시 장치를 설명한다.

도 7은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 등가 회로도이다.

도 7을 참고하면, 본 실시예에 따른 유기 발광 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 대략 행렬 형태로 배열된 복수의 화소(PX2)를 포함한다.

신호선은 복수의 게이트선(121), 복수의 데이터선(171) 및 복수의 구동 전압선(172)을 포함한다.

각 화소(PX2)는 제1 및 제2 구동 트랜지스터(Qd1, Qd2), 제1 및 제2 스위칭 트랜지스터(Qs1, Qs2), 유지 축전기(Cs) 및 유기 발광 소자(LD)를 포함한다.

제1 구동 트랜지스터(Qd1)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 제1 스위칭 트랜지스터(Qs1)에 연결되어 있고, 입력 단자는 제2 스위칭 트랜지스터(Qs2)에 연결되어 있으며, 출력 단자는 유기 발광 소자(LD)에 연결되어 있다.

제2 구동 트랜지스터(Qd2) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 제1 스위칭 트랜지스터(Qs1)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 소자(LD)에 연결되어 있다. 제2 구동 트랜지스터(Qd2)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류를 흘린다.

제1 및 제2 스위칭 트랜지스터(Qs1, Qs2) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 게이트선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 각각 제1 및 제2 구동 트랜지스터(Qd1, Qd2)의 제어 단자 및 제1 구동 트랜지스터(Qd1)의 입력 단자에 연결되어 있다. 스위칭 트랜지스터(Qs1, Qs2)는 게이트선(121)에 인가되는 주사 신호에 응답하여 데이터선(171)에 인가되는 데이터 신호를 구동 트랜지스터(Qd1, Qd2)에 전달한다.

유지 축전기(Cs)는 구동 트랜지스터(Qd1, Qd2)의 제어 단자와 구동 전압선(172) 사이에 연결되어 있다. 유지 축전기(Cs)는 구동 트랜지스터(Qd1, Qd2)의 제어 단자에 인가되는 데이터 신호를 충전하고 제1 스위칭 트랜지스터(Qs1)가 턴 오프된 뒤에도 이를 유지한다.

유기 발광 소자(LD)는 구동 트랜지스터(Qd1, Qd2)의 출력 단자에 연결되어 있는 애노드와 공통 전압(Vss)에 연결되어 있는 캐소드를 가진다. 유기 발광 소자(LD)는 구동 트랜지스터(Qd1, Qd2)로부터의 출력 전류에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.

그러면 이러한 화소(PX2)의 동작에 대하여 상세하게 설명한다.

본 실시예의 각 화소(PX2)는 정상 모드와 보정 모드로 나누어 동작한다. 정상 모드에서는 통상의 표시 동작을 수행하나 보정 모드에서는 구동 트랜지스터(Qd1, Qd2)의 문턱 전압의 변동에 따른 데이터 전압을 보정한다.

화소(PX2)에 인가되는 데이터 신호는 정상 모드에서 데이터 전압이나 교정 모드에서 데이터 전류이다. 이를 위하여 본 실시예의 유기 발광 표시 장치는 데이터선(171)에 연결되어 있으며 데이터 전압 및 데이터 전류를 생성할 수 있는 구동 장치(도시하지 않음)를 구비할 수 있다.

정상 모드에서 본 실시예의 화소(PX2)는 도 1에 도시한 화소(PX1)와 실질적으로 동일하게 동작한다. 즉, 주사 신호에 의하여 제1 스위칭 트랜지스터(Qs1)가 턴 온되면 데이터선(171)에 인가되어 있는 데이터 전압은 제1 스위칭 트랜지스터(Qs1)를 통하여 제2 구동 트랜지스터(Qd2)의 제어 단자에 인가되며, 제2 구동 트랜지스터(Qd2)는 데이터 전압에 기초한 출력 전류(I_{LD})를 유기 발광 소자(LD)로 내보내고, 이에 따라 유기 발광 소자(LD)는 발광함으로써 영상을 표시한다.

한편 주사 신호에 의하여 제2 스위칭 트랜지스터(Qs2)도 턴 온되는데, 데이터 전압은 제1 및 제2 스위칭 트랜지스터(Qs1, Qs2)를 통하여 제1 구동 트랜지스터(Qd1)의 제어 단자 및 입력 단자에 각각 인가된다. 따라서 제1 구동 트랜지스터(Qd1)가 턴 온되더라도 그 입력 단자와 제어 단자의 전압이 동일하므로 제1 구동 트랜지스터(Qd1)는 전류를 흘리지 못한다. 결국 정상 모드에서는 제1 스위칭 트랜지스터(Qs1)와 제2 구동 트랜지스터(Qd2)에 의하여 데이터 전압에 따른 영상을 표시한다.

한편 유기 발광 소자(LD)가 일정한 휘도를 내기 위하여 제2 구동 트랜지스터(Qd2)는 일정한 출력 전류를 흘릴 필요가 있다. 그러나 제2 구동 트랜지스터(Qd2)의 문턱 전압이 변동되면 제2 구동 트랜지스터(Qd2)의 제어 단자에 일정한 데이터 전압이 인가되더라도 제2 구동 트랜지스터(Qd2)는 일정한 출력 전류를 흘리지 못한다. 따라서 제2 구동 트랜지스터(Qd2)의 문턱 전압의 변동에 따른 데이터 전압을 보정할 필요가 있다. 본 실시예의 보정 모드에서 문턱 전압 변동에 따른 데이터 전압의 보정을 수행한다.

보정 모드에서 구동 장치는 소정 데이터 전류를 데이터선(171)에 흘린다. 그리고 주사 신호에 의하여 스위칭 트랜지스터(Qs1, Qs2)가 턴 온되면 소정 데이터 전류에 의한 전하는 제1 스위칭 트랜지스터(Qs1)를 통하여 유지 축전기(Cs)에 충전되기 시작한다. 이에 따라 제1 구동 트랜지스터(Qd1)는 유지 축전기(Cs)에 충전된 전압에 의존하는 전류를 흘리기 시작하며 유지 축전기(Cs)의 충전 전압이 높아지면 제1 구동 트랜지스터(Qd1)가 흘리는 전류도 커진다. 유지 축전기(Cs)는 제1 구동 트랜지스터(Qd1)가 제2 스위칭 트랜지스터(Qs2)를 통하여 그 입력 단자로 유입되는 소정 데이터 전류와 실질적으로 동일한 출력 전류를 흘릴 때까지 전압을 충전한다. 이때의 충전 전압(이하 보정 전압이라 함)은 소정 데이터 전류와 일대일 대응 관계에 있으며, 보정 전압에는 제1 구동 트랜지스터(Qd1)의 문턱 전압 변동분이 반영되어 있다.

구동 트랜지스터(Qd1, Qd2)의 제어 단자는 서로 연결되어 있으므로 제어 단자 전압은 동일하다. 또한 그 출력 단자도 서로 연결되어 있으므로 출력 단자 전압도 동일하다. 문턱 전압의 변동은 W/L에 관계없이 구동 트랜지스터(Qd1, Qd2)의 제어 단자와 출력 단자의 전압 차에 좌우되므로 구동 트랜지스터(Qd1, Qd2)의 문턱 전압의 변동치는 서로 동일하다. 따라서 제1 구동 트랜지스터(Qd1)를 대상으로 한 보정 전압은 제2 구동 트랜지스터(Qd2)에도 적용될 수 있다.

따라서 보정 모드에서는 소정 데이터 전류에 대한 보정 전압을 읽어서 룩업 테이블(도시하지 않음) 등에 저장한다. 그리고 정상 모드에서 보정 전압을 참고하여 데이터 전압을 보정하여 보정된 데이터 전압을 제2 구동 트랜지스터(Qd2)에 인가한다. 그러면 제2 구동 트랜지스터(Qd2)의 문턱 전압이 변동되더라도 제2 구동 트랜지스터(Qd2)는 일정한 출력 전류를 흘릴 수 있고 따라서 유기 발광 소자(LD)가 일정한 휘도를 낼 수 있다.

문턱 전압은 장기간에 걸쳐 변동되므로 각 화소(PX2)에 대하여 적당히 긴 시간 간격을 두고 보정 모드로 동작시킨다. 따라서 정상 모드에서 영상을 표시하면서 보정 모드로 동작하더라도 영상을 표시하는 데 실질적으로 영향을 미치지 않는다.

그러면 도 7에 도시한 유기 발광 표시 장치의 상세 구조에 대하여 도 8 내지 도 11을 참조하여 상세하게 설명한다. 전술한 실시예와 중복되는 내용은 생략한다.

도 8, 도 9 및 도 10은 각각 본 발명의 다른 한 실시예에 따른 유기 발광 표시 장치에서 다른 세 개의 화소를 보여주는 배치도이고, 도 11은 도 10의 유기 발광 표시 장치에서 하나의 화소를 XI-XI 선을 따라 잘라 도시한 단면도이다.

절연 기판(110) 위에 제1 제어 전극(125)을 포함하는 복수의 게이트선(121) 및 제2 제어 전극(126)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

게이트선(121)은 주로 가로 방향으로 뻗어 있으며, 다른 층 또는 외부 구동 회로와의 접속을 위하여 넓은 끝 부분(129)과 위로 뻗은 제1 제어 전극(125)을 포함한다.

제2 제어 전극(126)은 게이트선(121)과 분리되어 있다.

게이트 도전체(121, 125, 126) 위에는 게이트 절연막(140)이 형성되어 있다.

게이트 절연막(140) 위에는 복수의 섬형 반도체(154a, 154b, 154c, 154d)가 형성되어 있다. 제1 섬형 반도체(154a) 및 제2 섬형 반도체(154b)는 각각 제1 제어 전극(125) 위에 위치하며, 제3 섬형 반도체(154c) 및 제4 섬형 반도체(154d)는

각각 제2 제어 전극(126) 위에 위치한다. 또는 제1 내지 제4 섬형 반도체(154a, 154b, 154c, 154d) 중 적어도 둘 이상이 하나의 섬형 반도체로 형성될 수 있으며, 예컨대 도 10에 도시한 바와 같이, 제2, 제3 및 제4 섬형 반도체(154b, 154c, 154d)가 하나의 섬형 반도체를 이룰 수 있다.

섬형 반도체(154a, 154b, 154c, 154d) 위에는 각각 복수 쌍의 제1 저항성 접촉 부재(163a, 165a), 제2 저항성 접촉 부재(163b, 165b), 제3 저항성 접촉 부재(163c, 165c) 및 제4 저항성 접촉 부재(163d, 165d)가 형성되어 있다. 제1, 제2, 제3 및 제4 저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c, 163d, 165d)는 섬 모양이며, 각각 쌍을 이루어 제1, 제2, 제3 및 제4 섬형 반도체(154a, 154b, 154c, 154d) 위에 배치되어 있다.

저항성 접촉 부재(163a, 165a, 163b, 165b, 163c, 165c, 163d, 165d) 및 게이트 절연막(140) 위에는 복수의 데이터선(171), 제1 출력 전극(175a), 제1 전극 부재(176), 제2 전극 부재(178) 및 복수의 구동 전압선(172)을 포함하는 복수의 데이터 도전체가 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 제1 제어 전극(125)을 향하여 뻗은 복수의 제1 및 제2 입력 전극(173a, 173b)과 면적이 넓은 끝 부분(179)을 포함한다. 제1 입력 전극(173a)은 제1 섬형 반도체(154a)와 일부 중첩하며, 제2 입력 전극(173b)은 제2 섬형 반도체(154b)와 일부 중첩한다.

제1 출력 전극(175a)은 데이터선(171)과 분리되어 있으며, 제1 반도체(154a)를 중심으로 제1 입력 전극(173a)과 마주한다.

제1 전극 부재(176)는 데이터선(171)과 분리되어 있다. 전극 부재(176)의 일측은 제2 섬형 반도체(154b)를 중심으로 제2 입력 전극(173b)과 마주하는 제2 출력 전극(175b)을 포함하고 다른 일측은 제3 섬형 반도체(154c) 위에 일부 중첩되는 제3 입력 전극(173c)을 포함한다.

제2 전극 부재(178)는 데이터선(171)과 분리되어 있고, 일측은 제3 섬형 반도체(154c)를 중심으로 제3 입력 전극(173c)과 마주하는 제3 출력 전극(175c)을 포함하고 다른 일측은 제4 섬형 반도체(154d)와 일부 중첩되는 제4 출력 전극(175d)을 포함한다.

구동 전압선(172)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차하며, 제4 섬형 반도체(154d)를 중심으로 제4 출력 전극(175d)과 마주하는 제4 입력 전극(173d)을 포함한다.

데이터 도전체 및 노출된 반도체(154a, 154b, 154c, 154d) 부분 위에는 보호막(180)이 형성되어 있다. 보호막(180)에는 데이터선(171)의 끝 부분(179), 제1 출력 전극(175a) 및 제2 전극 부재(178)를 각각 드러내는 복수의 접촉 구멍(182, 185a, 185d)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129) 및 제4 입력 전극(124d)을 각각 드러내는 복수의 접촉 구멍(181, 184)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(191), 복수의 연결 부재(85) 및 복수의 접촉 보조 부재(81, 82)가 형성되어 있다.

화소 전극(191)은 접촉 구멍(185d)을 통하여 제4 출력 전극(175d)과 물리적, 전기적으로 연결되어 있다.

연결 부재(85)는 접촉 구멍(185a, 184)을 통하여 제4 제어 전극(124d) 및 제1 출력 전극(175a)과 연결되어 있으며, 구동 전압선(172)을 따라 이와 중첩하면서 뻗은 유지 전극(87)을 포함할 수도 있다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결되어 있다.

보호막(180) 위에는 개구부(365)를 가지는 격벽(361)이 형성되어 있고, 개구부(365)에는 유기 발광 부재(370)가 형성되어 있다.

유기 발광 부재(370)를 포함한 전면에는 공통 전극(270)이 형성되어 있다.

본 실시예에 따른 유기 발광 표시 장치에서, 게이트선(121)에 연결되어 있는 제1 제어 전극(124a), 데이터선(171)에 연결되어 있는 제1 입력 전극(173a) 및 제1 출력 전극(175a)은 제1 섬형 반도체(154a)와 함께 제1 스위칭 박막 트랜지스터(Qs1)를 이루고, 게이트선(121)에 연결되어 있는 제2 제어 전극(124b), 데이터선(171)에 연결되어 있는 제2 입력 전극(173b) 및 제2 출력 전극(175b)은 제2 섬형 반도체(154b)와 함께 제2 스위칭 박막 트랜지스터(Qs2)를 이룬다.

이 때, 제1 스위칭 박막 트랜지스터(Qs1)의 채널은 제1 입력 전극(173a) 및 제1 출력 전극(175a) 사이의 제1 섬형 반도체(154a)에 형성되고, 제2 스위칭 박막 트랜지스터(Qs2)의 채널은 제2 입력 전극(173b) 및 제2 출력 전극(175b) 사이의 제2 섬형 반도체(154b)에 형성된다.

또한 제3 제어 전극(124c), 제3 입력 전극(173c) 및 제3 출력 전극(175c)은 제3 섬형 반도체(154c)와 함께 제1 구동 박막 트랜지스터(Qd1)를 이루고, 제4 제어 전극(124d), 구동 전압선(172)에 연결되어 있는 제4 입력 전극(173d) 및 제4 출력 전극(175d)은 제4 섬형 반도체(154d)와 함께 제2 구동 박막 트랜지스터(Qd2)를 이룬다.

이 때, 제1 구동 박막 트랜지스터(Qd1)의 채널은 제3 입력 전극(173c) 및 제3 출력 전극(175c) 사이의 제3 섬형 반도체(154c)에 형성되고, 제2 구동 박막 트랜지스터(Qd2)의 채널은 제4 입력 전극(173d) 및 제4 출력 전극(175d) 사이의 제4 섬형 반도체(154d)에 형성된다.

도 12는 도 8, 도 9 및 도 10에 도시한 세 개의 화소를 보여주는 배치도이다. 도 12에 도시한 배치도는 도 6에 도시한 상기 실시예와 동일한 이유로 세 개의 화소(B, R, G) 중 하나의 화소(B)는 다른 두 개의 화소(R, G)와 다른 배치 구조를 가진다. 이는 발광 재료의 발광 효율에 따라 발광 효율이 가장 낮은 화소, 예컨대 청색 화소(B)의 제2 구동 박막 트랜지스터(Qd2)의 면적 및 위치를 다르게 하기 때문이며, 구체적인 설명은 전술한 실시예와 동일하다.

이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구 범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

발명의 효과

발광 소자의 발광 효율에 따라 구동 트랜지스터의 면적 및 위치를 다르게 배치함으로써, 유기 발광 표시 장치의 전류 구동 특성을 확보하면서도 개구율을 높일 수 있다.

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이고,

도 2, 도 3 및 도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치에서 다른 세 개의 화소를 각각 보여주는 배치도이고,

도 5는 도 4의 유기 발광 표시 장치에서 하나의 화소를 V-V 선을 따라 잘라 도시한 단면도이고,

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소를 보여주는 배치도이고,

도 7은 본 발명의 다른 한 실시예에 따른 유기 발광 표시 장치의 등가 회로도이고,

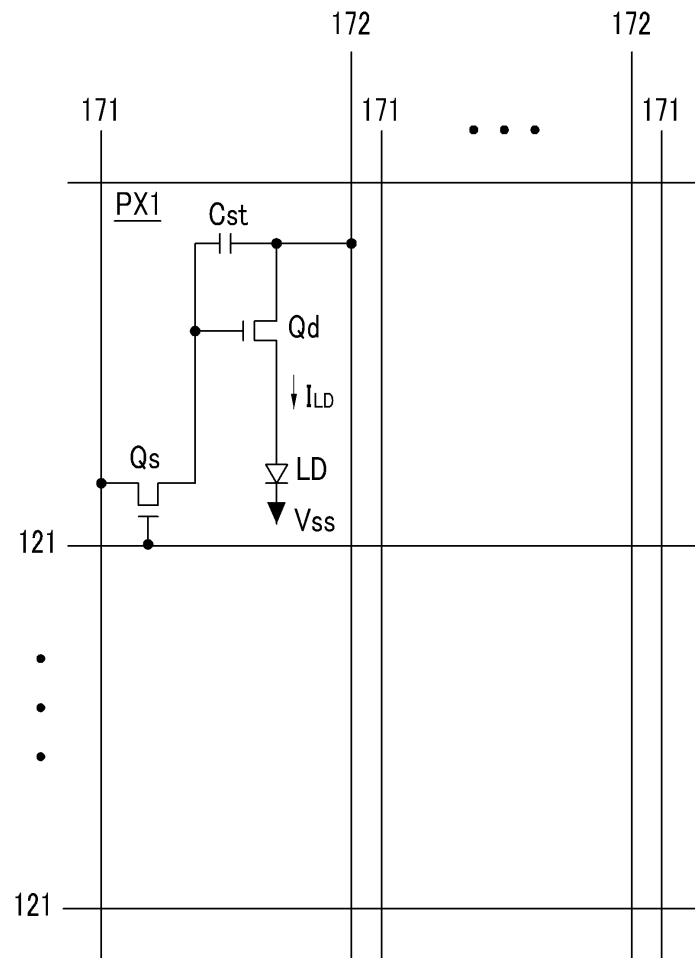
도 8, 도 9 및 도 10은 본 발명의 다른 한 실시예에 따른 유기 발광 표시 장치에서 다른 세 개의 화소를 각각 보여주는 배치도이고,

도 11은 도 9의 유기 발광 표시 장치에서 하나의 화소를 X-X 선을 따라 잘라 도시한 단면도이고,

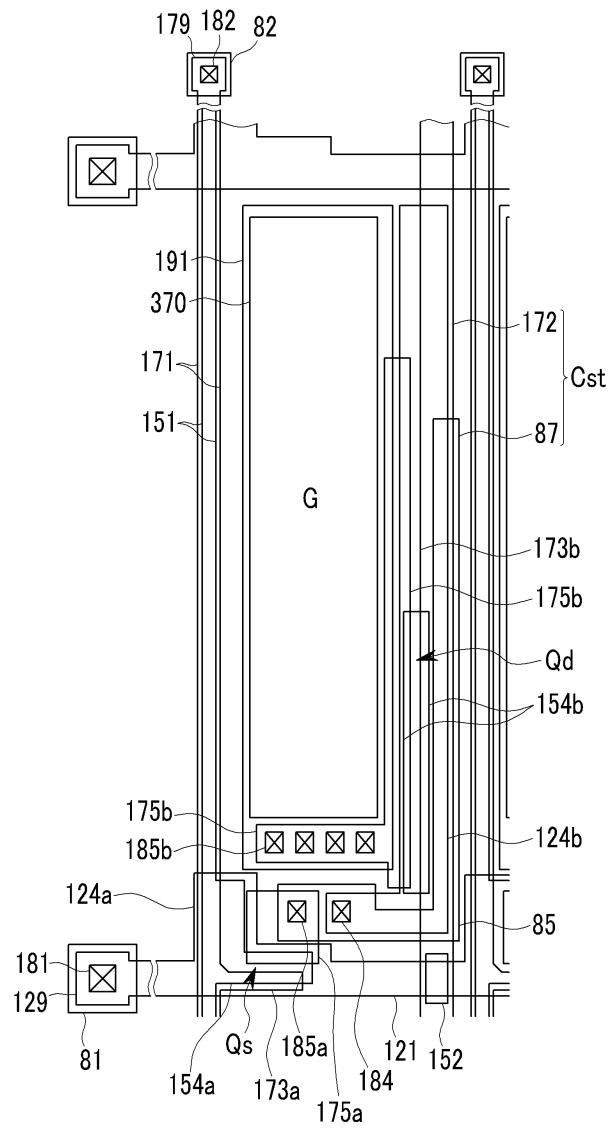
도 12는 본 발명의 다른 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소를 보여주는 배치도이다.

도면

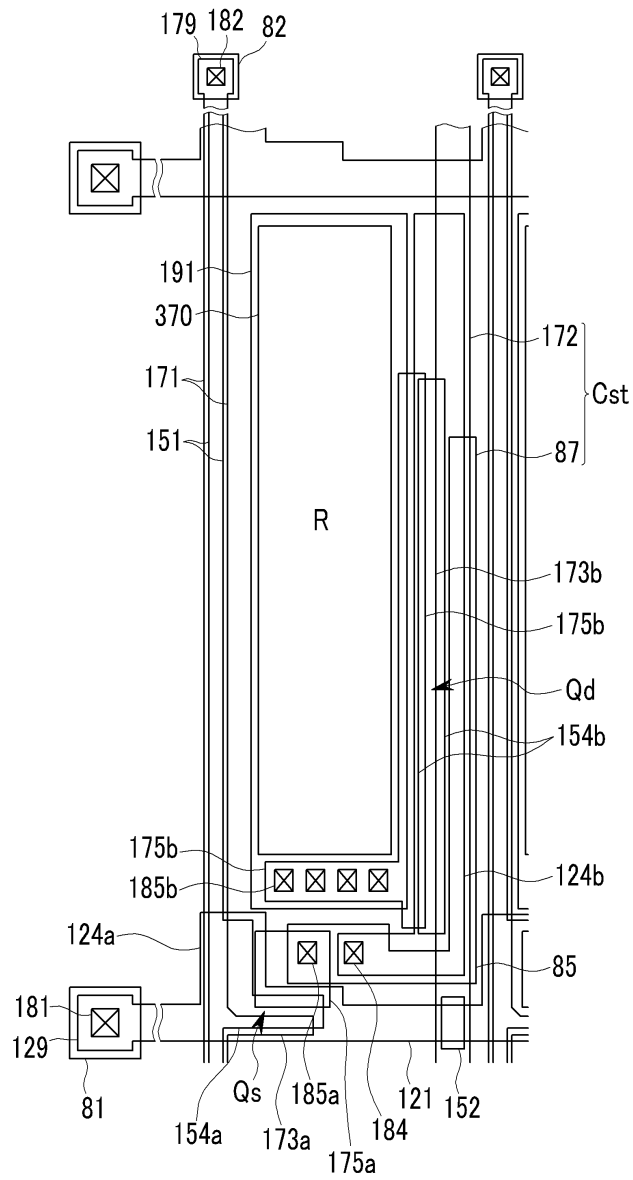
도면1



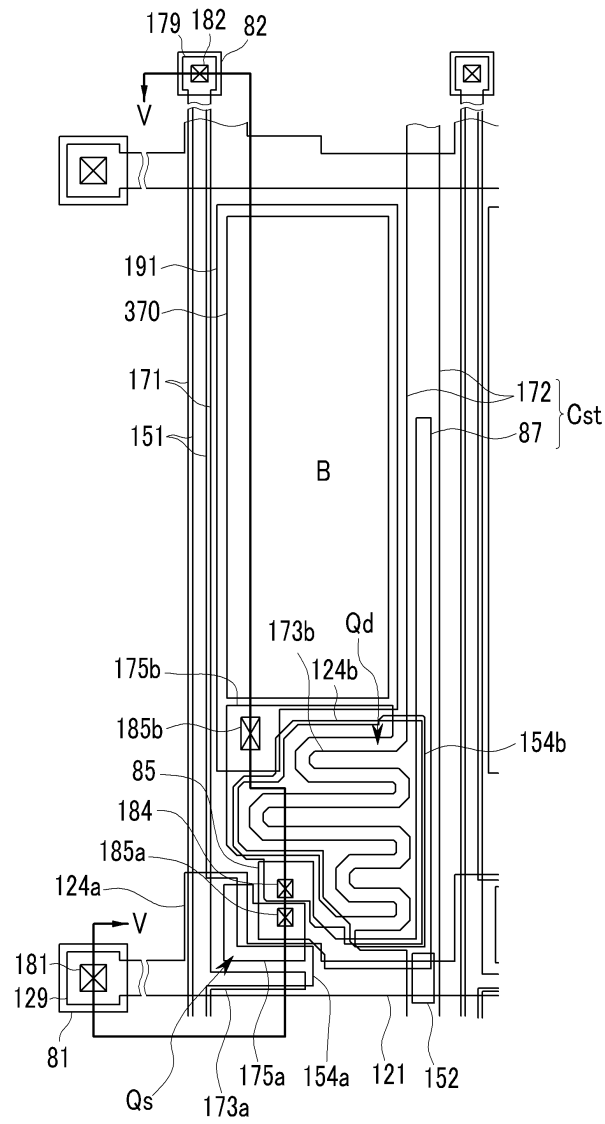
도면2



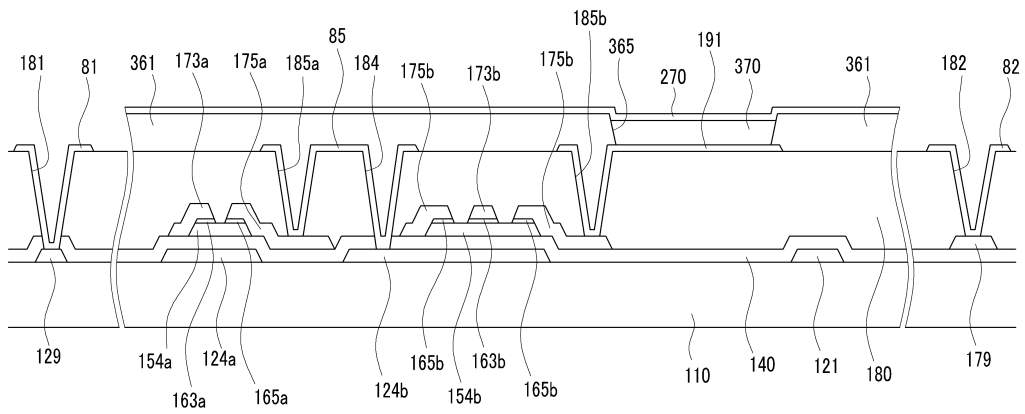
도면3



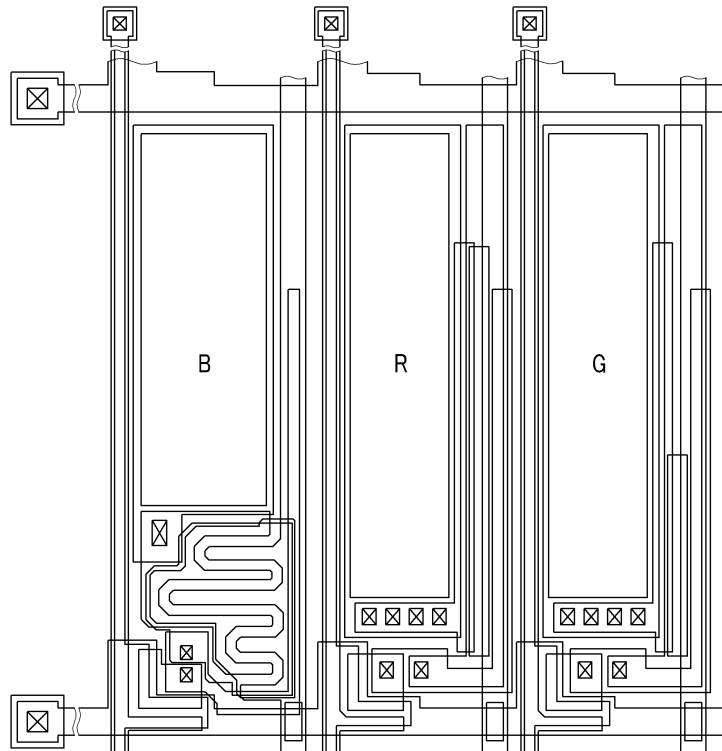
도면4



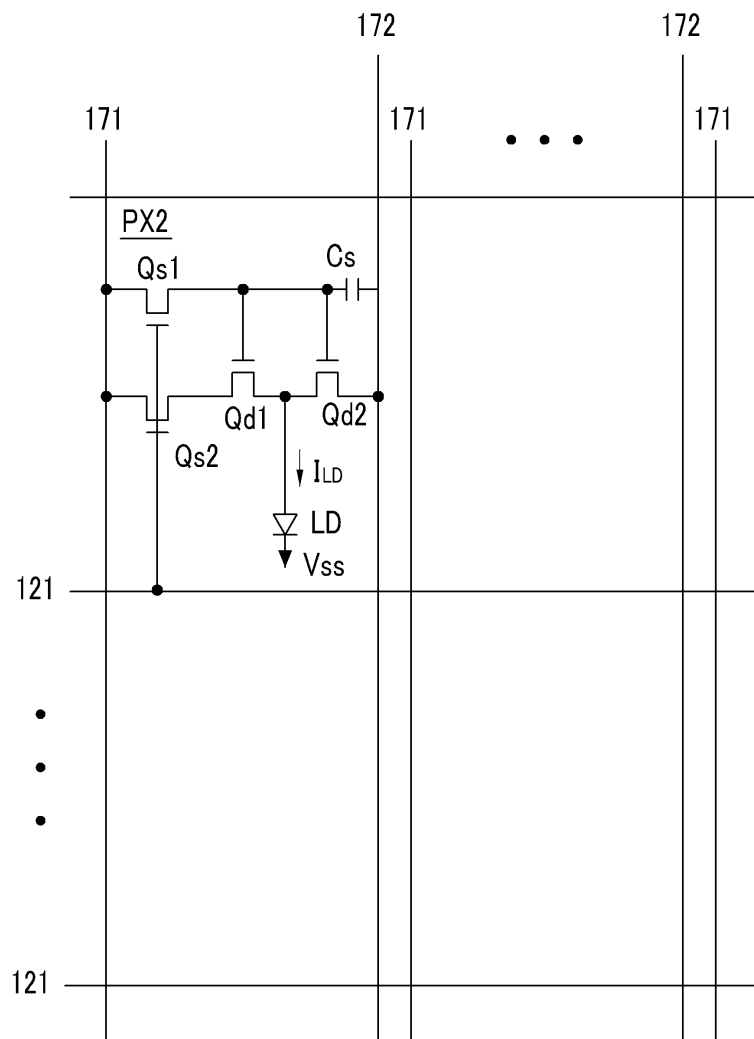
도면5



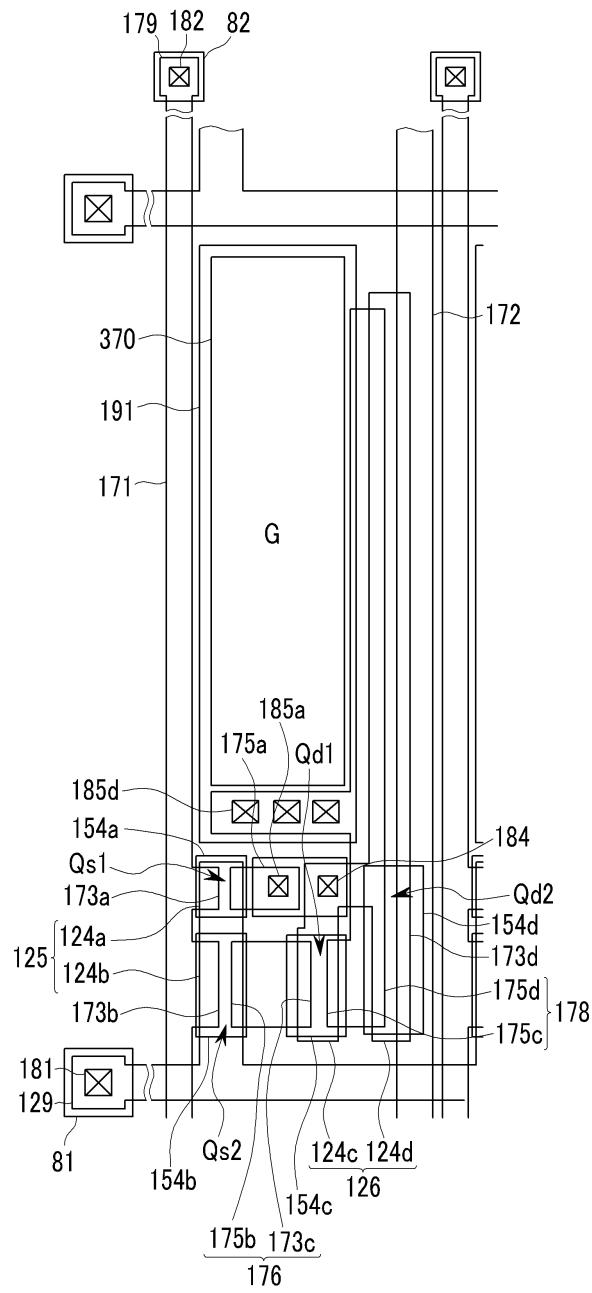
도면6



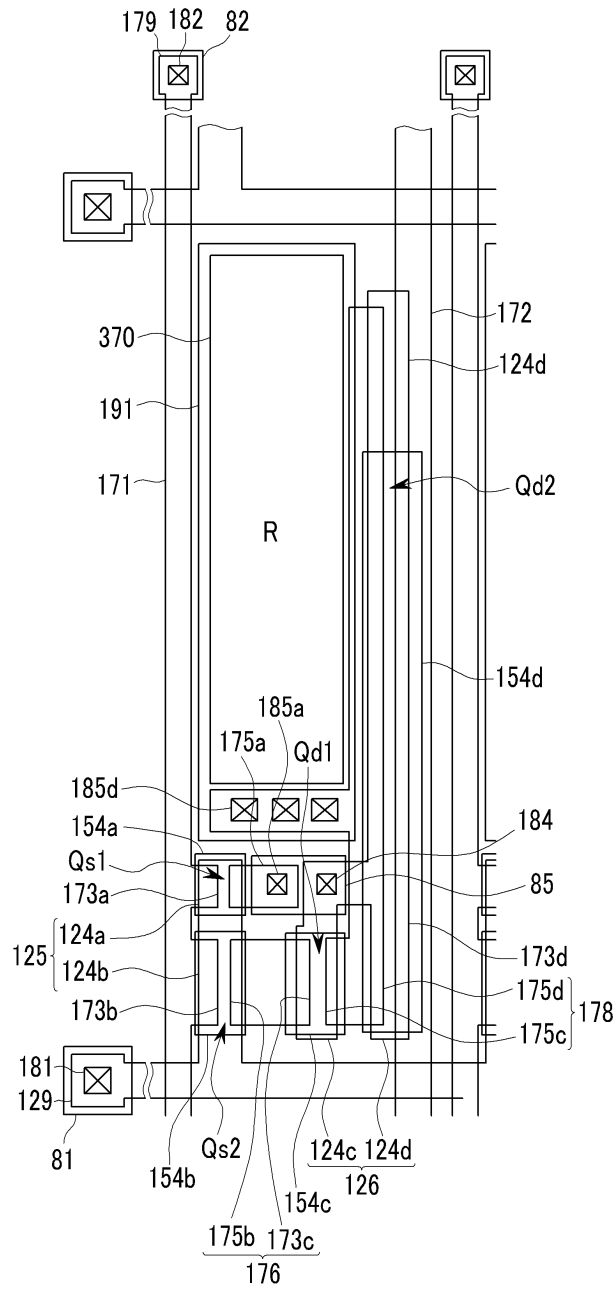
도면7



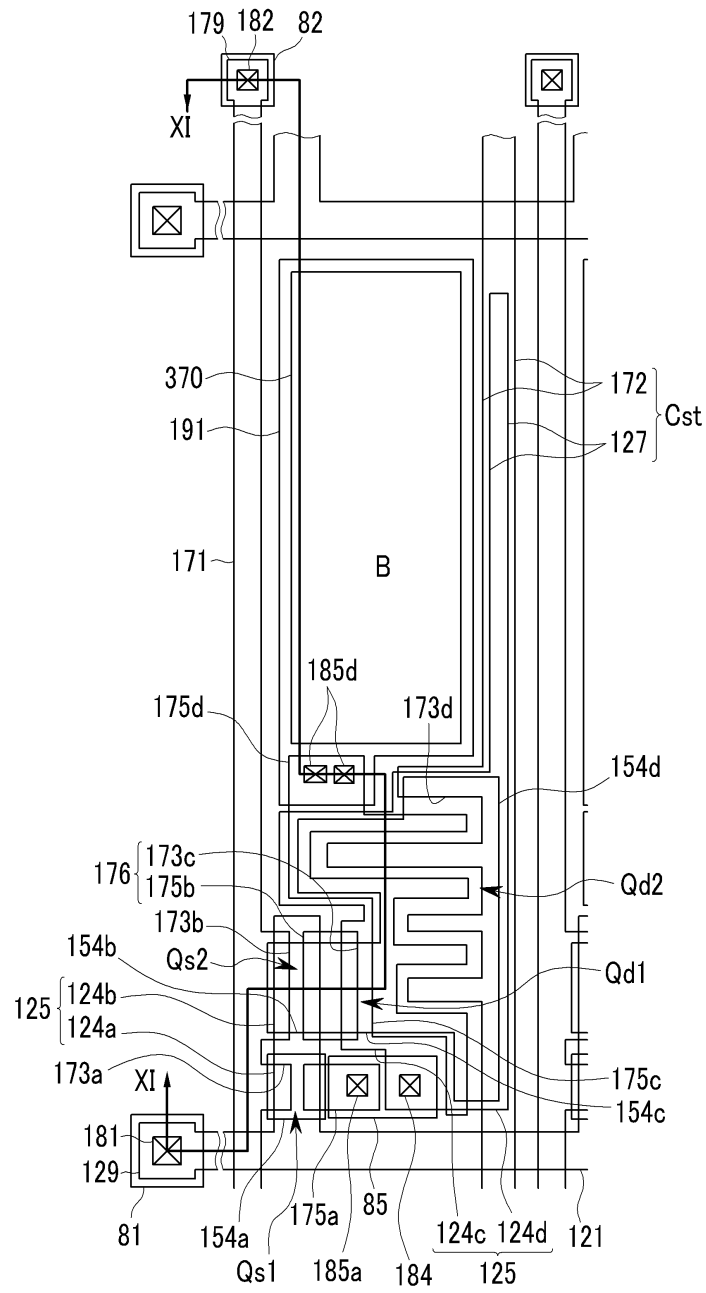
도면8



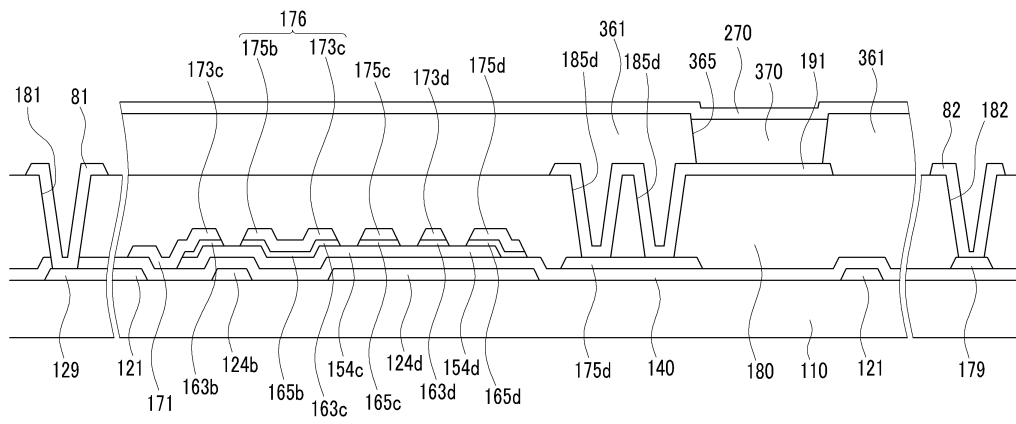
도면9



도면10



도면11



도면12

