

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 25 日 (25.06.2020)



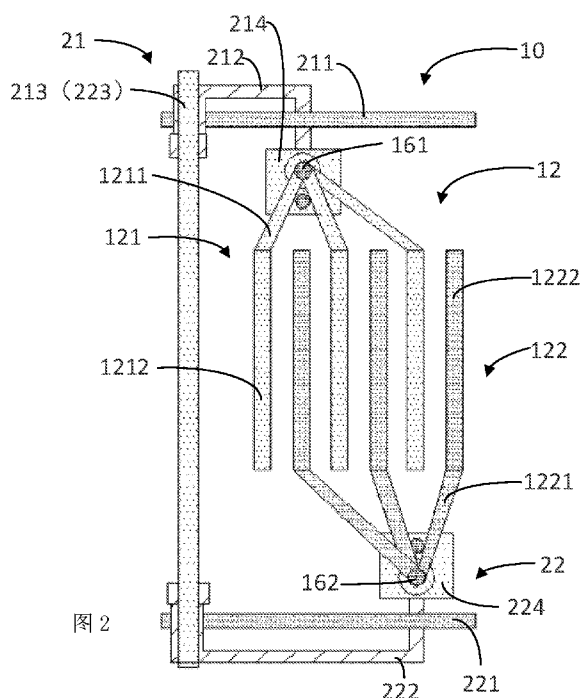
(10) 国际公布号
WO 2020/124869 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) **G02F 1/1343** (2006.01)
- (21) 国际申请号: PCT/CN2019/081488
- (22) 国际申请日: 2019 年 4 月 4 日 (04.04.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811546771.5 2018 年 12 月 18 日 (18.12.2018) CN
- (71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。
- (72) 发明人: 蔡光育 (CAI, Guangyu); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

- (74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) Title: ARRAY SUBSTRATE AND DISPLAY PANEL

(54) 发明名称: 阵列基板及显示面板



(57) Abstract: Provided in the present application are an array substrate and a display panel. The array substrate comprises a plurality of pixel units. The pixel units comprise a first pixel driver circuit, a second pixel driver circuit, and a first transparent electrode used to drive a liquid crystal to flip. The first transparent electrode comprises a first electrode wire and a second electrode wire. The first pixel driver circuit is electrically connected to the first electrode wire and the second pixel driver circuit is electrically connected to the second electrode wire.

(57) 摘要: 本申请提出了一种阵列基板及显示面板。所述阵列基板包括多个像素单元。像素单元包括第一像素驱动电路、第二像素驱动电路以及用以驱动液晶翻转的第一透明电极。第一透明电极包括第一电极走线和第二电极走线。其中, 第一像素驱动电路与第一电极走线电连接, 第二像素驱动电路与第二电极走线电连接。

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

阵列基板及显示面板

技术领域

[0001] 本申请涉及显示领域，特别涉及一种阵列基板及显示面板。

背景技术

[0002] 已知，液晶显示器包括显示面板与背光模组。显示面板由一彩膜基板、一阵列基板以及一设置于所述彩膜基板和所述阵列基板之间的液晶层构成。其工作原理是通过施加驱动电压来控制液晶层的液晶分子旋转，将背光模组的光线折射出来产生画面。

[0003] 阵列基板采用薄膜晶体管(Thin Film Transistor, TFT)等半导体器件作为像素单元是否接收图像数据的开关元件。现有的像素单元内，一个像素电极由一个像素驱动电路控制，当像素电极内的某一电极线与公共电极在某一点发生短路后会造成整个像素单元产生暗点，导致产品显示不良。

[0004] 因此，目前亟需一种阵列基板及显示面板以解决上述问题。

发明概述

技术问题

[0005] 本申请提供了一种阵列基板及显示面板，以解决像素单元内像素电极和公共电极在某一点发生短路后，像素单元显示不良的问题。

问题的解决方案

技术解决方案

[0006] 根据本申请的一个方面，提供了一种阵列基板，所述阵列基板包括多个阵列分布的像素单元，所述像素单元包括第一像素驱动电路、第二像素驱动电路以及用以驱动液晶翻转的第一透明电极，所述第一透明电极包括相互绝缘的第一电极走线和第二电极走线；

[0007] 其中，所述第一像素驱动电路与所述第一电极走线电连接，所述第二像素驱动电路与所述第二电极走线电连接。

[0008] 根据本申请一实施例，所述第一电极走线包括第一主线以及位于所述第一主线

一端的第一连接线，所述第二电极走线包括第二主线以及位于所述第二主线一端的第二连接线；

[0009] 其中，所述第一主线通过所述第一连接线与所述第一像素驱动电路电连接，所述第二主线通过所述第二连接线与所述第二像素驱动电路电连接。

[0010] 根据本申请一实施例，所述第一电极走线和所述第二电极走线交替排列。

[0011] 根据本申请一实施例，所述第一电极走线位于所述第二电极走线的一侧。

[0012] 根据本申请一实施例，所述第一像素驱动电路至少包括一个第一薄膜晶体管，所述第二像素电路至少包括一个第二薄膜晶体管；

[0013] 其中，所述第一薄膜晶体管和所述第二薄膜晶体管分别位于所述第一透明电极的两侧。

[0014] 根据本申请一实施例，所述阵列基板还包括用以提供行驱动扫描信号的驱动电路；

[0015] 所述第一像素驱动电路和所述第二像素驱动电路连接同一级行驱动扫描信号线。

[0016] 根据本申请一实施例，所述阵列基板包括：

[0017] 衬底；

[0018] 设置在所述衬底上的薄膜晶体管阵列，所述薄膜晶体管阵列包括第一薄膜晶体管和第二薄膜晶体管；

[0019] 设置在所述薄膜晶体管阵列上的平坦化层；

[0020] 设置在所述平坦化层上的第二透明电极层；

[0021] 设置在所述第二透明电极层上的层间介质层；

[0022] 设置在所述层间介质层上的第一透明电极层，所述第一透明电极层包括所述第一透明电极；

[0023] 其中，所述第一电极走线通过第一过孔与所述第一薄膜晶体管的第一漏极电连接，所述第二电极走线通过第二过孔与所述第二薄膜晶体管的第二漏极电连接。

[0024] 根据本申请一实施例，所述第一过孔和第二过孔均贯穿所述层间介质层和所述平坦化层。

- [0025] 根据本申请一实施例，所述第一电极走线和所述第二电极走线的数目相同。
- [0026] 根据本申请一实施例，所述像素单元为红色像素单元、绿色像素单元和蓝色像素单元中的其中一者。
- [0027] 根据本申请的另一个方面，还提供了一种显示面板，包括彩膜基板、阵列基板以及位于所述彩膜基板和所述阵列基板之间的液晶层；
- [0028] 所述阵列基板包括多个阵列分布的像素单元，所述像素单元包括第一像素驱动电路、第二像素驱动电路以及用以驱动液晶翻转的第一透明电极，所述第一透明电极包括相互绝缘的第一电极走线和第二电极走线；
- [0029] 其中，所述第一像素驱动电路与所述第一电极走线电连接，所述第二像素驱动电路与所述第二电极走线电连接。
- [0030] 根据本申请一实施例，所述第一电极走线包括第一主线以及位于所述第一主线一端的第一连接线，所述第二电极走线包括第二主线以及位于所述第二主线一端的第二连接线；
- [0031] 其中，所述第一主线通过所述第一连接线与所述第一像素驱动电路电连接，所述第二主线通过所述第二连接线与所述第二像素驱动电路电连接。
- [0032] 根据本申请一实施例，所述第一电极走线和所述第二电极走线交替排列。
- [0033] 根据本申请一实施例，所述第一电极走线位于所述第二电极走线的一侧。
- [0034] 根据本申请一实施例，所述第一像素驱动电路至少包括一个第一薄膜晶体管，所述第二像素电路至少包括一个第二薄膜晶体管；
- [0035] 其中，所述第一薄膜晶体管和所述第二薄膜晶体管分别位于所述第一透明电极的两侧。
- [0036] 根据本申请一实施例，所述阵列基板还包括用以提供行驱动扫描信号的驱动电路；
- [0037] 所述第一像素驱动电路和所述第二像素驱动电路连接同一级行驱动扫描信号线。
- [0038] 根据本申请一实施例，所述阵列基板包括：
- [0039] 衬底；
- [0040] 设置在所述衬底上的薄膜晶体管阵列，所述薄膜晶体管阵列包括第一薄膜晶体

管和第二薄膜晶体管；

[0041] 设置在所述薄膜晶体管阵列上的平坦化层；

[0042] 设置在所述平坦化层上的第二透明电极层；

[0043] 设置在所述第二透明电极层上的层间介质层；

[0044] 设置在所述层间介质层上的第一透明电极层，所述第一透明电极层包括所述第一透明电极；

[0045] 其中，所述第一电极走线通过第一过孔与所述第一薄膜晶体管的第一漏极电连接，所述第二电极走线通过第二过孔与所述第二薄膜晶体管的第二漏极电连接。

[0046] 根据本申请一实施例，所述第一过孔和第二过孔均贯穿所述层间介质层和所述平坦化层。

[0047] 根据本申请一实施例，所述第一电极走线和所述第二电极走线的数目相同。

[0048] 根据本申请一实施例，所述像素单元为红色像素单元、绿色像素单元和蓝色像素单元中的其中一者。

发明的有益效果

有益效果

[0049] 本申请通过将一像素电极拆分为两组信号走线，两组信号走线分别采用不同的像素驱动电路控制，当一组信号走线发生短路时，另一组仍会正常工作，进而提升了产品的良率。

对附图的简要说明

附图说明

[0050] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0051] 图1为本申请第一实施例提供的阵列基板的结构示意图；

[0052] 图2为本申请第二实施例提供的像素单元的结构示意图；

[0053] 图3为本申请第三实施例提供的阵列基板的结构示意图。

发明实施例

本发明的实施方式

- [0054] 以下各实施例的说明是参考附加的图示，用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语，例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本申请，而非用以限制本申请。在图中，结构相似的单元是用以相同标号表示。
- [0055] 本申请提供了一种阵列基板及显示面板，以解决像素单元内像素电极和公共电极在某一点发生短路后，像素单元显示不良的问题。
- [0056] 请参阅图1，图1为本申请第一实施例提供的阵列基板100的结构示意图。
- [0057] 请参阅图2，图2为本申请第二实施例提供的像素单元10的结构示意图。
- [0058] 根据本申请的一个方面，提供了一种阵列基板100，所述阵列基板100包括多个阵列分布的像素单元10。
- [0059] 在一种实施例中，所述像素单元10可以为红色像素单元、绿色像素单元和蓝色像素单元中的其中一者。
- [0060] 所述像素单元10包括第一像素驱动电路111、第二像素驱动电路112以及用以驱动液晶翻转的第一透明电极12，所述第一透明电极12包括相互绝缘的第一电极走线121和第二电极走线122。
- [0061] 阵列基板100采用薄膜晶体管等半导体器件作为像素单元10是否接收图像数据的开关元件。与现有结构中一个像素单元10设置一个像素驱动电路不同的是，本申请采用一个像素单元10设置两个像素驱动电路，并将原有的一个像素电极（即本申请中的第一透明电极12）划分为第一电极走线121和第二电极走线122以进行分别控制，进而防止某一电极走线发生短路导致像素单元10发生暗点的现象。
- [0062] 其中，所述像素驱动电路111与所述第一电极走线121电连接，所述第二像素驱动电路112与所述第二电极走线122电连接。
- [0063] 在一种实施例中，所述第一像素驱动电路111至少包括一个第一薄膜晶体管21，所述第二像素驱动电路112至少包括一个第二薄膜晶体管22；

- [0064] 其中，所述第一薄膜晶体管21和所述第二薄膜晶体管22分别位于所述第一透明电极12的两侧。从而避免两者之间产生相互干扰的问题。
- [0065] 在一种实施例中，所述第一像素驱动电路111包括一个第一薄膜晶体管21，所述第一像素驱动电路112包括一个第二薄膜晶体管22。
- [0066] 在一种实施例中，第一透明电极12并不仅限于划分为第一电极走线121和第二电极走线122，也可以划分为n种电极走线（n为不小于2的正整数），其中每种电极走线设置单独的像素驱动电路与其对应，进而防止某一电极走线发生短路导致像素单元10发生暗点的现象。
- [0067] 由于一个第一透明电极12划分为两种电极走线利于像素驱动电路的排布，且能避免过多的像素驱动电路导致产品走线复杂，因此下面主要以一个像素电极划分为两种电极走线为例进行说明。
- [0068] 在一种实施例中，所述第一电极走线121之间相互电连接，所述第二电极走线122走线相互电连接。即所述第一电极走线121和所述第二电极走线122归属于不同的信号电路，从而避免其中一者的不良导致对另外一者的干扰。
- [0069] 在一种实施例中，所述第一电极走线121包括第一主线1212以及位于所述第一主线1212一端的第一连接线1211，所述第二电极走线122包括第二主线1222以及位于所述第二主线1222一端的第二连接线1221；
- [0070] 其中，所述第一主线1212通过所述第一连接线1211与所述第一像素驱动电路111电连接，所述第二主线1222通过所述第二连接线1221与所述第二像素驱动电路112电连接。
- [0071] 在一种实施例中，所述第一主线1212和所述第二走线沿第一方向排布，所述第一方向平行于阵列基板100中扫面线的走线方向。
- [0072] 在一种实施例中，所述第一电极走线121和所述第二电极走线122的形状相同。
- [0073] 在一种实施例中，所述第一主线1212和所述第二主线1222的形状包括但不限于波浪状、折线状和长条状。所述第一电极走线121和所述第二电极走线122的形状可根据实际需求进行灵活设置。
- [0074] 在一种实施例中，所述第一透明电极12中主线（包括第一主线1212和第二主线1222）的间距相同。

- [0075] 在一种实施例中，所述第一透明电极12中主线（包括第一主线1212走线和第二主线1222）的间距不同。
- [0076] 在一种实施例中，所述第一电极走线121和所述第二电极走线122交替排列。通过设置所述第一电极走线121和所述第二电极走线122交替排列，能够提升第一电极走线121或第二电极走线122对液晶偏转的控制效果。
- [0077] 在一种实施例中，所述第一电极走线121位于所述第二电极走线122的一侧。即所述第一电极走线121和所述第二电极走线122分别位于像素单元10内的不同区域。从而避免在阵列基板100中由于电极走线排布复杂，导致相关制程难度大大增加的问题。
- [0078] 在一种实施例中，所述阵列基板100采用栅驱动集成技术（Gate Driven on Array，GOA）。
- [0079] 在一种实施例中，所述阵列基板100还包括用以提供行驱动扫描信号的驱动电路；
- [0080] 所述第一像素驱动电路111和所述第二像素驱动电路112连接同一级行驱动扫描信号线。
- [0081] 请参阅图3，图3为本申请第三实施例提供的阵列基板100的结构示意图。
- [0082] 在一种实施例中，所述阵列基板100包括依次衬底17、薄膜晶体管阵列、平坦化层13、第二透明电极层14、层间介质层15和第一透明电极层。
- [0083] 在一种实施例中，所述衬底17为柔性衬底和刚性衬中的其中一者。
- [0084] 设置在所述衬底17上的所述薄膜晶体管阵列包括第一薄膜晶体管21和第二薄膜晶体管22。
- [0085] 在一种实施例中，所述第一薄膜晶体管21包括第一有源层212，第一栅极211，第一源极213和第一漏极214。
- [0086] 在一种实施例中，所述第二薄膜晶体管22包括第一有源层222，第二栅极221，第一源极223和第二漏极224。
- [0087] 在一种实施例中，所述第一薄膜晶体管21的源极213（214）与所述第二薄膜晶体管22共用，使得所述第一电极走线121和第二电极走线122接收的数据信号相同。

- [0088] 所述第一透明电极层包括多个第一透明电极12，每个所述第一透明电极12归属于一个所述像素单元10。
- [0089] 在一种实施例中，所述第一透明电极层和所述第二透明电极层14通过所述层间介质层15相互绝缘。在现有结构中，层间介质层15相对较薄，容易发生断点造成第一透明电极层和第二电极层短路，本申请能够有效解决这一问题。
- [0090] 在一种实施例中，所述第一电极走线121通过第一过孔161与所述第一薄膜晶体管21的第一漏极21电连接，所述第二电极走线122通过第二过孔162与所述第二薄膜晶体管22的第二漏极电连接；
- [0091] 其中，所述第一薄膜晶体管21的第一源极213与所述第二薄膜晶体管22的第二源极223共用，使得所述第一电极走线121和第二电极走线122接收的数据信号相同。
- [0092] 在一种实施例中，所述第一过孔161和第二过孔162均贯穿所述层间介质层15和所述平坦化层13。
- [0093] 在一种实施例中，所述第一电极走线121和所述第二电极走线122的数目相同。
- [0094] 在一种实施例中，所述第一电极走线121和所述第二电极走线122的数目不同。
- [0095] 根据本发明的另一种方面，还提供了一种显示面板，包括彩膜基板、阵列基板100以及位于所述彩膜基板和所述阵列基板100之间的液晶层；
- [0096] 所述阵列基板100包括多个阵列分布的像素单元10，所述像素单元10包括第一像素驱动电路111、第二像素驱动电路112以及用以驱动液晶翻转的第一透明电极12，所述第一透明电极12包括相互绝缘的第一电极走线121和第二电极走线122；
- [0097] 其中，所述第一像素驱动电路111与所述第一电极走线121电连接，所述第二像素驱动电路112与所述第二电极走线122电连接。
- [0098] 有益效果：本申请通过将一个像素电极拆分为两组信号走线，两组信号走线分别采用不同的像素驱动电路控制，当一组信号走线发生短路时，另一组仍会正常工作，进而提升了产品的良率。
- [0099] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可

作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种阵列基板，其包括多个阵列分布的像素单元，所述像素单元包括第一像素驱动电路、第二像素驱动电路以及用以驱动液晶翻转的第一透明电极，所述第一透明电极包括相互绝缘的第一电极走线和第二电极走线；
- 其中，所述第一像素驱动电路与所述第一电极走线电连接，所述第二像素驱动电路与所述第二电极走线电连接。
- [权利要求 2] 根据权利要求1所述的阵列基板，其中，所述第一电极走线包括第一主线以及位于所述第一主线一端的第一连接线，所述第二电极走线包括第二主线以及位于所述第二主线一端的第二连接线；
- 其中，所述第一主线通过所述第一连接线与所述第一像素驱动电路电连接，所述第二主线通过所述第二连接线与所述第二像素驱动电路电连接。
- [权利要求 3] 根据权利要求1所述的阵列基板，其中，所述第一电极走线和所述第二电极走线交替排列。
- [权利要求 4] 根据权利要求1所述的阵列基板，其中，所述第一电极走线位于所述第二电极走线的一侧。
- [权利要求 5] 根据权利要求1所述的阵列基板，其中，所述第一像素驱动电路至少包括一个第一薄膜晶体管，所述第二像素驱动电路至少包括一个第二薄膜晶体管；
- 其中，所述第一薄膜晶体管和所述第二薄膜晶体管分别位于所述第一透明电极的两侧。
- [权利要求 6] 根据权利要求1所述的阵列基板，其中，所述阵列基板还包括用以提供行驱动扫描信号的驱动电路；
- 所述第一像素驱动电路和所述第二像素驱动电路连接同一级行驱动扫描信号线。
- [权利要求 7] 根据权利要求5所述的阵列基板，其中，包括：
- 衬底；

设置在所述衬底上的薄膜晶体管阵列，所述薄膜晶体管阵列包括第一薄膜晶体管和第二薄膜晶体管；

设置在所述薄膜晶体管阵列上的平坦化层；

设置在所述平坦化层上的第二透明电极层；

设置在所述第二透明电极层上的层间介质层；

设置在所述层间介质层上的第一透明电极层，所述第一透明电极层包括所述第一透明电极；

其中，所述第一电极走线通过第一过孔与所述第一薄膜晶体管的第一漏极电连接，所述第二电极走线通过第二过孔与所述第二薄膜晶体管的第二漏极电连接。

[权利要求 8] 根据权利要求7所述的阵列基板，其中，所述第一过孔和第二过孔均贯穿所述层间介质层和所述平坦化层。

[权利要求 9] 根据权利要求1所述的阵列基板，其中，所述第一电极走线和所述第二电极走线的数目相同。

[权利要求 10] 根据权利要求1所述的阵列基板，其特征在于，所述像素单元为红色像素单元、绿色像素单元和蓝色像素单元中的其中一者。

[权利要求 11] 一种显示面板，其包括彩膜基板、阵列基板以及位于所述彩膜基板和所述阵列基板之间的液晶层；

所述阵列基板包括多个阵列分布的像素单元，所述像素单元包括第一像素驱动电路、第二像素驱动电路以及用以驱动液晶翻转的第一透明电极，所述第一透明电极包括相互绝缘的第一电极走线和第二电极走线；

其中，所述第一像素驱动电路与所述第一电极走线电连接，所述第二像素区域电路与所述第二电极走线电连接。

[权利要求 12] 根据权利要求11所述的显示面板，其中，所述第一电极走线包括第一主线以及位于所述第一主线一端的第一连接线，所述第二电极走线包括第二主线以及位于所述第二主线一端的第二连接线；

其中，所述第一主线通过所述第一连接线与所述第一像素驱动电路电

连接，所述第二主线通过所述第二连接线与所述第二像素驱动电路电连接。

[权利要求 13] 根据权利要求11所述的显示面板，其中，所述第一电极走线和所述第二电极走线交替排列。

[权利要求 14] 根据权利要求11所述的显示面板，其中，所述第一电极走线位于所述第二电极走线的一侧。

[权利要求 15] 根据权利要求11所述的显示面板，其中，所述第一像素驱动电路至少包括一个第一薄膜晶体管，所述第二像素电路至少包括一个第二薄膜晶体管；
其中，所述第一薄膜晶体管和所述第二薄膜晶体管分别位于所述第一透明电极的两侧。

[权利要求 16] 根据权利要求11所述的显示面板，其中，所述阵列基板还包括用以提供行驱动扫描信号的驱动电路；
所述第一像素驱动电路和所述第二像素驱动电路连接同一级行驱动扫描信号线。

[权利要求 17] 根据权利要求15所述的显示面板，其中，包括：
衬底；
设置在所述衬底上的薄膜晶体管阵列，所述薄膜晶体管阵列包括第一薄膜晶体管和所述第二薄膜晶体管；
设置在所述薄膜晶体管阵列上的平坦化层；
设置在所述平坦化层上的第二透明电极层；
设置在所述第二透明电极层上的层间介质层；
设置在所述层间介质层上的第一透明电极层，所述第一透明电极层包括所述第一透明电极；
其中，所述第一电极走线通过第一过孔与所述第一薄膜晶体管的第一漏极电连接，所述第二电极走线通过第二过孔与所述第二薄膜晶体管的第二漏极电连接。

[权利要求 18] 根据权利要求17所述的显示面板，其中，所述第一过孔和第二过孔均

贯穿所述层间介质层和所述平坦化层。

[权利要求 19] 根据权利要求11所述的显示面板，其中，所述第一电极走线和所述第二电极走线的数目相同。

[权利要求 20] 根据权利要求11所述的显示面板，其中，所述像素单元为红色像素单元、绿色像素单元和蓝色像素单元中的其中一者。

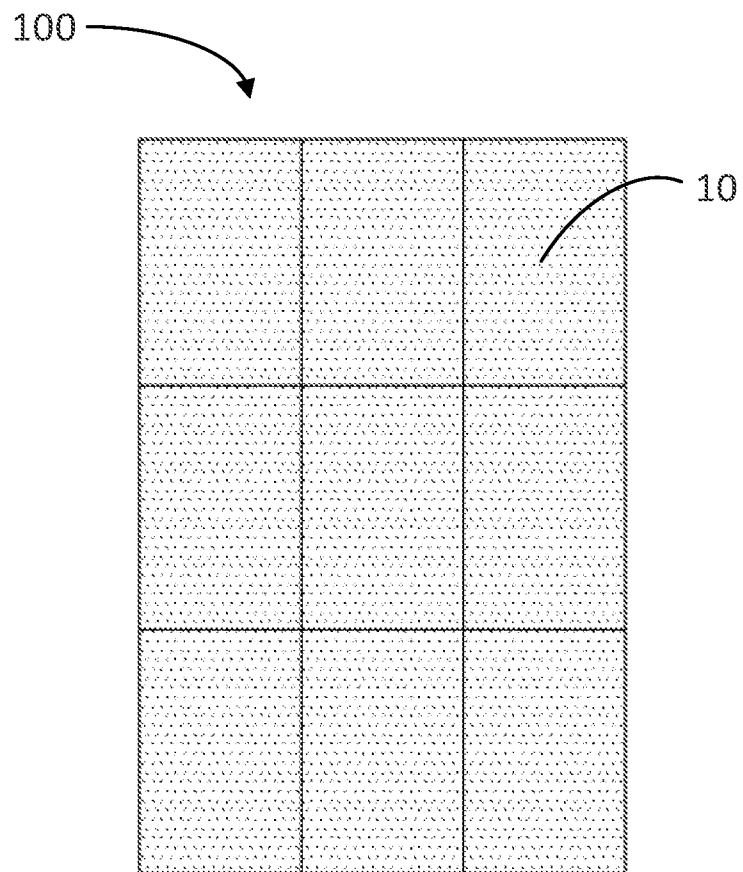


图 1

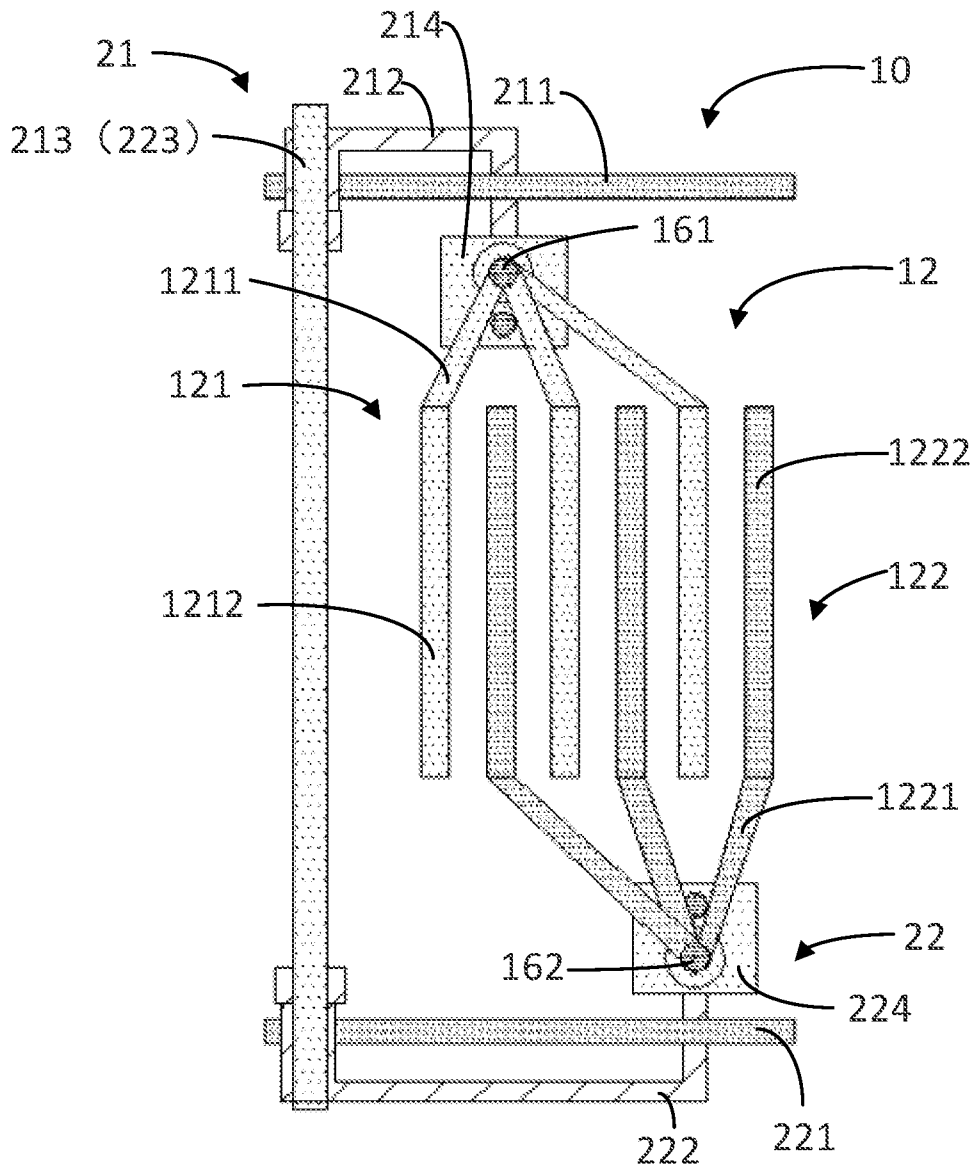


图 2

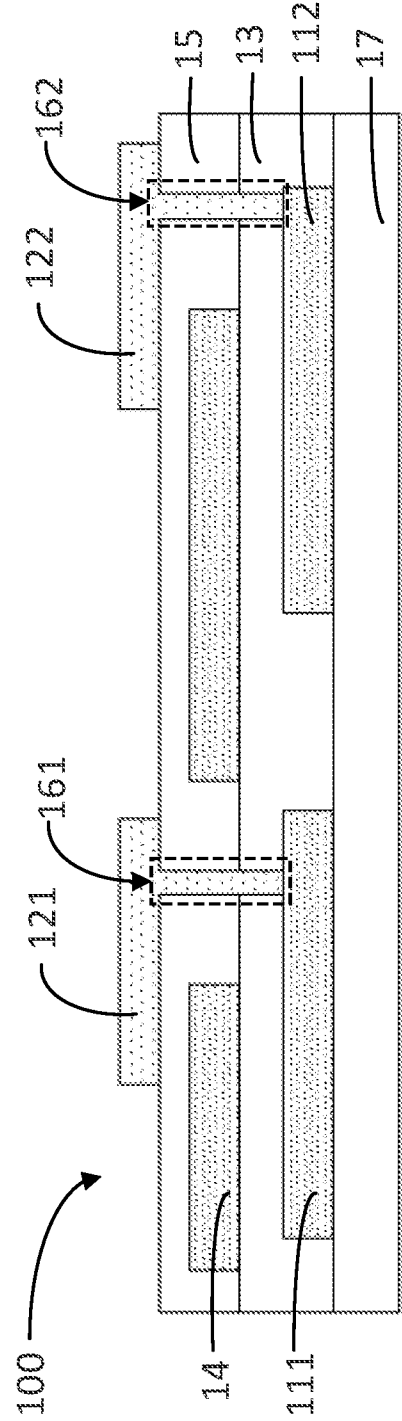


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/081488

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN; CNTXT; USTXT; WOTXT; EPTXT; CNKI: 像素电极, 梳齿, 条状, 分支, 驱动, 薄膜晶体管, 开关, 第二, 短路, pixel, comb, strip, branch, driv+, TFT, switch?, second

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109557737 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 02 April 2019 (2019-04-02) description, paragraphs [0036]-[0078], and figures 1-3	1-20
X	CN 1752827 A (HITACHI DISPLAY CORPORATION) 29 March 2006 (2006-03-29) description, p. 1, line 10 to p. 2, line 6, and p. 6, line 5 to p. 12, line 11, and figures 1-5 and 8	1-20
X	CN 102621757 A (AU OPTRONICS (SUZHOU) CORPORATION et al.) 01 August 2012 (2012-08-01) description, paragraphs [0067]-[0098], and figures 1A-5	1, 2, 4, 5, 7-12, 14, 15, 17-20
X	CN 102937765 A (BOE TECHNOLOGY GROUP CO., LTD.) 20 February 2013 (2013-02-20) description, paragraphs [0033]-[0074], and figures 1-6c	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

01 August 2019

Date of mailing of the international search report

02 September 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/081488

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109557737	A	02 April 2019	None			
CN	1752827	A	29 March 2006	US	7486363	B2	03 February 2009
				CN	100495175	C	03 June 2009
				US	2006061723	A1	23 March 2006
				JP	4606103	B2	05 January 2011
				CN	101303498	B	07 September 2011
				CN	101303498	A	12 November 2008
				JP	2006091274	A	06 April 2006
CN	102621757	A	01 August 2012	CN	102621757	B	02 July 2014
				TW	I467300	B	01 January 2015
				TW	201341921	A	16 October 2013
				US	8780308	B2	15 July 2014
				US	2013265514	A1	10 October 2013
CN	102937765	A	20 February 2013	JP	6253187	B2	27 December 2017
				EP	2722710	B1	07 December 2016
				CN	102937765	B	04 February 2015
				US	2014111099	A1	24 April 2014
				JP	2014085670	A	12 May 2014
				EP	2722710	A1	23 April 2014
				US	9478566	B2	25 October 2016

国际检索报告

国际申请号

PCT/CN2019/081488

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;VEN;CNTXT;USTXT;WOTXT;EPTXT;CNKI:像素电极, 梳齿, 条状, 分支, 驱动, 薄膜晶体管, 开关, 第二, 短路, pixel, comb, strip, branch, driv+, TFT, switch?, second

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 109557737 A (武汉华星光电技术有限公司) 2019年 4月 2日 (2019 - 04 - 02) 说明书第[0036]-[0078]段, 图1-3	1-20
X	CN 1752827 A (株式会社日立显示器) 2006年 3月 29日 (2006 - 03 - 29) 说明书第1页第10行至第2页第6行, 第6页第5行至第12页第11行, 图1-5、8	1-20
X	CN 102621757 A (友达光电苏州有限公司 等) 2012年 8月 1日 (2012 - 08 - 01) 说明书第[0067]-[0098]段, 图1A-5	1、2、4、5、7-12、14、15、17-20
X	CN 102937765 A (京东方科技集团股份有限公司) 2013年 2月 20日 (2013 - 02 - 20) 说明书第[0033]-[0074]段, 图1-6c	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2019年 8月 1日

国际检索报告邮寄日期

2019年 9月 2日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

王明超

传真号 (86-10)62019451

电话号码 86-(0512)-88997365

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/081488

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109557737	A	2019年 4月 2日	无			
CN	1752827	A	2006年 3月 29日	US	7486363	B2	2009年 2月 3日
				CN	100495175	C	2009年 6月 3日
				US	2006061723	A1	2006年 3月 23日
				JP	4606103	B2	2011年 1月 5日
				CN	101303498	B	2011年 9月 7日
				CN	101303498	A	2008年 11月 12日
				JP	2006091274	A	2006年 4月 6日
CN	102621757	A	2012年 8月 1日	CN	102621757	B	2014年 7月 2日
				TW	I467300	B	2015年 1月 1日
				TW	201341921	A	2013年 10月 16日
				US	8780308	B2	2014年 7月 15日
				US	2013265514	A1	2013年 10月 10日
CN	102937765	A	2013年 2月 20日	JP	6253187	B2	2017年 12月 27日
				EP	2722710	B1	2016年 12月 7日
				CN	102937765	B	2015年 2月 4日
				US	2014111099	A1	2014年 4月 24日
				JP	2014085670	A	2014年 5月 12日
				EP	2722710	A1	2014年 4月 23日
				US	9478566	B2	2016年 10月 25日

表 PCT/ISA/210 (同族专利附件) (2015年1月)