



(12) 发明专利申请

(10) 申请公布号 CN 105390536 A

(43) 申请公布日 2016. 03. 09

(21) 申请号 201510636146. X

(22) 申请日 2015. 09. 30

(71) 申请人 深圳市可易亚半导体科技有限公司
地址 518000 广东省深圳市福田区车公庙天
吉大厦 CD 座 5C1

(72) 发明人 赵喜高

(74) 专利代理机构 深圳市合道英联专利事务所
(普通合伙) 44309

代理人 廉红果 温洁

(51) Int. Cl.

H01L 29/739(2006. 01)

H01L 29/06(2006. 01)

H01L 29/66(2006. 01)

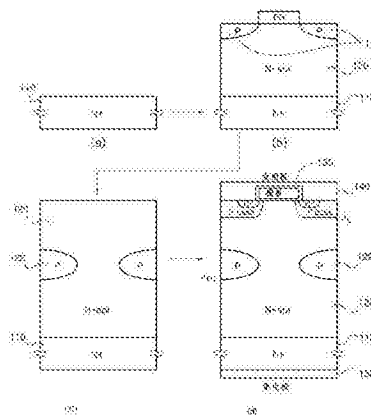
权利要求书1页 说明书4页 附图5页

(54) 发明名称

绝缘栅双极型晶体管及其制备方法

(57) 摘要

本发明公开了一种绝缘栅双极型晶体管及其制备方法,所述绝缘栅双极型晶体管包括半导体衬底;在所述半导体衬底的正面外延生长成的N-漂移区;在上述N-漂移区上制备形成包括栅极和发射极的上部端子;在所述半导体衬底的背面形成集电极的下部端子;在所述N-漂移区内部至少形成一个P型浮岛。本发明提供的绝缘栅双极型晶体管及其制备方法,旨在防止绝缘栅双极型晶体管击穿电压下降,减少导通压降,以提高IGBT 元器件在高电压领域应用时的可靠性。



1. 一种绝缘栅双极型晶体管,其特征在於:包括半导体衬底;在所述半导体衬底的正面向外延生长成的N-漂移区;在上述N-漂移区上制备形成包括栅极和发射极的上部端子;在所述半导体衬底的背面形成集电极的下部端子;在所述N-漂移区内部至少形成一个P型浮岛。

2. 如权利要求1所述的绝缘栅双极型晶体管的制备方法,其特征在於,包括步骤:

S01、准备P型衬底,在所述P型衬底上外延生长形成预定厚度的N-漂移区;

S02、在所述N-漂移区上喷涂光刻胶,进行光刻加工;在光刻胶喷涂处注入硼离子,形成至少一个浮岛结构的P层;

S03、在所述浮岛结构的P层的N-漂移区,通过外延生长再形成一个N-漂移区;

S04、在所述再形成的N-漂移区上形成包括发射极和栅极的上部端子,在所述P型衬底的背面形成包括集电极的下部端子。

3. 如权利要求2所述的绝缘栅双极型晶体管的制备方法,其特征在於:所述外延生长是将P型衬底置于超高真空腔中,将需要生长的单晶物质加热到预定温度,使其以分子流射出,在P型衬底上生长出单晶层。

4. 如权利要求1所述的绝缘栅双极型晶体管的制备方法,其特征在於,包括步骤:

S11、提供一个N型半导体材料制成的N型衬底;

S12、将光刻胶溶液喷涂到所述N型衬底表面,定义需要注入的区域,进行光刻加工;然后使用离子注入法将硼离子嵌入衬底中,形成至少一个浮岛结构的P层;

S13、在所述浮岛结构的P层的N型衬底表面,外延生长形成一层N-漂移区;

S14、在所述外延生成的N-漂移区上形成包括发射极和栅极的上部端子;然后,通过CMP工艺对所述N型衬底的背面进行减薄/抛光,形成包括P型集电极的下部端子。

5. 如权利要求1所述的绝缘栅双极型晶体管的制备方法,其特征在於,包括步骤:

S21、提供预定掺杂浓度的N型半导体材料制成的第一衬底;

S22、在所述第一衬底表面上形成一层光刻胶薄膜,进行光刻加工,接着,用离子注入法将高能硼离子嵌入第一衬底中,形成至少一个浮岛结构的P层;

S23、提供与所述第一衬底掺杂浓度相同的第二衬底,将第二衬底与所述第一衬底黏着键合形成N-漂移区;

S24、将第二衬底的表面通过CMP工艺减薄/抛光,形成包括发射极和栅极的上部端子;并通过CMP工艺对所述第一衬底的背面进行减薄/抛光,形成包括P型集电极的下部端子。

绝缘栅双极型晶体管及其制备方法

技术领域

[0001] 本发明涉及半导体器件技术领域,具体涉及一种绝缘栅双极型晶体管及其制备方法,特别是能防止击穿电压降低,减少导通电压降,提高工作效率的绝缘栅双极型晶体管及其制备方法。

背景技术

[0002] 随着 IT 技术的发展,各个领域对高性能电力半导体元件的需求都在增加。其中绝缘栅双极型晶体管 (Insulated Gate Bipolar Transistor, IGBT) 作为新型电力半导体场控自关断器件,集功率 MOSFET 的高速开关性能与双极性器件 (BJT) 的大电流驱动能力、低正向电压降和优秀的正向传导性能于一体,具有耐高压、承受电流大等优点,在各种电力变换中获得极广泛的应用。

[0003] 如图 1 所示,现有技术的绝缘栅双极型晶体管的下端是集电极,上端是发射极和栅极,由 N⁺ 发射极、P 基极、N 漂移区和栅极构成的 MOSFET,以及由 P 基极、N 漂移区和 P 集电极构成的 PNP BJT 连接而成,现有技术的绝缘栅双极型晶体管,当在集电极施加一个负压并低于门限值时,N 漂移区和 P⁺ 之间创建的 J1 结就会受到反向偏压控制,此时,耗尽层则会向低掺杂浓度的 N 漂移区扩展。这个耗尽层的区域越大,能支持的击穿电压就越高,IGBT 管在关断时就能阻抗高电压。当栅极和发射极短接并在集电极端子施加一个正电压时,N 漂移区和 P 基区之间的 J2 结受反向电压控制,此时,仍然是由 N 漂移区中的耗尽层承受外部施加的电压。

[0004] 上述绝缘栅双极型晶体管应具有以下特征:关断时的可承受的阻断电压,即击穿电压提高,同时导通压降减少。然而,电力半导体的击穿电压和导通损耗是此消彼长的权衡关系,为了解决这一问题,开发出了在低掺杂浓度的 N⁻ 漂移区插入 P 型浮岛的 FLIMOS (Floating Island MOS)。最大电场强度向浮岛和 P 基区分散,可以提高既有的掺杂浓度,减少 JFET 区的阻抗。但是,在高电压状态下采用 FLIMOS 时,会发生因为漂移区的扩大,存在导通阻抗增大,而且制造成本也会增加的问题。

发明内容

[0005] 为了解决现有技术中存在的上述问题,本发明提供了一种绝缘栅双极型晶体管及其制备方法,旨在防止绝缘栅双极型晶体管击穿电压下降,减少导通压降,以提高 IGBT 元器件在高电压领域应用时的可靠性。

[0006] 本发明的技术方案如下:

一种绝缘栅双极型晶体管,包括半导体衬底;在所述半导体衬底的正面外延生长成的 N⁻ 漂移区;在上述 N⁻ 漂移区上制备形成包括栅极和发射极的上部端子;在所述半导体衬底的背面形成集电极的下部端子;在所述 N⁻ 漂移区内部至少形成一个 P 型浮岛。

[0007] 本发明公开的绝缘栅双极型晶体管通过在 N⁻ 漂移区插入浮岛结构的 P 层,提高 N⁻ 漂移区浓度,从而防止击穿电压下降,减少导通压降,以达到提高半导体性能的效果。

[0008] 本发明还公开了上述绝缘栅双极型晶体管的制备方法,包括步骤:

S01、准备 P 型衬底,在所述 P 型衬底上外延生长形成预定厚度的 N- 漂移区;

S02、在所述 N- 漂移区上喷涂光刻胶,进行光刻加工;在光刻胶喷涂处注入硼离子,形成至少一个浮岛结构的 P 层;

S03、在所述浮岛结构的 P 层的 N- 漂移区,通过外延生长再形成一个 N- 漂移区;

S04、在所述再形成的 N- 漂移区上形成包括发射极和栅极的上部端子,在所述 P 型衬底的背面形成包括集电极的下部端子。

[0009] 进一步的,所述外延生长是将 P 型衬底置于超高真空腔中,将需要生长的单晶物质加热到预定温度,使其以分子流射出,在 P 型衬底上生长出单晶层。

[0010] 上述绝缘栅双极型晶体管的制备方法,包括步骤:

S11、提供一个 N 型半导体材料制成的 N 型衬底;

S12、将光刻胶溶液喷涂到所述 N 型衬底表面,定义需要注入的区域,进行光刻加工;然后使用离子注入法将硼离子嵌入衬底中,形成至少一个浮岛结构的 P 层;

S13、在所述浮岛结构的 P 层的 N 型衬底表面,外延生长形成一层 N- 漂移区;

S14、在所述外延生成的 N- 漂移区上形成包括发射极和栅极的上部端子;然后,通过 CMP 工艺对所述 N 型衬底的背面进行减薄/抛光,形成包括 P 型集电极的下部端子。

[0011] 上述绝缘栅双极型晶体管的制备方法,包括步骤:

S21、提供预定掺杂浓度的 N 型半导体材料制成的第一衬底;

S22、在所述第一衬底表面上形成一层光刻胶薄膜,进行光刻加工,接着,用离子注入法将高能硼离子嵌入第一衬底中,形成至少一个浮岛结构的 P 层;

S23、提供与所述第一衬底掺杂浓度相同的第二衬底,将第二衬底与所述第一衬底黏着键合形成 N- 漂移区;

S24、将第二衬底的表面通过 CMP 工艺减薄/抛光,形成包括发射极和栅极的上部端子;并通过 CMP 工艺对所述第一衬底的背面进行减薄/抛光,形成包括 P 型集电极的下部端子。

[0012] 本发明公开的绝缘栅双极型晶体管的制备方法是在半导体衬底上形成浮岛结构,省略了 N- 漂移区外延生长的工艺成本,从而能节省绝缘栅双极型晶体管的制造成本,比外延生成的 N- 漂移区具有更均匀的掺杂浓度。

附图说明

[0013] 图 1 为现有技术中的绝缘栅双极型晶体管的结构示意图;

图 2 为本发明在一实施例中的工艺流程示意图;

图 3 为本发明在另一实施例中的工艺流程示意图;

图 4 为本发明在又一实施例中的工艺流程示意图;

图 5 为本发明的绝缘栅双极型晶体管在一实施例的电场分布图。

具体实施方式

[0014] 下面结合附图对本发明的具体实施方式做详细阐述。

[0015] 本发明公开的绝缘栅双极型晶体管包括半导体衬底;在所述半导体衬底的正面外延生长成的 N- 漂移区;在上述 N- 漂移区上制备形成包括栅极和发射极的上部端子;在所

述半导体衬底的背面形成集电极的下部端子；在所述 N- 漂移区内部至少形成一个 P 型浮岛。

[0016] 以下结合图 2, 详细介绍本发明的绝缘栅双极型晶体管在一实施例的制备方法：

图 2 是该制备方法的流程图, 如图 2 (a) 所示, 需要准备 P 型衬底(110), 然后, 如图 2 (b) 所示, 在上述 P 型衬底(110) 上外延生长形成预定厚度的 N- 漂移区(120), 在 N- 漂移区上喷涂光刻胶, 进行光刻加工；在光刻胶喷涂处注入硼离子, 形成至少一个浮岛结构的 P 层(122)；然后, 如图 2 (c) 所示, 在形成的浮岛结构的 P 层(122) 的 N- 漂移区(120) 上, 通过外延生长再形成一个 N- 漂移区(120), 上述外延工艺是在单晶衬底上通过分子束外延技术生长出与衬底晶向一致的极薄的单晶层, 即将衬底置于超高真空腔中, 将需要生长的单晶物质加热到适当的温度, 使其以分子流射出, 在衬底上生长出极薄的单晶层。外延工序具有以下特征：形成的单晶层可以是单原子层的厚度, 非常薄, 但是对复杂的超晶格结构能进行精密控制；之后, 如图 2 (d) 所示, 在通过图 2 (c) 所示的工序再生长的 N- 漂移区(120) 上形成包括发射极(140) 和栅极(130) 的上部端子, 在上述衬底(110) 的背面形成包括集电极(150) 的下部端子, 从而制备在 N- 漂移区形成具有浮岛结构的 P 层的绝缘栅双极型晶体管。

[0017] 以下, 结合图 3 介绍本发明的另一优选实施例的绝缘栅双极型晶体管的制备方法：

如图 3 (a) 所示, 提供一个 N 型半导体材料做衬底(210), 上述 N 型衬底(210) 在经过后续工艺流程后要形成一个浮岛结构的 P 层, 因此需要达到一定的厚度；

如图 3 (b) 所示, 将光刻胶溶液喷涂到衬底表面上, 定义需要注入的区域, 进行光刻加工, 接下来, 使用离子注入法将硼离子嵌入衬底中, 形成至少一个浮岛结构的 P 层(212)；

然后, 如图 3 (c) 所示, 形成至少一个浮岛结构的 P 层(212) 的上述衬底(210) 表面, 外延生长一层 N- 漂移区(220), 此时, 上述 N- 漂移区(220) 要考虑浮岛和后续工艺形成的 P 基极之间的距离, 因此需要达到一定的厚度；

之后, 如图 3 (d) 所示, 外延生成的 N- 漂移区(220) 上形成包括发射极(240) 和栅极(230) 的上部端子。然后, 通过 CMP 工艺对所述衬底(210) 的背面进行减薄 / 抛光, 形成包括 P 型集电极(250) 的下部端子, 从而制备在 N- 漂移区形成具有浮岛结构的 P 层的绝缘栅双极型晶体管。

[0018] 在上述实施例以外, 结合图 4 来介绍一下本发明的又一优选实施例的绝缘栅双极型晶体管的制备方法：

图 4 是显示本发明的又一优选实施例的绝缘栅双极型晶体管制备方法的流程图。

[0019] 如图 4 (a) 所示, 本发明的绝缘栅双极型晶体管的制备方法具体步骤包括：提供第一衬底(310)；在所述第一衬底(310) 表面上形成一层光刻胶薄膜, 进行光刻加工；接着, 用离子注入法将高能硼离子嵌入衬底中, 形成至少一个浮岛结构的 P 层(312), 此时, 上述衬底(310) 可优选使用低掺杂浓度的 NPT 型 N 型半导体材料；

然后, 准备一块与上述第一衬底掺杂浓度相同的第二衬底(320), 将上述第二衬底(320) 与上述具有浮岛结构 P 层(312) 的第一衬底黏着键合；

如图 4 (b) 所示, 上述第一衬底(310) 与第二衬底(320) 黏合键合形成 N- 漂移区；

之后, 如图 4 (c) 所示, 与上述第一衬底(310) 黏着键合的第二衬底(320) 的表面通过 CMP (Chemical Mechanical Polishing) 工艺减薄 / 抛光, 形成包括发射极(340) 和栅极

(330) 的上部端子；

最后,如图 4 (d) 所示,通过 CMP 工艺对上述第一衬底(310) 的背面进行减薄 / 抛光,形成包括 P 型集电极(250) 的下部端子,从而在第一衬底的正面制备具有浮岛结构的 P 层的绝缘栅双极型晶体管。

[0020] 如图 5 所示,(1) 是现有技术的绝缘栅双极型晶体管的电场分布图,(2) 是如本发明所述具有浮岛结构的 P 层的绝缘栅双极型晶体管的电场分布图。从 (2) 可知,具有浮岛结构的 P 层的本发明所述的绝缘栅双极型晶体管,由于 N- 漂移区的浓度高,因此斜率大,但是浮岛结构使得电场分散,因此即便是在高电压状态下,也能保持良好的工作性能。

[0021] 本发明所述的绝缘栅双极型晶体管及其制备方法是在 N- 漂移区上插入浮岛结构(Floating Island) 的 P 层,从而使得 N- 漂移区的掺杂浓度提高,能防止击穿电压降低,减少导通电压降,具有改善工作性能的效果。

[0022] 此外,本发明所述的绝缘栅双极型晶体管及其制备方法是在 N 型硅片上加入浮岛结构(Floating Island), 省略了生成 N- 漂移区的外延工艺,起到节省成本的效果。

[0023] 而且,本发明所述的绝缘栅双极型晶体管及其制备方法是将形成浮岛结构的衬底与其他衬底黏着键合在一起,省略了生成 N- 漂移区的外延工艺,起到节省成本的效果。

[0024] 与此同时,本发明所述的绝缘栅双极型晶体管及其制备方法是将形成浮岛结构的衬底与其他衬底黏着键合在一起形成了 N- 漂移区,这比外延生成的 N- 漂移区的掺杂浓度更均匀。

[0025] 以上所述的本发明实施方式,并不构成对本发明保护范围的限定。任何在本发明的精神和原则之内所作的修改、等同替换和改进等,均应包含在本发明的权利要求保护范围之内。

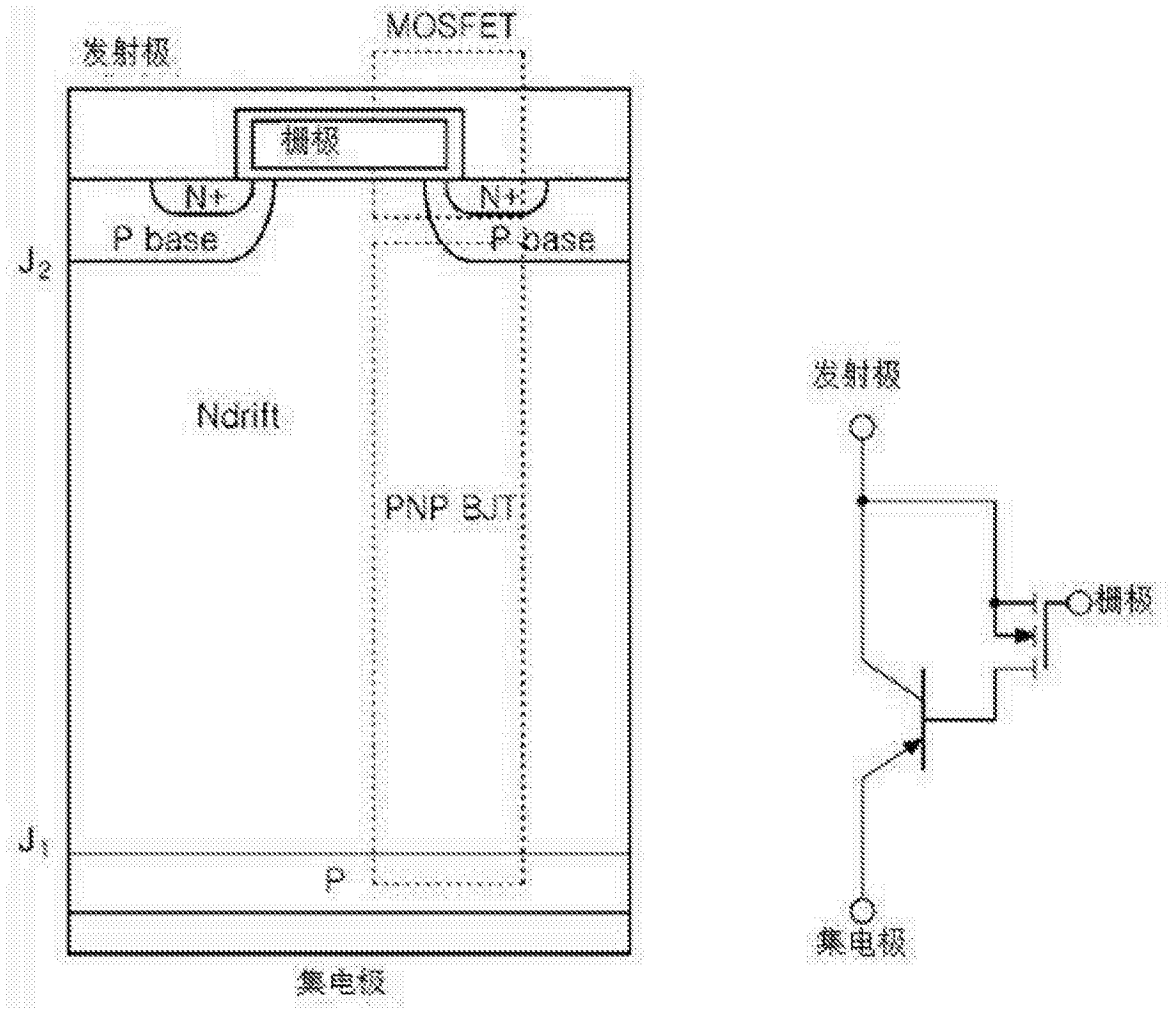


图 1

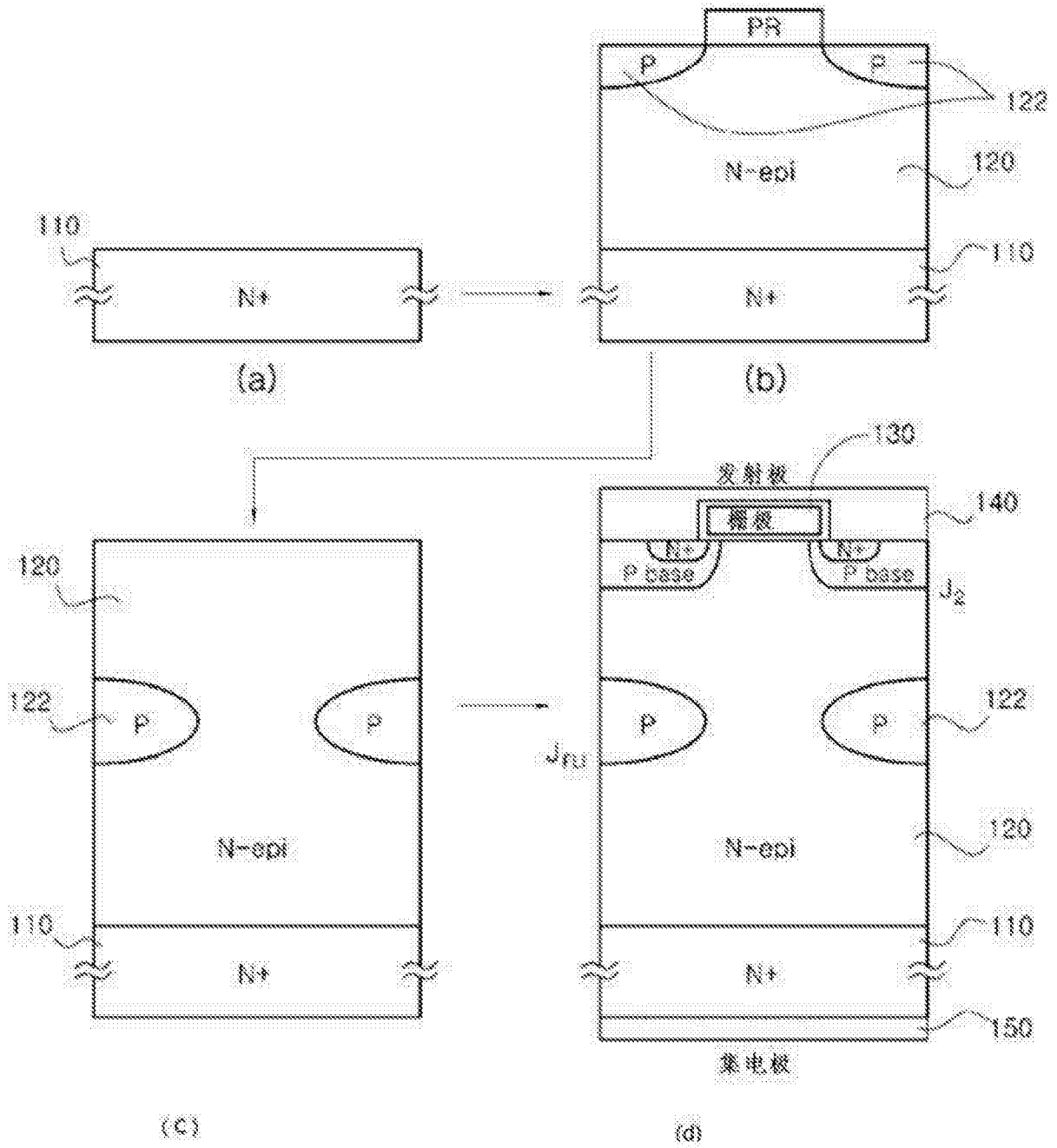


图 2

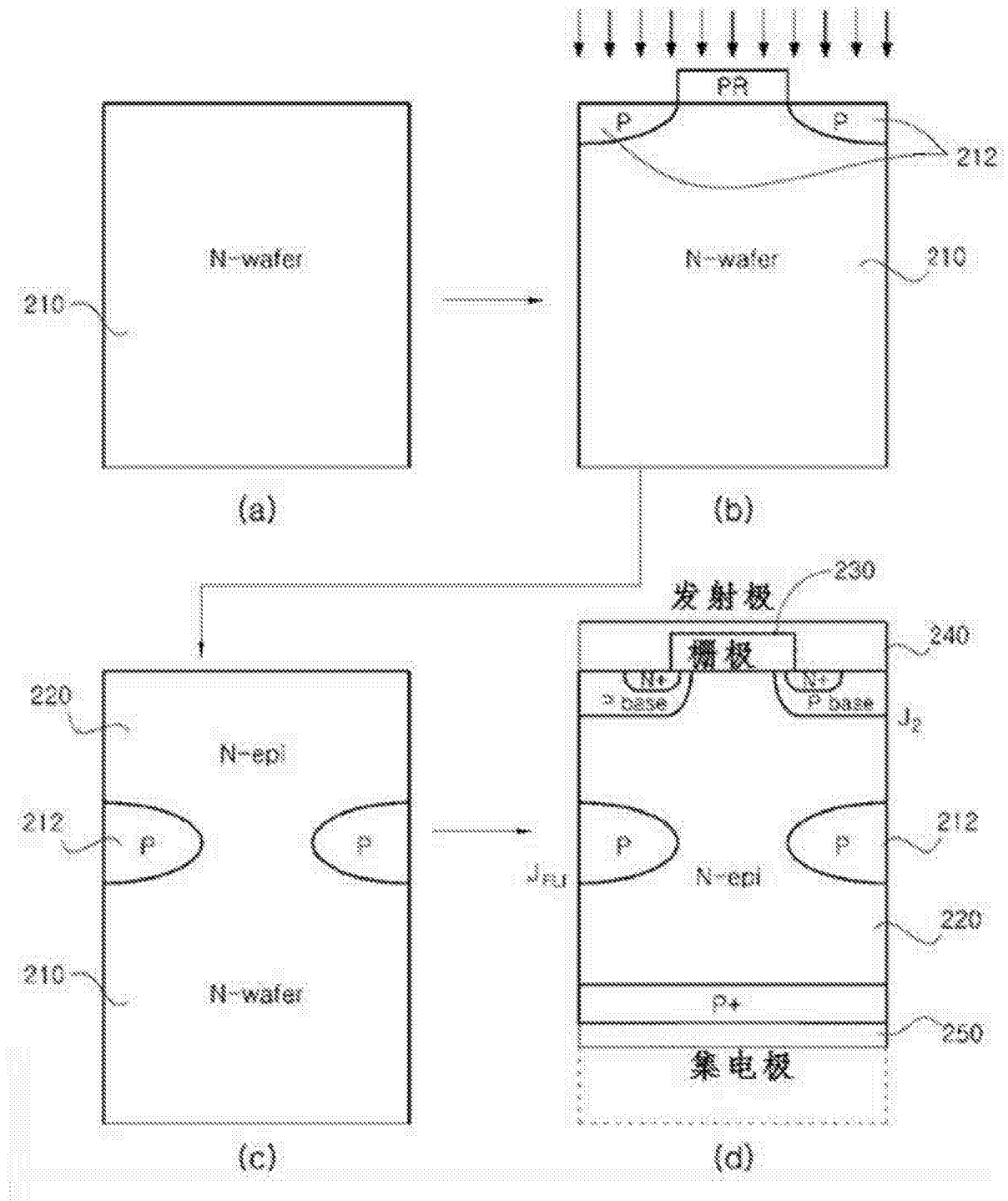


图 3

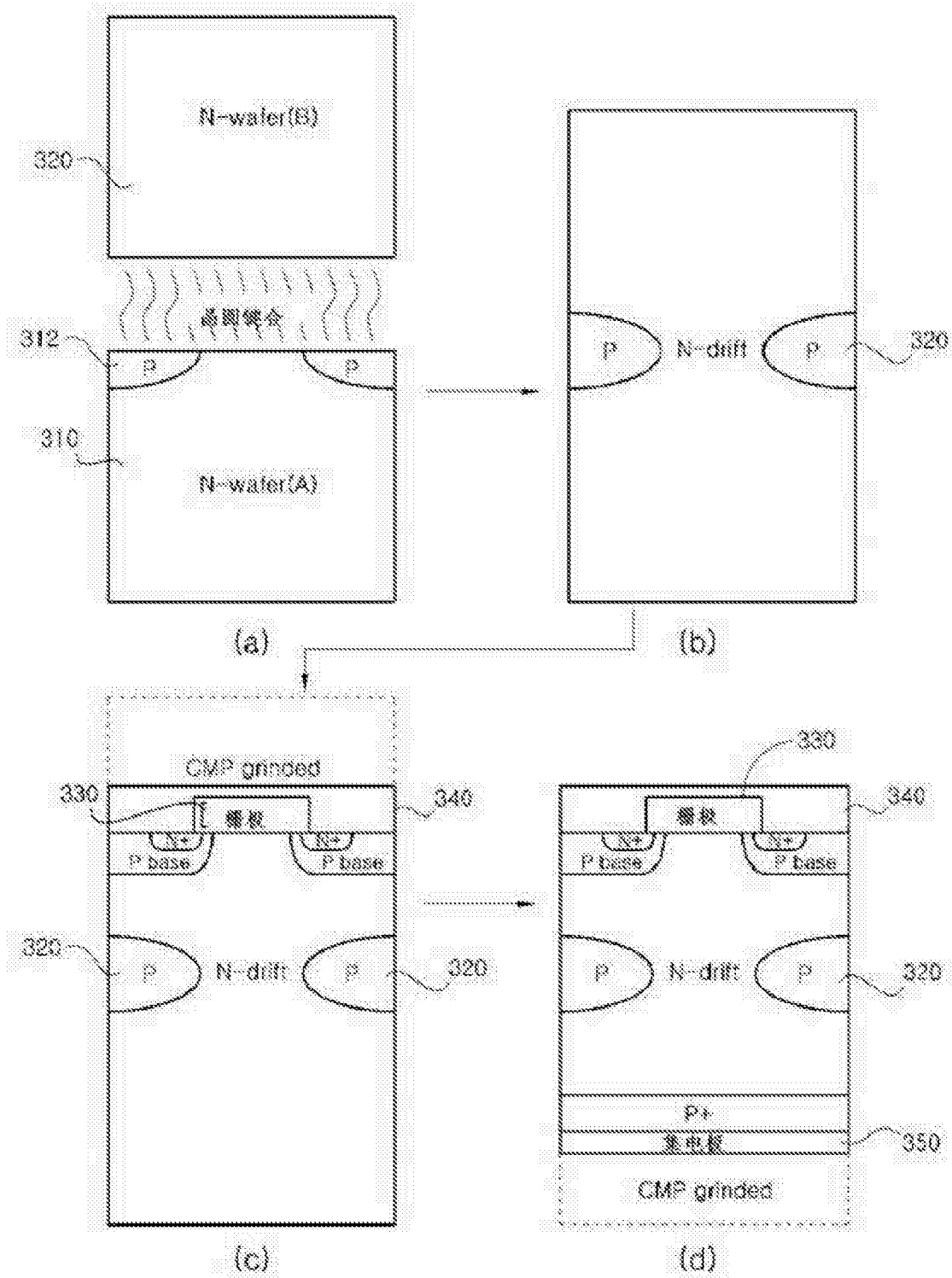


图 4

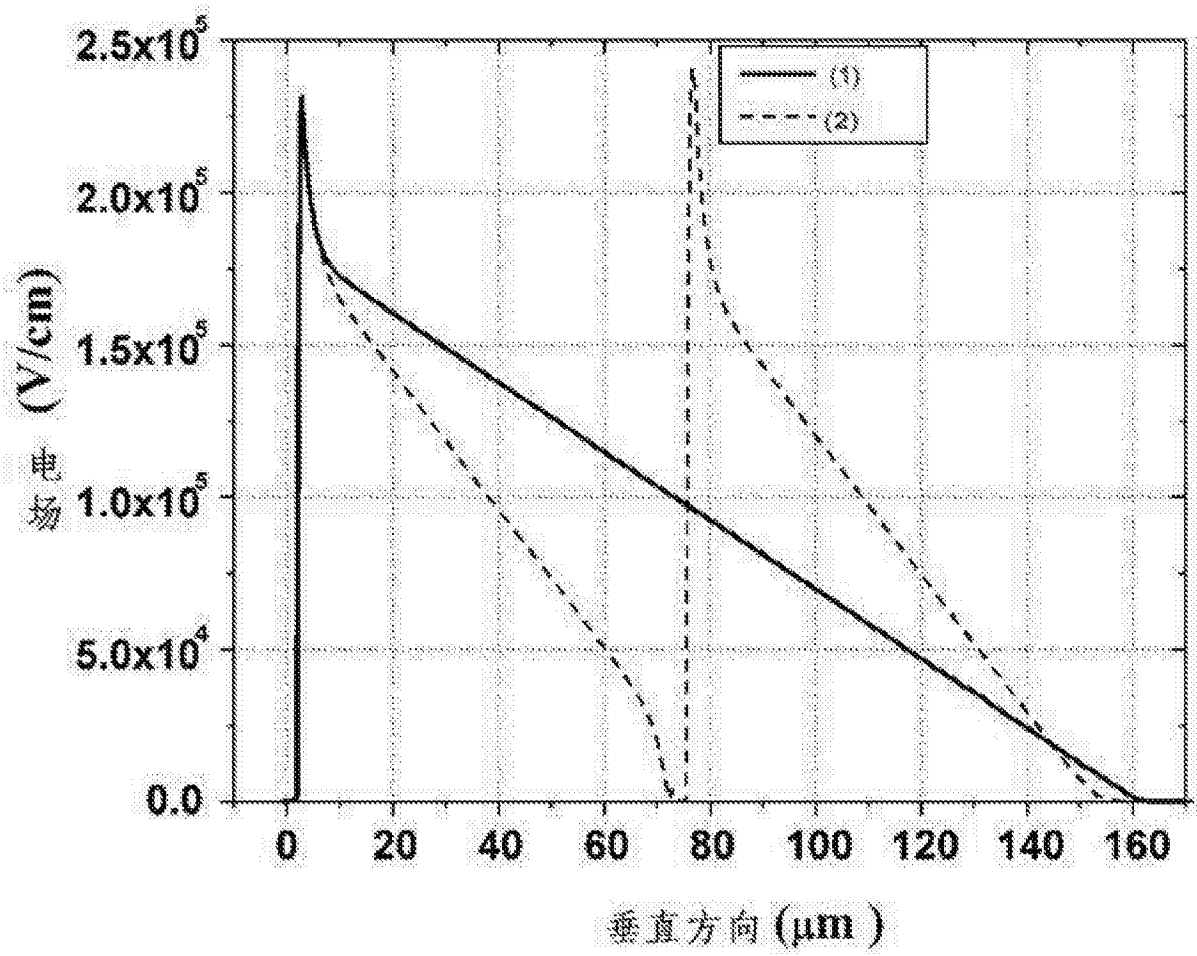


图 5