

(19)



SUOMI - FINLAND

(FI)

PATENTTI- JA REKISTERIHALLITUS

PATENT- OCH REGISTERSTYRELSEN

FINNISH PATENT AND REGISTRATION OFFICE

(10) **FI 770415 A7**

(12) **JULKISEKSI TULLUT PATENTTIHAKEMUS
PATENTANSÖKAN SOM BLIVIT OFFENTLIG
PATENT APPLICATION MADE AVAILABLE TO THE
PUBLIC**

(21) Patentihakemus - Patentansökan - Patent application 770415

(51) Kansainvälinen patenttiluokitus - Internationell patentklassifikation -
International patent classification
H03F

(22) Tekemispäivä - Ingivningsdag - Filing date 08.02.1977

(23) Saapumispäivä - Ankomstdag - Reception date 08.02.1977

(41) Tullut julkiseksi - Blivit offentlig - Available to the public 10.08.1977

(43) Julkaisupäivä - Publiceringsdag - Publication date 12.06.2019

(32) (33) (31) Etuoikeus - Prioritet - Priority

09.02.1976 US 656677

(71) Hakija - Sökande - Applicant

1 •International Business Machines, Armonk, N.Y. 10504, USA, AMERIKAN YHDYSVALLAT, (US)

(72) Keksijä - Uppfinnare - Inventor

1 •Heller, Lawrence Griffith, USA, AMERIKAN YHDYSVALLAT, (US)

2 •Spampinato, Dominic Patrick, USA, AMERIKAN YHDYSVALLAT, (US)

(74) Asiamies - Ombud - Agent

Kolster Oy Ab, Salmisaarenaukio 1, 00180 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning - Title of the invention

Esivahvistin

Förförstärkare

International Business Machines Corporation, Armonk, N.Y., 10504,
Yhdysvallat

Esivahvistin - Förförstärkare

Keksinnön kohteena on esivahvistin diskriminaattoriipiireissä hyvin pieniä erojännitteitä varten, jossa on varauksensiirtotransistori, jonka ensimmäinen virtaelektrodi on liitetty kulloinkin yhteen kummankin tunnusteltavan sisääntulosignaalin sisääntuloon ja jonka toinen virtaelektrodi on liitetty kulloinkin yhteen sisäiseen kytkentäsolmuun sekä jossa on vähintään kaksi ensimmäisellä tahtisignaalilla ohjattavaa esivaraustransistoria, joiden ensimmäiset virtaelektrodit on yhdistetty jännitelähteeseen esivarausjännitettä varten ja joiden toiset virtaelektrodit on yhdistetty kulloinkin yhden varauksensiirtotransistorin toiseen virtaelektrodiin ja täten kumpaankin sisäiseen kytkentäsolmuun.

Viime aikoina on tehty useita parannuksia muistialkioiden, erityisesti yhden ainoan intergroidun laitteen muodossa olevan muistialkion tuntopiireissä. Merkittävä yritys parantaa tuntopiirien herkkyyttä koskee varauksensiirtoa ja sitä selitetään amerikkalaisessa patenttijulkaisussa 3 764 906. Tätä tekniikkaa selitetään myös ame-

rikkalaisissa patenttijulkaisuissa 3 760 381, 3 789 312 ja 3 774 176. Artikkelissa, jonka otsikkona on "High Sensitivity Charge-Transfer Sense Amplifier", julkaisussa 1975 IEEE International Solid-State Circuits Conference Digest selittävät myös tekniikkaa sivuilla 112 ja 113 L.G.Heller ym.

Toinen parannus tuntopiireissä on dynaaminen lukkopiiri ja kynnksestä riippumaton dynaaminen lukkopiiri, jotka ovat viime aikoina tulleet käyttöön.

Esillä oleva keksintö parantaa entisestään muistin tuntopiiritekniikkaa ja se käyttää hyväksi uutta keksintöä, joka merkitsee ristikytkettyä varauksensiirtoa parempien suoritusten ja suuremman herkkyyden aikaansaamiseksi, kuin mitä on ollut mahdollista selitetyllä, aikaisemmin tunnetulla tekniikalla.

Tämän keksinnön päämääränä on näin ollen aikaansaada parannettu tuntovahvistinpiiri muistialkiojärjestelyjä tai muita piensignaaliipiirisovellutuksia varten.

Keksinnön eräänä toisena päämääränä on aikaansaada parannettu tuntovahvistinpiiri muistialkiojärjestelyjä varten, joiden yhteydessä käytetään ristikytketyn varauksensiirron tekniikkaa.

Keksinnön eräänä päämääränä on käyttää hyväksi ristikytkentä-varauksensiirtotekniikan regeneratiivista luonnetta sekä jännitteen vahvistumisen että varauksen vahvistumisen saavuttamiseksi.

Päämääränä on vielä aikaansaada parannettu tuntovahvistinpiiri, joka sisältää ristikytketyn varauksensiirtoesivahvistinpiirin ja vielä toisen vahvistinpiirin.

Keksinnön eräänä päämääränä on vielä aikaansaada parannettu tuntovahvistinpiiri käytettäväksi yhdessä muistialkioiden kanssa, mikä antaa tulokseksi korkean suorituskyvyn ja lisätyn herkkyyden.

Keksinnön edellä mainitut ja muut päämäärät, ominaisuudet ja edut saavutetaan keksinnöllä, jolle on tunnusomaista, että varauksensiirtotransistorien (24, 26) toiset virtaelektrodit on liitetty kulloinkin toisen varauksensiirtotransistorin ohjauselektrodiin ja että mainittujen varauksensiirtotransistorien jokaiseen toiseen virtaelektrodiin on yhdistetty vähintään yksi kondensaattori (32, 34) toisen tahtisignaalin (Φ_2) syöttämiseksi.

Keksintöä kuvataan seuraavassa edullisien suoritusmuotojen yksityiskohtaisemmasta selityksestä, joita suoritusmuotoja kuvataan oheisessa piirustuksessa.

Kuvio 1 esittää keksinnön periaatteiden mukaisen ristikytketyn varauksensiirtoesivahvistinpiirin erästä suoritusmuotoa, jossa varauksensiirtolaitteet käsittävät ristikytketyn parin vaikutettavissa olevia laitteita.

Kuvio 2 esittää keksinnön periaatteiden mukaisen ristikytketyn siirtoesivahvistinpiirin toista suoritusmuotoa, jossa varauksensiirtovälineet käsittävät ristikytketyn parin vaikutettavissa olevia laitteita.

Kuvio 3 esittää kuvioiden 1 ja 2 mukaisten suoritusmuotojen ohjaussignaaleja ajan funktiona.

Kuviot 4, 6, 8 ja 10 ovat ristikytettyjen varauksensiirtotuntopiirien muita suoritusmuotoja, jotka käsittävät ristikytettyjä varauksensiirtovälineitä erilaisien lisävahvistinelimien yhteydessä.

Kuviot 5, 7, 9 ja 11 esittävät ohjaussignaaleja ajan funktiona jokaista edellisissä kuvioissa esitettyä suoritusmuotoa varten.

Piirustuksen kuviossa 1 esitetään esillä olevan keksinnön mukaisen esivahvistinpiirin ensimmäistä suoritusmuotoa. Esivahvistinpiiri 10 käsittää ristikytettyjä varauksensiirtovälineitä ja se on kytketty bitti/tunto-johtosegmenttien 16 ja 18 väliin. Esivahvistinpiiri 10 käsittää kaksi vaikutettavissa olevaa laitetta 20 ja 22, esim. metallioskidipuolijohde-kenttävaikutustransistoreja (MOSFET), joiden ohjauselektrodit on kytketty vaihe 1-johtoon. Esivahvistinpiiri 10 käsittää edelleen vaikutettavissa olevat laitteet 24 ja 26, esim. MOSFET, jolloin laite 24 kytketty johtosegmenttiin 16 ja lisäksi vaikutettavissa olevan laitteeseen 20 piirin kohdassa 28. Laite 26 on liitetty johtosegmenttiin 18 ja edelleen vaikutettavissa olevaan laitteeseen 22 piirin kohdassa 30. Laitteen 24 ohjauselektrodi on ristikytetty kohtaan 30 ja lisäksi kondensaattorin 32 kautta vaihe 2-johtoon. Laitteen 26 ohjauselektrodi on ristikytetty kohtaan 28 ja edelleen kondensaattorin 34 kautta vaihe 2-johtoon. Kondensaattorit 36 ja 38 edustavat omaloiskapasitanssia bitti/tunto-johdoissa. Loiskapasitanssit esitetään kuvioissa 1 ja 2 täydellisyyden vuoksi ja edellytetään mutta ei esitetä jäljellä olevien suoritusmuotojen

Kuviossa 1 esitettyä esivahvistinta 10 selitetään sykintäsarjaan viitaten, joka kuvataan kuvion 3 mukaisessa ajansovitusaallonmuodossa, jolloin jakso A-B on esivarausjakso, B/C on jakso, jolloin tunnettava signaali tuotetaan ja C-D on varauksensiirtojakso. Vaikutettavissa olevien laitteiden oletetaan kyseisessä esimerkissä olevan N kanava-, rikastustyyppiä. Aluksi aktivoidaan vaihe 1-johto, mikä kytkee laitteet 20 ja 22, jotka on sovitettu työskentelemään linjaarisella alueella. Siten tulevat kohdat 28 ja 30 varatuiksi syöttöpotentiaalille V_1 , joka on liitetty laitteisiin 20 ja 22. Kun kohdat 28 ja 30 varataan, tulevat myös ristikytkeytyt varauksensiirtolaitteet 24 ja 26 kytketyiksi. Laitteet 24 ja 26 työskentelevät kylläsymisalueella minkä vuoksi bitti/tuntojohtosegmentteihin 16 ja 18 vaikutetaan siten, että ne varautuvat, kunnes ne ovat ennakolta määrättyssä irtikytkeentäarvossa $V_1 - V_t$, jossa V_t on laitteen kynnysarvo ja emitterikantajännitteen funktio. Jännite V_1 on valittu siten, että bitti/tuntojohtosegmentit 16 ja 18 sijaitsevat kynnyspotentiaalilla puolivälissä huonoimmassa tapauksessa varastoidun "1" ja huonoimmassa tapauksessa varastoidun "0"-jännitetason välillä, jossa "1" ja "0" edustavat korkeaa ja vastaavasti matalaa tasoa. Laitteet 24 ja 26 sijaitsevat sen jälkeen sulkuutilassa ja vaihe 1-johto passivoituu, mikä kytkee irti laitteet 20 ja 22, joten esivarausjakso päättyy. Mikäli niin halutaan, on myös mahdollista suorittaa epätäydellinen esivaraus, ts. laitteet 20, 22 kytketään irti kun varauksensiirtolaitteet 24, 26 sijaitsevat tilassa "lähellä irtikytkeentää". Tämän seurauksena tapahtuu varauksensiirto kohtien 28, 30 ja bitti/tuntojohtojen 16, 18 välillä. Laitteet 24 ja 26 joutuvat suuremmassa määrin sulkuutilaan koska mahdollinen varauksensiirto, joka tapahtuu sen jälkeen kun laitteet 20 ja 22 ovat joutuneet sulkuutilaan aikaansa potentiaalin putoamisen laitteiden 24 ja 26 ohjauselektrodeissa (ja kohdissa 28 ja 30), mikä pakottaa ne lopulliseen irtikytkeentään. On myös mahdollista lisätä ohjauselektrodi-emitterikapasitanssia laitteissa 20, 22, niin että kun vaihe 1-johto passivoituu, irtikytkeentä tapahtuu kohdissa 28, 30, joka riittää kytkemään irti varauksensiirtolaitteet 24, 26.

Esivarausjakson jälkeen tulee sanajohto pääsyn kohteeksi ja varastoidusta tiedosta riippuvaisesti tulee tuntosignaali joko positiiviseksi tai negatiiviseksi bitti/tuntojohtojen ollessa varattuja keskipotentiaalille. Olettaen, että sanajohto tulee pääsyn kohteeksi piirin vasemalla sivulla ja että varastoitu potentiaali on "0" voltia, syntyy sen vuoksi negatiivinen signaali bitti/tuntojohtokapasitanssissa. Vastaavalla tavalla putoaa laitteen 24 emitteripotentiaali arvoon $V_{\text{tunteminen}}$, ja myös sen kynnysjännite alenee askeleen takaisin ohjauselektrodin esijännitysvaikutuksen johdosta. Tuntosignaalin ja askel-kynnysjännitteen alenemisen yhdistelmä auttaa antamaan laitteelle 24 korkeamman ohjauselektrodin ohjauksen ($V_{\text{ohjauselektrodi}} - V_{\text{tunteminen}} - V_{\text{kynnys}}$) kuin laitteelle 26.

Sen jälkeen kun tuntosignaali on syntynyt, tulee vaihe 2-johto positiiviseksi, mikä saa potentiaalin kohdissa 28 ja 30 kasvamaan hetkellisesti. Saavutetaan kohta, jossa laite 24 kytkeytyy sellaisessa laajuudessa, että huomattava positiivinen varaus siirtyy kohdasta 28 bitti/tuntojohtoon 16. Bitti/tuntojohtokapasitanssi on paljon suurempi kuin kapasitanssi kohdassa 28. Sen vuoksi tulee potentiaali kohdassa 28 pikemminkin vähenemään kuin kasvamaan sen jännitteenvähvistumisen vuoksi, joka johtuu varauksensiirtoprosessista, joten laite 26 kytkeytyy irti. Koska vaihe 2-johdon jännite jatkaa kasvamista positiivisesti, kasvaa potentiaali kohdassa 30, samalla kun potentiaali kohdassa 28 laskee, kunnes laite 24 jättää kyllästymistilan ja tulee linjaariselle alueelle, jossa kohdassa varauksensiirto laskee. Vain vähän tai ei lainkaan varausta siirtyy kohdasta 30 bitti/tuntojohtoon 18, minkä vuoksi kohta 30 ainoastaan saa jännitteenlisäyksen. Silloin syntyy esivahvistettu signaali kohdissa 28 ja 30, joka on ainakin yhtä suuri laitteen kynnysjännitteen kanssa ja riippumaton tuntosignaalin suuruudesta (jonka tuntosignaalin oletetaan olevan verrattain pieni). Sen vuoksi tarjoaa vahvistinpiiri ainutlaatuisia varauksen vahvistusmahdollisuuksia, ts. että kohdissa 28 ja 30 synnytetty vahvistettu signaali voi sisältää enemmän varausta kuin mitä varastoituihin muistialkiovarastointikondensaattoriin. Tänä ajankohtana on esivahvistusvaihe suoritettu loppuun. Katkoviiva vaihe 2-aallonmuodossa ilmoittaa, että vaihe 2-irtikytkentäaika ei ole kriittinen. Samaa il-

maisutapaa käytetään myöhemmissä suoritusmuodoissa.

Jos "1" olisi varastoitu muistialkioon, olisi positiivinen signaali syntynyt vasemmassa bitti/tuntojohdossa. Aikaisemmin selitetty piiritoiminta on sama lukuunottamatta sitä, että varauksensiirto olisi tapahtunut laitteen 26 kautta ja esivahvistetulla signaalilla kohdissa 28 ja 30 olisi ollut vastakkainen napaisuus.

Kuviossa 2 oleva esivahvistinpiiri 12 työskentelee monessa suhteessa samalla tavalla kuin kuviossa 1 oleva esivahvistinpiiri 10. Piirin toiminta on seuraava. Tahtijohto $\phi 1$ aktivoituu, joten laitteet 20, 22, 40 ja 42 kytkeytyvät toimintaan. Koska nämä laitteet on sovitettu työskentelemään linjaarisella alueella, varautuvat kohdat 28, 30 $+V_1$ volttiin ja kohdat 44, 46 $+V_2$ volttiin. Kun kohdat 28 ja 30 varautuvat, kytkeytyvät ristikytkeytyt varauksensiirtolaitteet 24 ja 26. Laitteet 24 ja 26 toimivat kyllästymisalueella ja sen vuoksi saatetaan bitti/tuntojohtosegmentit 16 ja 18 varautumaan, kunnes ne ovat ennalta määrättyssä irtikytkeytymisalueella $V_1 - V_t$. Kohdat 44 ja 46 varautuvat $+V_2$ volttiin, jossa V_2 on suurempi kuin V_1 . Laitteiden 24 ja 26 ollessa irtikytkeytymisalueella passivoituu vaihe 1-johto, mikä kytkee irti laitteet 20, 22, 40 ja 42, joten esivarausjakso päättyy.

Esivarausjakson jälkeen tulee sanajohto ajankohtaiseksi pääsyä varten. Oletetaan, että tuntosignaali, joka muodostuu negatiivisesta potentiaaalilaskusta, syntyy vasemmassa bitti/tuntojohdossa. Kuten aikaisemmin on selitetty, on laitteella 24 korkeampi ohjauselektrodin ohjaus kuin laitteella 26.

Sen jälkeen kun tuntosignaali on synnytetty pulssataan ohjausjännite tahtijohdossa $\phi 2$ positiivisen arvoon, mikä saa potentiaalin kohdissa 28 ja 30 hetkellisesti kasvamaan. Kuten aikaisemmin on selitetty, saavutetaan kohta, jossa laite 24 alusta alkaen kytkeytyy sellaisessa laajuudessa, että määrätty positiivinen varaus siirtyy kohdasta 44 bitti/tuntojohtoon 16. Bitti/tuntojohtokapasitanssi on paljon suurempi kuin kapasitanssi kohdassa 44. Sen vuoksi tulee potentiaali kohdassa 44 vähenemään pikemminkin kuin kasvamaan sen jännitteen vahvistumisen seurauksena, joka johtuu varauksensiirtotoiminnasta. Kondensaattorin 48 kautta tapahtuvan kytkennän seurauksena tulee edelleen kohdan 28 potentiaali putoamaan, mikä kytkee irti laitteen

26. Kun ohjausjännite tahtijohdossa $\phi 2$ jatkuvasti kasvaa positiivisesti, kohoaa potentiaali kohdissa 30 ja 46, kun taas potentiaali kohdissa 28 ja 44 laskee, kunnes laite 24 jättää kyllästymistilan ja joutuu linjaariselle alueelle, jossa kohdassa varauksensiirto laskee. Vain vähän tai ei lainkaan varausta siirtyi kohdasta 46 bitti/tuntojohtoon 18, minkä vuoksi kohdat 30 ja 46 vain saavat jännitteenlisäyksen. Esivahvistettu signaali syntyy kohdissa 44 ja 46, joka signaali voi olla paljon suurempi kuin laitteen kynnysjännite. Tämä taas on mahdollista varauksenvahvistusominaisuuden johdosta. Tässä kohdassa on esivahvistusvaihe loppuun suoritettu. Positiivisen signaalin tuottaminen bitti/tuntojohdossa 16 antaa tulokseksi napaisuudeltaan vastakkaisen esivahvistetun signaalin kohdissa 44 ja 46.

Täydellistä tuntovahvistinpiiriä, joka sisältää esivahvistinpiirin 10, kuvataan kuviossa 4. Ohjausimpulsien jonot esitetään kuviossa 5. Esivahvistettu signaali esiintyy kohdissa 28 ja 30, kuten aikaisemmin on selitetty. Esivahvistamisen jälkeen aktivoituu sen vuoksi tahtijohto $\phi 3$, mikä kytkee laitteet 52, 54 ja varaa bitti/tuntojohdot tasolle "varastoitu 1". Laitteet 52, 54 kytkeytyvät tämän jälkeen irti. Tahtijohtoa $\phi 4$ pulssataan nyt hitaasti maapotentiaalia kohti. Koska kohdalla 28 on alhaisempi potentiaali kuin kohdalla 30 - jolloin oletetaan, että negatiivinen tuntosignaali on tunnettu vasemmassa bitti/tuntojohdossa - kytkeytyy laite 58 ennen laitetta 56. Ohjausjännitteen laskunopeus on sellainen, että kohdan 28 on mahdollista seurata tahtisignaalia $\phi 4$ laitteen 56 kynnysjännitteen sisäpuolella. Tämä laite ei siinä tapauksessa kytkeydy koskaan. Kun varaus purkautuu kohdasta 28, kytkeytyy laite 24, mikä aiheuttaa varauksen purkautumisen bitti/tuntojohdosta 16. Bitti/tuntojohto saadaan purkautumaan maapotentiaalille. Koska tämä oli alkuperäistieto muistialkiossa, passivoituu sen sanajohto, tieto on kirjoitettu takaisin. Tahtijohto $\phi 4$ palautuu $+V_1$ volttiin ja tahtijohto $\phi 2$ saa palata nolla volttiin. Tuntojakso on suoritettu loppuun tahtijohto $\phi 5$ aktivoituna, joten molempien bitti/tuntojohtojen varaus purkautuu maapotentiaalille. Jos "1" olisi luettu, olisivat laitteet 26 ja 56 kytkeytyneet ja bitti/tuntojohdolla olisi ollut jäljellä korkea tasonsa ja sitä olisi ollut seurauksena "1"-tason takaisinvienti muistialkioon.

Erästä toista tuntovahvistinpiiriä, joka sisältää esivahvistinpiirin 10, esitetään kuviossa 6. Siihen kuuluva ohjausjännitesarja on esitetty kuviossa 7. Esivahvistettu signaali esiintyy kohdissa 28 ja 30. Tahtijohdot $\phi 3$ ja $\phi 4$ aktivoituvat, joten bitti/tuntojohdot varautuvat korkealle tasolle. Tahtijohto $\phi 3$ passivoituu tämän jälkeen. Tahtijohtoa $\phi 5$ pulssataan maapotentiaalin suuntaan aikaisemmin määriteltujen edellytysten alaisena. Jos negatiivista signaalia edellytetään bitti/tuntojohdossa 16, kytkeytyy laite 58, joka purkaa bitti/tuntojohdon 16 varauksen maapotentiaalille. Sanajohto passivoituu. Tahtijohdot $\phi 2$ ja $\phi 4$ palautetaan 0 volttiin ja tahtijohto $\phi 5$ saa palata $+V_1$ volttiin. Tahtijohto $\phi 6$ aktivoituu, joten molempien bitti/tuntojohtojen varaus purkautuu maapotentiaalille, minkä jälkeen tuntojakso on loppuun suoritettu. Bitti/tuntojohdossa 16 olevan "1" tunteminen antaa tulokseksi sen, että tämä johto säilyttää korkean tasonsa ja "1" kirjoitetaan takaisin muistialkioon.

Vielä yksi täydellinen tuntovahvistinpiiri esitetään kuviossa 8. Tämä suoritustyyppi muistuttaa kuviossa 4 esitettyä, mutta esivahvistinta 10 korvaa esivahvistin 12. Siihen kuuluvat, kuviossa 9 esitetyt ohjausjännitejonot muistuttavat kuviossa 5 esitettyjä.

Samoin on erään toisen täydellisen tuntovahvistinpiirin suoritustyyppi, joka esitetään kuviossa 10, yhdenmukainen kuviossa 6 esitetyn kanssa, jolloin kuitenkin esivahvistin 10 on vaihdettu esivahvistimeen 12. Siihen kuuluvat kuviossa 11 esitetyt ohjausjännitejonot ovat yhdenmukaisia kuvion 7 kanssa.

Näin on kuvailtu yksiselitteisiä esivahvistimia ja täydellisiä tuntovahvistimia, joita on sovellettu muistialkiomatriisisovellutuksessa. Lienee kuitenkin ilmeistä tekniikan puitteissa, että selitetyt piirejä, jotka rakentuvat uudelle ristikytkentävarauksensiirto-tekniikalle sekä jännitteen- että varauksenvahvistamisen aikaansaamiseksi, voidaan käyttää yleisesti sekä signaalintuntolaitteena pien-signaalien tuntemiseksi vertailupiireissä, napaisuudentuntolaitteissa ja muissa piensignaali- tai analogipiirisovellutuksissa.

Patenttivaatimukset

1. Esivahvistin diskriminaattoripiireissä hyvin pieniä erojännitteitä varten, jossa on varauksensiirtotransistori, jonka ensimmäinen virtaelektrodi on liitetty kulloinkin yhteen kummankin tunnisteltavan sisääntulosignaalin sisääntuloon ja jonka toinen virtaelektrodi on liitetty kulloinkin yhteen sisäiseen kytkentäsolmuun sekä jossa on vähintään kaksi ensimmäisellä tahtisignaalilla ohjattavaa esivaraustransistoria, joiden ensimmäiset virtaelektrodit on yhdistetty jännitelähteeseen esivarausjännitettä varten ja joiden toiset virtaelektrodit on yhdistetty kulloinkin yhden varauksensiirtotransistorin toiseen virtaelektrodiin ja täten kumpaankin sisäiseen kytkentäsolmuun, t u n n e t t u siitä, että varauksensiirtotransistorien (24, 26) toiset virtaelektrodit on liitetty kulloinkin toisen varauksensiirtotransistorin ohjauselektrodiin ja että mainittujen varauksensiirtotransistorien jokaiseen toiseen virtaelektrodiin on yhdistetty vähintään yksi kondensaattori (32, 34) toisen tahtisignaalin (Φ_2) syöttämiseksi.

2. Patenttivaatimuksen 1 mukainen esivahvistin, t u n n e t t u siitä, että siinä on neljä ensimmäisellä tahtisignaalilla (Φ_1) ohjattavaa esivaraustransistoria (20, 22, 40, 42), että mainittujen transistorien ensimmäisen parin (20, 22) ensimmäiset virtaelektrodit on yhdistetty ensimmäisen esivarausjännitteen ensimmäiseen lähteeseen (V_1), että mainittujen transistorien toisen parin (40, 42) ensimmäiset virtaelektrodit on yhdistetty toisen esivarausjännitteen toiseen lähteeseen (V_2), että mainitun toisen parin transistorin (40, 42) toinen virtaelektrodi on yhdistetty kulloinkin välittömästi yhden varauksensiirtotransistorin (24, 26) siihen kuuluvaan toiseen virtaelektrodiin ja että mainitun ensimmäisen parin transistorin (20, 22) toinen virtaelektrodi on yhdistetty kulloinkin lisäkondensaattorin (48, 50) kautta yhden varauksensiirtotransistorin (24, 26) siihen kuuluvaan toiseen virtaelektrodiin.

3. Patenttivaatimuksen 1 tai 2 mukainen esivahvistin, t u n n e t t u siitä, että jokaisen varauksensiirtotransistorin (24, 26) ensimmäinen virtaelektrodi on yhdistetty muistilaitteen bitti/tuntojohtoon (16, 18).

Patentkrav

1. Förförstärkare i diskriminationskretsar för ytterst små differensspänningar med en laddningsöverföringstransistor, vars första strömelektrod är kopplad till var och en av båda ingångar för den ingångssignal som skall avkännas och vars andra strömelektrod är kopplad till en intern kopplingsknut samt med minst två genom en första taktsignal styrbara föruppladdningstransistorer, vilkas första strömelektroder är anslutna till en spänningskälla för föruppladdningsspänningen och vilkas andra strömelektroder är anslutna till respektive andra strömelektrod av en av laddningsöverföringstransistorerna och därmed till båda interna kopplingsknutarna, k ä n n e t e c k n a d därav, att de andra strömelektroder av laddningsöverföringstransistorerna (24, 26) är kopplade till styrelektroden av respektive andra laddningsöverföringstransistor och att till var och en av de andra strömelektroder är ansluten minst en kondensator (32, 34) för inmatning av en andra taktsignal (ϕ_2).

2. Förförstärkare enligt patentkravet 1, k ä n n e t e c k n a d därav, att fyra genom en första taktsignal (ϕ_1) styrbara föruppladdningstransistorer (20, 22, 40, 42) finns anordnade, att de första strömelektroder i ett första par (20, 22) av nämnda transistorer är anslutna till en första källa (V_1) med en första uppladdningsspänning, att de första strömelektroder i ett andra par (40, 42) av nämnda transistorer är anslutna till en andra källa (V_2) med en andra föruppladdningsspänning, att den andra strömelektroden i en av transistorerna (40, 42) av nämnda andra par är respektive omedelbart ansluten till tillhörande andra strömelektrod i en av laddningsöverföringstransistorerna (24, 26) och att den andra strömelektroden i en transistor (20, 22) av nämnda första par respektive via en ytterligare kondensator (48, 50) är ansluten till tillhörande andra strömelektrod i en av laddningsöverföringstransistorerna (24, 26).

3. Förförstärkare enligt patentkravet 1 eller 2, k ä n n e t e c k n a d därav, att den första strömelektroden av var och en av laddningsöverföringstransistorerna (24, 26) är ansluten till en bit/avkänningsledning (16, 18) av en minnesenhet.

FIG. 1

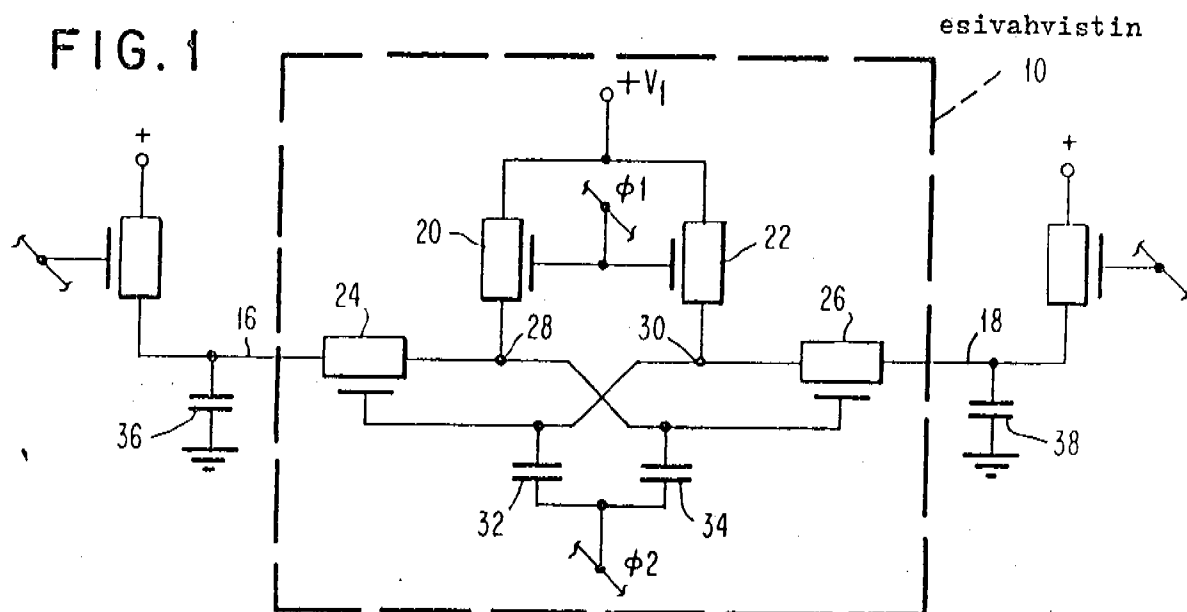


FIG. 2

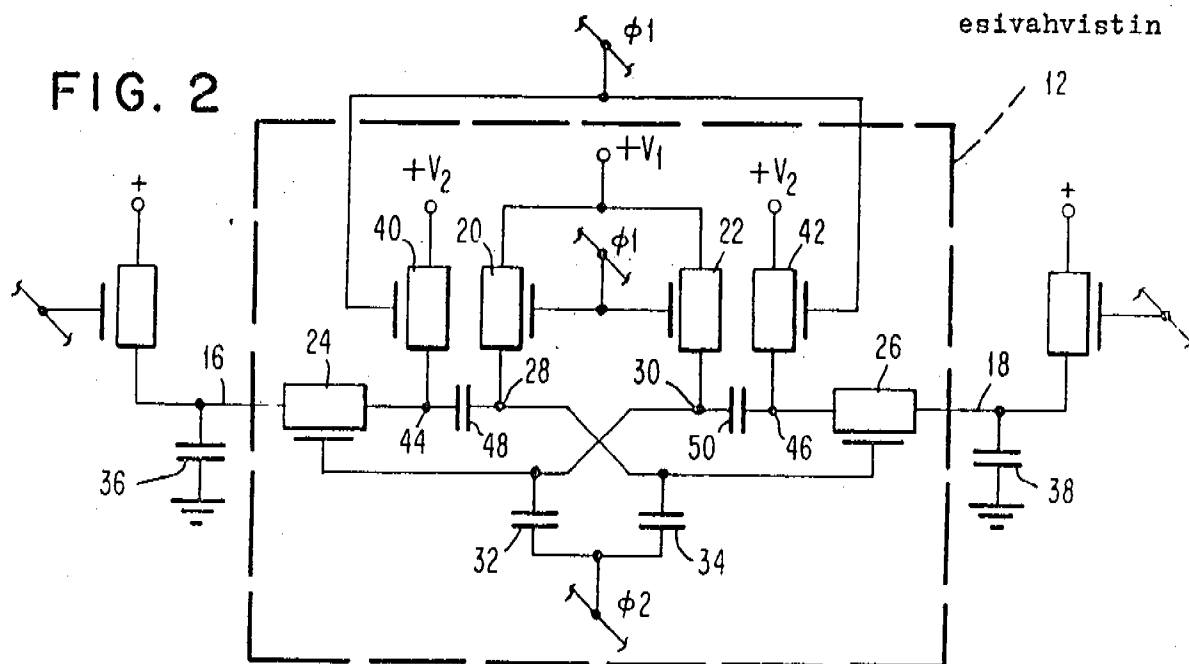


FIG. 3

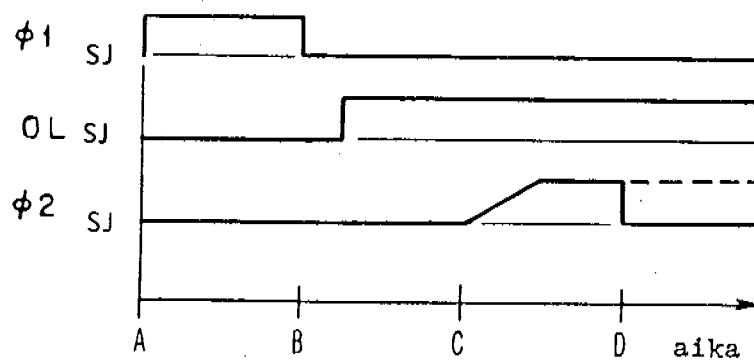


FIG. 6

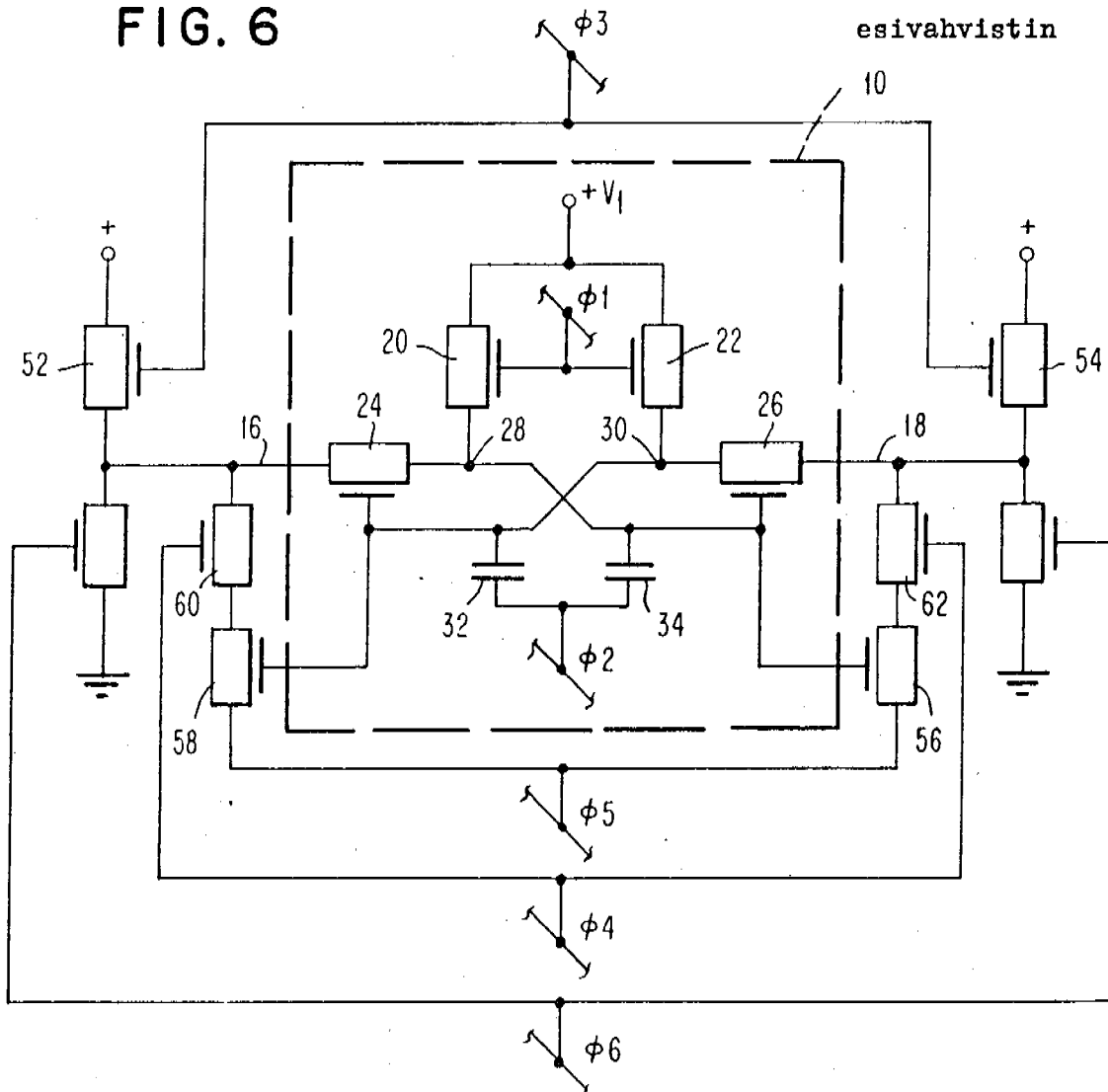


FIG. 7

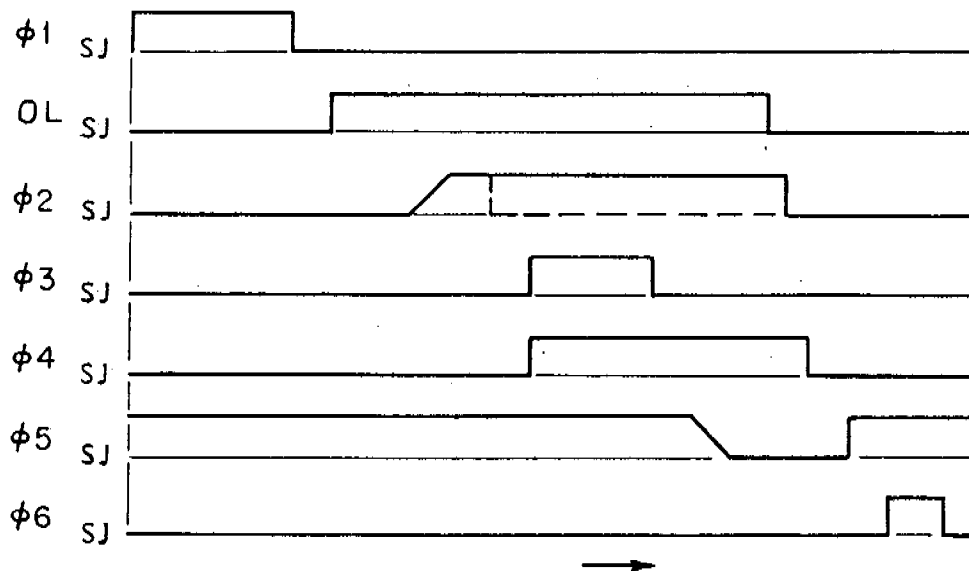


FIG. 8

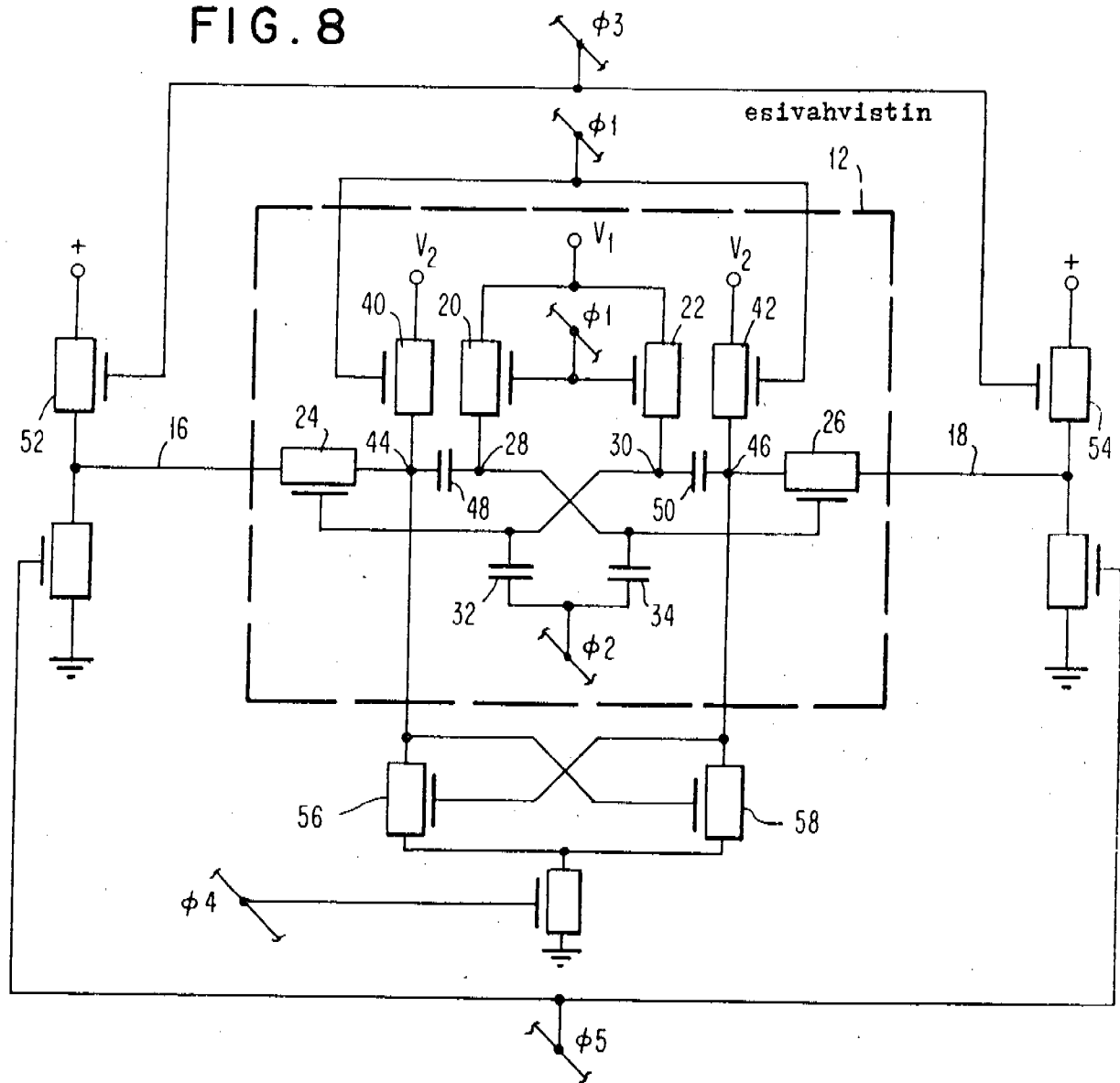


FIG. 9

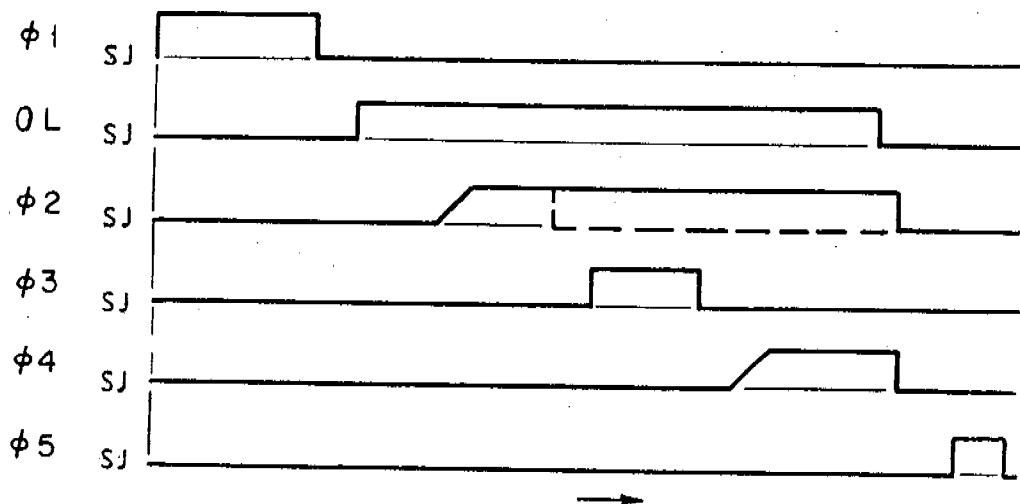


FIG. 10

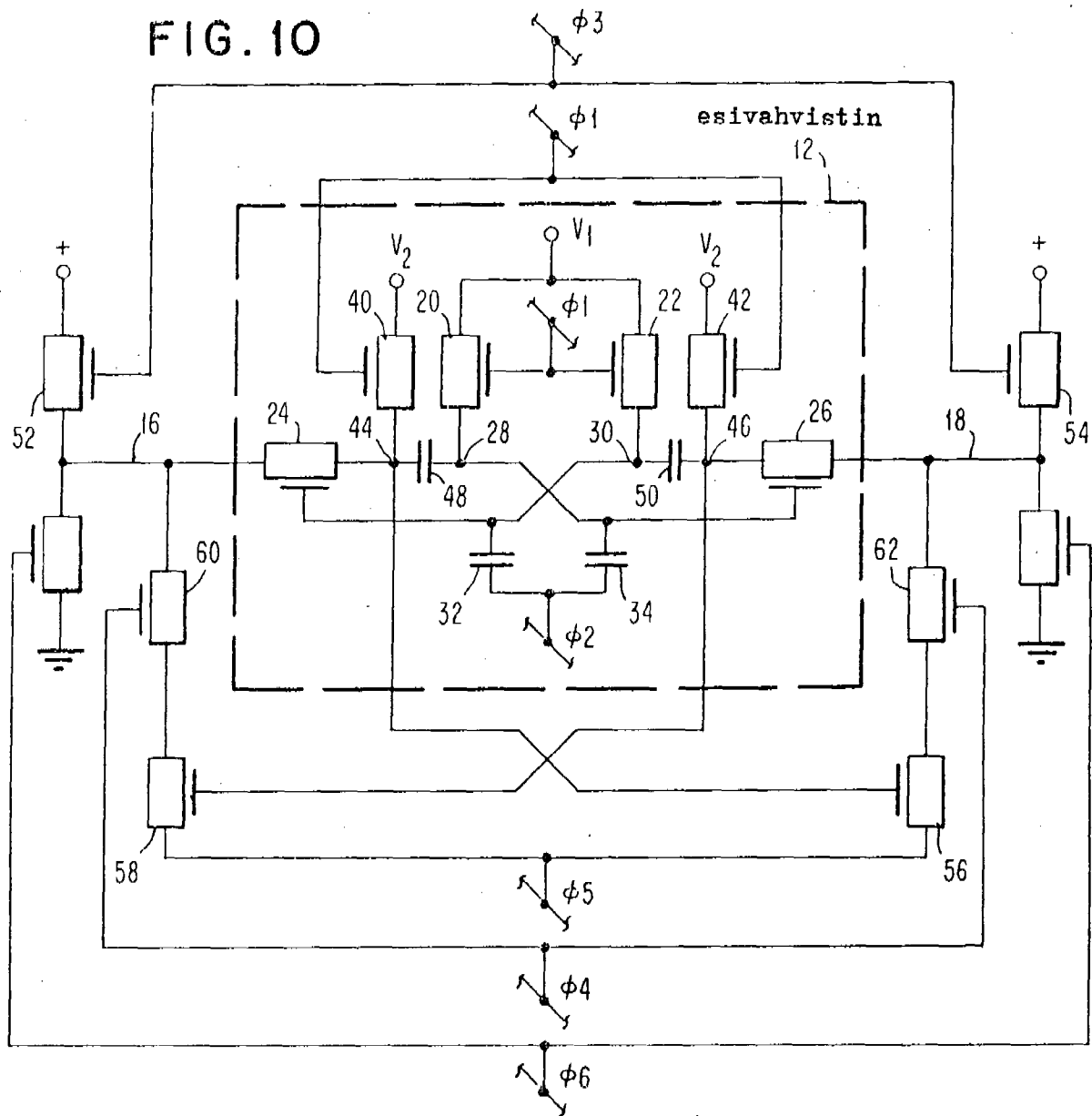
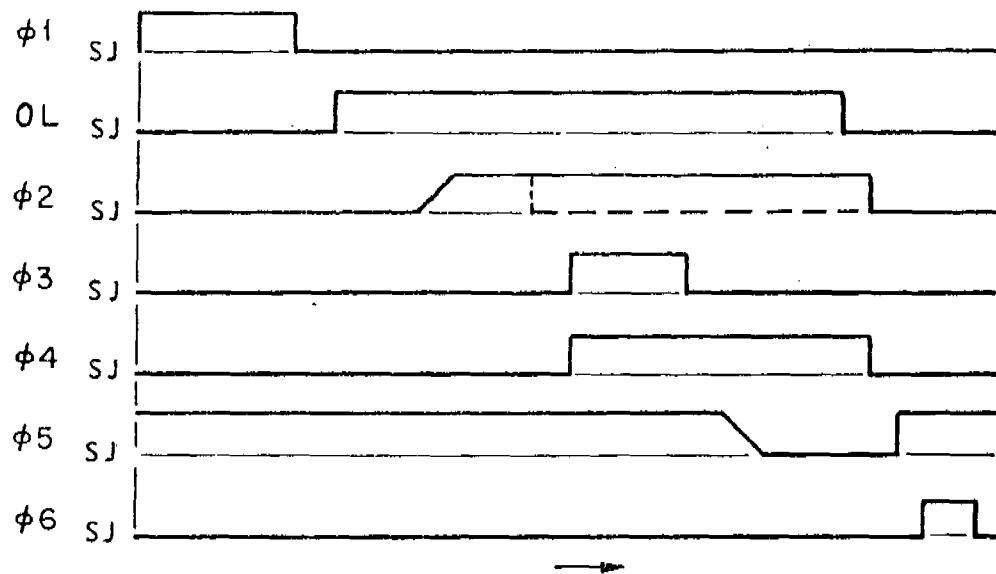


FIG. 11



Viitejulkaisuja - Anförda publikationer

Julkisia suomalaisia patenttihakemuksia: - Offentliga finska patentansökningar:

Hakemus-, kuulutus- ja patenttijulkaisuja: - Ansökningspublikationer, utläggnings- och patentskrifter:

Suomi - Finland _____
 Iso-Britannia - Storbritannien _____
 Norja - Norge _____
 Ranska - Frankrike _____
 Ruotsi - Sverige _____
 Saksa - BRD - Tyskland 14 2525 225 (G11c7106)
 Sveitsi - Schweiz _____
 Tanska - Danmark _____
 USA _____

Muita julkaisuja: - Andra publikationer:

Merkitse hakemusjulkaisun (esim. saksal. Offenlegungsschrift) numeron eteen H ja vastaavasti kuulutus- ja patenttijulkaisun numeron eteen K ja P.

2.5.83 72

Allekirjoitus