



Patent dodatkowy
do patentu nr _____

MKP G11b 5/00

Zgłoszono: 11.09.74 (P. 174021)

Pierwszeństwo: _____

Int. Cl.² G11B 5/00

Zgłoszenie ogłoszono: 02.04.76

Opis patentowy opublikowano: 31.12.1977

Twórcy wynalazku: Lech Mirgos, Andrzej Krzeczko, Marek Kazoń,
Andrzej Wójcik, Zbigniew Rogowski

Uprawniony z patentu: Warszawskie Zakłady Urządzeń Informatyki
„MERA-MAT”, Warszawa (Polska)

Układ odtwarzania informacji zapisanej na taśmie magnetycznej

1

Przedmiotem wynalazku jest układ odtwarzania informacji zapisanej na taśmie magnetycznej zwany inaczej wzmacniaczem odczytu, będący częścią składową układu pamięci taśmowej, współpracujący od strony wejścia z wielościeżkową głowicą odczytu typu „read-after-write” lub „read only”, a od strony wyjścia z układami „interface’u”. Identyczny układ wzmacniacza odczytu jest przewidziany dla każdej ścieżki głowicy odczytu, przy czym wszystkie wzmacniacze sterowane są za pomocą jednego dla danej pamięci taśmowej układu sterowania odczytem.

Znany jest wzmacniacz odczytu, w którym sygnał z głowicy odczytu podany jest na pierwszy wzmacniacz przykładowo pierwszego kanału, a następnie na wejście nieodwracające drugiego wzmacniacza, przy czym wyjście odwracające drugiego wzmacniacza jest połączone z potencjometrem i poprzez pierwszy rezystor z wyjściem tego wzmacniacza. W drugim wzmacniaczu jest zrealizowana regulacja wzmocnienia, kompensująca różnice w sygnale odczytu pomiędzy wszystkimi ścieżkami głowicy odczytu oraz różnice wzmocnień wszystkich wzmacniaczy wejściowych. Wyjście drugiego wzmacniacza jest połączone z wejściem odwracającym trzeciego wzmacniacza oraz z anodą pierwszej diody półprzewodnikowej. Wejście nieodwracające trzeciego wzmacniacza jest połączone z masą. Wyjście trzeciego wzmacniacza jest połączone z anodą drugiej diody półprzewodnikowej, przy czym katoda drugiej diody i katoda pierwszej diody są połączone z bazą pierwszego tranzystora typu n-p-n, tworząc detektor z progami. Sygnał o równej amplitudzie ale przeciwnej fazie wytworzony we wzmacnia-

2

czu drugim razem z sygnałem pobranym z wyjścia pierwszego wzmacniacza są podane na ten detektor.

Wartość napięcia progowego, poniżej którego sygnał odczytu nie jest podawany do dalszej części układu, jest ustalona w układzie generatora progu, który jest dołączony do bazy pierwszego tranzystora poprzez drugi rezystor. Wartość napięcia progowego jest modyfikowana sygnałem „Modyfikacja progu”, przyłożonym na wejście generatora progu. Wyjście z detektora progu, to znaczy emiter pierwszego tranzystora, jest połączone z detektorem szczytu, który jest zrealizowany na pierwszym kondensatorze, trzecim rezystorze i czwartym wzmacniaczu, przy czym emiter pierwszego tranzystora jest połączony z pierwszą elektrodą pierwszego kondensatora i poprzez czwarty rezystor z ujemnym biegunem źródła zasilania, zaś druga elektroda pierwszego kondensatora jest połączona z wejściem odwracającym czwartego wzmacniacza i poprzez trzeci rezystor jest ona połączona z wyjściem tego wzmacniacza.

Detektor szczytu działa w ten sposób, że w momencie wykrycia szczytu impulsu odczytu, dodatnim zboczem z wyjścia czwartego wzmacniacza jest przełączany drugi tranzystor typu n-p-n. Emiter tego tranzystora jest połączony z masą, a kolektor jest połączony z układem pierwszego generatora pojedynczego impulsu i poprzez piąty rezystor — z dodatnim biegunem źródła zasilania. Ujemne zbocze impulsu pobranego z kolektora drugiego tranzystora wyzwała generator pojedynczego impulsu. Impulsy z wyjścia generatora pojedynczego impulsu ze wszystkich n-kanałów układu odczytu pamięci taśmowej „wpisane” są do n-bito-

wego rejestru przekosu i jednocześnie wchodzi na układ sumy logicznej.

Z wyjściem sumy logicznej pierwszy impuls, dla danego rządka odczytanego z taśmy magnetycznej, wyzwała uni-wibrator bramki przekosu. Czas trwania bramki przekosu jest modyfikowany sygnałem „Modyfikacja bramki prze-kosu” w zależności od gęstości zapisu na taśmie magnetycznej. Sygnał „Modyfikacja bramki przekosu” w zależności od gęstości zapisu na taśmie magnetycznej. Sygnał „Mo-dyfikacja bramki przekosu” jest podany na drugie wejście bramki przekosu. Tylne zbocze impulsu bramki przekosu wyzwała drugi generator pojedynczego impulsu, który „prze-pisuje” odczytaną i wpisaną do rejestru przekosu informację do wyjściowego rejestru odczytu.

Impuls z wyjścia drugiego generatora pojedynczego impulsu podany jest na układ opóźnienia i po opóźnieniu około jednej usek wyzwała trzeci generator pojedynczego impulsu. Impuls z trzeciego generatora pojedynczego impulsu jest podany do układów interfejsu jako „Zegar odczytu”. Jednocześnie impuls ten zeruje n-bitowy rejestr przekosu, przygotowując go do przyjęcia następnego rządka informacji odczytu. Sygnał „Blokada odczytu”, przyłożony na trzecie wejście bramki przekosu, na drugie wejście drugiego gene-ratora pojedynczego impulsu i na drugie wejście trzeciego generatora pojedynczego impulsu, służy do uaktywniania i zerowania układu odczytu.

Układ odtwarzania informacji zapisanej na taśmie magne-tycznej, według wynalazku, współpracujący od strony wej-ścia z głowicą odczytu, a od strony wyjścia z układami interfejsu pamięci taśmowej, składa się ze wzmacniacza liniowego AC, na którego wejście nieodwracające jest podany sygnał z głowicy odczytu; z obwodu modyfikacji wzmocnie-nia, połączonego z wejściem odwracającym wzmacniacza liniowego AC, z detektora szczytu i układu progowego, połączonych z wyjściem wzmacniacza liniowego AC, z in-wertera, z uni-wibratora scalonego, z układu RC, z kluczy elektronicznych i z bramkowanego standaryzatora utworzo-nego z dwóch bramek elektronicznych.

Wyjście detektora szczytu i układu progowego jest połączone poprzez inwerter z wejściem uni-wibratora sca-lonego. Wyjście pierwsze i drugie uni-wibratora scalonego jest połączone z układem RC, który jest modyfikowany za pomocą dwóch kluczy elektronicznych. Wyjście trzecie uni-wibratora scalonego jest połączone z pierwszym wej-ściem pierwszej bramki elektronicznej standaryzatora. Sygnał „Bramka odczytu” jest podany na drugie wejście drugiej bramki elektronicznej standaryzatora.

Próg układu progowego podlega automatycznej modyfi-kacji, zrealizowanej za pomocą obwodu modyfikacji wzmoc-nienia składającego się z pierwszego tranzystora, z pierwszego rezystora włączonego między kolektor i emiter pierwszego tranzystora, oraz z szeregowo połączonych pierwszego potencjometru, pierwszego kondensatora i drugiego re-zystora, włączonych w obwód emiterowy tego tranzystora, przy czym obwód modyfikacji wzmocnienia realizuje rów-nocześnie regulację wzmocnienia wzmacniacza liniowego AC.

Automatyczna modyfikacja progu układu progowego odbywa się w czasie odczytu kontrolnego przy zapisie in-formacji poprzez rozwieranie końcówek pierwszego rezystora pierwszym tranzystorem.

Połączenie wyjścia detektora szczytu i układu progowego z wejściem B uni-wibratora scalonego, poprzez uni-wibra-tor, polepsza charakterystykę detekcji szczytu dla amplitud sygnału odczytu nieznacznie przekraczających próg odczytu.

Jednocześnie uni-wibrator scalony spełnia zadanie układu ko-mpensacji przekosów statycznych niezależnie dla każdej ścieżki i niezależnie dla odczytu „w przód” i „wstecz” poprzez wspomnianą modyfikację układu RC. Rozwiązanie kompensacji niezależnej dla każdej ścieżki pozwala pozos-tawić większy margines dla przekosu dynamicznego, czy-niąc odczyt informacji bardziej pewnym. Realizacja regu-lacji wzmocnienia wzmacniacza AC na pomocą obwodu modyfikacji wzmocnienia ma na celu eliminację rozrzutu amplitudy sygnałów z głowicy odczytu.

Układ odtwarzania informacji zapisanej na taśmie magne-tycznej jest utworzony z połączenia niżej opisanych ele-mentów.

Pierwszy zacisk wejściowy **we1** jest połączony z wej-ściem nieodwracającym pierwszego wzmacniacza 1. Drugi zacisk wejściowy **we2** jest połączony z bazą pierwszego tranzystora 2 typu n-p-n, przy czym kolektor tego tranzys-tora 2 jest połączony z punktem o potencjale odniesienia i z pierwszą końcówką pierwszego rezystora 3, natomiast emiter jest połączony z drugą końcówką pierwszego rezys-tora 3 i z pierwszą końcówką pierwszego potencjometru 4. Druga końcówka pierwszego potencjometru 4 jest połączona z pierwszą elektrodą pierwszego kondensatora 5. Druga elektroda pierwszego kondensatora 5 jest połączona z wej-ściem odwracającym pierwszego wzmacniacza 1 i z pierwszą końcówką trzeciego rezystora 6.

Wyjście pierwszego wzmacniacza 1 jest połączone z drugą końcówką drugiego rezystora 6, z anodą pierwszej diody półprzewodnikowej 7 i z katodą drugiej diody półprzewod-nikowej 8. Katoda pierwszej diody półprzewodnikowej 7 jest połączona z pierwszą końcówką trzeciego rezystora 9, z pierwszą końcówką czwartego rezystora 10 i z pierwszą elektrodą drugiego kondensatora 11, przy czym druga końcówka trzeciego rezystora 9 jest połączona z dodatnim biegunem $+U$ źródła zasilania, druga końcówka czwartego rezystora 10 jest połączona z punktem o potencjale odnie-sienia, zaś druga elektroda drugiego kondensatora 11 jest połączona z wejściem nieodwracającym drugiego wzmacnia-cza 12 i z pierwszą końcówką piątego rezystora 13.

Anoda drugiej diody półprzewodnikowej 8 jest połączona z pierwszą końcówką szóstego rezystora 14, z drugą końców-ką siódmego rezystora 15 i z pierwszą elektrodą trzeciego kondensatora 16, przy czym druga końcówka szóstego re-zystora 14 jest połączona z ujemnym biegunem $-U$ źródła zasilania, druga końcówka siódmego rezystora 15 jest po-łączona z punktem o potencjale odniesienia, natomiast druga elektroda trzeciego kondensatora 16 jest połączona z wej-ściem odwracającym drugiego wzmacniacza 12 i z pierwszą końcówką ósmego rezystora 17. Druga końcówka ósmego rezystora 17 jest połączona z punktem o potencjale odnie-sienia. Druga końcówka piątego rezystora 13 jest połączona z pierwszą końcówką dziewiątego rezystora 18 i z pierwszą końcówką dziesiątego rezystora 19, przy czym druga koń-cówka dziewiątego rezystora 18 jest połączona z ujemnym biegunem $-U$ źródła zasilania, a druga końcówka dziesią-tego rezystora 19 jest połączona z punktem o potencjale odniesienia. Wyjście drugiego wzmacniacza 12 jest połączone z pierwszą końcówką jedenastego rezystora 20, przy czym druga końcówka jedenastego rezystora 20 jest połączona z bazą drugiego tranzystora 21 typu n-p-n i z katodą trzeciej diody półprzewodnikowej 22.

Anoda trzeciej diody półprzewodnikowej 22 oraz emiter drugiego tranzystora 21 są połączone z punktem o potencjale odniesienia. Kolektor drugiego tranzystora 21 jest połączony

z pierwszą końcówką dwunastego rezystora 23 i z wejściem B to znaczy z wejściem typu triggera Schmitta uniwibratora scalonego 24, przy czym druga końcówka dwunastego rezystora 23 jest połączona z dodatnim biegunem $+U$ źródła zasilania. Wejścia A_1 , A_2 uniwibratora scalonego 24 są połączone do punktu o potencjale odniesienia.

Pierwsze wyjście uniwibratora scalonego 24 jest połączone z pierwszą elektrodą czwartego kondensatora 25, z pierwszą końcówką trzynastego rezystora 26 i z pierwszą końcówką czternastego rezystora 27, natomiast drugie wyjście tego uniwibratora 24 jest połączone z drugą elektrodą czwartego kondensatora 25. Druga końcówka trzynastego rezystora 26 jest połączona z pierwszą końcówką drugiego potencjometru 28, przy czym druga końcówka drugiego potencjometru 28 jest połączona z kolektorem trzeciego tranzystora 29 typu p-n-p. Druga końcówka czternastego rezystora 27 jest połączona z pierwszą końcówką trzeciego potencjometru 30, przy czym druga końcówka trzeciego potencjometru 30 jest połączona z kolektorem czwartego tranzystora 31 typu p-n-p. Emiter trzeciego tranzystora 29 i emiter czwartego tranzystora 31 są połączone z dodatnim biegunem $+U$ źródła zasilania. Baza trzeciego tranzystora 29 jest połączona z trzecim zaciskiem wejściowym we_3 , do którego dołączone są bazy podobnych tranzystorów, niepokazanych na rysunku, pozostałych kanałów pamięci taśmowej.

Baza czwartego tranzystora 31 jest podłączona do czwartego zacisku wejściowego we_4 , do którego dołączone są bazy podobnych tranzystorów, niepokazanych na rysunku, należących do pozostałych kanałów pamięci taśmowej. Trzecie wyjście uniwibratora scalonego 24 jest połączone z pierwszym wejściem pierwszej bramki elektronicznej 32, przy czym drugie wejście tej bramki 32 jest połączone z wyjściem drugiej bramki elektronicznej 33 i z zaciskiem wyjściowym wy .

Wyjście pierwszej bramki elektronicznej 32 jest połączone z pierwszą elektrodą piątego kondensatora 34, przy czym druga elektroda tego kondensatora 34 jest połączona z pierwszym wejściem drugiej bramki elektronicznej 33 i z pierwszą końcówką piętnastego rezystora 35. Druga końcówka piętnastego rezystora 35 jest połączona z punktem o potencjale odniesienia. Drugie wejście drugiej bramki elektronicznej 33 jest połączone z piątym zaciskiem wejściowym we_5 , do którego są połączone wejścia podobnych bramek logicznych, niepokazanych na rysunku, należących do pozostałych kanałów pamięci taśmowej.

Sygnał z głowicy odczytu, nie pokazanej na rysunku, jest podany na pierwszy zacisk wejściowy we_1 , a tym samym na wejście nieodwracające pierwszego wzmacniacza 1, gdzie jest wzmacniany do wartości amplitudy niezbędnej dla prawidłowego działania układu progowego 7, 8, 9, 10, 14, 15. Obwód 2, 3, 4, 5, 6 modyfikacji wzmocnienia składa się z pierwszego tranzystora 2, z pierwszego rezystora 3, z pierwszego potencjometru 4, z pierwszego kondensatora 5 i z drugiego rezystora 6 połączonych w sposób określony ze wzmacniaczem 4. Pierwszy potencjometr 4 służy do regulacji wzmocnienia.

Dodatkową skokową zmianę wzmocnienia uzyskuje się automatycznie w czasie operacji odczytu kontrolnego podczas zapisu za pomocą pierwszego tranzystora 2, pracującego w układzie inwersyjnym, na którego bazę, poprzez drugi zacisk wejściowy we_2 , jest przykładany sygnał „Modyfikacja wzmocnienia progu odczytu”. Kształt tego sygnału jest pokazany przykładowo na fig. 2m. Zmiana ta jest równoznaczna z automatyczną zmianą progu odczytu w czasie zapisu.

Wzmocniony sygnał odczytu, pokazany przykładowo na fig. 2a, jest podany z wyjścia pierwszego wzmacniacza 1 do układu detekcji, który ma za zadanie oddzielenie impulsów dodatnich i ujemnych. Funkcję układu detekcji spełniają diody półprzewodnikowe 7, 8. Próg dla sygnału wejściowego, poniżej którego sygnał nie przechodzi na wyjście układu detekcji jest ustalony dzielnikiem oporowym, składającym się z trzeciego rezystora 9 i z czwartego rezystora 10 dla impulsów dodatnich, oraz dzielnikiem oporowym, składającym się z szóstego rezystora 14 i siódmego rezystora 15 dla impulsów ujemnych i napięciem przewodzenia diod półprzewodnikowych 7, 8. Rozdzielone połowki sygnału, pokazane przykładowo na fig. 2b i fig. 2c, wchodzi do układów dyskryminacji szczytów impulsów. Realizowane jest to dla impulsu dodatniego za pomocą obwodu różniczkującego, składającego się z drugiego kondensatora 11 i piątego rezystora 13, a dla impulsu ujemnego — za pomocą obwodu różniczkującego, składającego się z trzeciego kondensatora 16 i ósmego rezystora 17.

Na wyjściu obwodów różniczkujących uzyskuje się sygnały, których przejście przez „zero” odpowiada szczytom odczytanych impulsów. Zróżniczkowane sygnały, podane przykładowo na fig. 2d i fig. 2e, zbierane z rezystorów 13, 17, wystawiają drugi wzmacniacz 12, który jest różnicowym wzmacniaczem czujnikowym. Na wyjściu drugiego wzmacniacza 12 otrzymuje się falę prostokątną, pokazaną przykładowo na fig. 2f, której ujemne zbocze określa położenie czasowe szczytu odczytanego impulsu.

Dla zapewnienia małego marginesu niepewnej pracy, drugi wzmacniacz ma odpowiednio duże wzmocnienie, aby napięcie, które nieznacznie przekracza próg dyskryminacji amplitudy, było dostatecznym dla uformowania na jego wyjściu impulsu prostokątnego o odpowiednio stromych zboczach. Charakterystykę tą dodatkowo polepsza podanie sygnału z wyjścia drugiego wzmacniacza 12 poprzez inwerter na wejście typu triggera Schmitta w uniwibratorze scalonym 24. Inwerter o którym wspomniano wyżej, składa się z drugiego tranzystora 21, z trzeciej diody półprzewodnikowej 22 i z dwunastego rezystora 23.

Ze względu na ustalenie poziomu na wyjściu drugiego wzmacniacza 12, w przypadku braku sygnałów wejściowych, jego wejście nieodwracające jest spolaryzowane niewielkim napięciem ujemnym z dzielnika oporowego, składającego się z dziewiątego rezystora 18 i z dziesiątego rezystora 19. Uniwibrator 24 spełnia rolę układu kompensacji przekosów międzysieczkowych statycznych. Generuje on impuls o regulowanej szerokości i w ten sposób kompensuje rozrzuty szczelin „geometrycznych” i „elektrycznych” w głowicy odczytu. Tranzystory 29, 31 trzeci i czwarty stanowią przełącznik elektroniczny. Przełączają one potencjometry 28, 30 drugi i trzeci w zależności od kierunku odczytu „w przód” lub „wstecz”. Potrzeba niezależnej kompensacji przekosów dla obu kierunków odczytu wynika z różnic w momentach indukowania się „sem” w głowicy odczytu dla obu kierunków ruchu w „przekoszonych” ścieżkach.

Sygnał odczytu z wyjścia uniwibratora 24, pokazany przykładowo na fig. 2g i w zmniejszeniu na fig. 3g, jest podany na bramkowany standaryzator szerokości impulsów, składający się z bramek elektronicznych 32, 33. Drugie wejście drugiej bramki 33 jest wykorzystane do blokowania sygnału odczytu w obszarach taśmy magnetycznej, w których nie prowadzi się odczytu informacji oraz w czasie „bezruchu” taśmy. Funkcję tą spełnia sygnał „Bramka odczytu”, pokazany przykładowo na fig. 3n, podany na piąty zacisk

wejściowy w_{e5} , a wytworzony w układzie sterowania odczytem.

Sygnał wejściowy z głowicy odczytu pokazany jest przykładowo na fig. 2a i w zmniejszeniu na fig. 3a, sygnał wejściowy „Modyfikacja wzmocnienia progu odczytu” jest pokazany na fig. 3m, a impuls informacji odczytu z wyjścia drugiej bramki 33 jest pokazany na fig. 2h i w zmniejszeniu na fig. 3h.

Zastrzeżenia patentowe

1. Układ odtwarzania informacji zapisanej na taśmie magnetycznej, współpracujący od strony wejścia z głowicą odczytu, a od strony wyjścia z układami interfejsu pamięci taśmowej, składający się ze wzmacniacza liniowego AC, na którego wejście nieodwracające jest podany sygnał z głowicy odczytu, z obwodu modyfikacji wzmocnienia połączonego z wejściem odwracającym wzmacniacza liniowego AC, z detektora szczytu i układu progowego połączonych z wyjściem wzmacniacza liniowego AC, z inwertera, z uniwibratora scalonego, z układu RC, z kluczy elektronicznych i z bramkowego standaryzatora utworzonego z dwóch bramek elektronicznych, **znamienny tym**, że wyjście detektora (11, 13, 16, 17, 12, 20) szczytu i układu progowego (7, 9, 10 i 8, 14, 15) jest połączone poprzez inwerter (21, 22, 23) z wejściem (B) uniwibratora scalonego (24), wyjście pierwsze i drugie uniwibratora (24)

jest połączone z układem RC (25, 26, 27, 28, 30), który jest modyfikowany za pomocą dwóch kluczy elektronicznych (29, 31), wyjście trzecie uniwibratora scalonego (24) jest połączone z pierwszym wejściem pierwszej bramki elektronicznej (32) standaryzatora, przy czym sygnał „Bramka odczytu” jest podany na drugie wejście drugiej bramki elektronicznej (33) standaryzatora.

2. Układ według zastrz. 1, **znamienny tym**, że próg układu progowego (7, 9, 10 i 8, 14, 15) podlega automatycznej modyfikacji zrealizowanej za pomocą obwodu (2, 3, 4, 5, 6) modyfikacji wzmocnienia składającego się z pierwszego tranzystora (2), z pierwszego rezystora (3) włączonego między kolektor i emiter pierwszego tranzystora (2), oraz z szeregowo połączonych pierwszego potencjometru (4), pierwszego kondensatora (5) i drugiego rezystora (6), włączonych w obwód emiterowy tego tranzystora (2), przy czym obwód (2, 3, 4, 5, 6) modyfikacji wzmocnienia realizuje równocześnie regulację wzmocnienia wzmacniacza liniowego AC (1).

3. Układ według zastrz. 2, **znamienny tym**, że automatyczna modyfikacja progu układu progowego odbywa się w czasie odczytu kontrolnego przy zapisie informacji poprzez rozwieranie końcówek pierwszego rezystora (3) pierwszym tranzystorem (2).

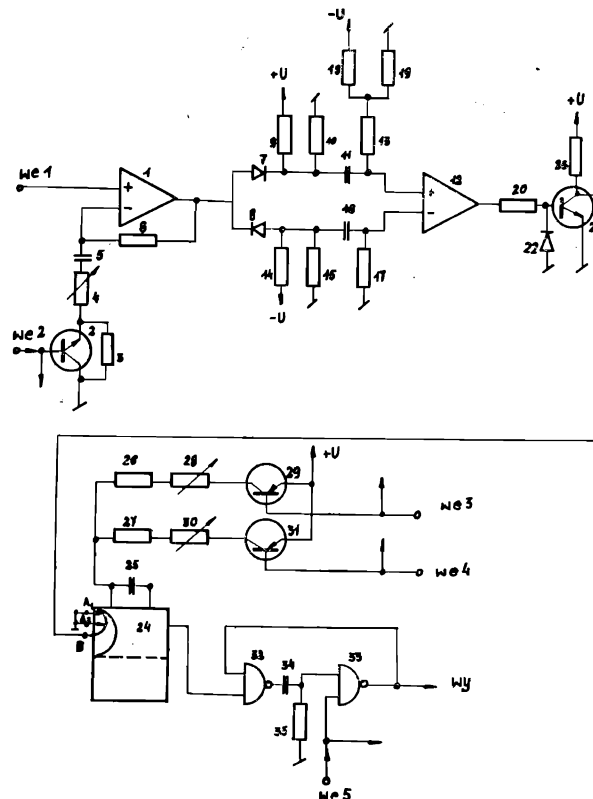


Fig. 1

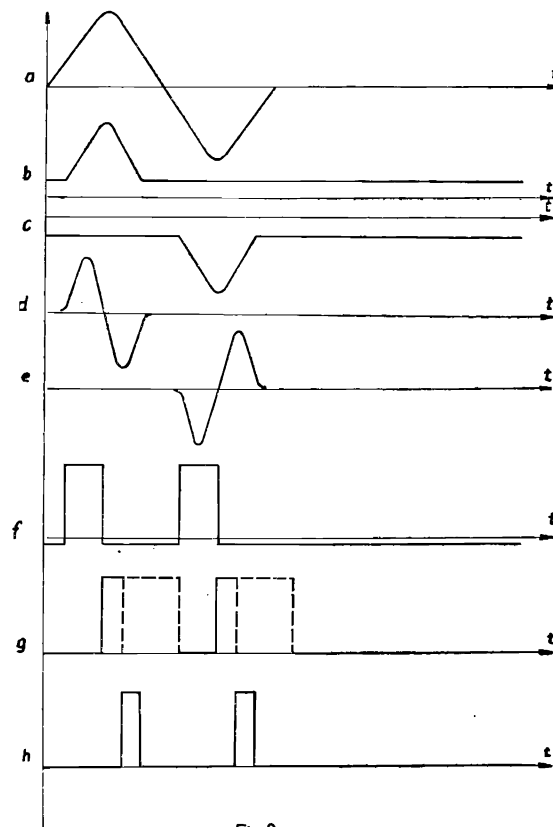


Fig. 2

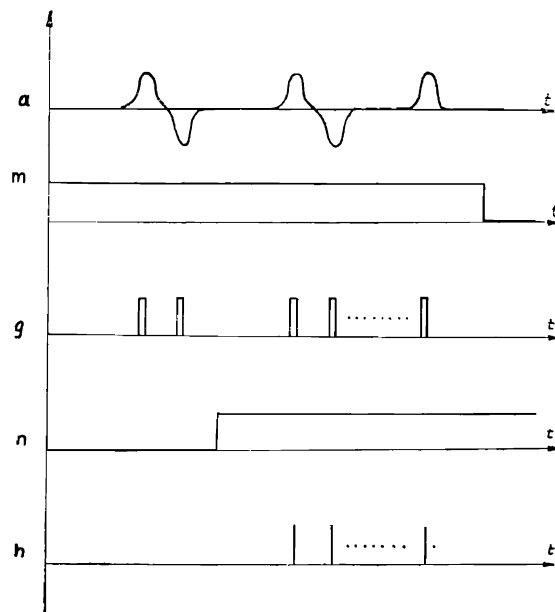


Fig. 3