

公告本

399240

799240

申請日期	87 年 12 月 14 日		
案號	87120754		
類別	Int	Cl ⁶	1701C 2/28

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	用於半導體裝置之自對準接觸
	英 文	Self-aligned contacts for semiconductor device
二、發明 人 創作	姓 名	(1) 珍妮特·弗萊那 Flanner, Janet M. (2) 琳達·瑪奎茲 Marquez, Linda N. (3) 喬伊·庫克 Cook, Joel M.
	國 籍	(1) 美國 (2) 美國 (3) 美國
	住、居所	(1) 美國加州聯合市洛克林大道四九四二號 4942 Rocklin Drive, Union City, CA 94587, U.S.A. (2) 美國加州弗里蒙特維爾沛公園四八五〇號 4850 Valpey Park, Fremont, CA 94538, U.S.A. (3) 美國加州普里桑頓柯爾恩街一五六九號 1569 Kolln Street, Pleasanton, CA 94566, U.S.A.
	代 表 人 姓 名	(1) 理查·羅夫格蘭 Lovgren, Richard H.
三、申請人	姓 名 (名稱)	(1) 泛林股份有限公司 Lam Research Corporation
	國 籍	(1) 美國
	住、居所 (事務所)	(1) 美國加州·費蒙特·顧盛公園路四六五〇號 4650 Cushing Parkway, Fremont, CA 94538- 6401, USA
	代 表 人 姓 名	(1) 理查·羅夫格蘭 Lovgren, Richard H.

裝

訂

線

399240

申請日期	87 年 12 月 14 日
案 號	87120754
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 艾恩·莫瑞 Morey, Ian J.
	國 籍	(4) 澳洲
	住、居所	(4) 美國加州聖喬斯 #五D北聖沛卓街六三〇號 630 North San Pedro Street, #5D, San Jose, CA 95110, U.S.A.
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國 (地區) 申請專利，申請日期： 案號： ， ☐ 有 ☐ 無主張優先權
美國 1997 年 12 月 29 日 08/998,954 ☒ 有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明 ()

發明背景

本發明係有關半導體積體電路 (I C ' s) 的製造。更特定言之，本發明係有關在 I C 製造中蝕穿 I C ' s 層堆，包括氧化物層，以造成自對準接觸開口所用之方法與裝置。

於某些半導體積體裝置例如金屬氧化物半導體 (M O S) 電晶體之製造中，自對準接觸可提供許多優點。爲了幫助討論起見，圖 1 A 和 1 B 闡示出一層堆 2 0 所含相關部份的斷面圖，其代表於採用自對準接觸的典型半導體 I C 製造中所形成的諸層。必須提及者，在所示諸層之上，之下或之間可含有其它加添層。因此，在該名詞用於本文中時，相對位置術語如“在上面” (over) 或“上方” (above) 不一定表示在討論中的諸層之間有直接的接觸。再者，所示諸層不一定全部都同時存在且其中有些或全部可由其它不同的層所取代。

先參看圖 1 A，其中示出在層堆 2 0 底部的基板 2 2 (爲容易闡明起見未按比例繪出)。基板 2 2 表一半導體晶圓，其典型地係由矽所形成。在晶圓 1 0 0 上面形成著典型地包括 $S i O_2$ 之氧化物層 2 6 作爲閘氧化物層 (gate oxide layer)。在該閘氧化物層 2 6 上方分別配置著聚矽閘 2 8 和 3 0。彼等聚矽閘 2 8 和 3 0 的方面分別由隨後沈積成的氮化物層 ($S i_3 N_4$ 或通常爲 $S i_x N_y$) 所構成的氮化物區予以保護住。於圖 1 A 中，彼等氮化物區係顯示成氮化物區 3 2 與 3 4。於該等閘氧化物區，聚矽閘，與

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

保護性氮化物區的上方，配置著一氧化物層 4 0。

爲了造成穿過氧化物層 4 0 到基板 2 2 的接觸開口 4 4，乃沈積一光阻材料層 4 2 並用傳統影印石版術予以造圖。於造圖之後，在光阻層 4 2 中先製造一起始開口以幫助隨後的氧化物蝕刻。上述諸層和特件，以及製造彼等所涉及的方法皆爲諳於此技者所熟知者。

圖 1 B 顯示出圖 1 A 的相同堆層 2 0 及其所含諸層。不過，於圖 1 B 中，已有一接觸開口 4 4 蝕穿該氧化物層。透過此接觸開口 4 4，可於隨後形成一金屬導體以使基板 2 2 中的排出區 (drain region) 與電源區。於本情況中，接觸開口 4 4 表一自對準接觸，亦即，其不顧該接觸開口的側壁是否與包括閘氧化物區，聚矽閘，與保護性氮化物層的閘堆之全部或部份有所重疊即可實施其接觸功能。由於聚矽閘本身是由上覆的氮化物材料所保護住，因此在諸閘堆之間的區 D 1 與該接觸開口 4 4 之間的某種對準失誤可能會存在而不會使所得電晶體所含閘對其排出與來源發生短路。舉例而言，接觸開口 4 4 的側壁 5 0 係經顯示成與聚矽閘 2 8 重疊。即使如此，氮化物區 3 2 的存在也可以使聚矽閘 2 8 與隨後沈積在接觸開口 4 4 內的導電性接觸材料呈電絕緣狀態。

使用自對準接觸可以有利地使電路設計者在配置接觸開口時有更大的彈性。於某些情況中，使用自對準接觸可使電路設計者將各閘更密切地堆集在一起，係因爲諸閘之間的最小距離不受接觸開口的尺寸所限制之故 (其係受到

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

束

五、發明說明 6)

，例如，影印石版術與氧化物蝕刻程序的準確性所限制）

。

如諳於此技者所了解者，上述自對準接觸技術需要將接觸開口，如圖 1 B 的接觸開口 4 4，蝕刻得不會損及覆蓋在聚矽閘上的絕緣性氮化物區。換言之，適宜者為使用具有高氧化物對氮化物選擇率的氧化物蝕刻方法來蝕刻該接觸開口。為了確使在隨後沈積的金屬層與晶圓之間有充分的接觸面積，合意者為使蝕刻輪廓儘可能接近所欲垂直輪廓且使很少或沒有未經蝕刻的氧化物黏附到氮化物側壁上。此外也為合宜者，在蝕刻接觸開口時改良氧化物蝕刻速率以增加晶圓通過料量率。此外，也有需要以跨過晶圓的均一蝕刻速率來蝕刻接觸開口使得對位於晶圓中心的印模（die）以對位於晶圓邊緣的印模之相同速率予以蝕刻。

基於前述，所需者為經改良的蝕刻自對準接觸所用方法與裝置。與其它優點一起者，該改良的方法與裝置較佳者為在改良蝕刻輪廓之同時也使氧化物蝕刻速率，氧化物一對一氮化物選擇率，與蝕刻均一性達到最大。

發明概述

本發明，於一實施例中，係有關一種在電漿處理室內將一晶圓的層堆所含氧化物層的一經選定部份予以蝕穿以造成自對準接觸開口之方法。該晶圓堆包括一基板，一配置在該基板上面的聚矽層，一配置在該聚矽層上面的氮化物層，與配置在該氮化物層上面的氧化物層。該蝕刻方法

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 4)

包括用一化學與一組程序參數蝕穿該層堆所含氧化物層，該化學基本上包括 C_2H_5F 與 CH_2F_2 ，且該組程序參數有助於蝕穿該氧化物層而不會造成釘入狀蝕刻且有助於將氧化物層蝕穿到基板而不會實質地損及該氮化物層。

於另一實施例中，本發明提出一種在一電漿處理室內將一晶圓層堆所含氧化物層的一經選定部份予以蝕穿以造成一自對準接觸開口之方法。該晶圓堆包括一基板，一配置在該基板上面的聚矽層，一配置在該聚矽層上面的氮化物層及配置在該氮化物層上面的氧化物層。該蝕刻方法，於此實施例中，包括一第一蝕刻步驟，其係以一第一化學與一第一組程序參數將該層堆所含氧化物層予以部份蝕穿。該第一化學基本上包括 CHF_3 和 C_2H_5F 且該第一組程序參數表將該氧化物層蝕穿而不會造成釘入狀蝕刻之一組參數。該蝕刻方法更包括一第二蝕刻步驟，其係用包括 C_2H_5F 與 CH_2F_2 的一第二化學與一第二組程序參數將該氧化物層蝕穿到該基板。該第二組程序參數不同於該第一組程序參數且其表用來將該氧化物層蝕穿到該基板而不會實質地損及該氮化物層之一組參數。

本發明所具這些與其它優點可在閱讀下面的詳細說明及研究各圖式之下獲得明白。

圖式之簡略說明

圖 1 A 闡示出一層堆的斷面圖，其代表在採用自對稱接觸的典型半導體 IC 之製造中形成的諸層。

五、發明說明 6)

圖 1 B 顯示出圖 1 A 的相同層堆於有一自對準接觸開口已蝕穿到氧化物層之狀態。

圖 2 闡示出在自對準接觸開口的側壁上所形成的釘入狀蝕刻。

圖 3 為可適當地用於本發明兩步驟式接觸開口蝕刻技術中的電漿反應器之經簡化概示圖。

圖 4 為一表其顯示出，根據本發明一實施例，用於單步驟蝕刻程序與用於兩步驟式蝕刻程序所含第一與第二蝕刻步驟中的程序參數之近似較佳值。

圖 5 顯示出，根據本發明一方面，在本發明兩步驟式自對準接觸開口蝕刻方法中所包括的步驟。

符號說明

2 0	層堆	2 2	基板
2 6	氧化物層	2 8	聚矽閘
3 0	聚矽閘	3 2	氮化物區
3 4	氮化物區	4 0	氧化物層
4 2	光阻層	4 4	接觸開口
5 0	側壁	5 2	側壁
6 0	接觸開口中心線	6 2	低限位置
D ₁	閘堆之間的區域	1 0 0	晶圓
3 0 0	經修改的 T C P ^{T M}	9 1 0 0	電漿反應器
3 0 2	電漿處理室	3 0 3	線圈，電極
3 0 4	淋頭	3 0 5	R F 產生器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

原

五、發明說明(6)

3 1 0	扣具	3 2 0	扣具
3 5 0	晶圓，基板	3 5 2	積體電路晶片
3 6 0	口	5 0 0	預蝕刻步驟
5 0 2	第一蝕刻步驟	5 0 4	第二蝕刻步驟
5 0 6	後一蝕刻步驟		

較佳實施例之詳細說明

本文述及一種發明其作用以達到，與其它一起者，在自對準接觸開口的蝕刻中，有經改良的氧化物蝕刻速率與氧化物蝕刻特性，例如，氧化物一對一氮化物選擇率，蝕刻均勻性，和蝕刻輪廓。於下面的說明中，提及許多特殊細部以期提供對本發明的徹底了解。不過，對於諳於此技者而言，顯然地本發明可以在沒有這些特殊細部中的某些或全部之下實施。於其它情況中，熟知的程序步驟皆未予詳細說明以免對本發明造成不必要的混淆。

本發明提出一種蝕穿氧化物層以有效地形成自對準接觸而不會實質地損及配置在閘電極上面的保護性氮化物層之方法。依該自對準接觸所具縱橫比或深度而定，根據本發明的蝕刻可在單一步驟中使用恰當的化學和程序參數組來實施或可在兩步驟中各採用一不同的化學和一不同程序參數組而進行。“縱橫比”一詞在本文中係用以指接觸開口所具深度對該接觸開口在氧化物層表面的寬度之比例。

根據本發明一實施例，在一單一蝕刻步驟中係形成具有約 1 : 1 至約 4 : 1 的縱橫比或通常小於或等於約一微

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

米或較佳者小於或等於約 7 5 0 0 埃 (Angstroms) (Å) 的自對準接觸開口。於該步驟中，係經由採用包括 C_2H_5F 與 CH_2F_2 的化學與要在下文解釋的有助於蝕穿氧化物層而不會造成失效蝕刻的一組程序參數進行蝕刻的。於此實施例中，保護性氮化物層，如圖 1 A 和 1 B 中的層 3 2 和 3 4，其頂面通常係配置在基板表面上方最高約 5 0 0 0 Å 處且較佳者在基板表面上方最高約 2 5 0 0 Å 處。

根據本發明另一實施例，具有等於或大於約 3 : 1 的縱橫比或大於約 0 . 7 5 微米的深度之自對準接觸開口係用一兩步驟式蝕刻程序蝕刻成的，其採用 CHF_3 ，

C_2H_5F ， CH_2F_2 與視需要的氬氣， CF_4 及 / 或

C_2F_6 作為電漿處理室中的蝕刻劑來源氣體。於第一蝕刻步驟中，較佳者係用包括 CHF_3 和 C_2H_5F 的第一化學及經設計成，與其它一起者，可防止釘入狀蝕刻的發生之第一組程序參數來蝕刻接觸開口。再者，該第一化學可較佳者包括氬氣，其更有助於防止釘入狀蝕刻且可增進光阻選擇率。此外，該第一化學也可以包括 CF_4 及 / 或

C_2F_6 作為電漿處理室中的蝕刻劑來源氣體。`釘入狀蝕刻` (spiked etch) 一詞在本文中係用以表蝕刻側壁的扭曲現象使得接觸開口朝蝕刻底部逐漸地變窄。如圖 2 中所示者，接觸開口 4 4 的側壁從一低限位置 6 2 開始朝接觸開口中心線 6 0 逐漸變尖細時，該接觸開口 4 4 即具有一釘入狀蝕刻。於某些情況中，在接觸開口側壁開始朝中心

五、發明說明書

線 60 漸尖細之前，該接觸開口所具臨界尺寸即可能變窄。

接著用包括 $C_2H_2F_2$ 與 CH_2F_2 的一第二化學與經最適化以增加，與其它一起者，氧化物—對—氮化物選擇率之一第二組程序參數來實施第二蝕刻步驟。再者，該第二化學也可以包括 CF_4 及／或 C_2F_6 作為電漿處理室內的蝕刻劑來源氣體。 CF_4 與 C_2F_6 的添加經認為可以有利地增進氧化物殘留物之脫除。如稍早提及者，經增加的氧化物—對—氮化物選擇率可以有利地在接觸開口的蝕刻中減少損及覆蓋在聚矽閘上面的保護性氮化物區之機率。

本發明單步驟式與兩步驟式自對準接觸開口蝕刻技術可在任何種已知的電漿處理裝置內實施，包括為乾式蝕刻，電漿蝕刻，反應性離子蝕刻（RIE），磁增強型反應性離子蝕刻（MERIE），電子迴旋共振（ECR）或類似者所採用者。為進一步解說，係在一乾式蝕刻所採用的典型電漿處理室內用電漿處理晶圓。該室包括一輸入口透過該口使程序蝕刻劑來源氣體供給到室內部。於和該室聯結的電極上施加一適當的 RF 能源以從該蝕刻劑來源氣體誘導出一電漿。該能量本身可經電感或電容地耦合以維持住該電漿，如所知者。隨後即從該蝕刻劑來源氣體形成諸物種以與層堆反應並蝕刻掉晶圓晶堆所含電漿接觸區。可能具揮發性的副產物即從一排出口排放掉。

電漿蝕刻係有關將晶圓於晶圓處理中放置在陽極，或接地電極上之情況。另一方面，反應性離子蝕刻（RIE

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 6)

）係有關在處理中將晶圓放置在陰極，或受電電極上之情況。磁增強反應性離子蝕刻（MERIE）表RIE反應器幾何的一種變化形式其中係施加一磁場以減低能量電子射到反應器壁表面之耗損。經發現MERIE反應器，於某些情況下，可增加從電極到電漿中所含電子之能量輸送效率。

本發明經預期可在任何上述反應器，以及其它適當的電漿處理反應器內實施。要特別提及者，不論能量是經由電容耦合併聯電極板，透過ECR微波電漿來源，或透過電感耦合RF源例如螺旋子，螺旋共振器，與變壓器耦合電漿，輸送到電漿，上述說法皆為真確者。ECR與TCPTM（變壓器耦合電漿）處理系統，與其它一起者，皆可從市面上順利取得。TCPTM系統表一類高密度電漿系統且可得自，例如Lam Research Corporation of Fremont, California。

於一較佳實施例中，本發明係在經修改的TCPTM9100電漿反應器內實施，其可得自Lam Research Corporation，雖則如上文所提及者，任何種傳統且適當的電漿處理系統也都可以採用。圖3闡示出經修改的TCPTM9100電漿反應器之簡化概圖，包括晶圓350與積體電路晶片352，彼等晶片係在晶圓經本發明兩步驟式自對準接觸開口蝕刻法蝕刻過且在傳統後一蝕刻步驟中處理過之後從晶圓350切出的印模製得者。參看圖3，一晶圓反應器300包括一電漿處理室302其

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(10)

較佳者係用經陽極處理的鋁所製成。於室 302 之上配置著一電極 303，其在圖 3 實施例中係以一線圈實施的。線圈 303 係由 RF 產生器 305 透過匹配網路（於圖 3 中未繪出）予以供給能量的。

圖 3 電漿處理室 302 的經修改設計包括用以在線圈 303 內部循環冷卻劑，如二醇或去離子水以控制線圈 303 的溫度所用之裝置（為簡化示範說明起見未示出）。經彼等經修改型電漿處理系統所產生的蝕刻相對於經現行未經修改的電漿處理系統（其不包括溫度控制機制所用的裝置）所產生的蝕刻更具再現性。

於不打算受理論所約束之下，於未經修改的電漿處理系統中不含溫度控制之情況會隨時間而不良地影響到氧化物蝕刻特性且會受制於不良的再現性。據信淋頭 304（下文提及者）的溫度也是由上述溫度控制機制所控制。此外經發現在氧化物蝕刻中，有某一量的來自從電漿處理室 302 產生的電漿之聚合物會凝結在淋頭 304 所具相對較低的表面上。在其它蝕刻化學（不同於本發明者）及諳於此技者已知的彼等化學經採用來幫助蝕刻時，在晶圓蝕刻前緣可能有聚合物缺乏現象。這種聚合物缺乏現象經認為會破壞所需的在聚合物形成與氧化物蝕刻之間的熟知之平衡其可產生具有高氧化物對氮化物選擇率特徵之蝕刻。不過，如後文所解釋者，本發明化學可提供最佳蝕刻特性包括在經修改的電漿處理系統內之高氧化物一對一氮化物選擇率。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(1)

至此轉回參看圖3，在室302之內，典型地裝有一氣體分配板或淋頭304，其較佳者係用氮化矽製成且包括眾多孔洞以釋出氣態來源物質，例如，蝕刻劑來源氣體，進入在淋頭304與晶圓350之間的RF-誘導電漿區之內。該等氣態來源物質也可以從組裝在室本身所具壁內的孔洞釋出。晶圓或基板350係經導到室302內並配置在一扣具310之上，該扣具係作為一第二電極且較佳者係經由一無線電頻率產生器320（且典型地也經由一匹配網絡）所偏壓。扣具310也包括一焦點環（未示出以簡化解說），其較佳者係由氮化矽或氮化矽／碳化矽所製成且係配置在一底部電極上。晶圓350可用一靜電夾固著到扣具320。

氮冷卻氣體係在壓力（如，於一實施例中約20托（Torr））下導入於扣具310與晶圓350之間作為熱傳介質以在處理中控制晶圓的溫度而確得均一且可再重複之蝕刻結果。於電漿蝕刻中，室302內部壓力較佳者經由將氣體抽經口360而保持在低值，如，在接觸開口蝕刻中介於稍高於0毫托（mTorr）至約20毫托之間。可加裝眾多加熱器（於圖3中略去以簡化解說）以維持適合蝕刻用之室溫。為提供到地面之電路途徑，室302的室壁典型地皆經接地。

重要者，該上述經修改的電漿處理系統如上所述者可增加蝕刻再製性。再者，在焦點環與淋頭的製造中使用氮化矽經認為可減低晶圓的金屬栓塞組成物之污染。本發明

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (2)

的化學與程序參數可在彼等經修改的電漿處理系統中使氧化物－蝕刻特性最適化。`最適化`一詞於本文中意指氧化物蝕刻速率經針對氧化物－對－氮化物選擇率而調合以對氧化物蝕刻速率與氧化物－對－氮化物選擇率兩者提供最佳或可接受的值。當然，諳於此技者皆承認在氧化物蝕刻中總會有一半一半的機會，亦即，高氧化物蝕刻速率可能在不良氧化物－對－氮化物選擇率的犧牲下實現而高氧化物－對－氮化物選擇率可能在不良氧化物蝕刻速率的犧牲下實現。本發明化學和程序參數可對氧化物蝕刻速率與氧化物－對－氮化物選擇率兩者同時提供最佳或可接受的值。

如上文所提及者，在採用單一蝕刻法時，例如，對於有介於約 1 : 1 和 4 : 1 之間的縱橫比之自對準接觸，或相當淺的特件，如小於或等於約 1 微米的深度者，本發明單一組程序參數和化學可以有效地得到高氧化物－對－氮化物選擇率。於兩步驟蝕刻法較為佳的彼等情況中，如對於具有等於或大於 3 : 1 縱橫比或大於約 0 . 7 5 微米的深度之自對準接觸，可在第一蝕刻步驟與第二蝕刻步驟之間變異各種程序參數。於兩步驟蝕刻法中的第一蝕刻步驟係經設計成具有比第二蝕刻步驟較低的氧化物－對－氮化物選擇率。再者，單一步驟蝕刻法的化學和程序參數皆實質地類似於兩步驟蝕刻法的第二蝕刻步驟。必須記住著，雖然可以採用兩步驟蝕刻法來形成可用單一蝕刻步驟法形成的接觸開口，不過，較佳者為使用兩步驟法來形成有等

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

於或大於 3 : 1 縱橫比或大於約 0 . 7 5 毫米深度之接觸開口。

於兩步驟式蝕刻法中，其化學與程序參數係從第一蝕刻步驟改變到第二蝕刻步驟。因此，從下面的說明所必須了解者為在兩步驟蝕刻法中隨著蝕刻從第一蝕刻步驟進展到第二蝕刻步驟可能改變上文提及的程序參數之一者以上或全部。

圖 4 顯示出根據本發明的各種程序參數及彼等在蝕刻中所用的近似值。必須記在心裡者，圖 4 所示諸值係在蝕刻 8 " 矽晶圓時得到者。舉例而言，在第一蝕刻步驟中的蝕刻劑來源氣體所具壓力通常決定於特徵的尺寸，如，接觸開口的寬度，與要蝕刻的氧化物本質，如以 T E O S (正矽酸四乙酯)，B P S G (硼磷矽酸鹽玻璃) 氧化物，待沈積的氧化物。第一蝕刻步驟中的壓力可較佳地在約 2 毫托與約 1 5 毫托之間。於第二蝕刻步驟中的壓力通常可低於或等於約 3 毫托且較佳者在約 1 毫托與約 3 毫托之間。

於本發明一方面中， CH_2F_2 流速有利地係從第一蝕刻步驟增加到第二蝕刻步驟或者在第一蝕刻步驟中不含 CH_2F_2 ，但其後有導到電漿處理室內以幫助第二蝕刻步驟。增加 CH_2F_2 氣體流速經認為可以有利地增進氧化物對氮化物和基板的選擇率。在兩步驟蝕刻法的第二蝕刻步驟中或在單蝕刻步驟法中， CH_2F_2 流速通常決定於特件的形狀，例如在閘上的保護性氮化物層所具諸角的圓性度

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

，保護性氮化物層和氧化物層所具厚度，及接觸孔洞的形狀和尺寸。於第二蝕刻步驟中， CH_2F_2 流速較佳者係在約10與約50 s c c m之間。

根據本發明一部份，兩步驟蝕刻法的第一蝕刻步驟較佳者為可使其儘可能持續向下進行到氧化物層內而不會損及保護性氮化物層。這是因為該第一蝕刻步驟係在達到商業上有利的蝕刻速率，均一性，及蝕刻速率載值之下經最適化到減低釘入狀蝕刻的可能性之故。

於一實施例中，在達到保護性氮化物特件上方形成的平面（文中稱為“氮化物層頂面”）如圖1 A氮化物層32和34頂部形成的平面，上面的一預定位置時該第一蝕刻步驟即予以終止。此第一蝕刻步驟終止處的預定位置較佳者係在約為該氮化物層頂面與該氮化物層頂面上方約1,000埃之間的範圍內。更佳者，該預定位置係在約於該氮化物層頂面與在該氮化物層頂面上方約250埃之間的範圍內。甚至更佳者，該預定位置係在甚至於約該氮化物層頂面處。

要特別提及者，對於以兩步驟蝕刻法形成的接觸開口，雖然在第一蝕刻步驟中較高的氧化物－對－氮化物選擇率可能促成釘入狀蝕刻，但第二蝕刻步驟具有較高氧化物－對－氮化物選擇率之事實並不一定意謂著會導致不良品質的自對準接觸開口。這是因為該自對準接觸開口是先用一具有較低氧化物－對－氮化物選擇率的化學與程序參數組予以蝕刻而非用有較高氧化物－對－氮化物選擇率的化

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (5)

學和方法予以蝕刻到該蝕刻已進展到相當地深入到氧化層內剛好在該保護性氮化物層上面之故。若有因此種較高選擇率化學和方法形成的任何釘入狀蝕刻，直到該接觸開口間間近乎被蝕穿為止其不具有起始的機會且因此其對蝕刻輪廓的影響即達最小。如諳於此技者所可能了解者，本發明此部份傾向於改良使接觸蝕刻輪廓更垂直且具有較少的未經蝕刻氧化物殘渣附著到氮化物側壁（因高選擇率第二蝕刻步驟所致）同時減少釘入狀蝕刻的發生之機會。當然，於具有相對較低縱橫比及相對地較淺的接觸開口之情況中，本發明單一步驟蝕刻化學和方法不會深入氧化層內到足以形成前述釘入狀之程度。

下面的表 1 顯示出從圖 4 實驗所得近似結果。如可從表 1 顯示出者，本發明蝕刻法導致高度有利的蝕刻速率，均一性，和氧化物－對－氮化物選擇率。再者，經觀察其對覆蓋在聚矽閘上的保護性氮化物層之損害為最小。在接觸開口內的蝕刻輪廓經觀察為相當地不含草狀物（grass），亦即常因氧化物物質沈積的不均勻性而於蝕刻後留下的氧化物殘餘物。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(6)

表 1

參數	程序結果	
	第一蝕刻步驟	第二蝕刻步驟/ 單一蝕刻步驟
蝕刻速率(埃/分)	11,500	10,000-13,500
均一性(1σ)	5%	5%
氧化物-對-氮化物選擇率	1至10:1	20至30:1

諳於此技者由此揭示內容可以明白如何依需要修改本文所揭示的值以在其它電漿蝕刻系統中進行蝕刻，或蝕刻具有別的尺寸之晶圓和基板。

圖 5 所示為根據本發明一部份在本發明兩步驟式自對準接觸開口蝕刻法中所包括的諸步驟。於步驟 500 中，準備一晶圓以在習用的預蝕刻步驟中蝕刻。該預蝕刻步驟可包括，例如，在晶圓上沈積與造圖一光阻層，將該晶圓固著到該扣具上，將電漿處理室內的壓力穩定，及將氮冷卻氣體導到晶圓背側以幫助在晶圓與扣具之間的熱傳。

於第一蝕刻步驟 502 之中，係用第一組程序參數與包括 CHF_3 與 C_2HF_5 的第一化學蝕刻氧化物層，如圖 1A 的氧化物層 40。該第一組程序參數有助於蝕穿該氧化物層而不造成釘入狀蝕刻。較佳但不一定必要者，該第一蝕刻步驟 502 係在高於後續第二蝕刻步驟中所用的室蝕刻壓力之室蝕刻壓力下進行。較高的室蝕刻壓力經認為會減低釘入狀蝕刻的可能性。如所提及者，該第一蝕

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

刻步驟係經容許進展到氧化物層內儘可能深處而不會促成對覆蓋聚矽持件的保護性氮化物層之損害。

於第二蝕刻步驟 504 之中，係在第二組程序參數與包括 C_2H_5F 和 CH_2F_2 的化學之存在中繼續氧化物蝕刻。該第二蝕刻步驟較佳者係進展到該自對準接觸開口經蝕穿到底下基板為止。於此第二蝕刻步驟中，高氧化物—對—氮化物選擇率法與化學之使用可以有利地減低對保護性氮化物層之損害且可確使氧化物從接觸孔實質地去除，包括在氮化物層側壁上的氧化物殘渣。以這種方式，該第一蝕刻步驟不會受制於典型地和高選擇率作法相關聯之不良結果，亦即，增加釘入狀蝕刻的可能性。

於步驟 504 中，可能要對晶圓施以額外的處理步驟以製作所欲組件以及施以本質上為習用者之後蝕刻處理步驟。其後，可將成品晶圓切割成的模，其隨後可製成 IC 晶片。接著可將所得 IC 晶片，如圖 3 的 IC 晶片 352，組裝到電子裝置內，如任何熟知的商用或消費者用之電子裝置，包括數位式計算機。如前文提及者，單蝕刻步驟法在實質上係類似於圖 5 的步驟 504。

雖然本發明已就其數個較佳實施例予以說明過，不過仍有落於本發明範圍內的變更，修改與等效物。此外也必須提及者有其它選用的實施本發明方法與裝置之方式。因此之故，下面所附的申請專利範圍打算解讀為包括落於本發明旨意與範圍內之所有彼等變更，組合與等效物。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

四、中文發明摘要 (發明之名稱： 用於半導體裝置之自對準接觸)

於電漿處理室中，揭示一種蝕穿晶圓層堆所含氧化物層的一經選出部份以造成自對準接觸開口之方法。該晶圓堆包括一基板，一配置在該基板上的聚矽層，配置在該聚矽層上面的氮化物層及配置在該氮化物層上面的氧化物層。該蝕刻方法包括用一化學與一組程序參數來蝕穿該層堆所含氧化物層。該化學基本上包括 C_2H_5F 和 CH_2F_2 且該組程序參數有助於蝕穿該氧化物層而不會造成釘入狀蝕刻及有助於蝕穿氧化物層到基板而不會實質地損害到氮化物層。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要 (發明之名稱：)

**SELF-ALIGNED CONTACTS FOR SEMICONDUCTOR
DEVICE**

In a plasma processing chamber, a method for etching through a selected portion of an oxide layer of a wafer's layer stack to create a self-aligned contact opening is described. The wafer stack includes a substrate, a polysilicon layer disposed above the substrate, a nitride layer disposed above said polysilicon layer and the oxide layer disposed above the nitride layer. The method for etching includes etching through the oxide layer of the layer stack with a chemistry and a set of process parameters. The chemistry essentially includes C_2HF_5 and CH_2F_2 and the set of process parameters facilitate etching through the oxide layer without creating a spiked etch and etching the oxide layer through to the substrate without substantially damaging the nitride layer.

六、申請專利範圍

1 . 一種在電漿處理室內將一晶圓的層堆所含氧化物層的一經選定部份予以蝕穿以造成自對準接觸開口之方法，該晶圓堆包括一基板，一配置在該基板上方的聚矽層，一配置在該聚矽層上方的氮化物層，與配置在該氮化物層上方的氧化物層，該方法包括：

用一化學與一組程序參數蝕穿該層堆所含氧化物層，該化學基本上包括 C_2H_5F 與 CH_2F_2 ，且該組程序參數有助於蝕穿該氧化物層而不會造成釘入狀蝕刻且有助於將氧化物層蝕穿到基板而不會實質地損及該氮化物層。

2 . 如申請專利範圍第 1 項之方法，其中該自對準接觸開口具有在約 1 : 1 與約 4 : 1 之間的縱橫比。

3 . 如申請專利範圍第 1 項之方法，其中該自對準接觸開口具有小於或等於約 1 微米之深度。

4 . 如申請專利範圍第 3 項之方法，其中該自對準接觸開口具有小於或等於約 7 5 0 0 埃 (Angstroms) 之深度。

5 . 如申請專利範圍第 3 項之方法，其中該氮化物層的頂面係經配置在該基板上最高約 5 0 0 0 埃之處。

6 . 如申請專利範圍第 5 項之方法，其中該氮化物層的頂面係經配置在該基板上最高約 2 5 0 0 埃之處。

7 . 如申請專利範圍第 1 項之方法，其中該電漿處理室表一變壓器耦合電漿蝕刻系統，其係經由一預部電極的感應耦合作用射出一電漿。

8 . 如申請專利範圍第 7 項之方法，其中該頂部電極

六、申請專利範圍

的溫度係經由將一冷卻劑循環通過該頂部電極而控制的。

9 . 如申請專利範圍第 1 項之方法，其中該電漿處理室的內部係用經陽極處理的鋁所製成的。

10 . 如申請專利範圍第 1 項之方法，其中該氣體分配板係用氮化矽製成的。

11 . 如申請專利範圍第 1 項之方法，其中該第一化學包括 CF_4 ， C_2F_6 與氬氣中的至少一者。

12 . 如申請專利範圍第 11 項之方法，其中該底部電極包括一焦點環其係用氮化矽與碳化矽中的一者所製成的。

13 . 如申請專利範圍第 11 項之方法，其中該基板係經由使用一靜電夾子固著在底部電極的上方。

14 . 一種在一電漿處理室內將一晶圓層堆所含氧化物層的一經選定部份予以蝕穿以造成一自對準接觸開口之方法，該晶圓堆包括一基板，一配置在該基板上方的聚矽層，一配置在該聚矽層上方的氮化物層及配置在該氮化物層上方的氧化物層，該方法包括：

一第一蝕刻步驟，其係以一第一化學與一第一組程序參數將該層堆所含氧化物層予以部份蝕穿，該第一化學基本上包括 CHF_3 和 C_2HF_5 且該第一組程序參數表將該氧化物層蝕穿而不會造成釘入狀蝕刻之一組參數；及

一第二蝕刻步驟，其係用包括 C_2HF_5 與 CH_2F_2 的一第二化學與一第二組程序參數將該氧化物層蝕穿到該基板，該第二組程序參數不同於該第一組程序參數且其表用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

來將該氧化物層蝕穿到該基板而不會實質地損及該氮化物層之一組參數。

1 5 . 如申請專利範圍第 1 4 項之方法，其中該第二化學更包括 CF_4 ， C_2F_6 與氬氣中的至少一者。

1 6 . 如申請專利範圍第 1 4 項之方法，其中該電漿處理室係使用一頂部電極射出一電漿且該頂部電極的溫度係經由將冷卻劑循環通過該頂部電極而控制的。

1 7 . 如申請專利範圍第 1 4 項之方法，其中該第一組程序參數在該第一蝕刻步驟中導致比經由使用該第二組程序參數在該第二蝕刻步驟中達到的氧化物－對－氮化物選擇率較為低之氧化物－對－氮化物選擇率。

1 8 . 如申請專利範圍第 1 4 項之方法，其中該第一蝕刻步驟係在到達一預定位置時終止，該預定位置係在由該氮化物層頂面所定的一平面之上方約 1, 0 0 0 埃處到實質地等於該氮化物層中點的位置之範圍內。

1 9 . 如申請專利範圍第 1 8 項之方法，其中該第一蝕刻步驟係在到達一預定位置時終止，該預定位置係在由該氮化物層頂面所定的一平面之上方約 2 5 0 埃處到實質地等於該氮化物層中點的位置之範圍內。

2 0 . 如申請專利範圍第 1 9 項之方法，其中該第一蝕刻步驟係在到達該氮化物層頂面所定之一平面時終止的。

2 1 . 如申請專利範圍第 1 4 項之方法，其中該第一組程序參數包括一第一室蝕刻壓力且該第二組程序參數包

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

括一低於該第一室蝕刻壓力的一第二室蝕刻壓力。

2 2 . 如申請專利範圍第 1 4 項之方法，其中該電漿處理室表在一高密度電漿蝕刻系統中的電漿處理室。

2 3 . 如申請專利範圍第 2 2 項之方法，其中該高密度電漿蝕刻系統表一變壓器耦合電漿蝕刻系統。

2 4 . 如申請專利範圍第 1 4 項之方法，其中該自對準接觸開口具有大於或等於約 3 : 1 之縱橫比。

2 5 . 如申請專利範圍第 1 4 項之方法，其中該自對準接觸開口具有大於約 0 . 7 5 微米之深度。

2 6 . 如申請專利範圍第 2 5 項之方法，其中該氮化物層係經配置在該基板上方最高約 5 0 0 0 埃之處。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

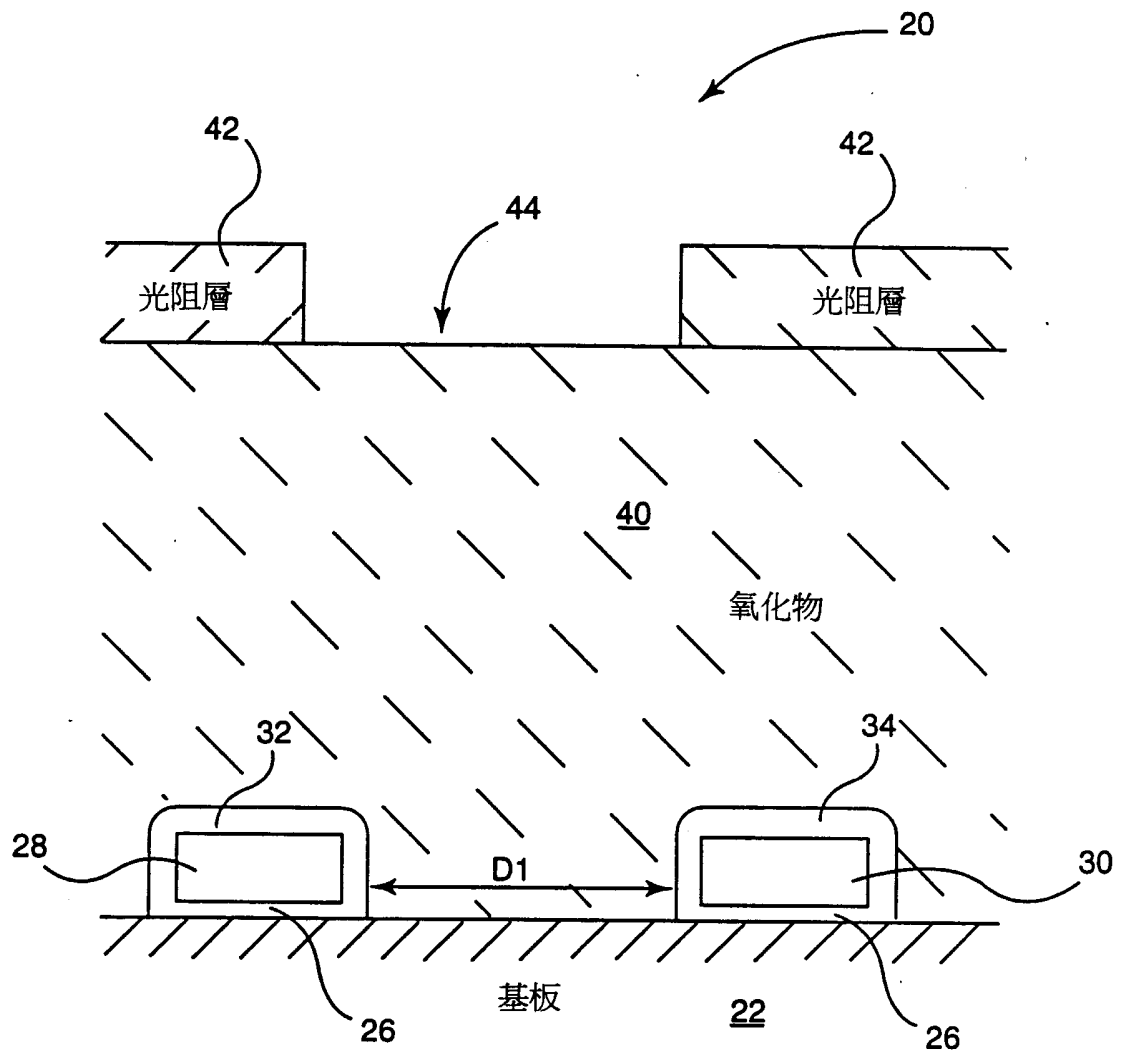


圖 1A

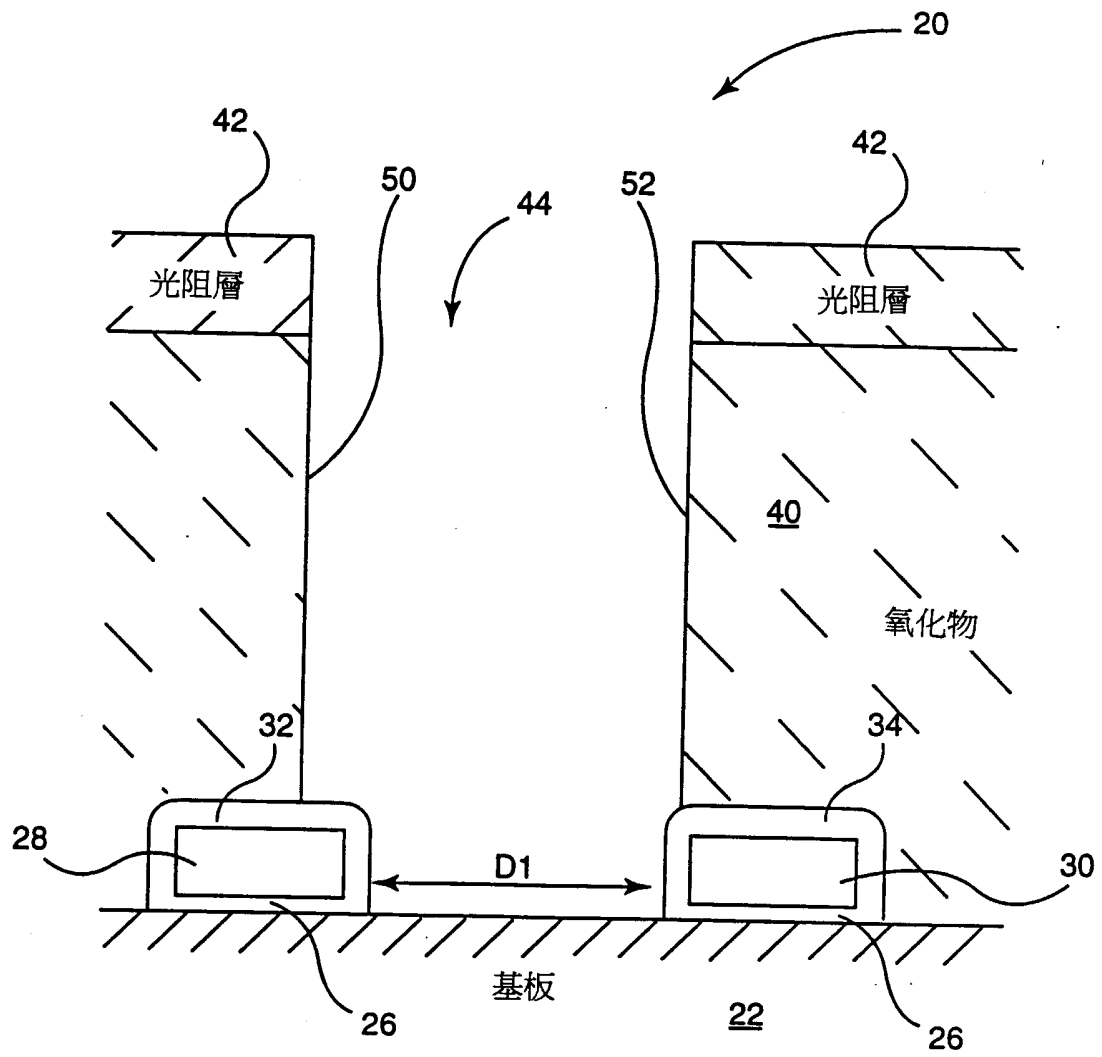


圖 1B

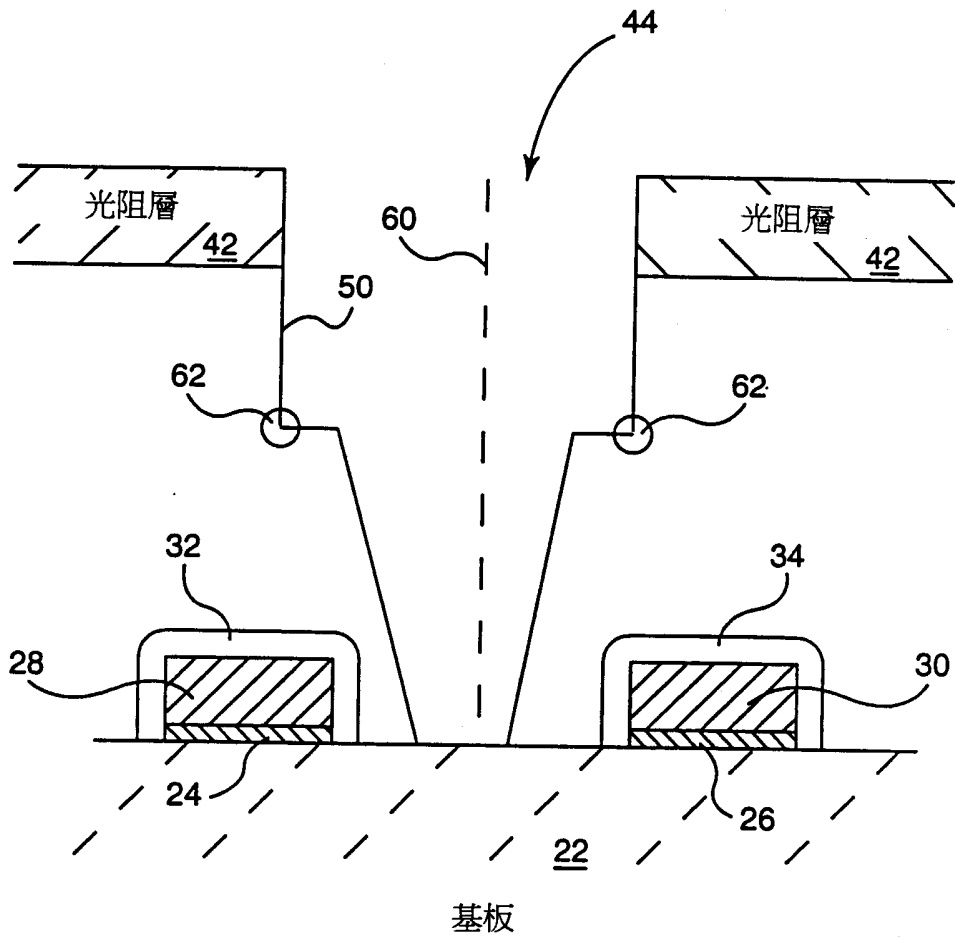


圖 2

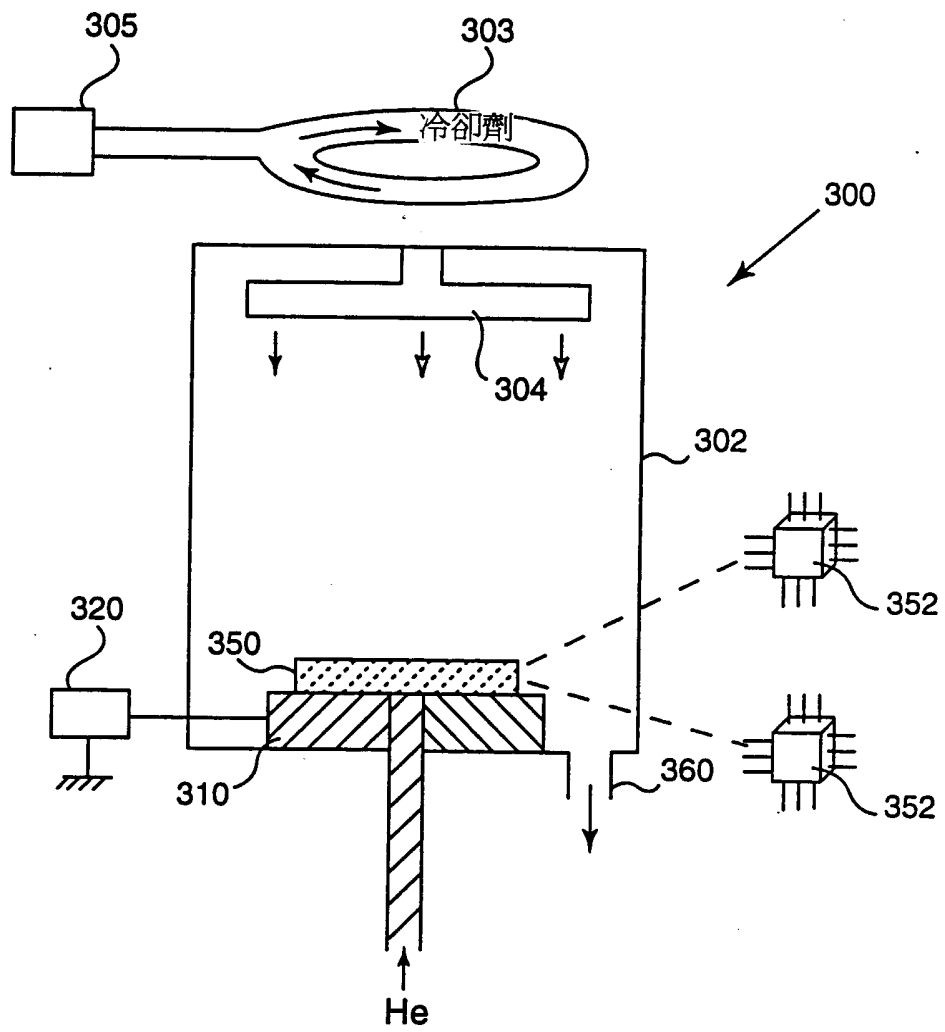


圖 3

	參數	廣範圍	較佳範圍
兩步驟式蝕刻程序 中的第一蝕刻步驟	壓力(毫托)	依特件尺寸與二 氧化矽本質而定	
	頂部電極功率 (瓦)	500-2,000	1,200-1,800
	底部 rf 偏壓功率 (瓦)	500-2,000	1,200-2,000
	CHF ₃ 流速 (sccm)	5-200	30-60
	C ₂ HF ₅ 流速 (sccm)	5-50	5-40
	CH ₂ F ₂ 流速 (sccm)	0-20	1
兩步驟式蝕刻程序 中的第二蝕刻步驟 或 單蝕刻步驟程序	壓力(毫托)	低於或等於 3	1-3
	頂部電極功率 (瓦)	500-2,000	1,200-1,800
	底部 rf 偏壓功率 (瓦)	500-2,000	1,200-2,000
	CHF ₃ 流速 (sccm)	0-10	0
	C ₂ HF ₅ 流速 (sccm)	5-50	20-50
	CH ₂ F ₂ 流速 (sccm)	依特件形狀與接觸 孔洞縱橫比而定	10-50

圖 4

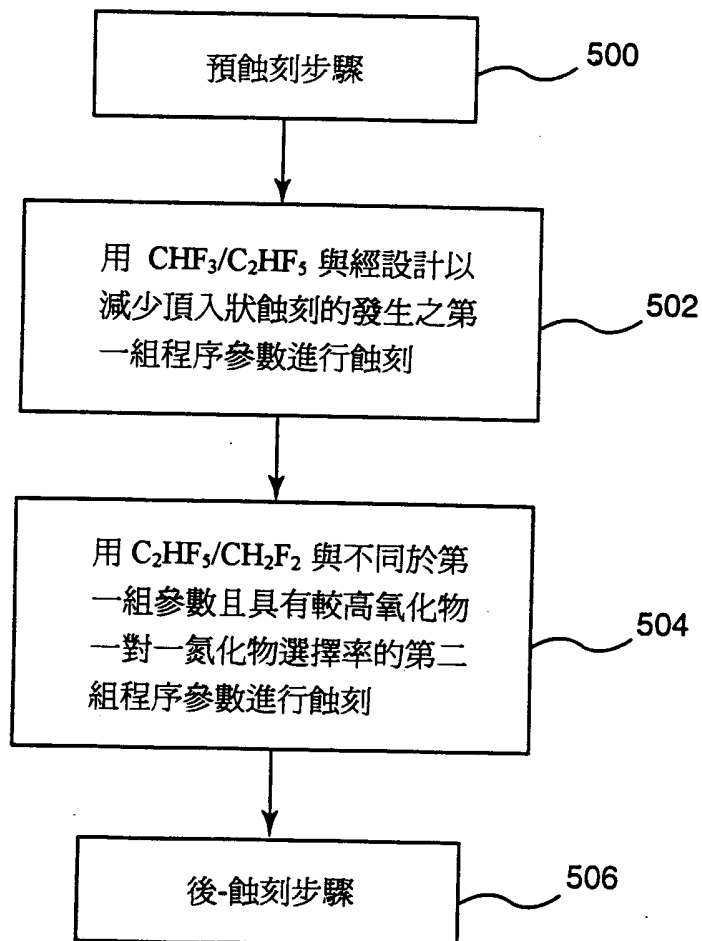


圖 5