



(12) 实用新型专利

(10) 授权公告号 CN 204706353 U

(45) 授权公告日 2015. 10. 14

(21) 申请号 201520417349. 5

(22) 申请日 2015. 06. 17

(73) 专利权人 深圳市科华恒盛科技有限公司  
地址 518173 广东省深圳市龙岗区横岗六约  
深坑第二工业区 C 栋厂房

(72) 发明人 王恒清 黄川龙 吴波

(74) 专利代理机构 福州元创专利商标代理有限  
公司 35100

代理人 蔡学俊

(51) Int. Cl.  
G11C 7/24(2006. 01)

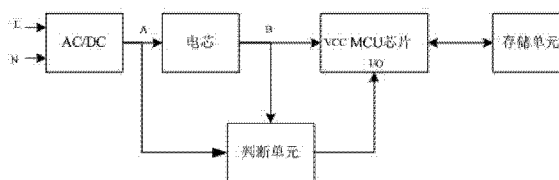
权利要求书1页 说明书4页 附图1页

(54) 实用新型名称

一种数据存储保护电路

(57) 摘要

本实用新型涉及一种数据存储保护电路,包括一用于将市电交流电压转换成直流低电压的AC/DC模块,所述AC/DC模块经一电芯与一MCU芯片连接,所述MCU芯片与一存储单元连接;还包括一用于判断直流低电压是否异常的判断单元,所述判断单元的一输入端与所述AC/DC模块的输出端电连接,该判断单元的另一输入端与所述电芯的输出端电连接,所述判断单元的输出端与所述MCU芯片电连接。本实用新型的有益效果在于:不仅减少了对数据存储单元FLASH的擦写次数,延长了数据存储单元FLASH的使用寿命,而且对数据存储单元FLASH的擦写次数减少,有效地提高系统资源的利用效率,保证系统的实时性。



1. 一种数据存储保护电路,其特征在于:包括一用于将市电交流电压转换成直流低电压的AC/DC模块,所述AC/DC模块经一电芯与一MCU芯片连接,所述MCU芯片与一存储单元连接;还包括一用于判断直流低电压是否异常的判断单元,所述判断单元的一输入端与所述AC/DC模块的输出端电连接,该判断单元的另一输入端与所述电芯的输出端电连接,所述判断单元的输出端与所述MCU芯片电连接。

2. 根据权利要求1所述的一种数据存储保护电路,其特征在于:所述判断单元包括一第一电压采样电路和第二电压采样电路,所述第一电压采样的输入端与所述AC/DC模块的输出端电连接,该第一电压采样的输出端连接至一电压比较电路的负输入端;所述第二电压采样电路的输入端与所述电芯的输出端相连,该第二电压采样的输出端连接至所述电压比较电路的正输入端;所述电压比较电路的输出端与所述MCU芯片电连接。

3. 根据权利要求2所述的一种数据存储保护电路,其特征在于:所述第一电压采样电路由第一电阻R1、第二电阻R2串联而成,所述第一电阻R1的一端接至所述AC/DC模块的输出端,所述第一电阻R1的另一端接至电压比较电路的负输入端,所述第二电阻R2的一端接地;所述第二电压采样电路由第三电阻R3、第四电阻R4串联而成,所述第三电阻R3的一端接至所述电芯的输出端,该第三电阻R3的另一端接至电压比较电路的正输入端,所述第四电阻R4的一端接地。

4. 根据权利要求3所述的一种数据存储保护电路,其特征在于:所述电压比较电路由第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、比较器IC1构成;所述第五电阻R5的一端与所述第三电阻R3相连,另一端接至比较器IC1的正输入端;所述第七电阻R7的一端与所述比较器IC1的正输入端相连,另一端与经所述第八电阻R8与所述比较器IC1的输出端相连;所述第六电阻R6的一端与所述第一电阻R1相连,另一端接至所述比较器IC1的负输入端。

5. 根据权利要求1所述的一种数据存储保护电路,其特征在于:所述存储单元为FLASH闪存。

6. 根据权利要求1所述的一种数据存储保护电路,其特征在于:所述电芯为BUCK降压电芯。

7. 根据权利要求6所述的一种数据存储保护电路,其特征在于:所述AC/DC模块输出电压值为12V,所述电芯的输出电压值为3.3V。

8. 根据权利要求1所述的一种数据存储保护电路,其特征在于:所述AC/DC模块的输出端还并接一电解电容。

## 一种数据存储保护电路

### 技术领域

[0001] 本实用新型涉及数据存储领域,尤其涉及一种数据存储保护电路。

### 背景技术

[0002] 充电桩在充电过程中,有可能会发生输入电源跳闸或断电现象。当输入电源切断后,充电桩主控部分 MCU 将会停止工作,但相关的充电数据无法及时保存,其中包括一些重要的消费信息包括:充电卡号和充电金额。这样会导致结算无法正常进行,造成运营损失和客户争议。

[0003] 在目前市面上的充电桩产品中,大部分产品为了弥补该部分的漏洞,采取了间隔一定时间对 FLASH 进行擦写来保存记录(比如 5 分钟),这种方式存在以下三个弊端:第一,定时擦写 FLASH 会对 FLASH 造成损坏或提前报废,因为 FLASH 的擦写次数是有限制的;第二,.擦写 FLASH 的时间相对实时系统来说,占时较长,消耗系统资源;第三,因为间隔一段时间才会擦写记录,所以在充电功率较大的情况下,会存在计量误差,造成损失。在无电池供电的情况下,MCU 通过一个 I/O 口检测电平,判断交流充电桩掉电瞬间,将动态数据保存到 FLASH 或外部存储器中。

### 实用新型内容

[0004] 本实用新型的目的是针对以上不足之处,提供了一种数据存储保护电路,实现对充电桩中存储数据的保护。

[0005] 本实用新型解决技术问题所采用的方案是:一种数据存储保护电路,包括一用于将市电交流电压转换成直流低电压的 AC/DC 模块,所述 AC/DC 模块经一电芯与一 MCU 芯片连接,所述 MCU 芯片与一存储单元连接;还包括一用于判断直流低电压是否异常的判断单元,所述判断单元的一输入端与所述 AC/DC 模块的输出端电连接,该判断单元的另一输入端与所述电芯的输出端电连接,所述判断单元的输出端与所述 MCU 芯片电连接。

[0006] 进一步的,所述判断单元包括一第一电压采样电路和第二电压采样电路,所述第一电压采样的输入端与所述 AC/DC 模块的输出端电连接,该第一电压采样的输出端连接至一电压比较电路的负输入端;所述第二电压采样电路的输入端与所述电芯的输出端相连,该第二电压采样的输出端连接至所述电压比较电路的正输入端;所述电压比较电路的输出端与所述 MCU 芯片电连接。

[0007] 进一步的,所述第一电压采样电路由第一电阻 R1、第二电阻 R2 串联而成,所述第一电阻 R1 的一端接至所述 AC/DC 模块的输出端,所述第一电阻 R1 的另一端接至电压比较电路的负输入端,所述第二电阻 R2 的一端接地;所述第二电压采样电路由第三电阻 R3、第四电阻 R4 串联而成,所述第三电阻 R3 的一端接至所述电芯的输出端,该第三电阻 R3 的另一端接至电压比较电路的正输入端,所述第四电阻 R4 的一端接地。

[0008] 进一步的,所述电压比较电路由第五电阻 R5、第六电阻 R6、第七电阻 R7、第八电阻 R8、比较器 IC1 构成;所述第五电阻 R5 的一端与所述第三电阻 R3 相连,另一端接至比较器

IC1 的正输入端 ;所述第七电阻 R7 的一端与所述比较器 IC1 的正输入端相连,另一端与经所述第八电阻 R8 与所述比较器 IC1 的输出端相连 ;所述第六电阻 R6 的一端与所述第一电阻 R1 相连,另一端接至所述比较器 IC1 的负输入端。

[0009] 进一步的,所述存储单元为 FLASH 闪存。

[0010] 进一步的,所述电芯为 BUCK 降压电芯。

[0011] 进一步的,所述 AC/DC 模块输出电压值为 12V,所述电芯的输出电压值为 3.3V。

[0012] 进一步的,所述 AC/DC 模块的输出端还并接一电解电容。

[0013] 与现有技术相比,本实用新型有以下有益效果:本实用新型电路通过所述判断单元,时时检测供电给 MCU 的主电压值(主电压值经过所述电芯后得到 MCU 的输入电压,通过与 MCU 的输入电压进行时时比较,当出现主电压值下降时,判断单元电平实现反转时,则输出一个相反的电平到 MCU 的 I/O 口,通知 MCU 进行数据的存储,为充电桩掉电后,对实时数据的保存提供控制逻辑依据。

[0014] (1) 本实用新型的数据存储保护电路,减少了对数据存储单元 FLASH 的擦写次数,延长了数据存储单元 FLASH 的使用寿命。

[0015] (2) 对数据存储单元 FLASH 的擦写次数减少,有效地提高系统资源的利用效率,保证系统的实时性。

[0016] (3) 采用本实用新型的数据存储保护电路的充电桩掉电后,相关实时记录会得到较完整的保存,不存在计量误差;

[0017] (4) 本实用新型的数据存储保护电路采用交流电给所述 MCU 芯片供电,避免纽扣电池供电给 MCU,电池寿命不可控且功耗较大、成本较高;

[0018] (5) 本实用新型的数据存储保护电路利用比较器实现电平翻转,温度特性、可靠性及传输性优于光耦的方式。

## 附图说明

[0019] 下面结合附图对本实用新型专利进一步说明。

[0020] 图 1 为本实用新型实施例的电路结构示意图;

[0021] 图 2 为本实用新型实施例的判断单元的结构示意图;

[0022] 图 3 为本实用新型实施例的判断单元的电路原理图。

## 具体实施方式

[0023] 下面结合附图和具体实施方式对本实用新型进一步说明。

[0024] 如图 1 ~ 3 所示,本实施例的一种数据存储保护电路,包括一用于将市电交流电压转换成直流低电压的 AC/DC 模块,所述 AC/DC 模块经一电芯与一 MCU 芯片连接,所述 MCU 芯片与一存储单元连接;还包括一用于判断直流低电压是否异常的判断单元,所述判断单元的一输入端与所述 AC/DC 模块的输出端电连接,该判断单元的另一输入端与所述电芯的输出端电连接,所述判断单元的输出端与所述 MCU 芯片电连接。所述 AC/DC 模块将市电交流电压转换成第一直流低电压,并作为电芯的输入端;所述电芯将第一直流低电压转换成 MCU 芯片所需的供电电压 VCC;所述判断单元分别接至 AC/DC 模块的输出端、电芯的输出端,用于当市电电压由正常突变为异常时,将其输出端电平发生翻转,即高电平跳变为低电平

或者低电平跳变为高电平；所述 MCU 芯片与存储单元相连接，当市电电压由正常突变为异常时所述 MCU 芯片根据判断单元发送的信号，对存储单元进行数据的存储。

[0025] 从上述可知，本实用新型的数据存储保护电路采用交流电给所述 MCU 芯片供电，避免纽扣电池供电给 MCU，电池寿命不可控且功耗较大、成本较高；本实用新型的数据存储保护电路利用比较器实现电平翻转，温度特性、可靠性及传输性优于光耦的方式。

[0026] 在本实施例中，所述判断单元包括一第一电压采样电路和第二电压采样电路，所述第一电压采样的输入端与所述 AC/DC 模块的输出端电连接，该第一电压采样的输出端连接至一电压比较电路的负输入端；所述第二电压采样电路的输入端与所述电芯的输出端相连，该第二电压采样的输出端连接至所述电压比较电路的正输入端；所述电压比较电路的输出端与所述 MCU 芯片电连接。

[0027] 在本实施例中，所述第一电压采样电路由第一电阻 R1、第二电阻 R2 串联而成，所述第一电阻 R1 的一端接至所述 AC/DC 模块的输出端，所述第一电阻 R1 的另一端接至电压比较电路的负输入端，所述第二电阻 R2 的一端接地；所述第二电压采样电路由第三电阻 R3、第四电阻 R4 串联而成，所述第三电阻 R3 的一端接至所述电芯的输出端，该第三电阻 R3 的另一端接至电压比较电路的正输入端，所述第四电阻 R4 的一端接地。

[0028] 在本实施例中，所述电压比较电路由第五电阻 R5、第六电阻 R6、第七电阻 R7、第八电阻 R8、比较器 IC1 构成；所述第五电阻 R5 的一端与所述第三电阻 R3 相连，另一端接至比较器 IC1 的正输入端；所述第七电阻 R7 的一端与所述比较器 IC1 的正输入端相连，另一端与经所述第八电阻 R8 与所述比较器 IC1 的输出端相连；所述第六电阻 R6 的一端与所述第一电阻 R1 相连，另一端接至所述比较器 IC1 的负输入端。

[0029] 在本实施例中，所述存储单元为 FLASH 闪存。

[0030] 在本实施例中，所述电芯为 BUCK 降压电芯。

[0031] 在本实施例中，所述 AC/DC 模块输出电压值为 12V，所述电芯的输出电压值为 3.3V。

[0032] 在本实施例中，所述 AC/DC 模块的输出端还并接一电解电容。所述电解电容为大电解电容，当主电压值下降时，持续足够的时间供电给 MCU，保证数据的有效存储。

[0033] 下面结合图 1～3 对本实施例的工作原理作进一步的解释。

[0034] 如图 3 所示，令第一电压采样电路的输出电压值为  $U_a$ ，第二电压采样电路的输出电压值  $U_b$ ， $U_A$  为 AC/DC 模块输出端的电压，其中  $U_A$  在供电正常时是一个稳定的值； $U_B$  为电芯输出端即 MCU 芯片输入端的电压，当  $U_A$  电压降至  $U_A'$  时表示供电异常，此时  $U_a$  为一个逐渐减少的值，当  $U_a < U_b$ ，比较器 IC1 动作；知会 MCU 芯片电源异常需要进行数据储存；而  $U_b$  是一个稳定的值。

[0035] 其中： $U_a = (U_A * R_2) / (R_1 + R_2)$ ； $U_b = (U_B * R_4) / (R_3 + R_4)$ ；

[0036] 正常供电时  $U_a > U_b$ ，此时  $(U_A * R_2) / (R_1 + R_2) > (U_B * R_4) / (R_3 + R_4)$ ；

[0037] 异常供电时  $U_a < U_b$ ，此时  $(U_A' * R_2) / (R_1 + R_2) < (U_B * R_4) / (R_3 + R_4)$ ；

[0038] 如图 1 所示，从交流零火线输入端取电通过 AC/DC 模块转换，得到一个稳定的直流低电压，所述电解电容为大电解电容，当主电压值下降时，持续足够的时间供电给 MCU，保证数据的有效存储。本实施例优选产生 12V 直流低电压，正常供电的情况下，12V 主电压值固定，则通过电芯的转换，本实施例优先 BUCK 降压电源芯片，MCU 芯片的输入电压为 3.3V 是

稳定的；通过 R1、R2 和 R3、R4 的分压，电压点 a 数值始终大于电压点 b，故正常情况下，比较器 IC1 输出的是一个低电平的信号；MCU 芯片不进行数据的存储。

[0039] 在 L、N 掉电情况下，所述 AC/DC 模块并接的大电解电容开始缓慢放电，此时所述电芯仍持续供电给 MCU 工作。

[0040] 当大电解电容上电压降低至电芯的下限电压时，则 MCU 也停止工作；触发比较器 IC1 电平进行翻转；因 3.3V 在 12V 电压缓慢下降过程中始终不变，故电压点 b 通过电阻 R3 与 R4 的分压后，是一个固定的数值；

[0041] 而电压点 a 则随着 12V 缓慢下降，当电压点 a 的数值小于电压点 b 数值时，则通过比较器 IC1 实现电平的翻转（由低电平翻转至高电平）；当 MCU 芯片检测到 I/O 口信号从低到高跳变时，那么系统会立即切断输出接触器的输出，并且停止充电。于此同时，系统会立即保存充电记录，防止记录丢失。其中，所述 AC/DC 模块的输出端并接一电解电容，用于保证异常后的电路供电及数据存储时间。

[0042] 综上所述，本实用新型提供一种数据存储保护电路，通过简单的比较器电路，时时比较主电压值与 MCU 芯片的输入电平，当主电压值异常时，则实现电平的翻转，通知 MCU 芯片发现电平的变化，防止存储数据的丢失。

[0043] 上列较佳实施例，对本实用新型的目的、技术方案和优点进行了进一步详细说明，所应理解的是，以上所述仅为本实用新型的较佳实施例而已，并不用以限制本实用新型，凡在本实用新型的精神和原则之内，所作的任何修改、等同替换、改进等，均应包含在本实用新型的保护范围之内。

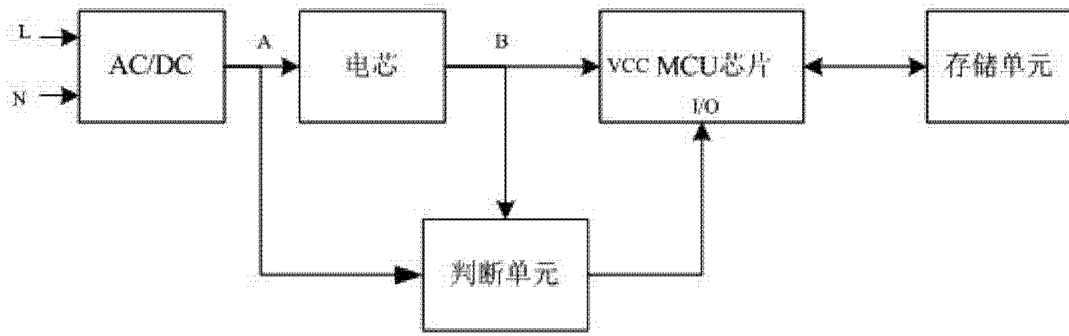


图 1

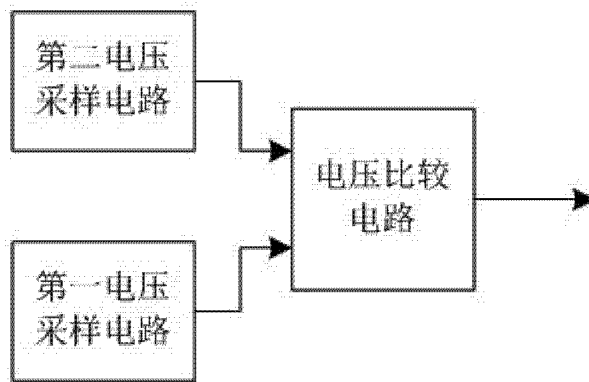


图 2

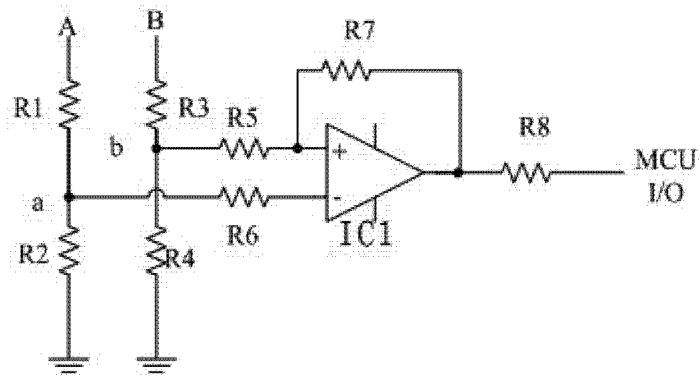


图 3