

(21)申請案號：098142957

(22)申請日：中華民國 98 (2009) 年 12 月 15 日

(51)Int. Cl.：

C04B35/01 (2006.01)

C04B35/64 (2006.01)

C23C14/34 (2006.01)

C23C14/08 (2006.01)

H01L29/786 (2006.01)

(30)優先權：2008/12/15

日本

2008-318294

(71)申請人：出光興產股份有限公司 (日本) IDEMITSU KOSAN CO., LTD. (JP)

日本

(72)發明人：矢野公規 YANO, KOKI (JP)；川島浩和 KAWASHIMA, HIROKAZU (JP)

(74)代理人：陳長文

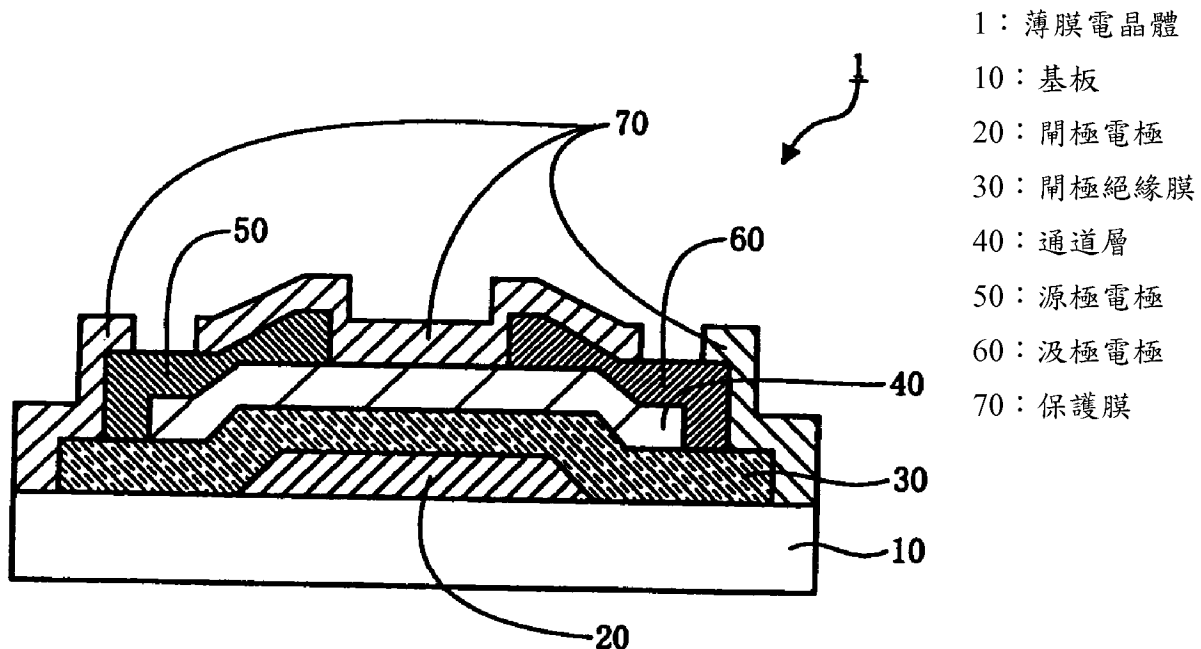
申請實體審查：無 申請專利範圍項數：17 項 圖式數：1 共 58 頁

(54)名稱

複合氧化物燒結體及包含其之濺鍍靶材

(57)摘要

本發明係關於一種含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，燒結體密度以相對密度計為 90% 以上，平均結晶粒徑為 $10\mu\text{m}$ 以下之複合氧化物燒結體。



(21)申請案號：098142957

(22)申請日：中華民國 98 (2009) 年 12 月 15 日

(51)Int. Cl.：

C04B35/01 (2006.01)

C04B35/64 (2006.01)

C23C14/34 (2006.01)

C23C14/08 (2006.01)

H01L29/786 (2006.01)

(30)優先權：2008/12/15

日本

2008-318294

(71)申請人：出光興產股份有限公司 (日本) IDEMITSU KOSAN CO., LTD. (JP)

日本

(72)發明人：矢野公規 YANO, KOKI (JP)；川島浩和 KAWASHIMA, HIROKAZU (JP)

(74)代理人：陳長文

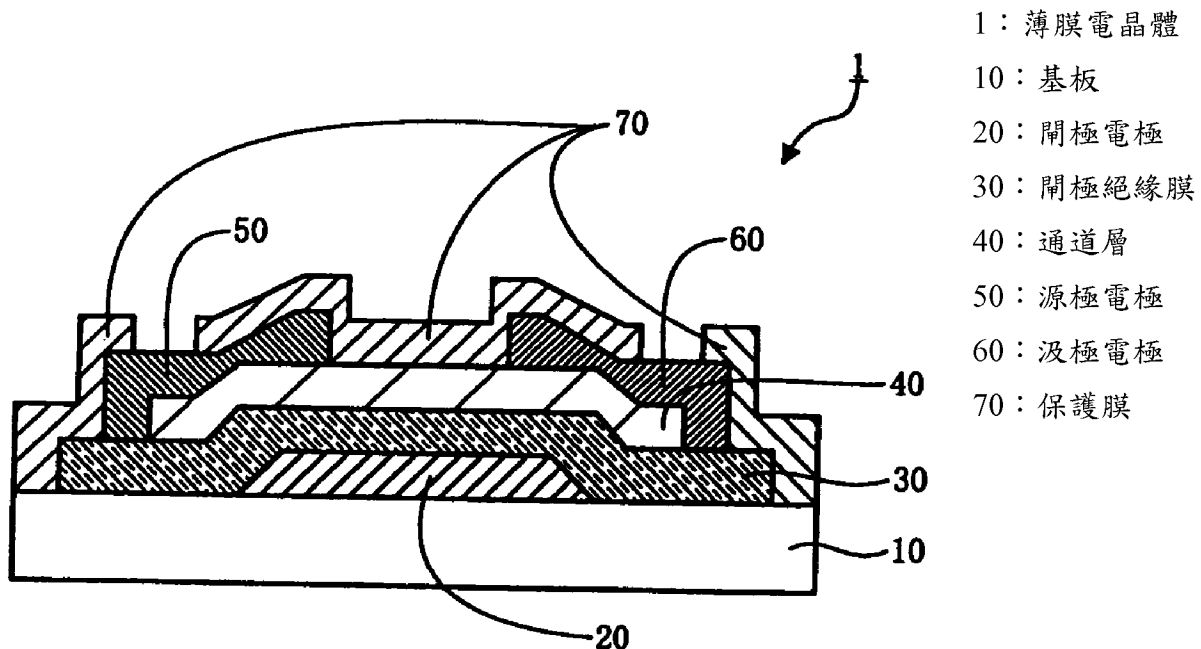
申請實體審查：無 申請專利範圍項數：17 項 圖式數：1 共 58 頁

(54)名稱

複合氧化物燒結體及包含其之濺鍍靶材

(57)摘要

本發明係關於一種含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，燒結體密度以相對密度計為 90% 以上，平均結晶粒徑為 $10\mu\text{m}$ 以下之複合氧化物燒結體。



六、發明說明：

【發明所屬之技術領域】

本發明係關於一種含有同系(homologous)結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之複合氧化物燒結體、包含其之濺鍍靶材、使用該靶材而獲得之非晶氧化物膜、及具備該氧化物膜之薄膜電晶體。

【先前技術】

場效型電晶體被廣泛用作半導體記憶體積體電路之單位電子元件、高頻率訊號放大元件、液晶驅動用元件等，係目前實用化程度最高之電子器件。

其中，隨著近年來顯示裝置之顯著發展，不僅液晶顯示裝置(Liquid Crystal Display, LCD)，於電致發光顯示裝置(Electro Luminescence, EL)或場發射顯示器(Field Emission Display, FED)等各種顯示裝置中，亦多使用薄膜電晶體(Thin Film Transistor, TFT)作為對顯示元件施加驅動電壓來驅動顯示裝置之開關元件。

作為上述薄膜電晶體之材料，採用最為廣泛的是矽半導體化合物。通常，需要高速動作之高頻率放大元件、積體電路用元件等係採用單晶矽，而液晶驅動用元件等因大面積化之要求係採用非晶矽。

然而，結晶性矽系薄膜於實現結晶化時，例如需要 800°C 以上之高溫，而難以形成於玻璃基板上或有機物基板上。因此，結晶性矽系薄膜存在僅可形成於矽晶圓或石英等耐熱性高之昂貴基板上，並且製造時需要大量能量與

步驟數等問題。

又，使用結晶性矽系薄膜之TFT之元件構成通常限定於頂閘極構成，故而難以削減遮罩數等而降低成本。

另一方面，可於相對較低之溫度下形成之非晶性矽半導體(非晶矽)與結晶性矽系薄膜相比開關速度較慢，故而用作驅動顯示裝置之開關元件時，存在無法追隨高速動態圖像之顯示的情況。

目前作為驅動顯示裝置之開關元件，佔主流的是使用矽系半導體膜之元件。其原因在於：矽薄膜之穩定性、加工性良好，並且開關速度快等各種性能良好。而且，如此之矽系薄膜通常係藉由通常之化學氣相沈積法(Chemical Vapor Deposition, CVD)來製造。

先前之薄膜電晶體(TFT)，例如具有於玻璃等之基板上積層閘極電極、閘極絕緣層、氫化非晶矽(a-Si:H)等之半導體層、源極電極及汲極電極而成之逆交錯結構。於影像感測器等大面積器件之領域中，具有該結構之TFT係用作以主動矩陣型液晶顯示器為代表之平板顯示器等之驅動元件。於該等用途中，對於先前之非晶矽，隨著高功能化亦要求運作之高速化。

於如此之狀況下，近年來穩定性優於矽系半導體薄膜且使用氧化物之氧化物半導體薄膜備受矚目。

然而，上述包含金屬氧化物之透明半導體薄膜，尤其是於高溫下使氧化鋅結晶化而成之透明半導體薄膜之場效遷移率(以下有時僅稱為「遷移率」)較低為 $1 \text{ cm}^2/\text{V}\cdot\text{sec}$ 左

右，開/關比較小，並且易產生洩漏電流，故而難以實際應用於工業上。

目前對含有包含氧化鋅之結晶質的氧化物半導體已進行了大量研究，當利用工業上通常採用之濺鍍法進行成膜時存在以下之問題。

例如以氧化鋅為主成分之傳導性透明氧化物之氧化物半導體膜容易產生氧空缺，產生多個載體電子而難以減小導電率。並且，利用濺鍍法進行成膜時存在下述問題：發生異常放電，有損成膜之穩定性，所獲得之膜之均勻性及再現性降低。

因此，當將以氧化鋅為主成分之傳導性透明氧化物之氧化物半導體膜用作例如 TFT 之活性層(通道層)時，存在下述問題：即使不施加閘極電壓，亦會於源極端子及汲極端子之間流通較大之電流，導致無法實現 TFT 之常關(normally off)動作。又，亦難以增大電晶體之開/關比。

又，上述 TFT 由於存在遷移率較低、開/關比較低、洩漏電流較大、夾斷不明確、容易成為常開(normally on)等導致 TFT 之性能降低之虞，並且耐化學品性差，故而存在難以進行濕式蝕刻等製造製程或使用環境之限制。

對於以氧化鋅為主成分之傳導性透明氧化物之氧化物半導體膜，為了提高性能而需要利用較高之壓力進行成膜，導致成膜速度變慢，並且需要 700℃ 以上之高溫處理，故而於工業化方面存在問題。又，使用以氧化鋅為主成分之傳導性透明氧化物之氧化物半導體膜的 TFT 於構成上存在

如下限制：於底閘極構成下之電解遷移率等TFT性能較低，為了提高性能，需要於頂閘極構成下將膜厚度設為100 nm以上等。

為了解決上述問題，自由細川等人發現含氧化銦與氧化鋅之n型半導體材料以來(專利文獻4)，各種含氧化銦與氧化鋅之氧化物半導體備受矚目。尤其是近來，研究了將包含氧化銦、氧化鎵及氧化鋅之非晶質氧化物半導體膜作為薄膜電晶體進行驅動之方法。又，亦進行了利用工業上量產性優異之濺鍍法來形成包含氧化銦、氧化鎵及氧化鋅之非晶質氧化物半導體膜的研究。

專利文獻1提出了一種包含 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之同系結構的濺鍍靶材。又，專利文獻2及3中係對包含 InGaZnO_4 之同系結構的濺鍍靶材之製造方法進行了研究。但是，並未進行使用包含 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之同系結構的濺鍍靶材的附有薄膜電晶體之顯示器用面板之量產研究，或解決由量產研究而明確之問題等關於實用化之研究。

先前技術文獻

專利文獻

專利文獻1：日本專利特開平8-245220號公報

專利文獻2：日本專利特開2007-223849號公報

專利文獻3：日本專利特開2007-73312號公報

專利文獻4：日本專利特開2006-114928號公報

【發明內容】

本發明之目的在於提供一種可獲得TFT特性之均勻性及

TFT特性之再現性良好之TFT面板的複合氧化物燒結體，及包含其之濺鍍靶材。

根據本發明，可提供以下之複合氧化物燒結體等。

1. 一種複合氧化物燒結體，其含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，
燒結體密度以相對密度計為90%以上。
2. 如1之複合氧化物燒結體，其中平均結晶粒徑為10 μm 以下。
3. 如1或2之複合氧化物燒結體，其中實質上包含上述同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 。
4. 如1或2之複合氧化物燒結體，其中進而含有尖晶石結構之 ZnGa_2O_4 。
5. 如1或2之複合氧化物燒結體，其中進而含有方鐵錳礦結構之 In_2O_3 。
6. 如1或2之複合氧化物燒結體，其中進而含有尖晶石結構之 ZnGa_2O_4 及方鐵錳礦結構之 In_2O_3 。
7. 如1至6中任一項之複合氧化物燒結體，其中體電阻為30 $\text{m}\Omega\text{cm}$ 以下。
8. 如1至7中任一項之複合氧化物燒結體，其中平面方向之相對密度之變異度為1%以下，平均孔隙數為800個/ mm^2 以下。
9. 如1至8中任一項之複合氧化物燒結體，其中不含 $\beta\text{-Ga}_2\text{O}_3$ 相。
10. 如1至9中任一項之複合氧化物燒結體，其中原子比率

滿足下述式：

$$0.30 \leq \text{In}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.30 \leq \text{Ga}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.10 \leq \text{Zn}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.40。$$

11. 如 1 至 10 中任一項之複合氧化物燒結體，其中含有正四價以上之金屬元素，

上述正四價以上之金屬元素相對於全部金屬元素的含量 [正四價以上之金屬元素/全部金屬元素，原子比率] 為 0.0001~0.2。

12. 如 11 之複合氧化物燒結體，其中上述正四價以上之金屬元素係選自錫、鋯、銻、鉍、銲、鉬及鎢中之 1 種以上之元素。

13. 一種複合氧化物燒結體之製造方法，其係將比表面積為 4~14 m²/g 之氧化鈦粉末、比表面積為 4~14 m²/g 之氧化鎢粉末、及比表面積為 2~13 m²/g 之氧化鋅粉末作為原料來製備成形體，

並且於氧氣環境中於 1250~1490℃ 下燒結上述成形體 2~35 小時。

14. 如 13 之複合氧化物燒結體之製造方法，其中將比表面積為 6~10 m²/g 之氧化鈦粉末、比表面積為 5~10 m²/g 之氧化鎢粉末、及比表面積為 2~4 m²/g 之氧化鋅粉末混合來製備混合粉體整體之比表面積為 5~8 m²/g 之混合粉體，

並利用濕式介質攪拌磨來混合粉碎上述混合粉體，使混合粉體整體之比表面積增加 1.0~3.0 m²/g，

對上述已增加比表面積之混合粉體進行成形而製備成形體。

15. 一種濺鍍靶材，其包含如1至12中任一項之複合氧化物燒結體。

16. 一種非晶氧化物膜，其係於室溫以上450°C以下之成膜溫度下濺射如15之濺鍍靶材而獲得者，且

電載體濃度未滿 $10^{18}/\text{cm}^3$ 。

17. 一種薄膜電晶體，其中如16之非晶氧化物膜為通道層。

根據本發明，可提供一種可獲得TFT特性之均勻性及TFT特性之再現性良好之TFT面板的複合氧化物燒結體，及包含其之濺鍍靶材。

【實施方式】

本發明之複合氧化物燒結體含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，且燒結體密度以相對密度計為90%以上。

所謂「同系結晶結構」係指包含將若干個不同物質之結晶層重合而成的具有長週期之「自然超晶格」結構的結晶。

於結晶週期或各薄膜層之厚度為奈米級之情形時，藉由該等各層之化學組成或層之厚度的組合，而可獲得與單一物質或將各層均勻混合而成之混晶之性質不同之固有特性。

例如粉碎靶材而成之粉末之X射線繞射圖案，與根據組成比而假定之同系相之結晶結構之X射線繞射圖案一致，

藉此可確認同系相之結晶結構。具體而言，根據JCPDS (Joint Committee of Powder Diffraction Standards，粉末繞射標準聯合委員會)卡片所獲得之同系相之結晶結構之X射線繞射圖案與靶材之圖案一致，藉此可確認同系相之結晶結構。

再者，下述尖晶石結構及方鐵錳礦結構亦可藉由與上述相同之方法來確認。

本發明之複合氧化物燒結體較好的是由同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 所構成。當本發明之複合氧化物燒結體係由同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 所構成時，可期待抑制相對密度之變異度。又，可藉由還原處理使該燒結體低電阻化。

含同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之本發明之複合氧化物燒結體亦可進而含有其他化合物，較好的是以下組合(1)至(3)中之任意者。

(1) 含同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 及尖晶石結構之 ZnGa_2O_4 之複合氧化物燒結體；

(2) 含同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 及方鐵錳礦結構之 In_2O_3 之複合氧化物燒結體；

(3) 含同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 、尖晶石結構之 ZnGa_2O_4 及方鐵錳礦結構之 In_2O_3 的複合氧化物燒結體。

本發明之複合氧化物燒結體藉由含有尖晶石結構之 ZnGa_2O_4 ，而在將本發明之複合氧化物燒結體作為靶材時，具有以下優點：即使於相對較低之溫度下進行燒結製作亦容易提高相對密度，及可抑制作為高電阻化合物之

Ga_2O_3 的生成。

本發明之複合氧化物燒結體藉由含有方鐵錳礦結構之 In_2O_3 ，可獲得以下效果：即使省略還原處理或緩和還原處理之條件亦可降低靶材之體電阻。又，可期待有效率地降低該燒結體含有Sn時之比電阻。

本發明之複合氧化物燒結體之密度以相對密度計為90%以上、較好的是95%以上、更好的是98%以上。藉由使複合氧化物燒結體之密度以相對密度計為90%以上，可降低體電阻，又，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

再者，相對密度之上限並無特別限定，例如可為100%。

較好的是本發明之複合氧化物燒結體的平均結晶粒徑為10 μm 以下、更好的是5 μm 以下、更好的是4 μm 以下。藉由將複合氧化物燒結體之平均結晶粒徑設為10 μm 以下，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

本發明之複合氧化物燒結體之體電阻較好的是30 $\text{m}\Omega\text{cm}$ 以下、更好的是10 $\text{m}\Omega\text{cm}$ 以下、更好的是5 $\text{m}\Omega\text{cm}$ 以下。藉由將複合氧化物燒結體之體電阻設為30 $\text{m}\Omega\text{cm}$ 以下，可進行DC(Direct Current，直流)濺鍍，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

較好的是本發明之複合氧化物燒結體於平面方向之相對密度之變異度為1%以下，平均孔隙數為800個/ mm^2 以下。

上述複合氧化物燒結體於平面方向之相對密度之變異度更好的是0.5%以下，更好的是0.4%以下。藉由將複合氧化物燒結體於平面方向之相對密度之變異度設為1%以下，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

再者，所謂複合氧化物燒結體之平面方向，係指於製造靶材時，複合氧化物燒結體被切割之側(侵蝕側)，係指電漿所照射之面方向。

所謂「複合氧化物燒結體於平面方向之相對密度之變異度」，係指沿照射電漿之面切出之複數片燒結體片之密度的變異度。

上述複合氧化物燒結體之平均孔隙數更好的是500個/mm²以下、更好的是300個/mm²以下、尤其好的是100個/mm²以下。藉由將複合氧化物燒結體之平均孔隙數設為800個/mm²以下，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

較好的是本發明之複合氧化物燒結體不含 β -Ga₂O₃相。藉由使複合氧化物燒結體不含 β -Ga₂O₃相，可降低體電阻、抑制相對密度之變異度，可使所獲得之薄膜電晶體之TFT特性之均勻性及TFT特性之再現性變得良好。

再者，有無 β -Ga₂O₃相可藉由有無藉由X射線繞射獲得之源自 β -Ga₂O₃之波峰(JCPDS卡片號43-1012)來確認。

較好的是本發明之複合氧化物燒結體所含之In、Ga及Zn之原子比率滿足下述式：

$$0.30 \leq \text{In}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.30 \leq \text{Ga}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.10 \leq \text{Zn}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.40。$$

更好的是滿足下述式：

$$0.35 \leq \text{In}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.50$$

$$0.35 \leq \text{Ga}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.50$$

$$0.10 \leq \text{Zn}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.30。$$

更好的是滿足下述式：

$$0.35 \leq \text{In}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.45$$

$$0.35 \leq \text{Ga}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.45$$

$$0.15 \leq \text{Zn}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.25。$$

藉由使複合氧化物燒結體所含之In、Ga及Zn之原子比率滿足上述式，可使燒結體中容易生成同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，且不易混在其他結晶型。

為了使In、Ga及Zn之原子比率處於上述範圍內，例如可將該等元素之氧化物用作本發明之複合氧化物燒結體之原料。

較好的是本發明之複合氧化物燒結體含有正四價以上之金屬元素，上述正四價以上之金屬元素相對於全部金屬元素的含量為[正四價以上之金屬元素/全部金屬元素，原子比率]=0.0001~0.2。

藉由使複合氧化物燒結體含有正四價以上之金屬元素，可降低燒結體之體電阻值，可抑制濺鍍時之異常放電之產生。

於正四價以上之金屬元素之含量[正四價以上之金屬元素/全部金屬元素，原子比率]未滿0.0001之情形時，存在降低體電阻值之效果較小之虞。另一方面，於正四價以上之金屬元素之含量[正四價以上之金屬元素/全部金屬元素，原子比率]超過0.2之情形時，存在所獲得之非晶氧化物膜會於穩定性方面產生問題之虞。

作為較好的上述正四價以上之金屬元素，可列舉錫、銦、銻、銻、銻、銻及鎢，更好的是錫、銻、銦。

上述正四價以上之金屬元素，例如可以金屬元素之含量達到上述範圍之方式，以金屬氧化物之形式添加至本發明之複合氧化物燒結體之原料中。

本發明之複合氧化物燒結體亦可含有氧空缺。因此，複合氧化物燒結體未必需滿足化學計量比。

較好的是本發明之複合氧化物燒結之氮含量為5 ppm(原子)以下。藉由將氮含量設為5 ppm以下，所獲得之半導體膜之氮含量降低，可使TFT之可靠性及均勻性提高。

另一方面，於複合氧化物燒結體之氮含量超過5 ppm之情形時，存在無法充分抑制所獲得之靶材於濺鍍時之異常放電、及吸附於靶材表面之氣體量之虞，並且存在靶材中之氮與銦於濺鍍時發生反應而生成黑色氮化銦(InN)，其混入半導體膜中而導致良率降低之虞。推測其原因為：於所含氮原子超過5 ppm之情形時，氮原子成為可動離子，並藉由閘極電壓應力集中至半導體界面而生成陷阱，或氮作為予體而使作用性能降低。

本發明之複合氧化物燒結體之製造方法中，係使用氧化銦粉末、氧化鋅粉末及氧化鎵粉末作為原料粉末。又，亦可使用該等化合物之單體、化合物、複合氧化物等作為原料粉末。

上述各原料粉之純度通常為99.9% (3 N)以上、較好的是99.99% (4 N)以上、更好的是99.995%以上、尤其好的是99.999% (5 N)以上。於各原料粉之純度未滿99.9% (3 N)之情形時，存在因雜質而導致半導體特性降低，可靠性降低等之虞。尤其是若各原料粉之Na含量未滿100 ppm，則於製作薄膜電晶體時可靠性提高，故而較佳。

本發明將比表面積為4~14 m^2/g 之氧化銦粉末、比表面積為4~14 m^2/g 之氧化鎵粉末、及比表面積為2~13 m^2/g 之氧化鋅粉末作為起始原料，較好的是將包含比表面積為6~10 m^2/g 之氧化銦粉末、比表面積為5~10 m^2/g 之氧化鎵粉末、及比表面積為2~4 m^2/g 之氧化鋅粉末，且混合粉體整體之比表面積為5~8 m^2/g 之混合粉體作為起始原料。

藉由使用上述起始原料，可使所獲得複合氧化物燒結體之相對密度之變異度減小，並可使TFT特性之均勻性及TFT特性之再現性變得良好。

再者，較好的是各原料粉之比表面積大致相同。藉此，可更有效率地進行下述之粉碎混合。具體而言，各原料粉之比表面積之比宜互為1/4~4倍以內、1/2~2倍以內更佳。各原料粉之比表面積之比超出上述範圍時，則可能無法有效率地進行混合粉碎，燒結體中亦可能有原料粉末粒子殘留。

氧化銦粉末、氧化鎵粉末及氧化鋅粉末之調配比例並無特別限定，較好的是以原子比計達到In:Ga:Zn=2:2:1之方式進行稱量。

使用例如濕式介質攪拌磨混合粉碎上述起始原料，而製備混合粉體。此時，較好的是以使混合粉碎後之混合粉整體之比表面積較混合粉碎前之混合粉整體之比表面積增加 $1.0\sim 3.0\text{ m}^2/\text{g}$ 之方式進行粉碎，或以粉碎後之混合粉體之平均中值粒徑較好的是達到 $0.4\sim 1.2\text{ }\mu\text{m}$ 左右、更好的是 $0.6\sim 1\text{ }\mu\text{m}$ 左右之方式進行粉碎。

再者，混合方法並無特別限定，亦可藉由乾式法進行混合。

藉由使用上述之混合粉體，可不經預燒步驟及還原步驟而獲得高密度之複合氧化物燒結體。由於可省略預燒步驟，故而可簡化製造步驟，並且可防止因預燒步驟中之鋅之昇華而導致之組成不均及相對密度之變異度的增高。

當混合粉碎後之混合粉體之比表面積之增加量未滿 $1.0\text{ m}^2/\text{g}$ ，或混合粉碎後之混合粉體之平均中值粒徑超過 $1\text{ }\mu\text{m}$ 時，存在所獲得之複合氧化物燒結體之燒結密度無法充分增大之情形。另一方面，當混合粉碎後之混合粉體之比表面積之增加量超過 $3.0\text{ m}^2/\text{g}$ ，或混合粉碎後之混合粉體之平均中值粒徑未滿 $0.4\text{ }\mu\text{m}$ 時，存在粉碎時來自粉碎機器等之污染(雜質混入量)增加之情形。

再者，上述比表面積可藉由BET法(Brunauer E mmett Tellern method，布厄特法)來測定，平均中值粒徑可利用

粒度分布儀來測定。該等值可藉由利用乾式粉碎法、濕式粉碎法等粉碎混合粉體而進行調整。

對上述混合粉體進行成形而製備成形體。成形體之製備可使用先前公知之各種濕式法或乾式法。

作為乾式法，可列舉冷壓(Cold Press)法或熱壓(Hot Press)法等。

乾式法之冷壓(Cold Press)法係利用噴霧乾燥機等將粉碎後之混合粉體乾燥後進行成形而製備成形體。成形可採用公知之方法，例如加壓成形、冷均壓加壓、模具成形、澆鑄成形、射出成形。為了獲得燒結密度高之燒結體(靶材)，較好的是藉由冷均壓(Cold Isostatic Pressing, CIP)等加壓進行成形。

於壓製成形(單軸壓製)後，若設置進行冷均壓(CIP)、熱均壓(Hot Isostatic Pressing, HIP)等2階段以上之成形步驟，則可提高再現性，故而較佳。

於使用CIP(冷均壓，或均壓加壓裝置)之情形時，較好的是於800~4000 kgf/cm²之表面壓力下保持0.5~60分鐘，更好的是於1900~3500 kgf/cm²之表面壓力下保持3~45分鐘，尤其好的是於2000~3000 kgf/cm²之表面壓力下保持4~30分鐘。若於該範圍內，則成形體內部之組成不均等會減少，可期待均勻化。

若表面壓力未滿800 kgf/cm²，則存在燒結後之密度不提高，或電阻增高之虞。若表面壓力超過4000 kgf/cm²，則存在裝置過大而不經濟之虞。若保持時間未滿0.5分鐘，

則存在燒結後之密度不提高，或電阻增高之虞。若超過60鐘，則存在過度耗時而不經濟之虞。

如上所述，較好的是使用噴霧乾燥機進行乾燥(造粒)。亦可藉由自然乾燥進行造粒，但若藉由自然乾燥進行造粒，則會因原料粉末之比重差而導致沈澱速度不同，因而存在 Ga_2O_3 粉末、 In_2O_3 粉末、 ZnO 粉末發生分離，而無法獲得均勻之造粒粉之虞。若使用該不均勻之造粒粉來製作燒結體，則存在生成氧化錫之凝集之情形或相對密度之變異度增大之情形，而導致TFT之良率降低、或不均勻增加。另一方面，於使用噴霧乾燥機進行造粒之情形時，由於可快速乾燥，故而不會產生上述問題。

作為濕式法，例如可使用過濾式成形法(參照日本專利特開平11-286002號公報)。該過濾式成形法係自陶瓷原料漿料中將水分減壓排水來製備成形體。

再者，於成形處理時，亦可使用聚乙烯醇或甲基纖維素、聚合蠟、油酸等成形助劑。

對所製備之成形體進行燒結而製造複合氧化物燒結體。

燒結可藉由流通氧氣而於氧氣環境中，或於加壓下進行。

於氧氣環境中進行燒結時，作為氧氣流量，較好的是2~20 L/min。藉由於氧氣環境中進行燒結，可獲得一種可抑制鋅之蒸散、平均孔隙數少、相對密度高、相對密度之變異度小、無空隙(void)之複合氧化物燒結體。又，藉由於氧氣環境中進行燒結而獲得之複合氧化物燒結體的密度

較高，因此可抑制濺鍍中之結核或微粒之產生，而製成膜特性優異之氧化物半導體膜。另一方面，於氧氣流量在上述範圍以外之情形時，存在由於氧氣之導入抑制了氧空缺，而使燒結體之比電阻增高之虞。

燒結溫度較好的是1250~1490℃、更好的是1250~1450℃、更好的是1350~1440℃。藉由將燒結溫度設為1250℃以上，可使燒結體之相對密度提高，亦可使相對密度之變異度減少，亦可抑制平均孔隙數。另一方面，藉由將燒結溫度設為1490℃以下，可抑制結晶粒徑之成長，且可抑制平均孔隙數。

又，藉由使燒結溫度達到上述範圍，容易生成 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 結晶。

燒結時間較好的是2~35小時、更好的是2.5~25小時、尤其好的是3~20小時。藉由將燒結時間設為2小時以上，可使燒結體之相對密度提高，亦可使相對密度之變異度減少。另一方面，藉由將燒結時間設為35小時以下，可抑制結晶粒徑之成長，又，可抑制平均孔隙數。

又，藉由使燒結溫度達到上述範圍，容易生成 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 結晶。

於燒結過程中，較好的是將溫度為1000℃以上時之升溫速度設為30℃/h以上，將冷卻時之降溫速度設為30℃/h以上。當溫度為1000℃以上時之升溫速度未滿30℃/h之情形時，存在氧化物發生分解而使孔隙數(針孔數)增多之虞。另一方面，冷卻時之降溫速度未滿30℃/h之情形時，存在

In及Ga之組成比發生變化之虞。

本發明之複合氧化物燒結體之製造方法亦可包含還原步驟。

還原步驟係對所獲得之燒結體進行還原處理，以使燒結體之體電阻整體均勻化而進行之任意步驟。

作為可應用之還原方法，例如可列舉使用還原性氣體之方法、於真空中進行煅燒之方法、及利用惰性氣體之還原等。

作為上述還原性氣體，例如可使用氫氣、甲烷、一氧化碳、或該等氣體與氧氣之混合氣體等。

又，於藉由上述惰性氣體中之煅燒進行還原處理時，作為惰性氣體可使用氫氣、氫氣、該等氣體與氧氣之混合氣體等。

還原處理時之溫度通常為300~1200℃，較好的是500~800℃。又，還原處理之時間通常為0.01~10小時，較好的是0.05~5小時。

以上，對本發明之複合氧化物燒結體之製造方法進行了說明，但包含同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 的複合氧化物燒結體，例如係藉由如下方式而獲得：將比表面積為8 m^2/g 之氧化銦粉末、比表面積為8 m^2/g 之氧化鎵粉末及比表面積為5 m^2/g 之氧化鋅粉末作為原料粉進行混合，利用噴霧乾燥機對所獲得之混合粉體進行造粒，不進行預燒，而於氧氣流入下於1400℃下燒結2~8小時。

當製作含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 、尖晶石結構之

ZnGa_2O_4 及/或方鐵錳礦結構之 In_2O_3 的複合氧化物燒結體時，較好的是以 $3^\circ\text{C}/\text{分}$ 以下之升溫速度升溫至燒結溫度，更好的是以 $2^\circ\text{C}/\text{分}$ 以下之升溫速度升溫至燒結溫度。

又，較好的是將由預燒所獲得之含尖晶石結構之 ZnGa_2O_4 之氧化物作為原料粉末。藉由使用該原料粉末，可容易地生成尖晶石結構之 ZnGa_2O_4 及方鐵錳礦結構之 In_2O_3 。

當製作含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 、尖晶石結構之 ZnGa_2O_4 及/或方鐵錳礦結構之 In_2O_3 的複合氧化物燒結體時，較好的是於升溫時於 $600\sim 1250^\circ\text{C}$ 下保持 $0.5\sim 20$ 小時(即，進行2階段以上之燒結)，更好的是於升溫時於 $700\sim 1000^\circ\text{C}$ 下保持 $1\sim 10$ 小時。藉由進行如此之燒結，可容易地生成含有 ZnGa_2O_4 之複合氧化物燒結體。又，藉由進行如此之燒結，可期待降低平均孔隙數。

藉由實施研磨等加工可將本發明之複合氧化物燒結體製成靶材。具體而言，利用平面研削盤來研削複合氧化物燒結體，使其表面粗糙度 R_a 達到 $5\text{ }\mu\text{m}$ 以下、較好的是使 R_a 達到 $0.3\text{ }\mu\text{m}$ 以下、更好的是使 R_a 達到 $0.1\text{ }\mu\text{m}$ 以下。

亦可進而對上述經研削所獲得之靶材之濺鍍面實施鏡面加工，使平均表面粗糙度 R_a 達到 1000 埃以下。該鏡面加工(研磨)可使用機械研磨、化學研磨、及機械化學研磨(併用機械研磨與化學研磨)等已知之研磨技術。例如，可利用固定研磨粒拋光機(拋光液：水)將本發明之氧化物燒結體拋光至 $\#2000$ 以上，或利用游離研磨粒精研機(研磨材：

SiC漿料等)進行磨削後，將研磨材更換為鑽石膏進行磨削而獲得靶材。如此之研磨方法並無特別限制。

研削、研磨較好的是對兩面各自進行厚度為0.3 mm以上之平面研削、更好的是各自進行厚度為0.5 mm以上之研削、尤其好的是進行厚度為0.7 mm以上之研削。藉由進行厚度為0.3 mm以上之平面研削，而用作靶材時，即使經過長期再進行成膜，亦可使膜質穩定。研削之厚度雖無上限，但若研削之厚度過厚，則原料之使用效率會變差，而導致成本提高，因而通常為5 mm以下、較好的是3 mm以下、更好的是2 mm以下。

尤其是當對含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 、尖晶石結構之 ZnGa_2O_4 及/或方鐵錳礦結構之 In_2O_3 的複合氧化物燒結體進行研削時，較好的是對兩面各自進行厚度為0.5 mm以上之平面研削、更好的是各自進行厚度為0.7 mm以上之研削、尤其好的是進行厚度為0.8 mm以上之研削。藉由對兩面進行充分研削，可期待相對密度之變異度之降低、成膜時再現性之提高、及平均孔隙數之降低。

此外，對靶材進行清潔處理時可使用鼓風或流水清洗等方式。藉由鼓風除去異物時，可藉由自噴嘴所對之側，利用集塵器進行吸氣來有效地除去異物。

除鼓風或流水清洗之外，亦可進行超音波清洗等。超音波清洗中，有效的是在頻率25~300 KHz之間進行多重振盪之方法。例如較好的是以頻率25~300 KHz之間每隔25 KHz之12種頻率進行多重振盪來進行超音波清洗。

對所獲得之靶材進行加工，將其焊接至支撐板上，藉此使靶材成為可安裝於成膜裝置上加以使用之濺鍍靶材。支撐板較好的是銅製。焊接中較好的是使用鈾焊料。

上述加工係將靶材切割加工為適合安裝於濺鍍裝置上之形狀，或為了安裝於支撐板等裝著用夾具上而進行切割加工。

靶材之厚度通常為2~20 mm、較好的是3~12 mm、尤其好的是4~6 mm。又，亦可將複數個靶材安裝於一個支撐板上而實質上製成一個靶材。

對於靶材表面，較好的是利用200~10,000番之鑽石磨刀石進行精加工、更好的是利用400~5,000番之鑽石磨刀石進行精加工。若使用未滿200番，或超過10,000番之鑽石磨刀石，則存在靶材容易破損之虞。

本發明之非晶氧化物膜可藉由於室溫以上、450℃以下之成膜溫度下，對包含本發明之複合氧化物燒結體之濺鍍靶材進行濺鍍而獲得，電載體濃度未滿 $10^{18}/\text{cm}^3$ 。

再者，本發明之非晶氧化物膜之組成與通常所用之濺鍍靶材的組成基本一致。

成膜溫度較好的是30℃以上、300℃以下。

於成膜溫度未滿室溫之情形時，存在因冷凝而導致所獲得之膜含有水分之虞。另一方面，成膜溫度超過450℃之情形時，存在基板變形，或膜中殘留應力而致其破損之虞。

作為上述濺鍍法，可列舉DC(直流)濺鍍法、AC(交流)濺

鍍法、RF(高頻)磁控濺鍍法、電子束蒸鍍法、離子電鍍法等，較好的是DC濺鍍法。

關於濺鍍時腔室內之壓力，例如於DC濺鍍法之情形時，通常為0.1~2.0 MPa、較好的是0.3~0.8 MPa。於RF濺鍍法之情形時，通常為0.1~2.0 MPa、較好的是0.3~0.8 MPa。

關於濺鍍時所施加之功率輸出，例如於DC濺鍍法之情形時，通常為10~1000 W、較好的是100~300 W。於RF濺鍍法之情形時，通常為10~1000 W，較好的是50~250 W。

RF濺鍍法之電源頻率例如為50 Hz~50 MHz，較好的是10 k~20 MHz。

作為濺鍍時之載氣，例如可列舉氧氣、氮氣、氬氣、氬氣及氬氣，較好的是氬氣與氧氣之混合氣體。於使用氬氣與氧氣之混合氣體之情形時，氬氣：氧氣之流量比通常為Ar:O₂=100~80:0~20，較好的是100~90:0~10。

作為基板可使用玻璃、樹脂(PET(polyethylene terephthalate，聚對苯二甲酸乙二酯)、PES(polyethersulfone，聚醚砜)等)等。

所獲得之非晶氧化物膜之膜厚根據成膜時間及濺鍍法而有所不同，例如為5~300 nm，較好的是10~120 nm。

本發明之非晶氧化物膜可適宜用作薄膜電晶體之通道層。以下，對本發明之非晶氧化物膜為通道層(半導體層)之薄膜電晶體進行說明。

圖1係表示本發明之薄膜電晶體(場效型電晶體)之一實

施形態的概略剖面圖。

薄膜電晶體1係於基板10上形成有閘極電極20。以覆蓋閘極電極20之方式具有閘極絕緣膜30，於其上進而積層有通道層40。於通道層40之兩端部分別相對向地形成有源極電極50及汲極電極60。薄膜電晶體1中，除源極電極50及汲極電極60之一部分外，均由保護膜70覆蓋。

本發明之薄膜電晶體中，通道層(半導體層)為本發明之非晶氧化物膜。

由於本發明之非晶氧化物膜為非晶質，故而可改善與絕緣膜或保護層之密著性，即使為大面積亦可容易地獲得均勻之電晶體特性。

再者，對於半導體層為非晶質膜，可藉由X射線結晶結構分析進行確認。於未觀測到明確之波峰時，半導體層為非晶質。

本發明之非晶氧化物膜之電載體濃度未滿 $10^{18}/\text{cm}^3$ ，因而非晶氧化物膜容易成為非退化半導體，遷移率及開/關比之平衡變得良好。再者，對於半導體層為非退化半導體，可藉由進行使用有霍爾效應之遷移率與載體密度之溫度變化之測定而判斷。

半導體層(非晶氧化物膜)之電載體濃度較好的是 $10^{13}/\text{cm}^3$ 以上且未滿 $10^{18}/\text{cm}^3$ ，更好的是 $10^{14}\sim 10^{17}/\text{cm}^3$ 。

藉由調整成膜時之氧分壓、或實施後處理而控制氧空缺量，調整載體密度，藉此可使半導體層成為非退化半導體。

另一方面，於半導體層為退化半導體而不為非退化半導

體時，存在因載體過多而導致斷態電流、閘極洩漏電流增加，臨限值變為負值而成為常開狀態之虞。

半導體層之帶隙較好的是2.0~6.0 eV，更好的是2.8~5.0 eV。於半導體層之帶隙未滿2.0 eV之情形時，存在吸收可見光而導致場效型電晶體發生故障之虞。另一方面，於半導體層之帶隙超過6.0 eV之情形時，存在難以供給載體而導致場效型電晶體變得不發揮功能之虞。

半導體層之表面粗糙度(RMS(Root Mean Square，均方根))較好的是1 nm以下，更好的是0.6 nm以下、更好的是0.3 nm以下。於半導體層之RMS超過1 nm之情形時，存在遷移率降低之虞。

半導體層較好的是維持了氧化銦之方鐵錳礦結構之共邊結構之至少一部分的非晶質膜。對於含有氧化銦之非晶質膜維持了氧化銦之方鐵錳礦結構之共邊結構至少一部分，可由如下方式確認：藉由使用有高亮度之同步加速器輻射等之掠角入射X射線散射(Grazing-Incidence X-ray Scattering，GIXS)求得徑向分布函數(Radial Distribution Function，RDF)，利用該函數，根據表示In-X(X為In、Zn)之波峰位於0.30至0.36 nm之間，可進行確認(F.Utsuno, et al., Thin Solid Films, Volume 496, 2006, Pages 95-98)。

又，於將上述0.30至0.36 nm間之RDF之最大值設為A，將自0.36至0.42間之RDF之最大值設為B時，較好的是原子間距離滿足 $A/B > 0.7$ 之關係，更好的是滿足 $A/B > 0.85$ 之關係，更好的是滿足 $A/B > 1$ 之關係，尤其好的是滿足 $A/B > 1.2$

之關係。

A/B為0.7以下之情形時，於將半導體層用作電晶體之活性層時，存在遷移率降低，或臨限值及S值變得過大之虞。可認為上述情形反映出非晶質膜之短程秩序性較差。

In-In之平均鍵距較好的是0.3~0.322 nm、更好的是0.31~0.32 nm。In-In之平均鍵距可藉由X射線吸收光譜法而求得。

藉由上述X射線吸收光譜法，測定自開始上升起擴展至高達數百 eV 之能量為止的延伸X射線吸收精細結構(Extended X-ray Absorption Fine Structure, EXAFS)。EXAFS係因經激發之原子周圍之原子所導致之電子背向散射而引起。其係由射出之電子波與背向散射之波之干涉效果所引起。干涉依賴於電子狀態之波長、及向周圍原子往返之光程長度。藉由對EXAFS進行傅裏葉變換可獲得徑向分布函數(RDF)，根據RDF之波峰可估計平均鍵距。

半導體層較好的是非晶質膜，非定域能階之能隙(E_0)為14 meV以下。半導體層之非定域能階之能隙(E_0)更好的是10 meV以下，更好的是8 meV以下，尤其好的是6 meV以下。於非定域能階之能隙(E_0)超過14 meV之情形時，於將半導體層用作電晶體之活性層時，存在遷移率降低、臨限值或S值變得過大之虞。可認為上述情形反映出非晶質膜之短程秩序性較差。

半導體層之膜厚通常為0.5~500 nm、較好的是1~150 nm、更好的是3~80 nm、尤其好的是10~60 nm。於半導體

層之膜厚處於該範圍內之情形時，遷移率及開/關比等 TFT 特性特別良好。

於半導體層之膜厚未滿 0.5 nm 之情形時，存在工業上難以均勻地成膜之虞。另一方面，於半導體層之膜厚超過 500 nm 之情形時，存在成膜時間變長，工業上無法採用之虞。

基板並無特別限制，可使用公知之基板。例如可使用：鹼性矽酸鹽系玻璃、無鹼玻璃、石英玻璃等玻璃基板，矽基板，丙烯酸、聚碳酸酯、聚萘二甲酸乙二醇酯 (polyethylene naphthalate, PEN) 等之樹脂基板，聚對苯二甲酸乙二醇酯 (PET)、聚醯胺等之高分子膜基材等。

基板或基材之厚度通常為 0.1~10 mm，較好的是 0.3~5 mm。於使用玻璃基板之情形時，較好的是經化學強化或熱強化之玻璃基板。於要求透明性或平滑性之情形時，較好的是玻璃基板、樹脂基板，尤其好的是玻璃基板。於要求輕量化之情形時，較好的是樹脂基板或高分子基材。

場效型電晶體較好的是具有半導體層之保護膜。於為無半導體層之保護膜之情形時，存在於真空中或低壓下，半導體層表面之氧發生脫附，斷態電流增高，臨界電壓為負之虞。又，即使於大氣中，場效型電晶體亦受到濕度等周圍之影響，而存在臨界電壓等電晶體特性之不均增大之虞。

形成半導體層之保護膜的材料並無特別限制，例如可使用 SiO_2 、 SiN_x 、 Al_2O_3 、 Ta_2O_5 、 TiO_2 、 MgO 、 ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 Sc_2O_3 、 Y_2O_3 、 Hf_2O_3 、

CaHfO_3 、 PbTi_3 、 BaTa_2O_6 、 SrTiO_3 、 AlN 等。該等中較好的是 SiO_2 、 SiN_x 、 Al_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 ，更好的是 SiO_2 、 SiN_x 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 ，尤其好的是 SiO_2 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 。

該等氧化物之含氧數亦可未必與化學計量比一致(例如可為 SiO_2 ，亦可為 SiO_x)。又， SiN_x 亦可含有氫元素。

保護膜亦可為積層有不同之2層以上之絕緣膜的結構。

保護膜亦可為結晶質、多結晶質、非晶質中之任意者，就容易在工業上製造之方面而言，較好的是多結晶質或非晶質，更好的是非晶質。於保護膜不為非晶質膜之情形時，存在界面之平滑性較差、遷移率降低、或臨界電壓或S值變得過大之虞。

半導體層之保護膜較好的是非晶質氧化物或非晶質氮化物，更好的是非晶質氧化物。於保護膜並非氧化物之情形時，存在半導體層中之氧向保護層側遷移，斷態電流增高，或臨界電壓變為負值而顯示常關狀態之虞。

又，半導體層之保護膜亦可為聚(4-乙烯酚)(poly(4-vinyl phenol)，PVP)、聚對二甲苯等之有機絕緣膜。半導體層之保護膜亦可具有無機絕緣膜及有機絕緣膜之2層以上之積層結構。

形成閘極絕緣膜之材料並無特別限制，例如可使用 SiO_2 、 SiN_x 、 Al_2O_3 、 Ta_2O_5 、 TiO_2 、 MgO 、 ZrO_2 、 CeO_2 、 K_2O 、 Li_2O 、 Na_2O 、 Rb_2O 、 Sc_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 、 PbTi_3 、 BaTa_2O_6 、 SrTiO_3 、 AlN 等。該等中較好

的是 SiO_2 、 SiN_x 、 Al_2O_3 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 ，更好的是 SiO_2 、 SiN_x 、 Y_2O_3 、 Hf_2O_3 、 CaHfO_3 。

該等氧化物之含氧數亦可未必與化學計量比一致(例如可為 SiO_2 ，亦可為 SiO_x)。又， SiN_x 亦可含有氮元素。

閘極絕緣膜亦可為積層有不同之2層以上之絕緣膜的結構。

閘極絕緣膜可為結晶質、多結晶質、非晶質中之任意者，但容易在工業上製造之方面而言，較好的是多結晶質或非晶質。

閘極絕緣膜亦可為聚(4-乙烯酚)(PVP)、聚對二甲苯等之有機絕緣膜。又，閘極絕緣膜亦可具有無機絕緣膜及有機絕緣膜之2層以上之積層結構。

形成閘極電極、源極電極及汲極電極之各電極的材料並無特別限制，例如可使用氧化銦錫(ITO)、氧化銦鋅、 ZnO 、 SnO_2 等之透明電極， Al 、 Ag 、 Cr 、 Ni 、 Mo 、 Au 、 Ti 、 Ta 、 Cu 等之金屬電極，或含有該等物質之合金之金屬電極。

又，較好的是將電極設為2層以上積層體，藉此降低接觸電阻，或提高界面強度。為了降低源極電極及汲極電極之接觸電阻，亦可對半導體層之與電極之界面進行電漿處理、臭氧處理等而調整電阻。

本發明之場效型電晶體中，亦可於半導體層與源極電極、汲極電極之間設置接觸層。較好的是接觸層低於半導體層。

接觸層之形成材料可使用與上述之半導體層相同組成之複合氧化物。即，接觸層較好的是含有In、Zn、Ga等各元素。接觸層不含有該等元素時，則接觸層與半導體層之間可能發生元素遷移，導致進行應力試驗等時有臨界電壓之偏移增大之虞。

本發明之場效型電晶體中，較好的是於半導體層與閘極絕緣膜之間、及/或半導體層與保護膜之間具有電阻高於半導體層之氧化物電阻層。

無氧化物電阻層時，則有產生斷態電流、臨界電壓變為負值而成為常開狀態、及進行保護膜之成膜或蝕刻等後處理步驟時半導體層變質而使特性變差之虞。

作為氧化物電阻層，可例示以下之膜。

- (1) 以較半導體層之積層時更高之氧分壓進行成膜的與半導體層組成相同的非晶質氧化物膜
- (2) 與半導體層組成相同但組成比有所變化之非晶質氧化物膜
- (3) 含有In及Zn且含有與半導體層不同之元素X的非晶質氧化物膜
- (4) 以氧化銦為主成分之多結晶氧化物膜
- (5) 以氧化銦為主成分且摻雜有Zn、Cu、Co、Ni、Mn、Mg等正二價元素中之1種以上的多結晶氧化物膜

於氧化物電阻層為與半導體層組成相同但組成比有所變化的非晶質氧化物膜時，In組成比較好的是小於半導體層之In組成比。

氧化物電阻層較好的是含有In及Zn之氧化物。於氧化物半電阻層不含該氧化物之情形時，存在氧化物電阻層與半導體層之間發生元素遷移，而導致在進行應力試驗等時臨界電壓之偏移增大之虞。

本發明之薄膜電晶體較好的是具有對半導體層進行遮光之結構(例如遮光層)。於薄膜電晶體不具有對半導體層進行遮光之結構時，存在光入射至半導體層而激發載體電子，導致斷態電流增高之虞。

於薄膜電晶體具有遮光層之情形時，遮光層較好的是於300~800 nm有吸收之薄膜。遮光層可設置於半導體層之上部及下部之任意部位，較好的是設置於上部及下部之雙方。

亦可將遮光層兼用作閘極絕緣膜、黑色矩陣等。於遮光層僅存在於半導體層之單側之情形時，需要於結構上進行設計以使光不會自無遮光層之側照射至半導體層。

上述場效型電晶體之各構成層可藉由本技術領域中公知之方法而形成。

作為成膜方法，可使用噴霧法、浸漬法、CVD法等化學成膜方法，或濺鍍法、真空蒸鍍法、離子電鍍法、脈衝雷射沈積法等物理成膜方法。就容易控制載體密度及容易提高膜質量方面而言，較好的是使用物理成膜方法，就生產性高而言，更好的是使用濺鍍法。

濺鍍時可採用：使用複合氧化物之燒結靶材之方法、使用複數個燒結靶材且採用共濺鍍之方法、使用合金靶材且

採用反應性濺鍍之方法等，較好的是利用使用複合氧化物之燒結靶材之方法。於使用複數個燒結靶材且採用共濺鍍之方法，及使用合金靶材且採用反應性濺鍍之方法中，存在均勻性或再現性變差，或非定域能階之能隙(E_0)增大之情形，而存在遷移率降低或臨界電壓增大等電晶體特性降低之虞。

可利用RF、DC、AC濺鍍等公知之濺鍍法，就均勻性或量產性(設備成本)之方面而言，較好的是DC濺鍍或AC濺鍍。

所形成之層可藉由各種蝕刻法進行圖案化。

本發明中，較好的是使用本發明之濺鍍靶材，藉由DC或AC濺鍍來形成半導體層。藉由使用DC或AC濺鍍，與使用RF濺鍍時相比可降低成膜時之損害。因此，於場效型電晶體中，可期待臨界電壓偏移降低、遷移率提高、臨界電壓減少、S值減少等效果。

本發明中，較好的是於形成半導體層後，於70~350℃下進行熱處理。尤其好的是於形成半導體層與半導體層之保護膜後，於70~350℃下進行熱處理。

於熱處理溫度未滿70℃之情形時，存在所獲得之電晶體之熱穩定性或耐熱性降低、或遷移率降低、或S值增大、或臨界電壓增高之虞。另一方面，於熱處理溫度超過350℃之情形時，存在無法使用無耐熱性之基板，需花費熱處理用之設備費用之虞。

熱處理溫度較好的是80~260℃、更好的是90~180℃、更

好的是100~150℃。尤其是藉由將熱處理溫度設為180℃以下，可將PEN等耐熱性低之樹脂基板用作基板，故而較佳。

熱處理時間通常為1秒~24小時，可根據熱處理溫度進行調整。

於熱處理溫度為70~180℃之情形時，熱處理時間較好的是10分鐘~24小時、更好的是20分鐘~6小時、更好的是30分鐘~3小時。

於熱處理溫度為180~260℃之情形時，熱處理時間較好的是6分鐘~4小時、更好的是15分鐘~2小時。

於熱處理溫度為260~300℃之情形時，熱處理時間較好的是30秒~4小時、更好的是1分鐘~2小時。

於熱處理溫度為300~350℃之情形時，熱處理時間較好的是1秒~1小時、更好的是2秒~30分鐘。

上述熱處理較好的是於惰性氣體中且於氧分壓為 10^{-3} Pa以下之環境中進行，或利用保護層覆蓋半導體層後進行。藉由於該等條件下進行熱處理，可提高再現性。

於本發明之薄膜電晶體具有接觸層之情形中，接觸層之製作方法並無特別限制，可改變成膜條件來形成與半導體層組成比相同之接觸層；或形成與半導體層組成比不同之接觸層；或藉由電漿處理或臭氧處理來提高與半導體層之電極之接觸部分的電阻，藉此來構成接觸層；或於形成半導體層時藉由調整氧分壓等成膜條件而製成電阻高於半導體層之層，而構成接觸層。

本發明之薄膜電晶體之遷移率較好的是 $1\text{ cm}^2/\text{Vs}$ 以上、更好的是 $3\text{ cm}^2/\text{Vs}$ 以上、更好的是 $8\text{ cm}^2/\text{Vs}$ 以上。於電晶體之遷移率未滿 $1\text{ cm}^2/\text{Vs}$ 之情形時，存在開關速度變慢，而無法用於大畫面高精細之顯示器之虞。

本發明之薄膜電晶體之開/關比較好的是 10^6 以上、更好的是 10^7 以上、更好的是 10^8 以上。

斷態電流較好的是 2 pA 以下、更好的是 1 pA 以下。於斷態電流超過 2 pA 之情形時，於將本發明之薄膜電晶體用於顯示器之情形時，存在對比度變差及畫面之均勻性變差之虞。

閘極洩漏電流較好的是 1 pA 以下。於閘極洩漏電流超過 1 pA 之情形時，於將本發明之薄膜電晶體用於顯示器之情形時，存在對比度變差之虞。

臨界電壓通常為 $0\sim 10\text{ V}$ 、較好的是 $0\sim 4\text{ V}$ 、更好的是 $0\sim 3\text{ V}$ 、更好的是 $0\sim 2\text{ V}$ 。於臨界電壓未滿 0 V 之情形時，存在成為常開狀態，於斷開時需施加電壓而導致消耗電力增大之虞。另一方面，於臨界電壓超過 10 V 之情形時，存在驅動電壓增大而導致消耗電力增大，或需要高遷移率之虞。

本發明之薄膜電晶體之 S 值較好的是 0.8 V/dec 以下，更好的是 0.3 V/dec 以下、更好的是 0.25 V/dec 以下、尤其好的是 0.2 V/dec 以下。於 S 值超過 0.8 V/dec 之情形時，存在驅動電壓增大而導致消耗電力增大之虞。尤其是於將本發明之薄膜電晶體用於有機EL顯示器時，若將 S 值設為 0.3 V/dec 以下以進行直流驅動，則可大幅降低消耗電力，故

而較佳。

此外，所謂S值(Swing Factor，波動值)，係指於自斷開狀態增加閘極電壓時，自斷開狀態至導通狀態，汲極電流急劇上升，而S值表示該急劇上升之程度。如下述式所定義般，將汲極電流上升1位(10倍)時之閘極電壓之增加量視為S值。

$$S \text{ 值} = dV_g / d\log(I_{ds})$$

S值越小，急劇上升之程度越大(「薄膜電晶體技術大全」，鵜飼育弘著，2007年出版，工業調查會)。若S值較大，則存在自導通切換至斷開時需要施加較高之閘極電壓，導致消耗電力增大之虞。

於50℃下對本發明之薄膜電晶體施加10 μ A之直流電壓100小時前後之臨界電壓之偏移量，較好的是1.0 V以下，更好的是0.5 V以下。於上述臨界電壓之偏移量超過1 V之情形時，於將本發明之薄膜電晶體用於有機EL顯示器之情形時，存在畫質變化之虞。

又，於轉換曲線中，較好的是使閘極電壓升降之時遲滯較小者。

本發明之薄膜電晶體之通道寬度W及通道長度L之比W/L通常為0.1~100，較好的是0.5~20、更好的是1~8。於W/L超過100之情形時，存在洩漏電流增加，或開/關比降低之虞。於W/L未滿0.1之情形時，存在場效遷移率降低，或夾斷不明確之虞。

通道長度L通常為0.1~1000 μ m、較好的是1~100 μ m、更

好的是2~10 μm 。於通道長度L未滿0.1 μm 之情形時，存在工業上難以製造且洩漏電流增大之虞。另一方面，於通道長度L超過1000 μm 之情形時，存在元件變得過大之虞。

[實施例]

以下，基於實施例對本發明進行詳細說明，本發明只要不超出其主旨，則並不限定於以下之實施例。

實施例1

[複合氧化物燒結體之製造]

使用下述之氧化物粉末作為起始原料粉末。再者，該等氧化物粉末之比表面積係藉由BET法來測定。

(a) 氧化鈮粉末：比表面積為8 m^2/g

(b) 氧化鎳粉末：比表面積為8 m^2/g

(c) 氧化鋅粉末：比表面積為5 m^2/g

以(a)達到50重量%、(b)達到35重量%、及(c)達到15重量%之方式稱取上述氧化物粉末並將該等混合，來製備包含(a)、(b)及(c)之原料混合粉體。所製備之原料混合粉體整體之比表面積為6.3 m^2/g 。

使用濕式介質攪拌磨，一面確認所製備之原料混合粉體之比表面積，一面將其混合粉碎。所獲得之粉碎後之混合粉體的比表面積較原料混合粉體之比表面積增加了2 m^2/g 。

再者，使用1 mm ϕ 之氧化鋁珠作為濕式介質攪拌磨之粉碎介質。

利用噴霧乾燥機將所獲得之粉碎後之混合粉體乾燥後，

填充至模具(150 mm ϕ ，20 mm厚)，利用冷壓機進行加壓成形來製備成形體。一面對該成形體流通氧氣，一面於氧氣環境中於1400℃下燒結2小時，進而於氫氣環境中於880℃下熱處理2小時來進行還原處理，而製造燒結體。將燒結體之製造條件示於表1。如此，可不進行預燒步驟而獲得濺鍍靶材用燒結體。

再者，上述燒結係藉由如下方式進行：以0.9℃/分之升溫速度升溫至800℃後，再以2.5℃/分之升溫速度升溫至1100℃，其後以5.0℃/分之升溫速度升溫至1400℃，並保持在1400℃。此過程中，未設置於固定溫度下之保持時間。

藉由X射線繞射分析所製造之燒結體。結果確認到燒結體含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 且不含 $\beta\text{-Ga}_2\text{O}_3$ 相。

此外，針對所獲得之燒結體，確認到歸屬於同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之波峰面積為波峰總面積之99%以上。又，未確認到歸屬於 ZnO 、 InGaO_3 、 $\text{In}_2\text{O}_3(\text{ZnO})_3$ 等 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 以外之金屬氧化物之結晶波峰。

又，由利用EPMA(Electron Probe Micro Analyzer，電子微探分析儀)所獲得之In、Ga、Zn、O之組成之面分析圖，確認到各元素係均勻地分散。

燒結體中之氮含量為5 ppm以下。燒結體中之氮含量係利用微量總氮分析裝置(Total Nitrogen Analyzer，TN)進行測定。微量總氮分析裝置於元素分析中，係用於僅以氮(N)，或氮(N)及碳(C)作為對象元素而求出氮量、或氮量與

碳量之分析。

於TN中，係使含氮無機物或含氮有機物於觸媒之存在下發生分解，將N轉化為一氧化氮(NO)，使該NO氣體與臭氧進行氣相反應，藉由化學發光而發光，並根據其發光強度對N進行定量。

上述X射線繞射之測定條件如下所述。

裝置：(股)RIGAKU製造之Ultima-III

X射線：Cu-K α 射線(波長1.5406 Å，利用石墨單色器進行單色化)

2 θ - θ 反射法、連續掃描(1.0°/分鐘)

採樣間隔：0.02°

狹縫DS、SS：2/3°，RS：0.6 mm

藉由以下之方法，對所獲得之燒結體之相對密度、相對密度之變異度、平均結晶粒徑、體電阻(m Ω cm)、最大密度差、平均孔隙數、外觀(色不均)、及裂痕進行評價。將結果示於表1。

(1) 相對密度

切出燒結體之任意10處，藉由阿基米德法求出該等之密度，將該等之密度的平均值作為燒結體之相對密度。

(2) 相對密度之變異度

切出燒結體之任意10處，藉由阿基米德法求出該等之密度，基於其平均值、最大值及最小值並根據下述式算出相對密度之變異度。

相對密度之變異度=(最大-最小)/平均 $\times$ 100(%)

(3) 平均結晶粒徑

將燒結體包埋於樹脂中，將其表面用粒徑為 $0.05\ \mu\text{m}$ 之氧化鋁粒進行研磨後，使用 X 射線微量分析器 (EPMA) 之 JXA-8621MX (日本電子公司製造) 將研磨面放大至 5000 倍，對在燒結體表面之 $30\ \mu\text{m} \times 30\ \mu\text{m}$ 見方之框內所觀察到的結晶粒子之最大徑進行測定。將該結晶粒子之最大徑作為平均結晶粒徑。

(4) 體電阻

使用電阻率計 (三菱化學 (股) 製造，Loresta)，依據四探針法 (JIS R 1637) 對燒結體之任意 10 處測定體電阻，將該等之平均值作為燒結體之體電阻。

(5) 平均孔隙數

於燒結體之任意方向實施鏡面研磨後，進行蝕刻，利用 SEM (Scanning Electron Microscope，掃描式電子顯微鏡) 觀測組織，對每單位面積之直徑 $1\ \mu\text{m}$ 以上之孔隙個數進行計數。

(6) 外觀 (色不均)

於北窗日光下，自距離 50 cm 處目測燒結體，按下述進行分類。

◎：完全沒有色不均

○：基本沒有色不均

△：有若干色不均

×：有色不均

再者，燒結體有色不均之情形時，例如存在於使用靶材

時難以判斷其狀態之虞。

(7) 裂痕

於北窗日光下，自距離50 cm處觀測燒結體，確認有無裂痕產生。

○：無

×：有

[濺鍍靶材之製造]

自所製造之燒結體切出靶材用燒結體。利用金剛石切割器將所切出之靶材用燒結體之側邊切斷，於平面研削盤上研削表面，而製成表面粗糙度Ra為5 μm 以下之靶材素材。其次，對靶材素材之表面鼓風，進而以頻率25~300 KHz之間每隔25 KHz之12種頻率進行多重振盪來進行超音波清洗3分鐘。此後，使用鈦焊料將靶材素材焊接至無氧銅製支撐板上，而製成靶材。濺鍍靶材之表面粗糙度為 $Ra \leq 0.5 \mu\text{m}$ ，具備無方向性之研削面。

[TFT面板之製造]

按以下之步驟來製作底閘極型TFT元件。

於玻璃基板上，於室溫下進行RF濺鍍而積層鉬金屬200 nm後，利用濕式蝕刻進行圖案化，而製作閘極電極。其次，使用電漿輔助化學氣相沈積裝置(plasma-enhanced chemical vapor deposition, PECVD)，於製作了閘極電極之基板上將 SiO_x 成膜而作為閘極絕緣膜。將所製造之濺鍍靶材安裝於DC濺鍍法之一的DC磁控濺鍍法之成膜裝置上，於成膜溫度50℃下、於閘極絕緣膜上成膜非晶氧化物

膜。使用霍爾效應測定裝置(Toyo-Technica製造)對非晶氧化物膜進行測定，結果電載體濃度為 $5 \times 10^{17}/\text{cm}^3$ 。其後，藉由乾式蝕刻對非晶氧化物膜進行圖案化，而形成半導體層(膜厚40 nm)。使用PECVD將 SiO_x 成膜，藉由乾式蝕刻(RIE(Reactive Ion Etching，反應性離子蝕刻))進行圖案化而製成第一保護層(蝕刻阻止)。繼而，藉由DC濺鍍成膜Ti/AI/Ti積層膜。成膜後，藉由乾式蝕刻(RIE)進行圖案化而形成源極電極、汲極電極。進而，作為第二保護層，係使用PECVD將 SiN_x 成膜後，形成接觸孔而與外部配線連接。此後，於大氣中，於 280°C 下熱處理1小時，製作通道長度為 $10\text{ }\mu\text{m}$ ，通道寬度為 $100\text{ }\mu\text{m}$ 之電晶體。於基板(TFT面板)內等間隔排列形成有 $10 \times 10 = 100$ 個TFT。

對TFT面板內100個元件之特性全部進行評價。s之結果除發現3個閘極短路外，場效遷移率穩定在 $8 \sim 10\text{ cm}^2/(\text{V} \cdot \text{秒})$ 之範圍內，臨界電壓穩定於 $0.5 \sim 2.0\text{ V}$ 之範圍內。尤其是於相接之TFT元件之間幾乎未發現特性差異。

關於如此而獲得之TFT面板之特性變化，係使用所製作之濺鍍靶材連續製作5批次之TFT，並藉由以下之方法對其特性進行評價。將結果示於表1。

(8) TFT特性之均勻性

測定於同一面板內之 $V_g = 6\text{ V}$ 中之通態電流之最大值與最小值之比(最大值/最小值)。按以下標準將最大值與最小值之比分類，並進行評價。

1.05以內：◎

1.10以內：○

1.20以內：△

超過1.20：×

(9) TFT特性之再現性

測定於連續5批次量中之第1批次與第5批次之平均場效遷移率之比(第1批次/第5批次)。按以下標準將平均場效遷移率之比進行分類，並進行評價。

1.10以內；◎

1.20以內：○

1.50以內：△

超過1.50：×

實施例2~7

除使用表1所示之起始原料粉末，以表1所示之製造條件來製造燒結體以外，其他與實施例1同樣地進行來製作燒結體並進行評價，再製作TFT面板並進行評價。將結果示於表1。

實施例8~15

除使用表2所示之起始原料粉末，以表2所示之製造條件來製造燒結體以外，其他與實施例1同樣地進行來製作燒結體並進行評價，再製作TFT面板並進行評價。將結果示於表2。

再者，實施例8~15分別係使用氧化錫、氧化鋅、氧化鋁、氧化銻、氧化銻、氧化鋁、氧化鋁及氧化鎢作為起始原料粉末，該等正四價以上之金屬元素之氧化物係以[正

四價以上之金屬元素/全部金屬元素，原子比率] $=0.0005$ 之方式進行添加。

由表2表明：藉由添加正四價以上之金屬元素，相對密度、相對密度之變異度、體電阻及平均孔隙數之評價結果有所提高。

實施例16

使用下述之氧化物粉末作為起始原料粉末。再者，該等氧化物粉末之比表面積係藉由BET法進行測定。

(a) 氧化銦粉末：比表面積為 $8 \text{ m}^2/\text{g}$

(b) 氧化鎵粉末：比表面積為 $8 \text{ m}^2/\text{g}$

(c) 氧化鋅粉末：比表面積為 $5 \text{ m}^2/\text{g}$

以原子比率為 $\text{In}:\text{Ga}:\text{Zn}=2:2:1$ 之方式稱取作為起始原料粉末之(a)氧化銦粉末、(b)氧化鎵粉末及(c)氧化鋅粉末，使用高速混合機於大氣中以轉速為 3000 rpm 、旋轉時間為4分鐘之條件進行混合。將該混合粉於電爐內，於空氣環境氣體中於 1000°C 下保持5小時來進行預燒。

將所製備之預燒混合粉與氧化鋇珠一併投入磨碎機，以轉速為 300 rpm 、旋轉時間為3小時之條件進行混合粉碎。以使混合粉碎後之原料粉成為固形物成分為50%之漿料之方式來添加水，將入口溫度設定為 200°C 、出口溫度設定為 120°C 來進行造粒。

將所獲得之造粒粉於 400 kgf/cm^2 之表面壓力下保持1分鐘，進行壓製成形(單軸成形)，再利用CIP(均壓加壓裝置)於 2100 kgf/cm^2 之表面壓力下保持5分鐘，而獲得成形體。

將所獲得之成形體投入電爐中，於氧氣流入下，以 $1.0^{\circ}\text{C}/\text{分}$ 之升溫速度升溫至 800°C 後保持5小時，其後進而以 $1.0^{\circ}\text{C}/\text{分}$ 之升溫速度升溫至 1400°C 後，保持20小時來進行燒結。其後，藉由爐冷來降溫。

將所獲得之厚度為6.6 mm之燒結體之外周進行圓筒研削後，再對兩面分別進行0.8 mm之平面研削，而獲得厚度為5.0 mm之靶材用燒結體。

與實施例1同樣地對所獲得之燒結體進行評價，並與實施例1同樣地進行來製作TFT面板並進行評價。將結果示於表3。

雖未進行還原處理，但仍獲得了體電阻較低之靶材用燒結體。推測其原因在於含有方鐵錳礦結構之 In_2O_3 。又，相對密度之變異度、平均孔隙數及TFT特性之再現性變得良好。推測其原因在於在 800°C 下設定了保持時間。

實施例17

除藉由於 1370°C 下保持12小時來進行燒結外，其他與實施例16同樣地進行來製造燒結體。

與實施例1同樣地對所獲得之燒結體進行評價，並與實施例1同樣地進行來製作TFT面板並進行評價。將結果示於表3。

藉由X射線繞射對實施例16及17之研削後之靶材用燒結體進行分析，結果確認到燒結體含有作為主成分之同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，且進而含有 ZnGa_2O_4 所示之尖晶石結構與 In_2O_3 所示之方鐵錳礦結構之結晶型。

此外，所謂「含有作為主成分之同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 」，係指於X射線繞射中，歸屬於 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 所示之同系結晶結構之波峰面積之總計為波峰總面積的50%以上之情形。該波峰面積之總計更好的是80%以上，更好的是90%以上，尤其好的是95%以上。

又，對包含實施例16及17之燒結體之濺鍍靶材進行濺鍍而形成非晶氧化物膜之過程中，未確認到異常放電。

比較例1

[複合氧化物燒結體之製造]

使用下述氧化物粉末作為起始原料粉末。

(a') 氧化銦粉末：4 N、比表面積為 $3 \text{ m}^2/\text{g}$

(b') 氧化鎵粉末：4 N、比表面積為 $3 \text{ m}^2/\text{g}$

(c') 氧化鋅粉末：4 N、比表面積為 $2 \text{ m}^2/\text{g}$

以(a')達到45重量%、(b')達到30重量%及(c')達到25重量%之方式稱取上述氧化物粉末，將該等氧化物粉末投入至放入有200 g直徑為2毫米之氧化鋁珠之容量為500 ml的聚醯胺容器中，使用Fritsch·Japan公司製造之行星型球磨裝置進行1小時濕式混合，而製備混合粉體。分散介質係使用乙醇。

將所製備之混合粉體投入氧化鋁坩鍋中，於大氣中於 1000°C 下預燒5小時後，再次使用行星型球磨裝置進行1小時解碎處理。將所獲得之預燒粉體藉由單軸加壓(100 kg/m^2)成形為直徑20毫米之圓板狀，於大氣中於 1400°C 下煅燒2小時，進而於氫氣環境中於 880°C 下熱處理2小時，

而製造燒結體。

與實施例1同樣地對所製造之燒結體進行評價。將結果示於表4。

又，除使用比較例1之燒結體以外，其他與實施例1同樣地進行來製造濺鍍靶材，再製作TFT面板並進行評價。將結果示於表4。

比較例2、4、5及6

除使用表4所示之起始原料粉末，以表4所示之製造條件來製造燒結體以外，其他與實施例1同樣地進行來製作燒結體並進行評價，再製作TFT面板並進行評價。將結果示於表4。

比較例3

除使用表4所示之起始原料粉末，以表4所示之製造條件來製造燒結體以外，其他與比較例1同樣地進行來製作燒結體並進行評價，再製作TFT面板並進行評價。將結果示於表4。

再者，比較例1及3中，原料粉之調整係以進行12小時之自然乾燥來代替噴霧乾燥機。

藉由X射線繞射對所製造之比較例1~6之燒結體進行分析。結果確認到比較例1~6之燒結體除含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 之外，亦含有 $\beta\text{-Ga}_2\text{O}_3$ 相、 InGaZnO_4 (JCPDS 卡片號 38-1104)、 ZnGa_2O_4 (JCPDS 卡片號 38-1240)、 In_2O_3 (JCPDS 卡片號 06-041)等。將結果示於表4。

[表 1]

		實施例1	實施例2	實施例3	實施例4	實施例5	實施例6	實施例7
製造條件	比表面積 [m ² /g]	In ₂ O ₃	8	8	8	8	12	6
		Ga ₂ O ₃	8	8	8	8	12	6
		ZnO	5	5	5	5	8	3
	整體之比表面積	混合粉碎前	6.3	6.3	6.3	6.3	9.7	4.4
		混合粉碎後	8.3	8.3	8.3	8.3	11.8	6.4
	造粒方法	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機
	預燒步驟	無	無	無	無	無	無	無
	燒結氣體環境	氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入
	燒結溫度[°C]	1400	1400	1400	1400	1350	1400	1400
	燒結時間[h]	2	4	8	10	4	2	2
燒結體物性	組成	In ₂ Ga ₂ ZnO ₇	○	○	○	○	○	○
		β-Ga ₂ O ₃	-	-	-	-	-	-
		InGaZnO ₄	-	-	-	-	-	-
		ZnGa ₂ O ₄	-	-	-	-	-	-
		In ₂ O ₃	-	-	-	-	-	-
		(In,Ga) ₂ O ₃	-	-	-	-	-	-
		平均	97.0	99.1	99.0	94.1	99.1	98.1
	相對密度[%]	最大	97.2	99.2	99.2	94.3	99.2	98.3
		最小	96.8	99.0	98.8	93.9	98.9	97.9
		相對密度之變異度	0.41	0.20	0.40	0.43	0.30	0.41
TFT特性	結晶粒徑[μm]	4	4	8	9	4	3	5
	體電阻[mΩcm]	3.8	3.2	5.8	25	4.1	4.8	3.7
	平均孔隙數[個/mm ²]	80	70	60	400	70	80	60
	外觀	◎	◎	◎	◎	◎	◎	◎
	裂痕	○	○	○	○	○	○	○
	減膜方式	DC	DC	DC	DC	DC	DC	DC
	均勻性	◎	◎	◎	◎	◎	◎	◎
	再現性	◎	◎	◎	○	◎	◎	◎

[表 2]

	實施例8		實施例9	實施例10	實施例11	實施例12	實施例13	實施例14	實施例15
	比表面積 [m ² /g]	In ₂ O ₃ Ga ₂ O ₃ ZnO							
製造條件	正四價以上之金屬元素		8	8	8	8	8	8	8
	混合粉砕前		8	8	8	8	8	8	8
	混合粉砕後		5	5	5	5	5	5	5
	Sn		Zr	Ge	Ce	Nb	Ta	Mo	W
	6.4		6.4	6.4	6.4	6.4	6.4	6.4	6.4
	8.4		8.4	8.4	8.4	8.4	8.4	8.4	8.4
	噴霧乾燥機		噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機
	無		無	無	無	無	無	無	無
	燒結氣體環境		氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入	氧氣流入
	燒結溫度[°C]		1400	1400	1400	1400	1400	1400	1400
燒結體物性	燒結時間[h]		2	2	2	2	2	2	2
	In ₂ Ga ₂ ZnO ₇		○	○	○	○	○	○	○
	β-Ga ₂ O ₃		-	-	-	-	-	-	-
	InGaZnO ₄		-	-	-	-	-	-	-
	ZnGa ₂ O ₄		-	-	-	-	-	-	-
	In ₂ O ₃		-	-	-	-	-	-	-
	(In,Ga) ₂ O ₃		-	-	-	-	-	-	-
	平均		99.3	99.2	99.3	99.1	99.2	99.4	99.2
	最大		99.4	99.3	99.4	99.3	99.4	99.5	99.3
	最小		99.1	99.0	99.1	98.9	99.0	99.2	99.1
	相對密度之變異度		0.30	0.30	0.30	0.40	0.40	0.30	0.20
	結晶粒徑[μm]		3	3	3	3	3	3	3
	體電阻[mΩcm]		2.4	2.4	2.2	2.6	2.5	2.3	2.2
	平均孔隙數[個/mm ²]		40	50	25	50	45	30	30
	外觀		◎	◎	◎	◎	◎	◎	◎
TFT特性	裂痕		○	○	○	○	○	○	○
	減蝕方式		DC	DC	DC	DC	DC	DC	DC
	均勻性		◎	◎	◎	◎	◎	◎	◎
	再現性		◎	◎	◎	◎	◎	◎	◎

[表 3]

			實施例16	實施例17
製造條件	比表面積[m ² /g]	In ₂ O ₃	8	8
		Ga ₂ O ₃	8	8
		ZnO	5	5
	混合方法		高速混合機	高速混合機
	造粒方法		噴霧乾燥機	噴霧乾燥機
	預燒步驟		有	有
	燒結氣體環境		氧氣流入	氧氣流入
	第1階段燒結	燒結溫度[°C]	800	800
		保持時間[h]	5	5
	第2階段燒結	燒結溫度[°C]	1400	1370
		保持時間[h]	20	12
	還原處理		無	無
燒結體物性	組成	In ₂ Ga ₂ ZnO ₇	○(主成分)	○(主成分)
		β-Ga ₂ O ₃	-	-
		InGaZnO ₄	-	-
		ZnGa ₂ O ₄	○	○
		In ₂ O ₃	○	○
		(In,Ga) ₂ O ₃	-	-
	相對密度[%]	平均	99.3	98.0
		最大	99.4	98.2
		最小	99.2	97.8
	相對密度之變異度		0.20	0.20
	結晶粒徑[μm]		3	3
	體電阻[mΩcm]		2.9	3.1
	平均孔隙數[個/mm ²]		30	40
	外觀		◎	◎
	裂痕		○	○
TFT特性	減鍍方式		DC	DC
	異常放電		無	無
	均勻性		◎	◎
	再現性		◎	◎

[表 4]

製造條件	比較例1		比較例2	比較例3	比較例4	比較例5	比較例6
	比表面積[m ² /g]	In ₂ O ₃ Ga ₂ O ₃ ZnO					
製造條件	整體之比表面積	混合粉碎前 混合粉碎後	2.5 4.4	16 16 16 16 18.5	5 6.5 8.5	5 6.5 8.5	5 6.5 8.5
	造粒方法	自然乾燥	有	自然乾燥	噴霧乾燥機	噴霧乾燥機	噴霧乾燥機
	預燒步驟	有	無	有	無	無	無
	燒結氣體環境	大氣中	氧氣流入	大氣中	氧氣流入	氧氣流入	氧氣流入
	燒結溫度[°C]	1400	1400	1400	1400	1150	1500
燒結體物性	燒結時間[h]	2	10	2	40	2	2
	組成	In ₂ Ga ₂ ZnO ₇	○	○	-	-	-
		β-Ga ₂ O ₃	○	○	-	○	-
		InGaZnO ₄	-	-	○	○	-
		ZnGa ₂ O ₄	-	-	○	○	-
		In ₂ O ₃	-	-	-	○	-
		(In,Ga) ₂ O ₃	-	-	-	-	○
	相對密度[%]	平均	88.1	94.5	81.8	98.0	94.5
		最大	88.8	94.8	83.3	98.5	94.8
		最小	87.3	94.1	80.2	97.4	94.1
	相對密度之變異度	1.70	0.74	3.79	1.12	2.05	0.74
	結晶粒徑[μm]	18	16	13	22	6	18
	體電阻[mΩcm]	180	160	200	3.8	300	400
	平均孔隙數[個/mm ²]	900	600	1100	120	2800	2100
	外觀	○	◎	△	◎	△	×
TFT特性	裂痕	○	○	○	×	○	×
	蒸鍍方式	RF	RF	RF	DC	RF	RF
	均勻性	△	△	△	△	×	×
	再現性	×	×	×	×	×	×

[產業上之可利用性]

本發明之複合氧化物燒結體可用作濺鍍靶材。使用本發明之濺鍍靶材所形成之薄膜可用作電晶體之通道層。

以上較詳細地說明了本發明之實施形態及/或實施例，但本領域技術人員在實質上不脫離本發明之新穎主旨及效果之情形時，可容易地對該等例示之實施形態及/或實施例實施多種變更。因此，該等多種變更亦包含於本發明之範圍內。

本說明書中所記載之文獻之內容全部引用於此。

【圖式簡單說明】

圖1係表示本發明之薄膜電晶體之一實施形態的概略剖面圖。

【主要元件符號說明】

1	薄膜電晶體
10	基板
20	閘極電極
30	閘極絕緣膜
40	通道層
50	源極電極
60	汲極電極
70	保護膜

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：98742957

C04B 35/01 (2006.01)

※ 申請日：98.12.15

※IPC 分類：C04B 35/04 (2006.01)

一、發明名稱：(中文/英文)

C3C 14/44 (2006.01)

複合氧化物燒結體及包含其之濺鍍靶材

C3C 14/08 (2006.01)

二、中文發明摘要：

H01L 29/68 (2006.01)

本發明係關於一種含有同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，燒結體密度以相對密度計為90%以上，平均結晶粒徑為10 μm 以下之複合氧化物燒結體。

三、英文發明摘要：

七、申請專利範圍：

1. 一種複合氧化物燒結體，其含有同系(homologous)結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ ，且
燒結體密度以相對密度計為90%以上。
2. 如請求項1之複合氧化物燒結體，其中平均結晶粒徑為10 μm 以下。
3. 如請求項1之複合氧化物燒結體，其中實質上由上述同系結晶結構之 $\text{In}_2\text{Ga}_2\text{ZnO}_7$ 所構成。
4. 如請求項1之複合氧化物燒結體，其中進而含有尖晶石結構之 ZnGa_2O_4 。
5. 如請求項1之複合氧化物燒結體，其中進而含有方鐵錳礦結構之 In_2O_3 。
6. 如請求項1之複合氧化物燒結體，其中進而含有尖晶石結構之 ZnGa_2O_4 及方鐵錳礦結構之 In_2O_3 。
7. 如請求項1之複合氧化物燒結體，其中體電阻為30 $\text{m}\Omega\text{cm}$ 以下。
8. 如請求項1之複合氧化物燒結體，其中平面方向之相對密度之變異度為1%以下，且平均孔隙數為800個/ mm^2 以下。
9. 如請求項1之複合氧化物燒結體，其中不含 $\beta\text{-Ga}_2\text{O}_3$ 相。
10. 如請求項1之複合氧化物燒結體，其中原子比率滿足下述式：

$$0.30 \leq \text{In}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.30 \leq \text{Ga}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.60$$

$$0.10 \leq \text{Zn}/(\text{In}+\text{Zn}+\text{Ga}) \leq 0.40。$$

11. 如請求項1至10中任一項之複合氧化物燒結體，其中含有正四價以上之金屬元素，

上述正四價以上之金屬元素相對於全部金屬元素的含量[正四價以上之金屬元素/全部金屬元素，原子比率]為0.0001~0.2。

12. 如請求項11之複合氧化物燒結體，其中上述正四價以上之金屬元素係選自錫、鋯、鎢、鈾、鈦、鉭、鉬及鎢中之1種以上之元素。

13. 一種複合氧化物燒結體之製造方法，其係將比表面積為4~14 m²/g之氧化鈦粉末、比表面積為4~14 m²/g之氧化鎢粉末、及比表面積為2~13 m²/g之氧化鋅粉末作為原料來製備成形體，

並於氧氣環境中於1250~1490℃下燒結上述成形體2~35小時。

14. 如請求項13之複合氧化物燒結體之製造方法，其中將比表面積為6~10 m²/g之氧化鈦粉末、比表面積為5~10 m²/g之氧化鎢粉末及比表面積為2~4 m²/g之氧化鋅粉末混合而製備混合粉體整體之比表面積為5~8 m²/g之混合粉體，

將上述混合粉體利用濕式介質攪拌磨來混合粉碎，使混合粉體整體之比表面積增加1.0~3.0 m²/g，

將上述比表面積增加後之混合粉體予以成形而製備成形體。

15. 一種濺鍍靶材，其包含如請求項1至12中任一項之複合氧化物燒結體。
16. 一種非晶氧化物膜，其係於室溫以上450℃以下之成膜溫度下濺射如請求項15之濺鍍靶材而獲得者，且電載體濃度未滿 $10^{18}/\text{cm}^3$ 。
17. 一種薄膜電晶體，其中如請求項16之非晶氧化物膜為通道層。

八、圖式：

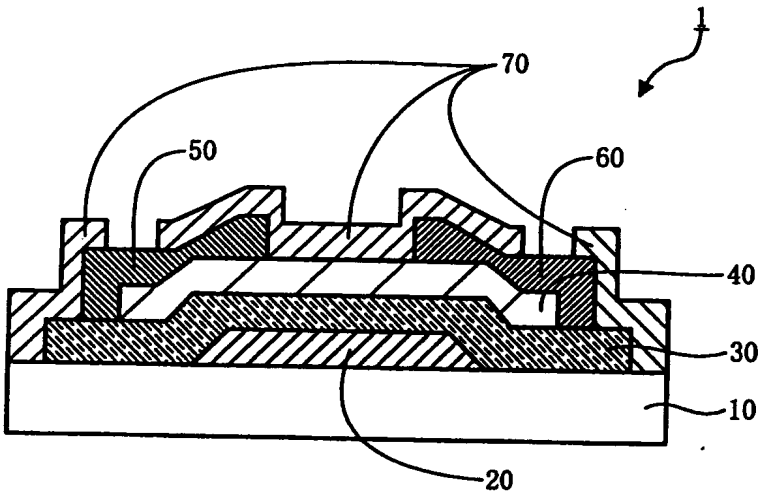


圖1

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	薄膜電晶體
10	基板
20	閘極電極
30	閘極絕緣膜
40	通道層
50	源極電極
60	汲極電極
70	保護膜

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)