(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 102362460 A
(43)申请公布日 2012.02.22

(21)申请号 200980158223.8
(22)申请日 2009.04.24
(85)PCT申请进入国家阶段日
2011.09.20
(86)PCT申请的申请数据
PCT/IB2009/051693 2009.04.24
(87)PCT申请的公布数据
WO2010/122374 EN 2010.10.28
(71)申请人 诺基亚公司
地址 芬兰埃斯波
(72)发明人 J·B·安德森
P·布约恩-约尔根森
(74)专利代理机构 北京市金杜律师事务所 11256
代理人 吴立明 姜彦
(51)Int.Cl.
H04L 1/18(2006.01)

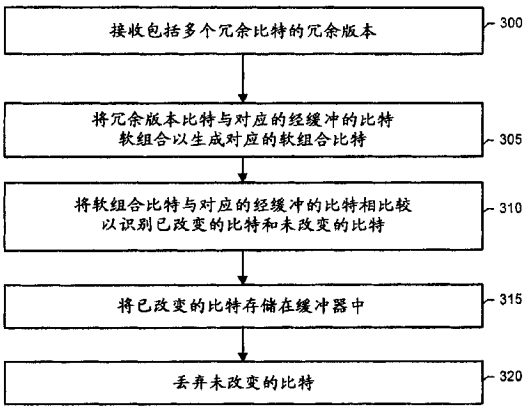
权利要求书 2 页 说明书 10 页 附图 3 页

(54)发明名称

用于DELTA数据存储的方法和装置

(57)摘要

本发明提供了用于例如在混合自动重复请求(HARQ)缓冲器内实现delta数据存储的各种方法。一种示例方法包括接收包括多个冗余版本比特的冗余版本以及将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。该示例方法进一步包括将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特，将已改变的比特存储在缓冲器中，从而替代对应于已改变的比特的经缓冲的比特。还提供了类似的示例装置。



CN 102362460 A

1. 一种方法，包括：

接收包括多个冗余版本比特的冗余版本；

将所述冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特；

将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特；以及

将所述已改变的比特存储在缓冲器中，从而替代对应于所述已改变的比特的所述经缓冲的比特。

2. 根据权利要求 1 的方法，其中接收所述冗余版本包括响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本。

3. 根据权利要求 1 的方法，其中将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特包括将所述未改变的比特的值设置为中性值并且丢弃具有所述中性值的所述未改变的比特。

4. 根据权利要求 1 的方法，其中接收所述冗余版本包括响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本；以及其中存储所述已改变的比特包括将所述已改变的比特存储在外部 HARQ 缓冲器中。

5. 根据权利要求 1 的方法，其中将所述冗余版本比特与对应的经缓冲的比特软组合以生成所述对应的软组合比特包括进行软组合以生成所述对应的软组合比特，所述软组合比特是表明相应的编码比特是 1 还是 0 的概率值。

6. 一种包括处理器和存储指令的存储器的装置，所述指令响应于由所述处理器执行所述指令而致使所述装置至少进行以下步骤：

接收包括多个冗余版本比特的冗余版本；

将所述冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特；

将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特；以及

将所述已改变的比特存储在缓冲器中，从而替代对应于所述已改变的比特的所述经缓冲的比特。

7. 根据权利要求 6 的装置，其中致使所述装置接收所述冗余版本包括致使其响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本。

8. 根据权利要求 6 的装置，其中致使所述装置将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特包括致使其将所述未改变的比特的值设置为中性值并且丢弃具有所述中性值的所述未改变的比特。

9. 根据权利要求 6 的装置，其中致使所述装置接收所述冗余版本包括致使其响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本；以及其中致使所述装置存储所述已改变的比特包括致使其将所述已改变的比特存储在外部 HARQ 缓冲器中。

10. 根据权利要求 6 的装置，其中致使所述装置接收所述冗余版本包括致使其响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本；以及其中致使所述装置存储所述已改变的比特包括致使其将所述已改变的比特存储在内部 HARQ 缓冲器中。

11. 根据权利要求 6 的装置，其中致使所述装置将所述冗余版本比特与对应的经缓冲的比特软组合以生成所述对应的软组合比特包括致使其进行软组合以生成所述对应的软

组合比特，所述软组合比特是表明相应的编码比特是 1 还是 0 的概率值。

12. 根据权利要求 6 的装置，其中所述装置包括移动终端。

13. 一种包括至少一个计算机可读存储介质的计算机程序产品，所述计算机可读存储介质具有存储在其中的可执行计算机可读程序代码指令，所述计算机可读程序代码指令配置为：

接收包括多个冗余版本比特的冗余版本；

将所述冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特；

将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特；以及

致使所述已改变的比特存储在缓冲器中，从而替代对应于所述已改变的比特的所述经缓冲的比特。

14. 根据权利要求 13 的计算机程序产品，其中，所述计算机可读程序代码指令配置为接收所述冗余版本包括配置为响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本。

15. 根据权利要求 13 的计算机程序产品，其中，所述计算机可读程序代码指令配置为将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特包括配置为将所述未改变的比特的值设置为中性值并且丢弃具有所述中性值的所述未改变的比特。

16. 根据权利要求 13 的计算机程序产品，其中，所述计算机可读程序代码指令配置为接收所述冗余版本包括配置为响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本；以及其中所述计算机可读程序代码指令配置为存储所述已改变的比特包括配置为将所述已改变的比特存储在外部 HARQ 缓冲器中。

17. 根据权利要求 13 的计算机程序产品，其中，所述计算机可读程序代码指令配置为接收所述冗余版本包括配置为响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本；以及其中所述计算机可读程序代码指令配置为存储所述已改变的比特包括配置为致使所述已改变的比特存储在内部 HARQ 缓冲器中。

18. 根据权利要求 13 的计算机程序产品，其中，所述计算机可读程序代码指令配置为将所述冗余版本比特与对应的经缓冲的比特软组合以生成所述对应的软组合比特包括配置为进行软组合以生成所述对应的软组合比特，所述软组合比特是表明相应的编码比特是 1 还是 0 的概率值。

19. 一种装置，包括：

用于接收包括多个冗余版本比特的冗余版本的装置；

用于将所述冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特的装置；

用于将所述软组合比特与所述对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特的装置；以及

用于将所述已改变的比特存储在缓冲器中，从而替代对应于所述已改变的比特的所述经缓冲的比特的装置。

20. 根据权利要求 19 的装置，其中用于接收所述冗余版本的装置包括用于响应于实现混合自动重复请求 (HARQ) 而接收所述冗余版本的装置。

用于 DELTA 数据存储的方法和装置

技术领域

[0001] 本发明的实施例总体上涉及支持网络通信的机制，并且更特别地涉及用于 delta 数据存储的方法和装置。

背景技术

[0002] 诸如无线数据网络（例如第三代合作伙伴计划 (3GPP) 长期演进 (LTE) 系统、扩频系统（诸如码分多址 (CDMA) 网络）、时分多址 (TDMA) 网络等）之类的无线通信系统为用户提供了移动便利性以及丰富的服务和特征集。这一便利性已经被数量日益增长的消费者广泛地采用，作为用于商业和个人使用的受到认可的通信模式。作为广泛使用无线通信网络的结果，用户越来越需要新的和经由网络实现的更强大的功能。考虑到这一点，尽管通信设备持续演进，但通信设备的局限性对设备功能具有负面效果。网络设备的有限计算能力、可用于网络设备的有限电力（例如电池电源）以及 / 或者设备计算和存储用于应用的数据所需的时间，通常产生网络瓶颈和 / 或通信设备的功能局限性。

发明内容

[0003] 描述了用于例如在混合自动重复请求 (HARQ) 缓冲器内实现 delta 数据存储的方法和装置。根据本发明的示例实施例，可以接收冗余版本以用于数据分组纠错。冗余版本可以包括多个比特。可以将冗余版本内的比特的值与存储在 HARQ 缓冲器中的比特软组合。可以将经由软组合处理生成的比特与 HARQ 缓冲器中对应的现有比特值相比较。如果识别出软组合比特与相应的经缓冲的比特之间的差异，则可以将软组合比特存储在 HARQ 缓冲器中，从而替代经缓冲的比特。如果没有识别出软组合比特与相应的经缓冲的比特之间的差异（例如软组合比特和相应的经缓冲的比特相等或同样），则可以丢弃软组合比特，而不是将其存储在 HARQ 缓冲器中。

[0004] 在此描述了本发明的各种示例实施例。一个示例实施例是一种用于 delta（差异）数据存储的方法。该示例方法包括接收包括多个冗余版本比特的冗余版本，以及将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。该示例方法进一步包括将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特，并且将已改变的比特存储在缓冲器中，从而替代对应于已改变的比特的经缓冲的比特。

[0005] 另一示例实施例是一种用于 delta 数据存储的示例装置。该示例装置包括处理器和存储指令的存储器，这些指令响应于由处理器执行这些指令而致使该示例装置执行各种功能。致使该示例装置接收包括多个冗余版本比特的冗余版本，以及将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。进一步致使该示例装置将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特，并且将已改变的比特存储在缓冲器中，从而替代对应于已改变的比特的经缓冲的比特。

[0006] 另一示例实施例是一种用于 delta 数据存储的示例计算机程序产品。该示例计算机程序产品包括至少一个计算机可读存储介质，该计算机可读存储介质具有存储在其中的

可执行计算机可读程序代码指令。该示例计算机程序产品的计算机可读程序代码指令配置为接收包括多个冗余版本比特的冗余版本，以及将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。该示例计算机程序产品的计算机可读程序代码指令进一步配置为将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特，并且致使已改变的比特存储在缓冲器中，从而替代对应于已改变的比特的经缓冲的比特。

[0007] 根据另一示例实施例，提供了一种用于 delta 数据存储的示例装置。该示例装置包括用于接收包括多个冗余版本比特的冗余版本的装置，以及用于将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特的装置。该示例装置进一步包括用于将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特的装置，以及用于将已改变的比特存储在缓冲器中，从而替代对应于已改变的比特的经缓冲的比特的装置。

附图说明

[0008] 已经概括地如此描述了本发明，现在将参考附图，附图并非一定是按比例绘制的，并且其中：

[0009] 图 1 示出了根据本发明的各种示例实施例的包括针对冗余版本的比特定义的示例比特定义；

[0010] 图 2 示出了根据本发明的各种示例实施例的用于 delta 数据存储的示例框图和处理流程；

[0011] 图 3 示出了根据本发明的各种示例实施例的用于 delta 数据存储的示例装置的框图；以及

[0012] 图 4 示出了根据本发明的各种示例实施例的用于实现 delta 数据存储的示例方法。

具体实施方式

[0013] 现在，将在下文中更全面地参考附图来描述本发明的示例实施例，在附图中示出了本发明的某些而不是所有实施例。实际上，本发明可以体现为很多不同的形式并且不应当解释为限于在此阐明的实施例；相反，提供这些实施例从而使得本公开将满足可应用的法定要求。贯穿说明书，类似的参考标号指代类似的元素。根据本发明的某些示例实施例，术语“数据”、“内容”、“信息”以及类似的术语可以可互换地用来指代能够被传送、接收、操作和 / 或存储的数据。

[0014] 很多无线通信系统，包括第三代合作伙伴计划 (3GPP) 长期演进 (LTE) 系统，利用被称为混合自动重复请求 (HARQ) 的错误控制方案。HARQ 方案将自动重复请求 (ARQ) 协议与前向纠错 (FEC) 方案组合，以提供用于无线链路的错误控制技术。注意，不同的无线技术可以利用不同的 HARQ 方案。HARQ 可以用于提高 LTE 的链路和频谱效率，因为 HARQ 使得系统可以在第一次传输的相对较高的块错误率下操作。可以使得 HARQ 方案成为介质访问控制 (MAC) 层的部分并且在逐终端的基础上启用 HARQ 方案。

[0015] 在很多 HARQ 方案中，FEC 编码数据分组的接收器可以尝试对该分组进行解码。基于被解码的分组的循环冗余校验 (CRC)，对分组的解码可能失败。响应于解码失败，接收器

可以实现对重传该分组的请求。考虑到这一点，可以重传整个原始分组，可以传送该分组的一部分，或者可以将与该分组相关联的信息传送给接收器以用于纠错目的。无需考虑所传送的信息的内容类型，重传可以被称为该分组的冗余版本。依赖于接收器所接收到的冗余版本的类型，接收器可以相应地进行反应以使用该冗余版本来执行纠错。

[0016] 在类型 I HARQ 方案中，响应于对分组的失败解码，丢弃解码出的信息并且请求新的分组。类型 I 方案中的冗余版本可以是原始分组的同样的重传。这样，单独地并且独立于先前接收的分组而对所有冗余版本进行解码。

[0017] 在类型 II HARQ 方案中，响应于未能对分组解码，也可以请求重传。然而，在类型 II 方案中，可以将与原始数据分组相关联的信息作为软数据存储，软数据也被称为软比特或软符号。软数据可以存储在软缓冲器中，软缓冲器也被称为 HARQ 缓冲器，其可以驻留在接收器的存储器设备内。响应于接收到冗余版本，经由软组合处理生成经缓冲的软数据和冗余版本数据的组合。由于冗余版本可以包括整个原始分组、分组的一部分或者与分组相关联的信息，因此将冗余版本数据与经缓冲的软数据软组合可以按照多种方式执行。例如，可以执行最大比合并 (MRC)，或者可以执行对数似然比 (LLR) 合并。对数据进行软组合的结果可以采取解码后的分组的相应比特为 1 或 0 的概率的形式。如果在接收到冗余版本之后，仍然不能准确地对分组进行解码，则可以请求附加的冗余版本。因此，冗余版本数据与经缓冲的软数据的组合会引起纠错以及提高解码后的数据为准确的保证。

[0018] 类型 II HARQ 方案还可以基于软组合处理的结果规定要在冗余版本中接收的数据的量。例如，如果确定解码后的分组内的特定比特仍然可疑，则可以请求针对该可疑比特的冗余版本。考虑到这一点，冗余版本可以不是可单独解码的，而是依赖于已经接收的软数据以便使该冗余版本有价值。以这种方式，Type III HARQ 方案不同于类型 II 方案。在类型 III HARQ 方案中，每个冗余版本是可单独解码的。然而，类型 III HARQ 方案还使用软组合以及 HARQ 缓冲器。

[0019] 如上所述，将经缓冲的数据与冗余版本数据组合以最终更新 HARQ 缓冲器中的信息可以被称为软组合。在某些实例中，对数据进行软组合可能生成与解码后的分组中的每个比特相关联的多个比特。比特的数量可以是表明比特是 1 或 0 的确定性的概率值。例如，可以使用五比特的概率值从而使得单独的五比特值与底层的解码后的分组的每个比特相关联。考虑到这一点，有代表性的概率值可以是表 1 中所示的样式。

[0020] 表 1

[0021]

相对概率	二进制值	十进制值
强“0”	01111	+15
弱“0”	00001	+1
中性	00000	0
弱“1”	11111	-1

强“1”	10001	-15

[0022] 参考表 1，与比特相关联的“强‘0’”表明同“弱‘0’”与该比特相关联相比，该比特值更有可能是 0。基于概率值，可以确定关于已经有多准确地对分组进行了解码的指示。“中性”值可以是表明相关联的比特基于接收到的数据相对不确定的指示。

[0023] 考虑关于表 1 而描述的五比特概率方案，可以看到，HARQ 缓冲器可能具有相对较大的大小要求。作为结果，将 HARQ 缓冲器实现为内部 HARQ 缓冲器（例如在作为处理器的公共芯片或集成电路上的存储器中）可能是昂贵的。另一方面，HARQ 缓冲器的外部实现（例如与处理器分立的单独的芯片或集成电路）可能导致增加的用电量以及在对缓冲器进行写入和读出时影响带宽的延迟。在某些实例中，可以在 LTE 中利用有限缓冲器速率匹配 (LBRM) 以减少 HARQ 缓冲器的存储器大小要求。

[0024] 图 1 描绘了 HARQ 缓冲器针对所传送的数据的示例大小要求。考虑到这一点，发射机处的编码器输出可以是例如三个 6144 比特码块。编码器输出的第一块可以是系统比特或原始数据比特，并且编码器输出的第二块可以是第一奇偶比特集。第一奇偶比特集相对于原始数据比特可以是冗余的。编码器输出的第三块可以是第二奇偶比特集，其相对于原始数据比特同样可以是冗余的。这样，参考图 1 而实现的示例编码器可以是三分之一编码器 (one-third encoder)，因为编码器输出在三分之一的比特中包括原始数据。

[0025] 发射缓冲器（例如 Tx 缓冲器）可以包括编码码块的某些或所有比特。根据各种示例实施例，发射缓冲器可以包括 9270 至 18432 个比特，但在某些实例中，可以限定发射缓冲器包括仅仅 6144 个比特。出于速率匹配目的，可以忽略 Tx 缓冲器中不包括的编码器输出比特。可以将发射缓冲器的内容提供给接收机。随后，发射机可以向接收机提供附加的冗余版本（例如 RV0、RV1、RV2 和 RV3）。冗余版本的大小可以由无线信道容量限定，对于演进的通用陆地无线接入网络 (E-UTRAN) 系统来说就是这种情况。可以采用如下方式提供冗余版本，即接收机响应于接收第二冗余版本（在此情况下为 RV1）而接收编码器输出的所有比特，这可能发生在 E-UTRAN 系统中的 3、4 和 5 类中的最高数据速率处。

[0026] 在使用 HARQ 技术的高数据速率系统中，可以依赖于最大可实现数据速率以及与构造 HARQ 缓冲器相关联的成本来减小 HARQ 缓冲器的大小。HARQ 缓冲器大小的减小可能引起 HARQ RV 不以原始编码速率被存储在 HARQ 缓冲器中，或者不被完全地存储。相应地，可能容易以更高的数据速率发生 RV 的重合，其中 HARQ 缓冲器的大小变为一种限制因素。考虑到这一点，表 1 提供了根据 3GPP36.304 的 UE 类别、相关联的数据速率以及 HARQ 缓冲器大小。

[0027] 表 2

[0028]

UE 类别	每子帧的最大数据速率	HARQ 缓冲器大小
第 1 类	10296	250368

第 2 类	51024	1237248
第 3 类	102048	1237248
第 4 类	150752	1827072
第 5 类	302752	3667200

[0029] 根据上文，本发明的示例实施例特别地针对高数据速率通信减小了功耗以及与用软组合的结果更新 HARQ 缓冲器相关联的滞后时间。为此，本发明的示例实施例减少了针对 HARQ 缓冲器而执行的写入操作的数量。

[0030] 考虑到这一点，图 2 描绘了本发明的示例实现的处理流程和高级框图。示例系统 100 可以包括在接收数据分组并且利用 HARQ 缓冲器来实现 HARQ 方案的通信设备中。示例系统 100 包括软组合器 105、HARQ 缓冲器 110 以及已改变 / 未改变比特检测器 115。软组合器 105 和已改变 / 未改变比特检测器 115 可以代表由诸如下面描述的处理器 205 之类的处理器实现的本发明的示例实施例的功能方面。HARQ 缓冲器 105 可以实现在诸如下面描述的存储器设备 210 之类的内部或外部存储器设备中。

[0031] 根据示例实施例，系统 100，特别是软组合器 105，可以接收包括冗余版本比特的冗余版本。考虑到这一点，软组合器 105 可以包括用于检测所接收的分组内的软比特的软比特检测器，并且还可以配置为执行速率匹配。进一步，示例系统 100 的软组合器 105 可以配置为将重合的冗余版本比特与从 HARQ 缓冲器 110 获取的对应的经缓冲的比特软组合以生成软组合比特。在一个示例实施例中，软组合器 105 还可以配置为向 turbo 解码模块提供软组合比特，可能连同附加的插入中性值比特一起，作为完整的码块（例如 3×6144 比特）。

[0032] 已改变 / 未改变比特检测器 115 可以将软组合比特与经缓冲的比特相比较以识别已经经由软组合而改变的或者经过了软组合仍保持不变的比特。在一个示例实施例中，可以实现先进先出 (FIFO) 延迟机制以允许对来自软组合器 105 的软组合比特与从 HARQ 缓冲器 110 接收的对应的经缓冲的比特的比较的正确定时。经由该比较，已改变 / 未改变比特检测器 115 可以配置为识别一组已改变的比特以及一组未改变的比特。已改变 / 未改变比特检测器 115 可以将已改变的比特存储在 HARQ 缓冲器中以基于最近接收的冗余版本来更新适当的比特值。已改变 / 未改变比特检测器 115 还可以丢弃未改变的比特。考虑到这一点，丢弃未改变的比特可以包括不对未改变的比特采取进一步动作，诸如不将未改变的比特进一步存储在 HARQ 缓冲器 110 中。根据一个示例实施例，丢弃未改变的比特可以包括除允许在临时缓冲器（该临时缓冲器用于当对分组的解码失败时的未来比较）中重写未改变的比特以外，不对未改变的比特采取动作。考虑到这一点，已改变 / 未改变比特检测器 115 可以实现临时 HARQ FIFO 缓冲器以促进经缓冲的比特与软组合比特之间的比较。针对实现临时 FIFO 缓冲器的考虑可以包括成本、芯片上的可用硅面积以及 / 或者用于回写至 HARQ 缓冲器的电力（特别是当 HARQ 缓冲器的位置相对遥远时）。

[0033] 在一个示例实施例中，已改变 / 未改变比特检测器 115 可以识别包括在软组合比特中的未改变的比特并且将对应的未改变的比特的值修改为中性值（例如来自表 1 的“00000”）。随后，已改变 / 未改变比特检测器 115 可以将具有中性值的软组合比特识别为

要丢弃的比特。考虑到这一点，可以将该中性值作为在识别可以丢弃的比特时使用的标记来对待。根据各种示例实施例，可以使用各种其他标记，以识别可以丢弃的比特，诸如相关联的比特标志或比特屏蔽技术。

[0034] 根据各种示例实施例，示例软组合器、示例已改变 / 未改变比特检测器以及示例 HARQ 缓冲器的操作的更详细的描述可以如下，以构造代表发射机处的编码输出的完整码块。软组合器可以接收第一冗余版本 (RV0) 并且插入用于在 RV0 中没有接收到的完整码块的丢失的比特（例如丢失的奇偶比特）的中性值。可以将所得到的完整码块的第一版本存储在 HARQ 缓冲器中，并且可能地提供给 turbo 解码模块用于解码。

[0035] 然后，软组合器可以接收第二冗余版本 (RV1)。软组合器可以取得存储在 HARQ 缓冲器中的码块并且对包括在 RV1 中的重合比特进行软组合。已改变 / 未改变比特检测器可以识别已改变的比特并且将已改变的比特回写到 HARQ 缓冲器。还可以将所得到的码块提供给 turbo 解码模块用于解码。

[0036] 随着软组合器附加地收到冗余版本，该软组合器可以从 HARQ 缓冲器取得所存储的码块（软组合的版本）并且对重合的比特进行软组合。已改变 / 未改变比特检测器可以识别已改变的比特并且将已改变的比特回写到 HARQ 缓冲器。还可以将所得到的码块提供给 turbo 解码模块用于解码。

[0037] 在上面和此处一般性地提供的描述说明了用于实现 delta 数据存储的示例方法、示例装置以及示例计算机程序产品。图 3 采取示例装置 200 的形式图示了本发明的另一示例实施例，该示例装置 200 配置为执行在此描述的本发明的各方面。根据某些示例实施例，示例装置 200 可以包括图 1 的软组合器 105、HARQ 缓冲器 110 以及 / 或者已改变 / 未改变比特检测器 115，并且配置为执行关于图 1 而描述的软组合器 105、HARQ 缓冲器 110 以及 / 或者已改变 / 未改变比特检测器 115 的操作。示例装置 200 还可以配置为执行本发明的示例方法，诸如关于图 4 而描述的那些。

[0038] 在某些示例实施例中，装置 200 体现为具有有线或无线通信能力的通信设备的组件或作为组件而被包括。装置 200 或者可以包括装置 200 的设备的某些示例包括计算机、服务器、网络实体、诸如移动电话之类的移动终端、便携式数字辅助设备 (PDA)、寻呼机、移动电视、游戏设备、移动计算机、膝上型计算机、相机、录像机、音频 / 视频播放器、无线电和 / 或全球定位系统 (GPS) 设备、上述各项的任何组合等。

[0039] 示例装置 200 包括以下各项或者在其他情况下与以下各项进行通信：处理器 205、存储器设备 210、通信接口 215、冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245。在某些实施例中，示例装置 200 可以可选地包括用户接口 225。处理器 205 可以体现为实现本发明的示例实施例的各种功能的各种装置，包括例如微处理器、协处理器、控制器、诸如 ASIC（专用集成电路）之类的专用集成电路、FPGA（现场可编程门阵列）、或硬件加速器、处理电路等。根据一个示例实施例，处理器 205 可以代表协调操作的多个处理器。处理器 205 可以但不是必须包括一个或多个伴随的数字信号处理器。在某些示例实施例中，处理器 205 配置为执行存储在存储器设备 210 中的指令或者处理器 205 可以用其他方式访问的指令。这样，无论是配置为硬件还是经由存储在计算机可读存储介质上的指令或者其组合，当进行了相应配置时，处理器 205 都可以是能够执行根据本发明的实施例的操作的实体。因此，在处理器 205 体现为 ASIC、FPGA 等的示例实施例中，处理器 205 特别地配置

为用于进行在此描述的操作的硬件。备选地，在处理器 205 体现为对存储在计算机可读存储介质上的指令的执行者的示例实施例中，这些指令特别地配置处理器 205 以执行在此描述的算法和操作。在某些示例实施例中，处理器 205 是特定设备（例如移动终端）的处理器，其中通过经由所执行的指令将处理器 205 进一步配置用于执行在此描述的算法和操作来将该处理器配置用于采用本发明的示例实施例。

[0040] 存储器设备 210 可以是可以包括易失性和 / 或非易失性存储器的一个或多个计算机可读存储介质。在某些示例实施例中，存储器设备 210 包括随机存取存储器 (RAM)，其包括动态和 / 或静态 RAM、片上或片外高速缓存存储器等等。进一步，存储器设备 210 可以包括非易失性存储器，其可以是嵌入式的和 / 或可移除的，并且可以包括例如只读存储器、闪速存储器、磁存储设备（例如硬盘、软盘驱动器、磁带等）、光盘驱动器和 / 或介质、非易失性随机存取存储器 (NVRAM) 等等。存储器设备 210 可以包括用于临时存储数据的高速缓存区域。考虑到这一点，某些或所有存储器设备 210 可以包括在处理器 205 内。

[0041] 进一步，存储器设备 210 可以配置为存储用于使得处理器 205 和示例装置 200 能够执行根据在此描述的本发明的示例实施例的各种功能的信息、数据、应用、计算机可读程序代码指令等。例如，存储器设备 210 可以配置为对用于由处理器 205 处理的输入数据进行缓冲。附加地或备选地，存储器设备 210 可以配置为存储用于由执行器 205 执行的指令。

[0042] 通信接口 215 可以是配置为从网络和 / 或与示例装置 200 通信的任何其他设备或模块接收数据和 / 或向其传送数据的、体现为硬件、计算机程序产品或者硬件和计算机程序产品的组合的任何设备或装置。处理器 205 还可以配置为通过例如控制包括在通信接口 215 内的硬件来辅助经由通信接口的通信。考虑到这一点，通信接口 215 可以包括例如一个或多个天线、发射机、接收机、收发机和 / 或支持硬件，包括用于实现与网络 220 的通信的处理器。经由通信接口 215 和网络 220，示例装置 200 可以采用对等方式或者通过经由基站、接入点、服务器、网关、路由器等的间接通信与各种其他网络实体通信。

[0043] 通信接口 215 可以配置为根据任何有线或无线通信标准提供通信。通信接口 215 可以配置为支持诸如多输入多输出 (MIMO) 环境之类的多天线环境中的通信。进一步，通信接口 215 可以配置为支持正交频分复用 (OFDM) 信令。在某些示例实施例中，通信接口 215 可以配置为根据各种技术进行通信，这些技术诸如第二代 (2G) 无线通信协议 IS-136（时分多址 (TDMA)）、GSM（全球移动通信系统）、IS-95（码分多址 (CDMA)）、第三代 (3G) 无线通信协议（诸如通用移动通信系统 (UMTS)、CDMA2000、宽带 CDMA(WCDMA) 以及时分 - 同步 CDMA(TD-SCDMA)）、3.9 代 (3.9G) 无线通信协议（诸如演进的通用陆地无线接入网络 (E-UTRAN)），以及第四代 (4G) 无线通信协议、先进国际移动电信 (IMT-Advanced) 协议、包括 LTE-advanced 的长期演进 (LTE) 协议等。进一步，通信接口 215 可以配置为根据如下技术提供通信，这些技术诸如射频 (RF)、红外 (IrDA) 或者多个不同的无线联网技术中的任何一个，包括诸如 IEEE 802.11（例如 802.11a、802.11b、802.11g、802.11n 等）之类的 WLAN 技术、无线局域网 (WLAN) 协议、诸如 IEEE 802.16 之类的微波接入全球互操作性 (WiMAX) 技术以及 / 或者诸如 IEEE802.16、蓝牙 (BT)、BT 的低功率版本、极宽带 (UWB)、Wibree、Zigbee 之类的无线个人区域网络 (WPAN) 技术，等等。通信接口 215 还可以配置为可能地经由网际协议 (IP) 来支持网络层的通信。

[0044] 用户接口 225 可以与处理器 205 通信以经由用户接口 225 接收用户输入以及 / 或

者将输出作为例如可听的、视觉的、机械的或者其他输出指示呈现给用户。用户接口 225 可以包括例如键盘、鼠标、操纵杆、显示器（例如触摸屏显示器）、麦克风、扬声器或者其他输入 / 输出机制。

[0045] 示例装置 200 的冗余版本接收机 235、比特组合器 240 以及比特比较器 245 可以配置为致使装置 200 执行各种功能。示例装置 200 的冗余版本接收机 235、比特组合器 240 以及比特比较器 245 可以是任何如下装置或设备，其部分地或整体地体现于硬件、计算机程序产品或者硬件和计算机程序产品的组合，诸如实现所存储的指令以配置示例装置 200 的处理器 205，或者硬件配置的处理器 205，其配置为执行在此描述的冗余版本接收机 235、比特组合器 240 和 / 或比特比较器 245 的功能。在示例实施例中，处理器 205 包括或控制冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245。冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245 可以部分地或整体地体现为类似于处理器 205 但与处理器 205 分立的处理器。考虑到这一点，冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245 可以与处理器 205 通信。在各种示例实施例中，冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245 部分地或整体地驻留在不同的装置上，从而使得冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245 的某些或所有功能可以由第一装置执行，并且冗余版本接收机 235、比特组合器 240 以及 / 或者比特比较器 245 的其余功能可以由一个或多个其他装置执行。

[0046] 冗余版本接收机 235 可以配置为接收冗余版本。冗余版本可以包括多个冗余版本比特。根据某些示例实施例，冗余版本接收机 235 可以配置为响应于实现 HARQ 方案而接收冗余版本。

[0047] 比特组合器 240 可以配置为将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。可以从 HARQ 缓冲器获取经缓冲的比特。在一个示例实施例中，HARQ 缓冲器可以包括在存储器设备 210 中。HARQ 缓冲器可以体现为内部存储器，诸如处理器 205 的高速缓存存储器，或者外部存储器，诸如单独的存储器芯片上包括的非易失性存储器。根据一个示例实施例，将冗余版本比特与经缓冲的比特软组合会生成代表概率值的对应的软组合比特。该概率值可以表明相应的编码比特是 1 还是 0。

[0048] 比特比较器 245 可以配置为将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特。响应于识别出已改变的比特，比特比较器 245 可以配置为将已改变的比特存储在缓冲器中。考虑到这一点，可以存储已改变的比特，从而在缓冲器中替代对应于已改变的比特的经缓冲的比特。如上所述，缓冲器可以是包括在内部存储器或外部存储器中的 HARQ 缓冲器。响应于识别出未改变的比特，比特比较器 245 可以配置为丢弃未改变的比特。根据各种示例实施例，不将未改变的比特存储在缓冲器（例如 HARQ 缓冲器）中。考虑到这一点，根据一个示例实施例，除允许在比特所驻留的存储器中重写未改变的比特以外，不对识别出的为改变的比特采取动作。根据某些示例实施例，比特比较器 245 可以响应于识别出未改变的比特而将未改变的比特的值设置为中性值。随后，可以检查这些比特的值并且可以将具有中性值的比特作为未改变的比特丢弃。

[0049] 图 1 和图 4 示出了根据本发明的示例实施例的示例系统、方法和 / 或计算机程序产品。应当理解，流程图的每个块或操作和 / 或流程图中的块或操作的组合可以由各种装置来实现。用于实现流程图的块或操作、流程图中的块或操作的组合或者在此描述的本发

明的示例实施例的其他功能的装置可以包括硬件和 / 或计算机程序产品，该计算机程序产品包括计算机可读存储介质，该计算机可读存储介质具有存储在其中的一个或多个计算机程序代码指令、程序指令或者可执行计算机可读程序代码指令。考虑到这一点，程序代码指令可以存储在示例装置（诸如示例装置 200）的存储器设备（诸如存储器设备 210）上并且由处理器（诸如处理器 205）执行。应当意识到，可以从计算机可读存储介质加载任何此类程序代码指令到计算机或其他可编程装置（例如处理器 205、存储器设备 210）上以产生特定机器，从而使得该特定机器变为用于实现在流程图的块或操作中指定的功能的装置。这些程序代码指令还可以存储在计算机可读存储介质中，该计算机可读存储介质能够引导计算机、处理器或者其他可编程装置以特定方式运转从而生成特定机器或特定制品。存储在计算机可读存储介质中的指令可以产生制品，其中该制品变为用于实现在流程图的块或操作中指定的功能的装置。程序代码指令可以从计算机可读存储介质获取并且加载到计算机、处理器或者其他可编程装置中以将计算机、处理器或者其他可编程装置配置为执行要在计算机、处理器或者其他可编程装置上执行或者要由计算机、处理器或者其他可编程装置执行的操作。程序代码指令的获取、加载和执行可以顺序地执行，从而使得一次获取、加载和执行一个指令。在某些示例实施例中，获取、加载和 / 或执行可以并行地执行，从而使得一起获取、加载和 / 或执行多个指令。程序代码指令的执行可以产生计算机实现的处理，从而使得由计算机、处理器或者其他可编程装置执行的指令提供用于实现在流程图的块或操作中指定的功能的操作。

[0050] 相应地，由处理器执行与流程图的块或操作相关联的指令或者在计算机可读存储介质中存储与流程图的块或操作相关联的指令支持用于执行指定功能的操作的组合。还应当理解，流程图的一个或多个块或操作以及流程图中的块或操作的组合可以由执行指定功能的基于专用硬件的计算机系统和 / 或处理器或者专用硬件和程序代码指令的组合来实现。

[0051] 图 4 描绘了根据本发明的各种示例实施例的用于实现 delta 数据存储的示例方法。该示例方法包括在 300 处接收冗余版本。冗余版本可以包括多个冗余版本比特。根据某些示例实施例，可以响应于实现 HARQ 方案而接收冗余版本。

[0052] 该示例方法进一步包括在 305 处将冗余版本比特与对应的经缓冲的比特软组合。可以将冗余版本比特与对应的经缓冲的比特软组合以生成对应的软组合比特。根据一个示例实施例，可以从 HARQ 缓冲器获取经缓冲的比特。HARQ 缓冲器可以包括在存储器设备中。HARQ 缓冲器可以体现为内部存储器，诸如处理器上的高速缓存存储器，或者外部存储器，诸如单独的存储器芯片上包括的非易失性存储器。根据一个示例实施例，将冗余版本比特与经缓冲的比特软组合会生成代表概率值的对应的软组合比特。该概率值可以表明相应的编码比特是 1 还是 0。

[0053] 该示例方法还可以包括在 310 处将软组合比特与对应的经缓冲的比特相比较以识别已改变的比特和未改变的比特。响应于识别出已改变的比特，该示例方法可以包括在 315 处将已改变的比特存储在缓冲器中。考虑到这一点，可以存储已改变的比特，从而在缓冲器中替代对应于已改变的比特的经缓冲的比特。如上所述，缓冲器可以是包括在内部存储器或外部存储器中的 HARQ 缓冲器。响应于识别出已改变的比特，该示例方法可以包括在 320 处丢弃未改变的比特。考虑到这一点，根据一个示例实施例，丢弃未改变的比特可以包

括，除允许在比特所驻留的存储器中重写未改变的比特以外，不对识别出的未改变的比特采取进一步动作。根据各种示例实施例，不将未改变的比特存储在缓冲器（例如 HARQ 缓冲器）中。根据某些示例实施例，响应于识别出未改变的比特，该示例方法可以包括将未改变的比特的值设置为中性值。随后，可以检查这些比特的值并且可以将具有中性值的比特作为未改变的比特丢弃。

[0054] 本领域技术人员可以想到在此阐明的本发明的很多修改和其他实施例，对于这些修改和实施例，所附的本发明具有在前述描述和相关联的附图中呈现的启示的权益。因此，应当理解，本发明不应当限于所公开的特定实施例并且修改和其他实施例旨在包括在所附权利要求书的范围内。另外，虽然前述描述和相关联的附图在元素和 / 或功能的特定示例组合的上下文中描述了示例实施例，但应当意识到，在不脱离所附权利要求书范围的情况下，可以通过替代性实施例提供元素和 / 或功能的不同组合。考虑到这一点，例如，还考虑了上面明确描述的那些组合以外的元素和 / 或功能的不同组合，正如可能在所附的某些权利要求中阐明的那样。虽然在此采用了特定术语，它们仅仅是在通用和描述性的意义上被使用的，而并非出于限制的目的。

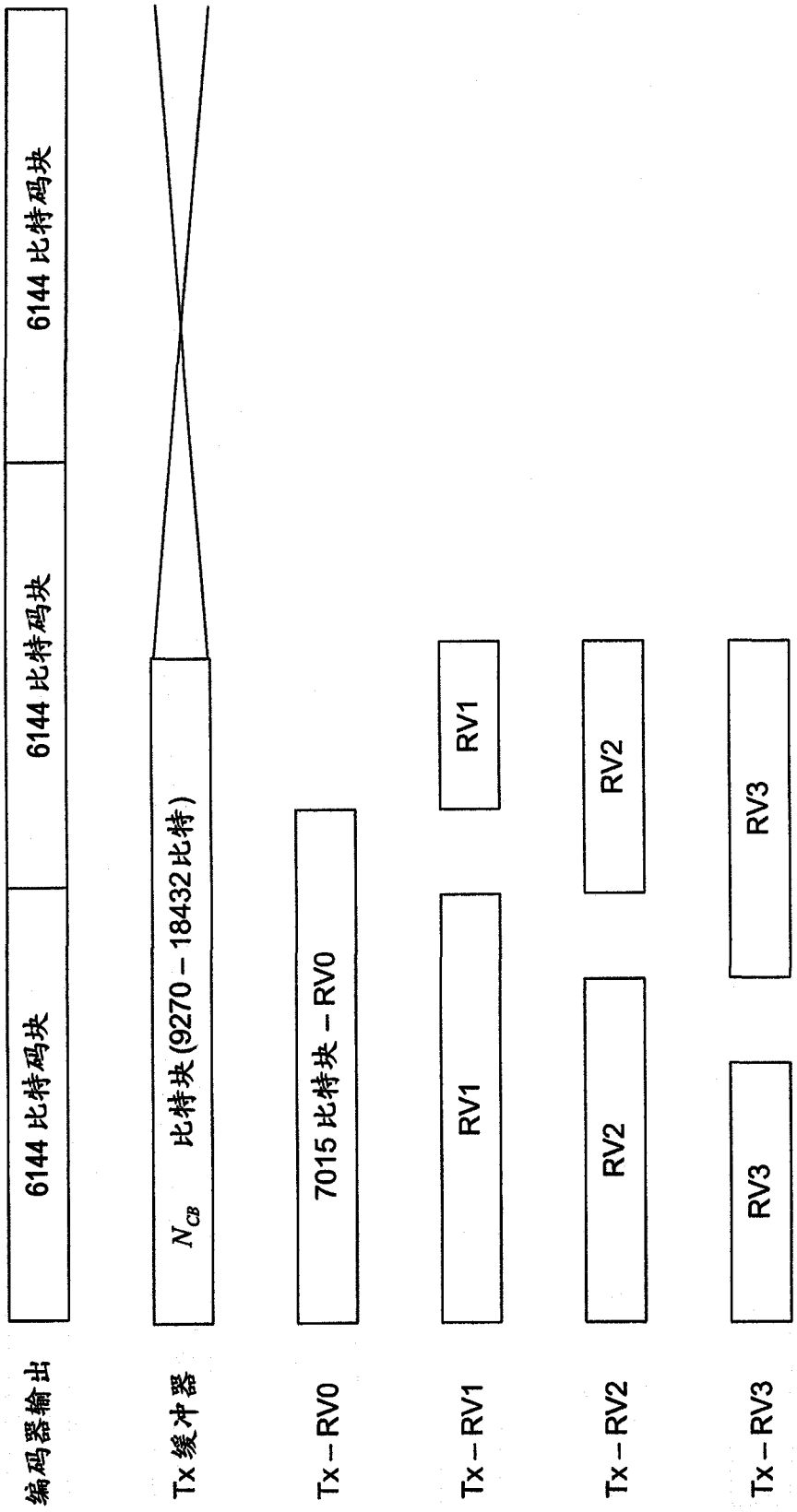

编码器输出
6144 比特码块
6144 比特码块
6144 比特码块
Tx 缓冲器
N_{CB} 比特块(9270 – 18432比特)
Tx – RV0
7015 比特块 – RV0
Tx – RV1
RV1
RV1
Tx – RV2
RV2
RV2
Tx – RV3
RV3
RV3

图 1

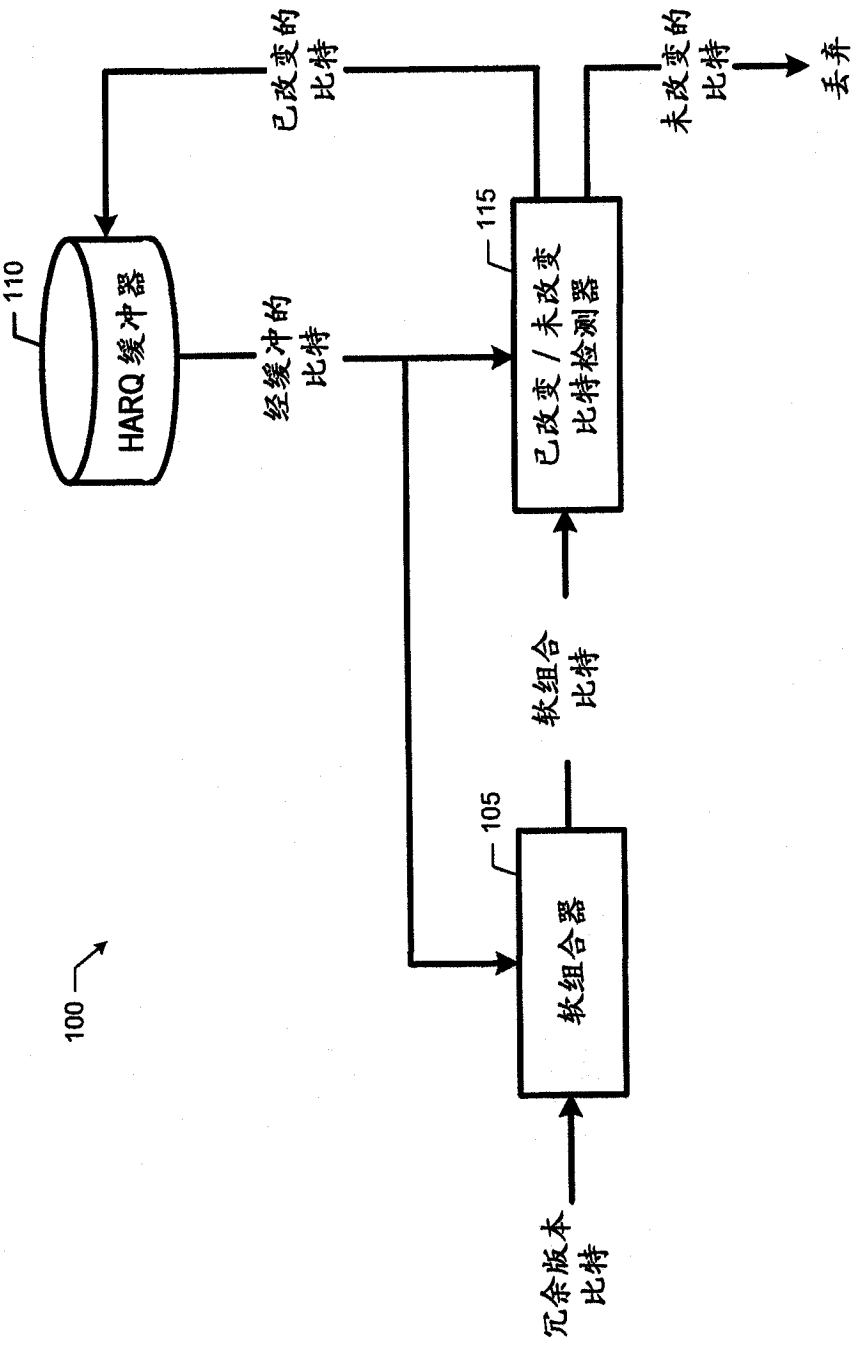

已改变的比特
未改变的比特
丢弃
115
已改变 / 未改变比特检测器
110
HARQ 缓冲器
经缓冲的比特
软组合比特
105
软组合器
100
冗余版本比特

图 2

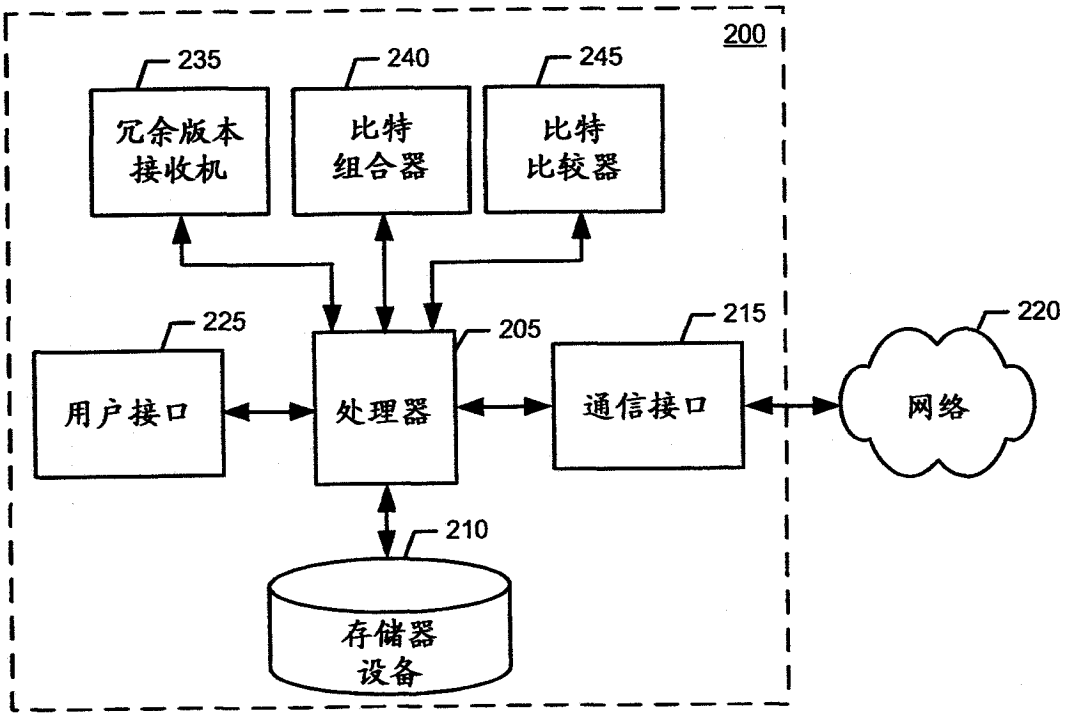

200
235
冗余版本
接收机
240
比特
组合器
245
比特
比较器
225
用户接口
205
处理器
215
通信接口
220
网络
210
存储器
设备

图 3

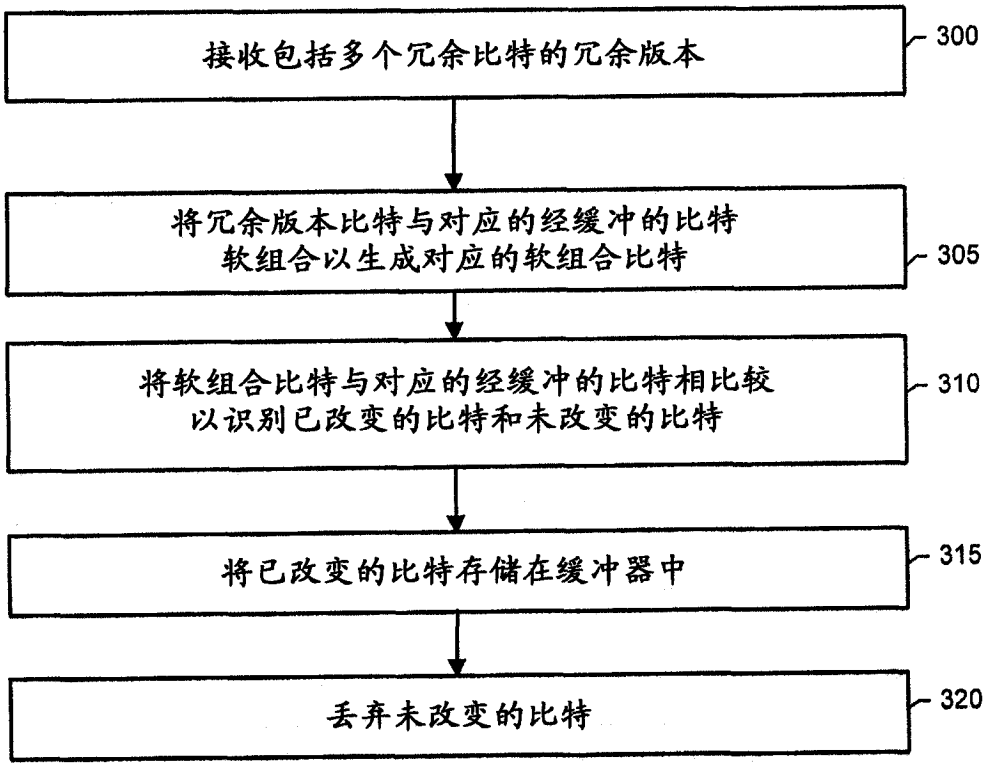

接收包括多个冗余比特的冗余版本
300
将冗余版本比特与对应的经缓冲的比特
软组合以生成对应的软组合比特
305
将软组合比特与对应的经缓冲的比特相比较
以识别已改变的比特和未改变的比特
310
将已改变的比特存储在缓冲器中
315
丢弃未改变的比特
320

图 4