

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2008年6月5日 (05.06.2008)

PCT

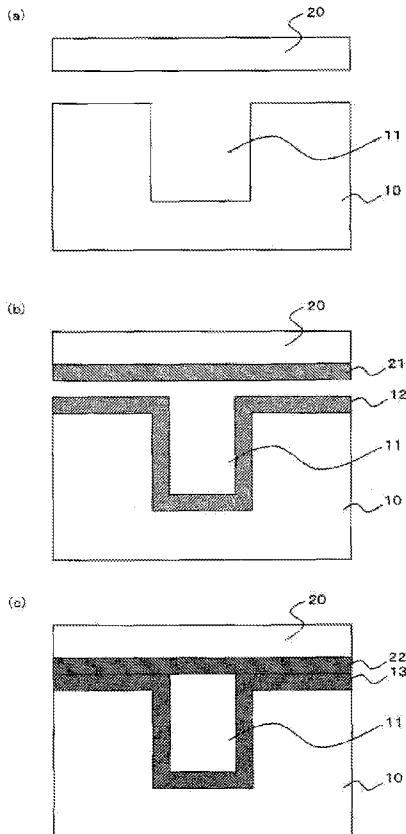
(10) 国際公開番号
WO 2008/065868 A1

- (51) 国際特許分類:
G01N 35/08 (2006.01) B01J 19/00 (2006.01)
G01N 37/00 (2006.01)
- (21) 国際出願番号: PCT/JP2007/071780
- (22) 国際出願日: 2007年11月9日 (09.11.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2006-325828 2006年12月1日 (01.12.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): コニカミノルタオプト株式会社 (KONICA MINOLTA OPTO, INC.) [JP/JP]; 〒1928505 東京都八王子市石川町2970番地 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 平山 博士 (HIRAYAMA, Hiroshi) [JP/JP]; 〒1928505 東京都八王子市石川町2970番地コニカミノルタオプト株式会社内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: MICROCHIP SUBSTRATE BONDING METHOD AND MICROCHIP

(54) 発明の名称: マイクロチップ基板の接合方法、及びマイクロチップ



(57) Abstract: Provided is a bonding method for manufacturing a microchip by forming a hydrophilic film on an inner surface of a fine channel and easily bonding the substrates with each other. On a microchip substrate (10) having a fine channel (11) formed on the surface, a SiO₂ film (12) is formed on the surface whereupon the fine channel (11) is formed. The SiO₂ film is formed on the surface (bonding surface) where the inner surface of the fine channel (11) and a microchip substrate (20) are bonded with each other. A SiO₂ film (21) is also formed on a surface (bonding surface) where the board-like microchip substrate (20) and the microchip substrate (10) are bonded with each other. Then, the microchip substrate (10) and the microchip substrate (20) are bonded with each other by activating the surfaces of the SiO₂ films (12, 21).

(57) 要約: 微細流路の内面に親水性の膜を形成し、簡便に基板同士を接合してマイクロチップを製造することができる接合方法を提供する。表面に微細流路11が形成されたマイクロチップ基板10に対して、微細流路11が形成されている面にSiO₂膜12を形成する。このとき、微細流路11の内面と、マイクロチップ基板20と接合する面(接合面)にSiO₂膜を形成する。板状のマイクロチップ基板20にも、マイクロチップ基板10と接合する面(接合面)にSiO₂膜21を形成する。その後、SiO₂膜12、21の表面を活性化させることで、マイクロチップ基板10とマイクロチップ基板20を接合する。

WO 2008/065868 A1



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

明 細 書

マイクロチップ基板の接合方法、及びマイクロチップ

技術分野

[0001] 本発明は、流路用溝が形成されたマイクロチップ基板を接合する方法、及び、その方法によって製造されるマイクロチップに関する。

背景技術

[0002] 微細加工技術を利用してシリコンやガラス基板上に微細な流路や回路を形成し、微小空間上で核酸、タンパク質、血液などの液体試料の化学反応や、分離、分析などを行うマイクロ分析チップ、あるいは μ TAS (Micro Total Analysis Systems) と称される装置が実用化されている。このようなマイクロチップの利点としては、サンプルや試薬の使用量又は廃液の排出量が軽減され、省スペースで持ち運び可能な安価なシステムの実現が考えられる。

[0003] マイクロチップは、少なくとも一方の部材に微細加工が施された部材2つをはり合わせるにより製造される。従来においては、マイクロチップにはガラス基板が用いられ、様々な微細加工方法が提案されている。しかしながら、ガラス基板は大量生産には向かず、非常に高コストであるため、廉価で使い捨て可能な樹脂製マイクロチップの開発が望まれている。

[0004] また、このようなマイクロチップのように微細流路中に通液して検査を行うような素子においては、流路にタンパク質などの液体試料が付着しないように、流路表面に親水性の性質を付与する処理が行われている。

[0005] 流路表面に親水性の性質を付与する処理としては、有機物／無機物のコーティング、プラズマ処理、流路内に溶液を流すことによる表面修飾などの手法がある。そのなかでも、 SiO_2 膜のコーティングは親水性も十分にあり、無機物であるため材料として安定、高透明度を有するなどの特長がある。

[0006] また、マイクロチップ基板を接合する方法として、接着剤を用いて接合する方法、有機溶剤で樹脂基板の表面を溶かして接合する方法(例えば特許文献1)、超音波融着を利用して接合する方法(例えば特許文献2)、熱融着を利用して接合する方法(

例えば特許文献3)、レーザ融着を利用する方法などがある(例えば特許文献4)。

特許文献1:特開2005-80569号公報

特許文献2:特開2005-77239号公報

特許文献3:特開2005-771218号公報

特許文献4:特開2005-74796号公報

発明の開示

発明が解決しようとする課題

- [0007] マイクロチップ基板に親水性を有する膜を形成しない場合、上記のような方法で樹脂製のマイクロチップ基板同士を接合することができる。また、超音波融着、熱融着、及びレーザ融着では、いずれも基板の樹脂表面を溶かして再度固化させることで樹脂製のマイクロチップ基板同士を接合するため、微細流路の内面に親水性の膜が形成され、且つ接合面にも親水性の膜が形成されている場合、マイクロチップ基板同士を接合することが困難になる。
- [0008] 特に、親水性の膜として無機物の SiO_2 膜を利用する場合、通常はマイクロチップ基板同士の接合面にも SiO_2 膜を形成するため、マイクロチップ基板同士の接合には接着剤を用いるのが一般的である。
- [0009] しかしながら、接着剤を用いてマイクロチップ基板同士を接合する場合、図3に示す問題がある。図3は、従来技術に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。例えば、図3(a)に示すように、表面に微細流路102が形成されたマイクロチップ基板101に SiO_2 膜103を形成する。このとき、微細流路102の内面のみならず、相手方の基板と接合する面(接合面)にも SiO_2 膜103を形成する。そして、微細流路102をカバーするための平板状のマイクロチップ基板104に SiO_2 膜105を形成し、接着剤106によって両基板を接合するという態様が考えられる。このように接着剤106によって基板同士を接合する場合、破線の円で示すように、微細流路102内に接着剤106が染み出して微細流路102を塞いでしまうおそれがある。また、接着剤106は硬化後の主成分が樹脂であり、疎水性を示すため、 SiO_2 膜による親水性機能が妨げられるおそれがある。
- [0010] また、図3(b)に示すように、微細流路102の内面のみ SiO_2 膜103を形成し、マ

マイクロチップ基板104には、その微細流路102に対応した位置に SiO_2 膜105を形成して、接着剤106によって基板同士を接合するような態様も考えられる。しかし、このような場合は、接着剤106の方が SiO_2 膜105よりも厚いため、接着剤106が微細流路102内に染み出してしまのおそれがある。

[0011] また、図3(c)に示すように、微細流路102の内面のみに SiO_2 膜103を形成し、マイクロチップ基板104には、その微細流路102に対応した位置に SiO_2 膜105を形成して、熱融着、レーザ融着、又は超音波融着で基板同士を接合するような態様も考えられる。しかし、このような場合は、 SiO_2 膜のパターニングがマイクロチップ基板101とマイクロチップ基板104の両方で必要となる。さらに、マイクロチップ基板104への SiO_2 膜105の成膜位置を精度良く決めないと、破線の円で示すように、マイクロチップ基板104の表面(樹脂)が微細流路102に露出することになり、親水性機能を有する SiO_2 膜だけで微細流路102を覆うことができなくなる。その結果、微細流路102における親水性機能が保たれないおそれがある。

[0012] 以上のように、接着剤を用いた場合、微細流路内に接着剤がはみ出してしまいう問題があり、また、接着剤を用いない場合であっても、 SiO_2 膜の成膜位置を精度良く決める必要があり、その位置合わせが困難であるという問題がある。いずれの方法によっても、微細流路内において、 SiO_2 膜による親水性機能を確保することが困難という問題がある。また、従来の方法では、コストの面からも量産には適していない。

[0013] 本発明は上記の問題を解決するものであり、微細流路の内面に親水性の膜を形成し、接着剤を用いずに、マイクロチップ基板同士を接合してマイクロチップを製造することができる接合方法、及びそのマイクロチップを提供することを目的とする。

課題を解決するための手段

[0014] 本発明の第1の形態は、2つの樹脂製部材の少なくとも1つの樹脂製部材には流路用溝が形成され、前記2つの樹脂製部材を、前記流路用溝が形成されている面を内側にして接合するマイクロチップ基板の接合方法であって、前記2つの樹脂製部材のそれぞれに対して、接合する面の表面に SiO_2 を主成分とする SiO_2 膜を形成し、前記 SiO_2 膜を活性化させることで、前記2つの樹脂製部材を接合することを特徴とするマイクロチップ基板の接合方法である。

- [0015] また、本発明の第2の形態は、第1の形態に係るマイクロチップ基板の接合方法であって、前記活性化を紫外線照射によって行うことを特徴とする。
- [0016] また、本発明の第3の形態は、第2の形態に係るマイクロチップ基板の接合方法であって、前記紫外線照射に用いる紫外線の波長は、170nm～180nmであることを特徴とする。
- [0017] また、本発明の第4の形態は、第1の形態に係るマイクロチップ基板の接合方法であって、前記活性化をプラズマ照射によって行うことを特徴とする。
- [0018] また、本発明の第5の形態は、第1の形態に係るマイクロチップ基板の接合方法であって、前記活性化をイオンビーム照射によって行うことを特徴とする。
- [0019] また、本発明の第6の形態は、第1の形態から第5の形態のいずれかのマイクロチップ基板の接合方法であって、前記SiO₂膜の表面粗さRaが、 $Ra \leq 2nm$ であることを特徴とする。
- [0020] また、本発明の第7の形態は、第1の形態から第6の形態のいずれかのマイクロチップ基板の接合方法であって、前記2つの樹脂製部材の表面であって前記SiO₂膜が形成される面の表面粗さRaが、 $Ra \leq 2nm$ であることを特徴とする。
- [0021] また、本発明の第8の形態は、第1の形態から第5の形態のいずれかのマイクロチップ基板の接合方法であって、前記2つの樹脂製部材のうち、前記流路用溝が形成された樹脂製部材は板状の部材であり、前記流路用溝が形成されていない樹脂製部材はフィルム状の部材であることを特徴とする。
- [0022] また、本発明の第9の形態は、第1の形態から第8の形態のいずれかのマイクロチップ基板の接合方法によって接合されたことを特徴とするマイクロチップである。
- [0023] また、本発明の第10の形態は、2つの樹脂製部材のうち少なくとも1つの樹脂製部材には流路用溝が形成され、前記2つの樹脂製部材を、前記流路用溝が形成されている面を内側にして接合されたマイクロチップであって、前記2つの樹脂製部材の間には、2層以上のSiO₂膜が形成され、前記2層以上のSiO₂膜により前記2つの樹脂製部材が接合されていることを特徴とするマイクロチップである。
- [0024] また、本発明の第11の形態は、第10の形態に係るマイクロチップであって、前記2層以上のSiO₂膜の境界における表面粗さRaが、 $Ra \leq 2nm$ であることを特徴とする。

[0025] また、本発明の第12の形態は、第10の形態又は第11の形態のいずれかのマイクロチップであって、前記2つの樹脂製部材の表面であって前記SiO₂膜が形成される面の表面粗さRaが、 $Ra \leq 2nm$ であることを特徴とする。

[0026] また、本発明の第13の形態は、第10の形態から第12の形態のいずれかのマイクロチップであって、前記2つの樹脂製部材のうち、前記流路用溝が形成された樹脂製部材は板状の部材であり、前記流路用溝が形成されていない樹脂製部材はフィルム状の部材であることを特徴とする。

発明の効果

[0027] 本発明によれば、接着剤を用いずに、流路用溝の内面にSiO₂膜が形成されたマイクロチップを製造することが可能となる。

図面の簡単な説明

[0028] [図1]本発明の第1実施形態に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。

[図2]本発明の第2実施形態に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。

[図3]従来技術に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。

符号の説明

[0029] 10、20、30 マイクロチップ基板
11、31、40 微細流路
12、13、21、22、32、33 SiO₂膜

発明を実施するための最良の形態

[0030] [第1の実施の形態]

本発明の第1実施形態に係るマイクロチップ基板の接合方法、及びその方法によって製造されるマイクロチップについて、図1を参照して説明する。図1は、本発明の第1実施形態に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。

- [0031] 図1(a)に示すように、マイクロチップ基板10の表面には溝状の微細流路11が形成されている。マイクロチップ基板10の接合の相手方となるマイクロチップ基板20は、平板状の基板である。微細流路11が形成されている面を内側にして、マイクロチップ基板10とマイクロチップ基板20を接合することで、マイクロチップ基板20が微細流路11の蓋(カバー)として機能し、マイクロチップが製造される。なお、マイクロチップ基板10、20が、本発明の「樹脂製部材」の1例に相当する。
- [0032] マイクロチップ基板10、20には樹脂が用いられる。その樹脂としては、成形性(転写性、離型性)が良いこと、透明性が高いこと、紫外線や可視光に対する自己蛍光性が低いことなどが条件として挙げられるが、特に限定されるものではない。例えば、ポリカーボネート、ポリメタクリル酸メチル、ポリスチレン、ポリアクリロニトリル、ポリ塩化ビニル、ポリエチレンテレフタレート、ナイロン6、ナイロン66、ポリ酢酸ビニル、ポリ塩化ビニリデン、ポリプロピレン、ポリイソプレン、ポリエチレン、ポリジメチルシロキサン、環状ポリオレフィンなどが好ましい。特に、ポリメタクリル酸メチル、環状ポリオレフィンなどが好ましい。マイクロチップ基板10とマイクロチップ基板20は、同じ材料を用いても良く、異なる材料を用いても良い。
- [0033] マイクロチップ基板10、20の形状は、ハンドリング、分析しやすい形状であればどのような形状であっても良い。例えば、10mm角～200mm角程度の大きさが好ましく、10mm角～100mm角がより好ましい。マイクロチップ基板10、20の形状は、分析手法、分析装置に合わせれば良く、正方形、長方形、円形などの形状が好ましい。
- [0034] 微細流路11の形状は、分析試料、試薬の使用量を少なくできることが好ましく、また成形金型の作製精度、転写性、離型性などを考慮して、幅、深さともに、10 μ m～200 μ mの範囲内の値であることが好ましいが、特に限定されるものではない。また、アスペクト比(溝の深さ/溝の幅)は、0.1～3程度が好ましく、0.2～2程度がより好ましい。また、微細流路11の幅と深さは、マイクロチップの用途によって決めれば良い。なお、説明を簡便にするために、図1に示す微細流路11の断面の形状は矩形状となっているが、この形状は微細流路11の1例であり、曲面状となっても良い。
- [0035] また、微細流路11が形成されたマイクロチップ基板10の板厚は、成形性を考慮し

て、0.2mm～5mm程度が好ましく、0.5mm～2mmがより好ましい。微細流路11を覆うための蓋(カバー)として機能するマイクロチップ基板20の板厚は、成形性を考慮して、0.2mm～5mm程度が好ましく、0.5mm～2mmがより好ましい。また、蓋(カバー)として機能するマイクロチップ基板20に微細流路を形成しない場合、板状の部材ではなく、フィルム(シート状の部材)を用いても良い。この場合、フィルムの厚さは、 $30\mu\text{m}$ ～ $300\mu\text{m}$ であることが好ましく、 $50\mu\text{m}$ ～ $150\mu\text{m}$ であることがより好ましい。

[0036] そして、図1(b)に示すように、マイクロチップ基板10の表面に SiO_2 膜12を形成し、マイクロチップ基板20の表面に SiO_2 膜21を形成する。微細流路11が形成されているマイクロチップ基板10に対しては、微細流路11が形成されている面に SiO_2 膜12を形成する。このとき、微細流路11の内面に SiO_2 膜を形成するとともに、マイクロチップ基板20と接合する面(接合面)にも SiO_2 膜を形成する。 SiO_2 膜12、21は、 SiO_2 を主成分とする膜であり、 SiO_2 膜の親水性機能が保たれる程度であれば、 SiO_2 以外の不純物を含んでいても構わない。

(SiO_2 膜の形成方法)

SiO_2 膜12、21は、例えば、蒸着、スパッタリング、CVD、又は塗布によって形成することができ、その成膜方法は特に限定されない。また、 SiO_2 膜12と SiO_2 膜21とで、その成膜方法が異なっても良い。塗布、スパッタリング、又はCVDによる成膜方法が、微細流路11の内面、特に微細流路11の垂直壁面に密着性の良好な SiO_2 膜を形成できるため、より好ましい方法である。

(塗布による SiO_2 膜の形成例)

例えば、塗布によって SiO_2 膜12、21を形成する場合、硬化後に SiO_2 の膜となる塗布溶液をマイクロチップ基板10、20の表面に塗布し、その後、塗布溶液を硬化させることで、マイクロチップ基板10、20の表面に SiO_2 膜12、21を形成することができる。

[0037] 塗布溶液としては、例えば、アルコキシシランを加水分解、縮重合して得られるポリシロキサンオリゴマーをアルコール溶媒に溶かしたものをを用いる。この場合、塗布溶液を加熱してアルコール溶媒を揮発させ、 SiO_2 膜を形成する。具体的には、JSR社

製のグラスカ7003や、コルコート社製のメチルシリケート51などが挙げられる。

[0038] また、パーヒドロポリシラザンをキシレン、ジブチルエーテル溶媒に溶かしたものを塗布溶液に用いる。この場合、塗布溶液を加熱して溶媒を揮発させると同時に水と反応させて、 SiO_2 膜を形成する。具体的には、AZエレクトロニックマテリアルズ社製のアクアミカなどが挙げられる。

[0039] また、アルコキシシリル基含有ポリマーとアルコキシシランを加水分解・共縮合して得られる無機-有機ハイブリッドポリマーをアルコール溶媒に溶かしたものを塗布溶液に用いる。この場合、加熱してアルコール溶媒を揮発させ、 SiO_2 が主成分となるハイブリッド膜を形成する。具体的には、JSR社製のグラスカ7506などが挙げられる。

(塗布溶液の塗布方法)

塗布溶液をマイクロチップ基板10、20に均一に塗布することが重要である。塗布溶液の物性(粘度、揮発性)を考慮し、塗布方法を適宜選択する。例えば、ディッピング、スプレーコーティング、スピコーティング、スリットコーティング、スクリーン印刷、パッド印刷、インクジェット印刷などが挙げられる。

[0040] そして、塗布溶液を硬化させることで、 SiO_2 膜12、21を形成する。例えば、熱硬化性の塗布溶液を用いた場合は、熱処理を施すことにより塗布溶液を硬化させて、 SiO_2 膜12、21を形成する。

(塗布溶液の硬化方法)

塗布溶液を硬化させて SiO_2 膜を形成する際には、塗布溶液の溶媒を十分に揮発させ、 SiO_2 の強固なネットワーク構造を形成できることが望ましい。塗布溶液の物性(粘度、揮発性、触媒)を考慮し、硬化方法を適宜選択する。例えば、常温で塗布溶液を放置して硬化させたり、塗布溶液を 60°C ~ 100°C の温度で加熱することで硬化させたり、塗布溶液を高温高湿下(温度 60°C で湿度90%、温度 80°C で湿度90%など)で硬化させたりする。また、紫外線硬化や、可視光硬化などを利用して塗布溶液を硬化させても良い。

(スパッタリングによる SiO_2 膜の形成例)

また、スパッタリングによって SiO_2 膜12、21を形成する場合、例えば、シンクロン製スパッタリング装置(装置名:RAS-1100C)を使用して SiO_2 膜12、21を形成した。

シリコンのメタル成膜室と酸化室に分かれており、基材を貼り付けたドラムを回転させて SiO_2 膜12、21を形成する。例えば、アルゴンガス流量が250sccm、酸素ガス流量が120sccm、RF出力が4.5kW、成膜レートが $4 \text{ \AA} / \text{sec}$ の条件で、 SiO_2 膜12、21を200nm成膜した。

(CVDによる SiO_2 膜の形成例)

また、CVDによって SiO_2 膜12、21を形成する場合、例えば、サムコ社製CVD装置(装置名:PD-270ST)を使用して SiO_2 膜12、21を形成した。TEOS(Tetra Ethoxy Silane)、TMOS(Tetra Mthoxy Silane)など、シリコンを含む液体ソースを気化させ、プラズマ空間中で分解、酸化させることで SiO_2 膜12、21を形成する。例えば、TEOS流量が12sccm、酸素ガス流量が400sccm、RF出力が300W、圧力が50Pa、成膜レートが $30 \text{ \AA} / \text{sec}$ の条件で、 SiO_2 膜12、21を200nm成膜した。

(SiO_2 膜の膜厚)

SiO_2 膜12、21の膜厚は、微細流路11の内面がすべて SiO_2 で覆われること、微細流路11への密着性が確保できること、微細流路11を塞いでしまわないことなどを考慮して決定する。塗布によって SiO_2 膜を形成する場合は、塗布溶液の特性、種類に応じて膜厚を調整する。例えば、10nm~ $3 \mu\text{m}$ の範囲内の値であることが好ましく、10nm~ $2 \mu\text{m}$ の範囲内の値であることがより好ましい。また、スパッタリングやCVDによって SiO_2 膜を形成する場合であって、緻密な SiO_2 膜を形成する場合、 SiO_2 膜の内部応力が増加する傾向にあるため、10nm~ $1 \mu\text{m}$ の範囲内の値であることが好ましく、10nm~200nmの範囲内の値であることがより好ましい。

(SiO_2 膜の表面粗さ)

本実施形態のように、接着剤を用いずに、 SiO_2 膜を介してマイクロチップ基板10とマイクロチップ基板20を接合する場合、 SiO_2 膜の表面状態が接合の強度に大きな影響を及ぼすため、 SiO_2 膜の表面粗さRa(JIS-B0601)が重要となる。 SiO_2 膜の表面に生成されたOH基の結合手を分子レベルで結合させるため、基板同士の接触面は平坦で接触面積が大きい方が好ましい。

[0041] 例えば、 SiO_2 膜12、21の表面粗さRaが $\text{Ra} \leq 2\text{nm}$ であれば、微細流路11内部への液体の圧送、電気泳動などで液体の漏れ、基板の剥離が生じることがないことが

確認された。従って、 SiO_2 膜12、21の表面粗さ R_a は、 $R_a \leq 2\text{nm}$ であることが好ましく、 $R_a \leq 1\text{nm}$ であることがより好ましい。

[0042] さらに、平面性に関しても、ナノオーダーではなく、ミクロンオーダーでの接触面積を増加させる意味で重要である。樹脂製のマイクロチップ基板を成形する際に、穴や溝付近の平面性を確保することが難しい場合がある。その場合は、微細流路が形成されたマイクロチップ基板に板状の部材を用い、微細流路が形成されていないマイクロチップ基板にはフィルムを用いることで、微細流路が形成されているマイクロチップ基板の平面性が得られない場合であっても、基板同士の良好な密着性を確保することができる。

[0043] また、マイクロチップ基板の均質な平面上に SiO_2 膜を形成した場合、その SiO_2 膜の表面粗さはマイクロチップ基板の表面粗さとほぼ等しくなる。蒸着、スパッタリング、又はCVDで SiO_2 膜を形成した場合、特に、その傾向が強い。従って、 SiO_2 膜の表面粗さを小さく抑えようとする場合、板状部材を用いる場合であっても、フィルムを用いる場合であっても、成形されるマイクロチップ基板の表面粗さを小さくしておくことが望ましい。例えば、マイクロチップ基板の表面であって SiO_2 膜が形成される面の表面粗さ R_a は、 $R_a \leq 2\text{nm}$ であることが好ましく、 $R_a \leq 1\text{nm}$ であることがより好ましい。このように、

マイクロチップ基板の表面粗さを小さくすることが困難な場合は、マイクロチップ基板上に、 SiO_2 膜をやや厚め(例えば $1\ \mu\text{m}$ 以上)に形成しておき、ラップ加工、鏡面化工、CMP加工などによって超精密平面($R_a \leq 1\text{nm}$)を実現することが可能である。

[0044] そして、 SiO_2 膜の表面を活性化させ、その後、図1(c)に示すように、 SiO_2 膜が形成された面を内側にして、マイクロチップ基板10とマイクロチップ基板20を重ねる。これにより、表面が活性化された SiO_2 膜13、22によって、マイクロチップ基板10とマイクロチップ基板20を接合することができ、マイクロチップが製造されたことになる。マイクロチップ基板10とマイクロチップ基板20の間には、2層の SiO_2 膜13、22が介在するだけで、従来のように、接着剤などの物質は介在しないことになる。

(活性化の方法)

活性化とは、原子や分子が光・熱などのエネルギーを得て高いエネルギー状態になることをいう。本実施形態においてSiO₂膜12、21が活性化されるとは、SiO₂膜12、21の表面に付着している有機物などを光・熱などの高いエネルギーを照射することで分解、除去し、そのことによって、SiO₂膜12、21の表面にOH基の結合手が生成され、化学反応を起こし易い状態になることをいう。SiO₂膜12、21の活性化の手法としては、紫外線照射、プラズマ照射、イオンビーム照射、超音波洗浄、酸アルカリ洗浄、加熱などが挙げられるが、特にそれらの手法に限定されるものではない。ここでは、活性化の1例として、紫外線照射、イオン照射、及びプラズマ照射について詳しく説明する。

(紫外線照射の例)

紫外線照射によってSiO₂膜12、21を活性化させる場合、波長が170nm～180nmの紫外線をSiO₂膜12、21に照射して活性化させることが好ましい。例えば、ウシオ電機株式会社製のエキシマ光照射ユニット(形式UER20-172C)を使用し、波長が172nm、放射強度が10mW/cm²の条件で、エキシマ光照射を行い、SiO₂膜12、21の表面を活性化する。SiO₂膜12、21の表面にエキシマ光を照射することで、微量の有機物を分解除去する。また、エキシマ光が空間に存在する酸素に直接作用することで、励起酸素原子、オゾンなどの活性酸素種を高濃度に発生させ、微量の有機物を分解除去し、OH基の結合手を生成してSiO₂膜12、21の表面を活性化させる。

[0045] 例えば、波長が172nmのエキシマ光の光エネルギーは166.6kcal/molであり、ほとんどの分子結合エネルギーよりも高いため、SiO₂膜12、21の表面の活性化には有効である。

(イオン照射の例)

また、イオン照射によってSiO₂膜12、21を活性化させる場合、例えば、株式会社オプトラン製のRFイオンソース(形式OIS-two)を使用し、酸素ガス流量が50sccm、アルゴンガス流量が8sccm、ビーム電圧が500V、ビーム電流が400mA、真空度が 1.5×10^{-2} Paの条件で、イオン照射を行い、SiO₂膜12、21の表面を活性化する。SiO₂膜12、21の表面に酸素イオン、アルゴンイオンを照射することで、微量の有

機物を分解除去し、OH基の結合手を生成してSiO₂層12、21の表面を活性化させる。

(プラズマ照射の例)

また、プラズマ照射によってSiO₂膜12、21を活性化させる場合、例えば、サムコ株式会社製のプラズマドライクリーナー(形式PC-1000)を使用し、酸素ガス流量が200sccm、RF出力が400W、真空度が50Paの条件で、プラズマ照射を行い、SiO₂膜12、21の表面を活性化する。SiO₂膜12、21の表面にプラズマを照射することで、微量の有機物を分解除去し、OH基の結合手を生成してSiO₂膜12、21の表面を活性化させる。プラズマ中にはガス、電子、励起種、イオン、ラジカルが存在し、それらがSiO₂膜12、21の表面に作用して活性化させる。

[0046] 以上のように、マイクロチップ基板10、20の接合面にSiO₂膜12、21を形成し、マイクロチップ基板10、20を重ねた後、SiO₂膜12、21を活性化させることで、親水性機能を妨げるおそれがある接着剤を用いずに、マイクロチップ基板10とマイクロチップ基板20を接合することが可能となる。さらに、微細流路11の内面にもSiO₂膜が形成されているため、微細流路11の内面に親水性機能を持たせることが可能となる。

[0047] SiO₂膜は親水性機能を有するため、タンパク質などの低分子や高分子の微細流路11の内面への付着を抑制することが可能となる。マイクロチップ基板10、20は樹脂で構成されているため、通常、疎水性であり、タンパク質などの低分子や高分子は、微細流路11に付着しやすいが、SiO₂膜を形成することで、その付着を抑制することが可能となる。

[0048] また、SiO₂膜は化学的に安定であるため、親水性機能を安定的に持続させることができる。樹脂製のマイクロチップ基板10、20の表面をプラズマ処理することで親水化処理することができるが、効果が時間とともに減少してしまい、数日で親水性の機能がなくなる場合が多い。また、マイクロチップ基板10、20の表面にオリゴエチレングリコールや2-メタクリロイルオキシエチルホスホリルコリンなどの高分子をディッピングなどにより表面修飾し、親水化処理することも可能であるが、表面修飾基の吸着力が弱い、ムラが発生するなどが原因となって、均一な親水性の表面が得られない場合がある。

[0049] これに対して、 SiO_2 膜を微細流路11が形成されたマイクロチップ基板10と、蓋(カバー)として機能するマイクロチップ基板20に形成することで、マイクロチップ基板10とマイクロチップ基板20の樹脂素材が異なる場合でも、同一の表面状態を形成することが可能となる。そのことにより、分析の正確性、信頼性を増加することが可能となる。基板の表面状態が異なると、分析する液体の流速や反応にばらつきが発生してしまい、分析チップの検出感度が低下してしまう問題がある。 SiO_2 膜を微細流路11の内面に形成することで、ばらつきの発生を抑え、分析チップの検出感度を向上させることが可能となる。

[第2の実施の形態]

次に、本発明の第2の実施形態に係るマイクロチップ基板の接合方法、及びその方法によって製造されるマイクロチップについて、図2を参照して説明する。図2は、本発明の第2実施形態に係るマイクロチップ基板の接合方法を説明するためのマイクロチップ基板の断面図である。上記第1実施形態では、一方のマイクロチップ基板のみに微細流路を形成したが、第2実施形態では、両方のマイクロチップ基板に微細流路を形成した。

[0050] 図2(a)に示すように、表面に微細流路11が形成されたマイクロチップ基板10と、同じく、表面に微細流路31が形成されたマイクロチップ基板30を用意する。微細流路11、31を内側にしてマイクロチップ基板10とマイクロチップ基板30を接合することで、より深い微細流路を形成する。

[0051] そして、図2(b)に示すように、マイクロチップ基板10の表面に、 SiO_2 膜12を形成し、マイクロチップ基板30の表面に、 SiO_2 膜32を形成する。両基板においても、微細流路11、31が形成されている面に SiO_2 膜12、32を形成する。このとき、微細流路11、31の内面に SiO_2 膜を形成するとともに、相手方の基板と接合する面(接合面)にも SiO_2 膜12、32を形成する。

[0052] SiO_2 膜12、32は、第1実施形態と同様に、蒸着、スパッタリング、CVD、又は塗布によって形成することができる。また、 SiO_2 膜12、32の膜厚、表面粗さRaは、第1実施形態における膜厚、表面粗さRaと同じである。

[0053] そして、第1実施形態と同様に、 SiO_2 膜の表面を活性化させ、その後、図2(c)に示

すように、 SiO_2 膜が形成された面を内側にして、マイクロチップ基板10とマイクロチップ基板30を重ねる。このとき、微細流路11、31の位置合わせを行って、微細流路11と微細流路31が同じ位置に重なるようにする。これにより、表面が活性化された SiO_2 膜13、33によって、マイクロチップ基板10とマイクロチップ基板30を接合することができ、マイクロチップが製造されたことになる。この接合によって、溝のアスペクト比が大きい微細流路40を形成することが可能となる。マイクロチップ基板10とマイクロチップ基板30の間には、 SiO_2 膜13、33が介在するだけで、従来のように、接着剤などの物質は介在しないことになる。

[0054] SiO_2 膜の活性化の方法は、第1実施形態と同じであり、紫外線照射、プラズマ照射、イオンビーム照射、超音波洗浄、酸アルカリ洗浄、又は加熱などの手法によって SiO_2 膜を活性化させることができる。

[0055] 以上のように、マイクロチップ基板10、30の接合面に SiO_2 膜12、32を形成し、マイクロチップ基板10、30を重ねた後、 SiO_2 膜12、32を活性化させることで、親水性機能を妨げるおそれがある接着剤を用いずに、マイクロチップ基板10とマイクロチップ基板30を接合することが可能となる。さらに、微細流路11、31の内面にも SiO_2 膜が形成されているため、微細流路40の内面に親水性機能を持たせることが可能となる。

[実施例]

次に、具体的な実施例について説明する。

(実施例1)

(マイクロチップ基板)

射出成形機で透明樹脂材料の環状ポリオレフィン樹脂(日本ゼオン社製、ゼオノア)を成形し、外形寸法が50mm×50mm×1mmの板状部材に幅50 μ m、深さ50 μ mの複数の微細流路と、内径2mmの複数の貫通孔で構成される流路側マイクロチップ基板を作製した。この流路側マイクロチップ基板が、上記第1実施形態における微細流路11が形成されたマイクロチップ基板10に相当する。また、カバー側マイクロチップ基板には、透明樹脂フィルム(日本ゼオン社製、ゼオノアフィルム)を流路側マイクロチップ基板と同様の大きさに切断して使用した。フィルムの厚さは100 μ mである。

。このフィルム状のカバー側マイクロチップ基板が、第1実施形態における蓋(カバー)として機能するマイクロチップ基板20に相当する。

(SiO₂膜の形成)

実施例1ではCVDによってSiO₂膜を形成した。上記流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、サムコ社製CVD装置(装置名:PD-270ST)を使用してSiO₂膜を形成した。TEOS流量が12sccm、酸素ガス流量が400sccm、RF出力が300W、圧力が50Pa、成膜レートが30Å/secの条件で、流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、SiO₂膜を200nm形成した。CVD成膜装置を使用することで、幅50μm、深さ50μmの微細流路の内面にも均一にSiO₂膜を形成することができた。なお、微細流路内のSiO₂膜の厚さは130nmであった。

(接合)

実施例1では、紫外線照射によってSiO₂膜を活性化した。ウシオ電機社製のエキシマ光照射ユニット(形式UER20-172C)を使用し、波長が172nm、放射強度が10mW/cm²の条件で30秒間、紫外線をSiO₂膜に照射し、流路側マイクロチップ基板とカバー側マイクロチップ基板のSiO₂膜を活性化した。その後、表面の活性状態が失われないよう、1分以内に、微細流路を内側にして、流路側マイクロチップ基板とカバー側マイクロチップ基板を0.2kgf/cm²の力で圧着させ、接合した。これにより、マイクロチップが製造されたことになる。

(評価)

上記マイクロチップを、シリンジポンプにつなぎ、水を圧送したところ、微細流路から液体が漏れることなく十分な密封性を示し、水への濡れ性も良く、十分な親水性を示した。なお、液送の圧力は0.13MPaとした。

(実施例2)

(マイクロチップ基板)

射出成形機で透明樹脂材料の環状ポリオレフィン樹脂(日本ゼオン社製、ゼオノア)を成形し、外形寸法が50mm×50mm×1mmの板状部材に幅50μm、深さ50μm、の複数の微細流路と、内径2mmの複数の貫通孔で構成される流路側マイクロチ

チップ基板を作製した。この流路側マイクロチップ基板が、上記第1実施形態における微細流路11が形成されたマイクロチップ基板10に相当する。また、カバー側マイクロチップ基板には、透明樹脂フィルム(日本ゼオン社製、ゼオノアフィルム)を流路側マイクロチップ基板と同様の大きさに切断して使用した。フィルムの厚さは $100\mu\text{m}$ である。このフィルム状のカバー側マイクロチップ基板が、第1実施形態における蓋(カバー)として機能するマイクロチップ基板20に相当する。

(SiO_2 膜の形成)

実施例1ではCVDによって SiO_2 膜を形成した。上記流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、サムコ社製CVD装置(装置名:PD-270ST)を使用して SiO_2 膜を形成した。TEOS流量が 12sccm 、酸素ガス流量が 400sccm 、RF出力が 300W 、圧力が 50Pa 、成膜レートが $30\text{\AA}/\text{sec}$ の条件で、流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、 SiO_2 膜を 200nm 形成した。CVD成膜装置を使用することで、幅 $50\mu\text{m}$ 、深さ $50\mu\text{m}$ の微細流路の内面にも均一に SiO_2 膜を形成することができた。なお、微細流路内の SiO_2 膜の厚さは 130nm であった。

(接合)

実施例2では、イオン照射によって SiO_2 膜を活性化した。株式会社オプトラン製のRFイオンソース(形式OIS-two)を使用し、酸素ガス流量が 50sccm 、アルゴンガス流量が 8sccm 、ビーム電圧が 500V 、ビーム電流が 400mA 、真空度が $1.5\times 10^{-2}\text{Pa}$ の条件で30秒間、イオンビームを SiO_2 膜に照射し、流路側マイクロチップ基板とカバー側マイクロチップ基板の SiO_2 膜を活性化した。その後、表面の活性状態が失われないよう、大気開放してから5分以内に、微細流路を内側にして、流路側マイクロチップ基板とカバー側マイクロチップ基板を $0.2\text{kgf}/\text{cm}^2$ の力で圧着させ、接合した。これにより、マイクロチップが製造されたことになる。なお、実施例2では、マイクロチップ基板を大気に開放した状態で基板同士を圧着したが、イオンビームを照射した後に、大気開放を行わずに真空中で圧着させれば、より強固に基板同士を接合することができる。

(評価)

上記マイクロチップを、シリンジポンプにつなぎ、水を圧送したところ、微細流路から液体が漏れることなく十分な密封性を示し、水への濡れ性も良く、十分な親水性を示した。なお、液送の圧力は0.13MPaとした。

(実施例3)

(マイクロチップ基板)

射出成形機で透明樹脂材料の環状ポリオレフィン樹脂(日本ゼオン社製、ゼオノア)を成形し、外形寸法が50mm×50mm×1mmの板状部材に幅50 μ m、深さ50 μ mの複数の微細流路と、内径2mmの複数の貫通孔で構成される流路側マイクロチップ基板を作製した。この流路側マイクロチップ基板が、上記第1実施形態における微細流路11が形成されたマイクロチップ基板10に相当する。また、カバー側マイクロチップ基板には、透明樹脂フィルム(日本ゼオン社製、ゼオノアフィルム)を流路側マイクロチップ基板と同様の大きさに切断して使用した。フィルムの厚さは100 μ mである。このフィルム状のカバー側マイクロチップ基板が、第1実施形態における蓋(カバー)として機能するマイクロチップ基板20に相当する。

(SiO₂膜の形成)

実施例3ではCVDによってSiO₂膜を形成した。上記流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、サムコ社製CVD装置(装置名:PD-270ST)を使用してSiO₂膜を形成した。TEOS流量が12sccm、酸素ガス流量が400sccm、RF出力が300W、圧力が50Pa、成膜レートが30Å/secの条件で、流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、SiO₂膜を200nm形成した。CVD成膜装置を使用することで、幅50 μ m、深さ50 μ mの微細流路の内面にも均一にSiO₂膜を形成することができた。なお、微細流路内のSiO₂膜の厚さは130nmであった。

(接合)

実施例3では、プラズマ照射によってSiO₂膜を活性化した。サムコ株式会社製のプラズマドライクリーナー(形式PC-1000)を使用し、酸素ガス流量が200sccm、RF出力が400W、真空度が50Paの条件で5分間、プラズマをSiO₂膜に照射し、流路側マイクロチップ基板とカバー側マイクロチップ基板のSiO₂膜を活性化した。その後

、表面の活性状態が失われないよう、大気開放してから5分以内に、微細流路を内側にして、流路側マイクロチップ基板とカバー側マイクロチップ基板を $0.2\text{kgf}/\text{cm}^2$ の力で圧着させ、接合した。これにより、マイクロチップが製造されたことになる。なお、実施例3では、マイクロチップ基板を大気に開放した状態で基板同士を圧着したが、プラズマを照射した後に、大気開放を行わずに真空中で圧着させれば、より強固に基板同士を接合することができる。

(評価)

上記マイクロチップを、シリンジポンプにつなぎ、水を圧水したところ、微細流路から液体が漏れることなく十分な密封性を示し、水への濡れ性も良く、十分な親水性を示した。なお、液送の圧力は 0.13MPa とした。

(実施例4)

(マイクロチップ基板)

射出成形機で透明樹脂材料のポリメタクリル酸メチル樹脂(三菱レーヨン社製、アクリペットVH)を成形し、外形寸法が $50\text{mm}\times 50\text{mm}\times 1\text{mm}$ の板状部材に幅 $50\mu\text{m}$ 、深さ $50\mu\text{m}$ の複数の微細流路と、内径 2mm の複数の貫通孔で構成される流路側マイクロチップ基板を作製した。この流路側マイクロチップ基板が、上記第1実施形態における微細流路11が形成されたマイクロチップ基板10に相当する。また、カバー側マイクロチップ基板には、透明樹脂フィルム(三菱レーヨン社製、アクリプレン)を流路側マイクロチップ基板と同様の大きさに切断して使用した。フィルムの厚さは $100\mu\text{m}$ である。このフィルム状のカバー側マイクロチップ基板が、第1実施形態における蓋(カバー)として機能するマイクロチップ基板20に相当する。

(SiO_2 膜の形成)

実施例4ではCVDによって SiO_2 膜を形成した。上記流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、サムコ社製CVD装置(装置名:PD-270ST)を使用して SiO_2 膜を形成した。TEOS流量が 12sccm 、酸素ガス流量が 400sccm 、RF出力が 300W 、圧力が 50Pa 、成膜レートが $30\text{\AA}/\text{sec}$ の条件で、流路側マイクロチップ基板とカバー側マイクロチップ基板の接合面側に、 SiO_2 膜を 1000nm 形

成した。CVD成膜装置を使用することで、幅 $50\mu\text{m}$ 、深さ $50\mu\text{m}$ の微細流路の内面にも均一に SiO_2 膜を形成することができた。なお、微細流路内の SiO_2 膜の厚さは 700nm であった。 SiO_2 膜の表面粗さ R_a が $R_a \leq 20\text{nm}$ であったため、CMP装置を用いて $R_a \leq 1\text{nm}$ になるまで、 SiO_2 膜の表面を研磨した。

(接合)

実施例4では、イオン照射によって SiO_2 膜を活性化した。株式会社オプトラン製のRFイオンソース(形式OIS-two)を使用し、酸素ガス流量が 50sccm 、アルゴンガス流量が 8sccm 、ビーム電圧が 500V 、ビーム電流が 400mA 、真空度が $1.5 \times 10^{-2}\text{Pa}$ の条件で30秒間、イオンビームを SiO_2 膜に照射し、流路側マイクロチップ基板とカバー側マイクロチップ基板の SiO_2 膜を活性化した。その後、表面の活性状態が失われないよう、大気開放してから5分以内に、微細流路を内側にして、流路側マイクロチップ基板とカバー側マイクロチップ基板を $0.2\text{kgf}/\text{cm}^2$ の力で圧着させ、接合した。これにより、マイクロチップが製造されたことになる。なお、実施例4では、マイクロチップ基板を大気に開放した状態で基板同士を圧着したが、イオンビームを照射した後に、大気開放を行わずに真空中で圧着させれば、より強固に基板同士を接合することができる。

(評価)

上記マイクロチップを、シリンジポンプにつなぎ、水を圧送したところ、微細流路から液体が漏れることなく十分な密封性を示し、水への濡れ性も良く、十分な親水性を示した。なお、液送の圧力は 0.13MPa とした。

[0056] 以上のように、実施例1から実施例4によると、樹脂製のマイクロチップ基板に対して、微細流路が形成された面に SiO_2 膜を形成し、その SiO_2 膜を活性化させることで、接着剤を用いずにマイクロチップ基板同士を接合して、微細流路の内面に SiO_2 膜が形成されたマイクロチップを製造することが可能となる。なお、実施例1から実施例4に示したマイクロチップ基板の材料や SiO_2 膜の成膜方法などは1例であり、本発明がこれらに限定されるものではない。

請求の範囲

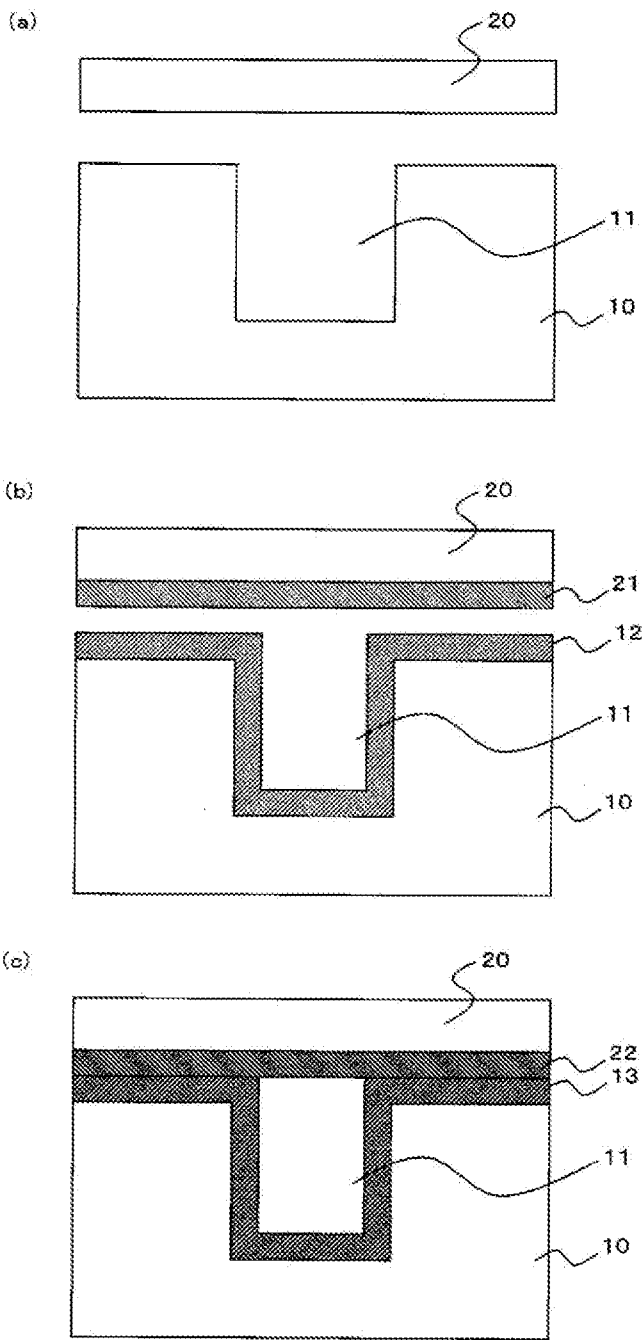
- [1] 2つの樹脂製部材の少なくとも1つの樹脂製部材には流路用溝が形成され、前記2つの樹脂製部材を、前記流路用溝が形成されている面を内側にして接合するマイクロチップ基板の接合方法であって、前記2つの樹脂製部材のそれぞれに対して、接合する面の表面に SiO_2 を主成分とする SiO_2 膜を形成し、前記 SiO_2 膜を活性化させることで、前記2つの樹脂製部材を接合することを特徴とするマイクロチップ基板の接合方法。
- [2] 前記活性化を紫外線照射によって行うことを特徴とする請求の範囲第1項に記載のマイクロチップ基板の接合方法。
- [3] 前記紫外線照射に用いる紫外線の波長は、170nm～180nmであることを特徴とする請求の範囲第2項に記載のマイクロチップ基板の接合方法。
- [4] 前記活性化をプラズマ照射によって行うことを特徴とする請求の範囲第1項に記載のマイクロチップ基板の接合方法。
- [5] 前記活性化をイオンビーム照射によって行うことを特徴とする請求の範囲第1項に記載のマイクロチップ基板の接合方法。
- [6] 前記 SiO_2 膜の表面粗さRaが、 $Ra \leq 2\text{nm}$ であることを特徴とする請求の範囲第1項から第5項のいずれか一項に記載のマイクロチップ基板の接合方法。
- [7] 前記2つの樹脂製部材の表面であって前記 SiO_2 膜が形成される面の表面粗さRaが、 $Ra \leq 2\text{nm}$ であることを特徴とする請求の範囲第1項から第6項のいずれか一項に記載のマイクロチップ基板の接合方法。
- [8] 前記2つの樹脂製部材のうち、前記流路用溝が形成された樹脂製部材は板状の部材であり、前記流路用溝が形成されていない樹脂製部材はフィルム状の部材であることを特徴とする請求の範囲第1項から第7項のいずれか一項に記載のマイクロチップ基板の接合方法。
- [9] 請求の範囲第1項から第8項のいずれか一項に記載のマイクロチップ基板の接合方法によって接合されたことを特徴とするマイクロチップ。
- [10] 2つの樹脂製部材のうち少なくとも1つの樹脂製部材には流路用溝が形成され、前記

2つの樹脂製部材を、前記流路用溝が形成されている面を内側にして接合されたマイクロチップであって、

前記2つの樹脂製部材の間には、2層以上の SiO_2 膜が形成され、前記2層以上の SiO_2 膜により前記2つの樹脂製部材が接合されていることを特徴とするマイクロチップ。

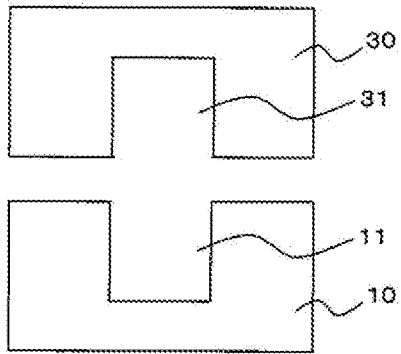
- [11] 前記2層以上の SiO_2 膜の境界における表面粗さ R_a が、 $R_a \leq 2\text{nm}$ であることを特徴とする請求の範囲第10項に記載のマイクロチップ。
- [12] 前記2つの樹脂製部材の表面であって前記 SiO_2 膜が形成される面の表面粗さ R_a が、 $R_a \leq 2\text{nm}$ であることを特徴とする請求の範囲第10項又は第11項のいずれかに記載のマイクロチップ。
- [13] 前記2つの樹脂製部材のうち、前記流路用溝が形成された樹脂製部材は板状の部材であり、前記流路用溝が形成されていない樹脂製部材はフィルム状の部材であることを特徴とする請求の範囲第10項から第12項のいずれか一項に記載のマイクロチップ。

[図1]

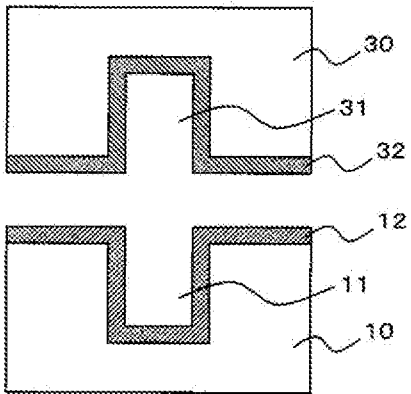


[図2]

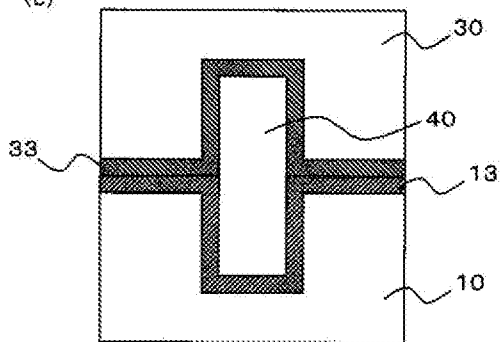
(a)



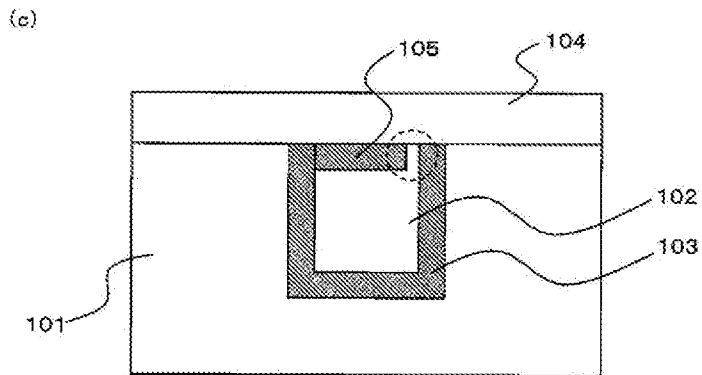
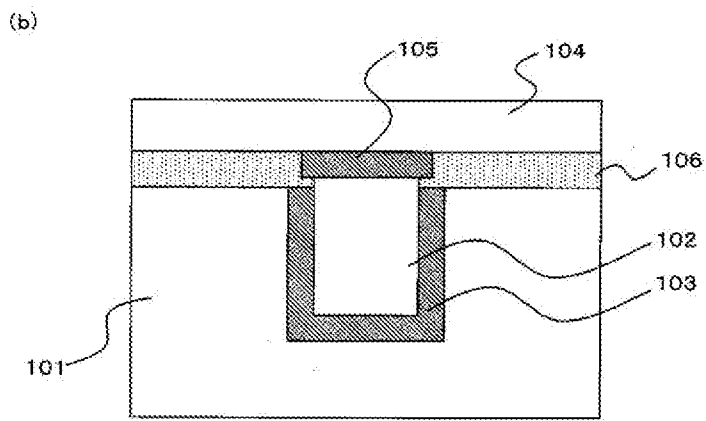
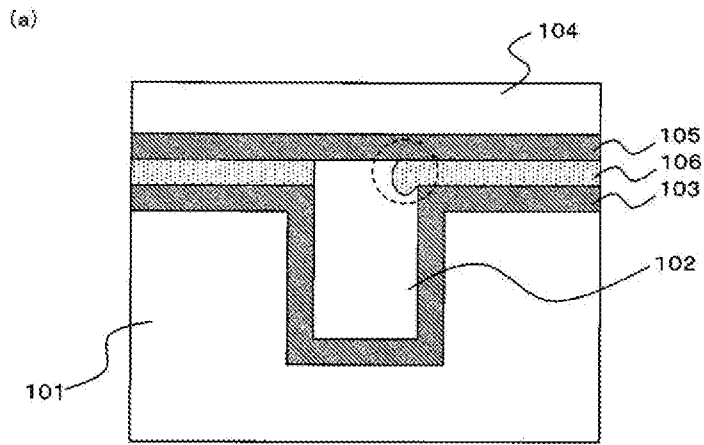
(b)



(c)



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/071780

A. CLASSIFICATION OF SUBJECT MATTER

G01N35/08(2006.01) i, G01N37/00(2006.01) i, B01J19/00(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01N35/00-37/00, B01J19/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-055098 A (Nippon Columbia Co., Ltd.), 20 February, 2002 (20.02.02), Par. Nos. [0022] to [0023]; Fig. 2 (Family: none)	1-13
Y	JP 2005-305234 A (Seiko Epson Corp.), 04 November, 2005 (04.11.05), Par. No. [0006] (Family: none)	1-13
A	JP 2001-305050 A (Shimadzu Corp.), 31 October, 2001 (31.10.01), Par. No. [0009] (Family: none)	1-13

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
21 December, 2007 (21.12.07)

Date of mailing of the international search report
08 January, 2008 (08.01.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/071780

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-187730 A (Nippon Filcon Co., Ltd.), 20 July, 2006 (20.07.06), Par. No. [0028] (Family: none)	2-5
A	JP 2004-138411 A (Enplas Corp.), 13 May, 2004 (13.05.04), Par. No. [0016] & US 2004/0069639 A1	8, 13

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G01N35/08(2006.01)i, G01N37/00(2006.01)i, B01J19/00(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G01N35/00 - 37/00, B01J19/00		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2007年 日本国実用新案登録公報 1996-2007年 日本国登録実用新案公報 1994-2007年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-055098 A (日本コロムビア株式会社) 2002.02.20 【0022】 - 【0023】 , 【図2】 (ファミリーなし)	1-13
Y	JP 2005-305234 A (セイコーエプソン株式会社) 2005.11.04 【0006】 (ファミリーなし)	1-13
A	JP 2001-305050 A (株式会社島津製作所) 2001.10.31 【0009】 (ファミリーなし)	1-13
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
21.12.2007	08.01.2008	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 福田 裕司	2 J 9 1 0 9
	電話番号 03-3581-1101	内線 3252

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2006-187730 A (日本ファイルコン株式会社) 2006. 07. 20 【0028】 (ファミリーなし)	2-5
A	JP 2004-138411 A (株式会社エンプラス) 2004. 05. 13 【0016】 & US 2004/0069639 A1	8, 13