



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENÍU

223069

(11)

(B1)

(51) Int. Cl.³
H 01 L 29/02

(22) Prihlášené 22 06 81
(21) (PV 4688-81)

(40) Zverejnené 31 12 82

(45) Vydané 15 03 86

(75)

Autor vynálezu

DOLEŽAL IVAN ing. CSc., BRNO, RICHVALSKÝ JOZEF ing., LEVOČA

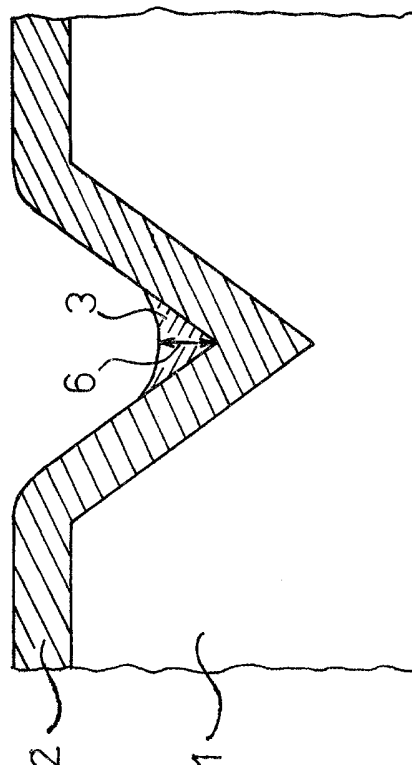
(54) Spôsob vytvárania hradiel tranzistorov a spojovacích vodičov

1

Spôsob vytvorenia hradiel tranzistorov a spojovacích vodičov v drážkach polovodičovej dosky vytvorených najmä V-leptom.

Spôsob prináša vyššie účinky oproti doterajšiemu stavu jednoduchou technológiou výroby hradiel tranzistorov v mikrometrovej respektíve submikrometrovej oblasti a spojovacích vodičov vnorených do povrchu polovodičovej dosky. Podstata spôsobu je deponovanie určujúcej vrstvy a vytvorenie úzkeho pásika z tejto vrstvy vo V-lepte leptaním bez maskovania. Spôsob je určený najmä pre výrobu tranzistorov V—MOS s minimálnymi parazitnými kapacitami a dĺžkou kanálu v mikrometrovej, respektíve submikrometrovej oblasti. Spôsob bližšie objasní obrázok 2.

2



CObr. 2

Vynález sa týka spôsobu vytvorenia hradíel tranzistorov a spojovacích vodičov polovodičových prvkov v drážkach polovodičovej dosky vytvorených najmä V-leptom.

V polovodičovej technike a predovšetkým v obvodoch veľkej integrácie je požiadavka minimalizovať rozmery tranzistorov, znižovať parazitné kapacity a skracovať dĺžky spojovacích vodičov. Jednou z metód výroby tranzistorov MOS s veľmi krátkymi kanálmi, s relatívne vysokým prienikovým napätím a malou citlivosťou na efekty krátkeho kanálu, je technológia využívajúca anizotropné leptanie, napríklad V-lept. Kanál tranzistora je umiestnený vo vrchole, respektíve blízko vrcholu V-leptu, hradlo tranzistora je vytvorené maskou, ktorá presahuje okienko V-leptu. To znamená, že hradlo je vytvorené nielen nad oblasťou kanálu tranzistora, ale tiež nad susediacimi oblasťami emitora a kolektora. To zvyšuje parazitné kapacity a znižuje tak hodnotu medznej frekvencie tranzistora.

Je preto výhodné zmenšiť tieto prekryvové oblasti hradla respektíve vytvoriť samozákrytové hradlo vnútri V-leptu. U zložitejších integrovaných obvodov sa využíva spojovacej siete vodičov aj v niekoľkých vrstvách nad sebou, čo znižuje planaritu systému a kladie zvýšené nároky na prechody medzi vrstvami a na fotolitografické spracovanie. Vedenie spojovacích vodičov vnútri V-leptov umožňuje jednoduché prepojenie hradíel, môže zjednodušiť prepojavaciu sieť vodičov a prispieť ku zmenšeniu plochy systému.

V technológii V-leptu sú známe spôsoby vytvárania hradíel tranzistorov ako napríklad depozícia hliníka respektíve polykryštalického kremíka a vytvárania hradla pomocou masky. Maska má spravidla väčšie rozmery než okienko V-leptu, je nutná presná orientácia masky a na tenkom hradlovom oxide sú prekryvy hradla tranzistora nad oblasťami emitora a kolektora. Ďalšou metódou je depozícia polykryštalického kremíka a nasledujúce zbrúsenie vrstvy tak, že polykryštalický kremík ostane len v drážkach V-leptu. Zbrusovanie polykryštalického kremíka na celej ploche dosky je technicky náročné a na tenkom hradlovom oxide ostávajú prekryvy hradla tranzistora nad oblasťami emitora a kolektora. V inej metóde sa na dosku s deponovanou vrstvou polykryštalického kremíka naniesie vrstva napríklad pozitívneho fotolaku a ten sa pri vyvolávaní odstraňuje z celej plochy dosky. Vo V-leptoch ostanú zbytky fotolaku v dôsledku jeho väčšej hrúbky vzniknutej roztekaním pri nanášaní. Zbytky fotolaku vo V-leptoch slúžia potom ako maska pre tvárovanie polykryštalického kremíka. Fotolak na ploche dosky nemusí byť nanosený dostatočne homogénne, zbytky fotolaku vo V-leptoch potom nemajú rovnakú a reprodukovateľnú hrúbku v rôznych miestach dosky a vo V-leptoch s rôznou orientáciou.

V technológii integrovaných obvodov sú známe spôsoby vytvárania vodivých spojov v systéme napríklad difúziou respektíve implantáciou vodivých oblastí, oddelených od podložky prechodom PN. Tieto oblasti majú voči podložke istú vlastnú kapacitu, ktorá je závislá na napätí. Sieť vodivých oblastí musí byť tvarovaná maskovaním. Spojovacie vodiče sú ďalej vytvárané depozíciou vodivých materiálov napríklad hliníka alebo polykryštalického kremíka na izolačnú vrstvu napríklad oxidu. Vytváranie viacerých vrstiev nad sebou narušuje planaritu systému a znižuje elektrickú spoľahlivosť pri vedení spojov cez hrany schodkov jednotlivých vrstiev. Sieť vodičov musí byť taktiež tvarovaná maskovaním.

Tieto doterajšie nevýhody odstraňuje spôsob vytvorenia hradíel tranzistorov a spojovacích vodičov polovodičových prvkov v drážkach polovodičovej dosky vytvorených najmä V-leptom a to tak, že na celom povrchu polovodičovej dosky sa vytvorí základná vrstva, na ktorú sa deponuje určujúca vrstva. Podstatou spôsobu je, že určujúca vrstva sa zleptá tak, že iba vo vrchole V-leptov ostanú neodleptané zbytky určujúcej vrstvy, pričom určujúca vrstva je tvorená napríklad polykryštalickým kremíkom a na jej zleptanie sa použije napríklad leptadlo obsahujúce etyléndiamín, pyrokatechín a vodu. Deponovaná hrúbka určujúcej vrstvy musí byť väčšia ako 1,4násobok výslednej hrúbky neodleptaného zbytku určujúcej vrstvy vo V-lepte a môže byť menšia ako 1,4násobok celkovej hĺbky V-leptu.

Vyššie účinky podľa vynálezu oproti doterajšiemu stavu spočívajú v jednoduchej technológii, samonastaviteľnosti hradíel tranzistorov respektíve spojovacích vodičov v drážkach polovodičovej dosky, najmä vo V-leptoch, bez nutnosti maskovania, možnosťou realizovať samozákrytovú technológiu s týmito hradlami v mikrometrovej respektíve submikrometrovej oblasti a možnosti realizovať spojovacie vodiče v rovine vnorenej do povrchu polovodičovej dosky.

Vynález objasní priložený výkres vo zväčšenom reze, kde na obrázku 1 je naznačený stav po depozícii určujúcej vrstvy a na obrázku 2 je znázornený stav po výslednom leptaní určujúcej vrstvy.

Postup podľa vynálezu je možné použiť napríklad u týchto dvoch príkladov. Na kremíkovej doske 1 je vytvorená základná vrstva 2 ako je zrejmé na obrázkoch 1 a 2. Základná vrstva 2 je tvorená len dielektrikom napríklad oxidom. Na základnú vrstvu 2 sa deponuje určujúca vrstva 3, ktorá má požadovanú hrúbku 4 a je tvorená napríklad polykryštalickým kremíkom. Keďže steny V-leptu zvierajú vo vrchole približne uhol 70°, z geometrie V-leptu vyplýva, že vo vrchole V-leptu je hrúbka určujúcej vrstvy 5 približne o 70 % väčšia než deponovaná hrúbka určujúcej vrstvy 4. V ďalšom se lep-

tá určujúca vrstva 3, pričom doba leptania sa nastaví tak, aby sa odleptala hrúbka určujúcej vrstvy 4 mimo V-lept a vo vrchole V-leptu zostal úzky pásik určujúcej vrstvy výslednej hrúbky 6. Úzky pásik určujúcej vrstvy vo V-lepte je tak definovaný V-leptom, hrúbkou deponovanej určujúcej vrstvy a dobou leptania. Pásiky určujúcej vrstvy 3 vo vrchole V-leptu tvorené napríklad polykryštalickým kremíkom slúžia ako hradlá tranzistorov respektíve spojovacie vodiče v drážkach V-leptov. V druhom prípade je základná vrstva 2 tvorená dielektrikom napríklad oxidom, na ktorý je navyše deponovaná kovová vrstva napríklad molybdén. Na túto základnú vrstvu 2 sa deponuje určujúca vrstva 3 napríklad polykryštalický kremík, ktorý sa leptá vyššie popísaným spôsobom, s cieľom vytvoriť úzke pásiky polykryštalického kremíka vo V-lepte.

Pásiky polykryštalického kremíka slúžia ďalej ako maska, pomocou ktorej sa vyleptajú odpovedajúce pásiky kovovej vrstvy. Pásiky kovovej vrstvy napríklad molybdénu slúžia potom ako hradlá tranzistorov respektíve spojovacie vodiče v drážkach V-leptu. Z geometrie V-leptu vyplýva, že v oboch prípadoch hrúbka určujúcej vrstvy 4 musí byť väčšia než 1,4krát výsledná hrúbka zbytku určujúcej vrstvy 6 vo vrchole V-leptu po leptaní. Ďalej odtiaľ vyplýva, že deponovanie určujúcej vrstvy 3 o hrúbke 1,4krát hĺbka V-leptu tento V-lept temer vyrovná a ďalšie zväčšovanie hrúbky určujúcej vrstvy 3 nemá väčší účinok.

Pri výrobe laterálneho tranzistora V-MOS je technológia v prvej časti formálne zhodná s prípravou planárneho tranzistora MOS. Rozdiel je predovšetkým v tom, že V-lept presekne difúziu oblastí na oblasti emitora a kolektora a kanál tranzistora je umiestnený vo vrchole respektíve blízko vrcholu V-leptu. Základná postupnosť operácií môže byť nasledujúca — oxidácia povrchu dosky pre maskovanie, vymedzenie difúznej oblasti emitora a kolektora maskou, difúzia

oblasti emitora a kolektora a súčasná re-oxidácia, vymedzenie oblastí V-leptu maskou, anizotropné leptanie V-štruktúry a vytvorenie hradlového oxidu. Pri realizácii spojovacích vodičov vo V-lepte je nutné pred hradlovým oxidom vytvoriť na príslušných častiach V-leptu hrubý oxid napríklad lokálnou oxidáciou.

Ďalší postup pri využití vynálezu je napríklad depozícia polykryštalického kremíka a jeho leptanie s cieľom vytvoriť úzke pásiky polykryštalického kremíka vo V-lepte. Bol vyskúšaný nasledujúci postup a výsledok bol overený na rastrovom mikroskope. Na kremíkovej doske so sústavou V-leptov s vytvoreným hradlovým oxidom 100 nm bola deponovaná vrstva polykryštalického kremíka o hrúbke 850 nm. Vo vrchole V-leptu bola nameraná zväčšená hrúbka 1500 nm. Polykryštalický kremík bol deponovaný pri teplote 650 °C pri zníženom tlaku — LPCVD a bol dopovaný fosforom na bežnú koncentráciu prímеси.

V ďalšom bola vrstva polykryštalického kremíka leptaná bez masky na celej ploche dosky v roztoku 250 ml etyléndiamínu, 44 gramov pyrokatechínu a 110 ml deionizovanej vody pri teplote 100 °C až 105 °C. Po jednej minúte leptania bol polykryštalický kremík zleptaný z povrchu dosky a iba vo V-leptoch ostali pásiky polykryštalického kremíka približne trojuholníkového profilu o výške približne 560 nm.

Nasledujúci technologický postup sa môže zhodovať so štandardnou výrobou samozákrytových tranzistorov MOS. Základná postupnosť operácií môže byť nasledujúca — implantácia oblastí emitora a kolektora využívajúca samozákryt hradla a aktivácia prímеси, otvorenie kontaktných okienok, naparenie hliníka, leptanie hliníka cez masku, sintrovanie hliníka, depozícia pasívneho oxidu a otvorenie expandovaných kontaktov.

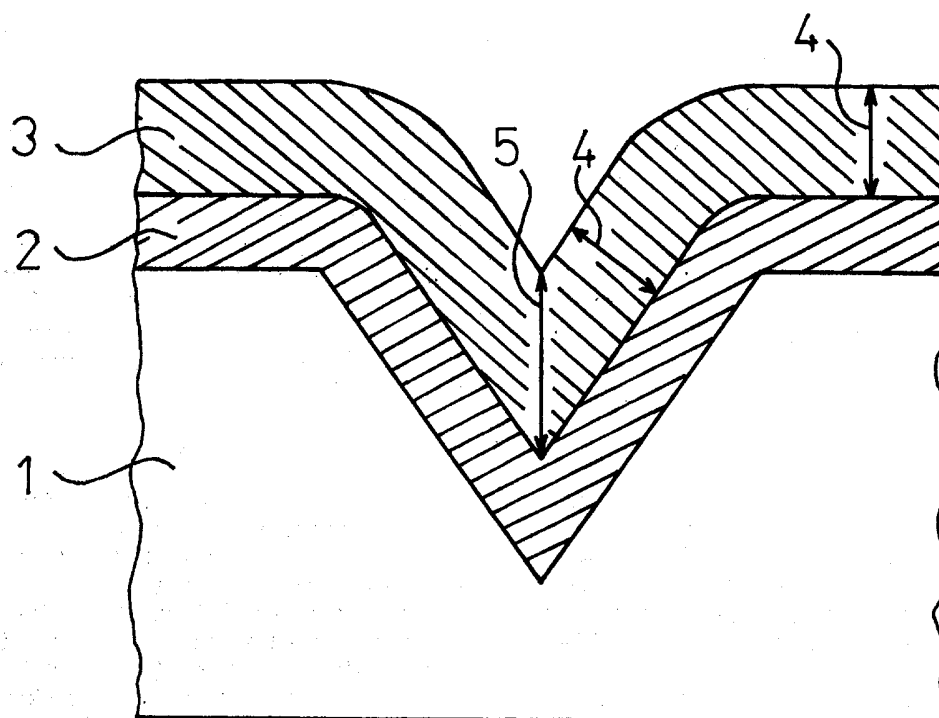
Spôsob podľa vynálezu je určený k využitiu pri výrobe napríklad tranzistorov V-MOS.

PREDMET VYNÁLEZU

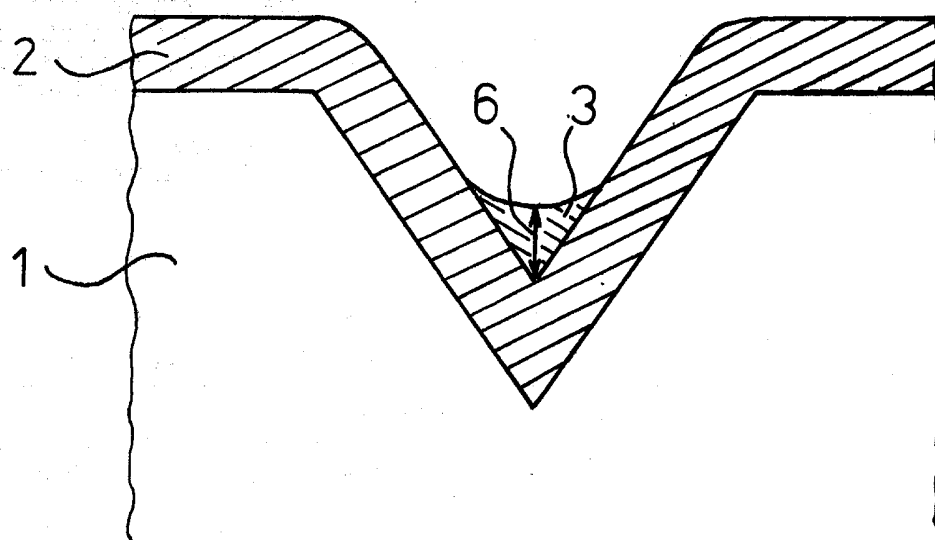
1. Spôsob vytvárania hradiel tranzistorov a spojovacích vodičov polovodičových prvkov v drážkach polovodičovej dosky vytvorených najmä V-leptom, a to tak, že na celom povrchu polovodičovej dosky sa vytvorí základná vrstva, na ktorú sa deponuje určujúca vrstva, vyznačený tým, že určujúca vrstva sa odleptá tak, že iba vo vrchole V-leptu zostane neodleptaný zvyšok určujúcej vrstvy, pričom určujúca vrstva je tvorená napríklad polykryštalickým kremíkom

a na jej odleptanie sa použije napríklad leptadlo obsahujúce etyléndiamín, pyrokatechín a vodu.

2. Spôsob vytvárania hradiel tranzistorov a spojovacích vodičov podľa bodu 1 vyznačený tým, že deponovaná hrúbka určujúcej vrstvy musí byť väčšia ako 1,4-násobok výslednej hrúbky neodleptaného zvyšku určujúcej vrstvy vo V-lepte a môže byť menšia ako 1,4-násobok celkovej hĺbky V-leptu.



Obr. 1



Obr. 2