

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁷
 H01L 23/52

(45) 공고일자 2005년07월01일
 (11) 등록번호 10-0497997
 (24) 등록일자 2005년06월20일

(21) 출원번호	10-2002-0034337	(65) 공개번호	10-2003-0035799
(22) 출원일자	2002년06월19일	(43) 공개일자	2003년05월09일

(30) 우선권주장 JP-P-2001-00331261 2001년10월29일 일본(JP)

(73) 특허권자 미쓰비시덴키 가부시키가이샤
 일본국 도쿄도 지요다쿠 마루노우치 2쵸메 2반 3고

(72) 발명자 마쓰우라태쓰야
 일본국도쿄도지요다쿠마루노우치2쵸메2반3고미쓰비시덴키가부시키가
 이사나이

카사타니야스시
 일본국도쿄도지요다쿠마루노우치2쵸메2반3고미쓰비시덴키가부시키가
 이사나이

이치마사타다시
 일본국효고카와니시시쿠시로3초메13-21가부시키가이샤케이디엘나이

(74) 대리인 권태복
 이화의

심사관 : 유환철

(54) 반도체 모듈

요약

본 발명에서는, 복수의 기판(20, 20')을 플렉시블 케이블(30)에 의해서 일련되게 접속한 상태에서 서로 적층함과 동시에, 각 기판(20, 20')에 있어서 서로 대향하는 면에 각각 반도체 패키지(10)를 실장하고, 또한 이를 반도체 패키지(10)의 상호 간을 접착제(40)에 의해 접착 유지시키도록 하고 있다. 또한, 최하층이 되는 기판(20')에 설치한 외부 리드(50)를 통해 마더 기판(90)에 실장되도록 구성되어 있다. 이에 따라, 본 발명은 반도체 칩을 고밀도로, 또한 확실히 실장할 수 있다.

대표도

도 1

색인어

반도체 모듈, 플렉시블 케이블, 반도체 패키지, 외부 리드, 마더 기판

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예 1인 반도체 모듈의 구성을 나타낸 것으로, (a)는 평면도, (b)는 측면도,

도 2는 도 1에 나타낸 반도체 모듈의 요부 단면 측면도,

도 3은 본 발명의 실시예 2인 반도체 모듈의 구성을 나타낸 측면도,
 도 4는 본 발명의 실시예 3인 반도체 모듈의 구성을 나타낸 측면도,
 도 5는 본 발명의 실시예 4인 반도체 모듈의 구성을 나타낸 측면도,
 도 6은 본 발명의 실시예 5인 반도체 모듈의 구성을 나타낸 것으로, (a)는 평면도, (b)는 (a)에서의 화살표시 A의 도면,
 도 7은 본 발명의 실시예 6인 반도체 모듈의 구성을 나타낸 것으로, (a)는 평면도, (b)는 (a)에서의 화살표시 C의 도면,
 도 8은 본 발명의 실시예 7인 반도체 모듈의 구성을 나타낸 측면도,
 도 9는 본 발명의 실시예 8인 반도체 모듈의 구성을 나타낸 측면도,
 도 10은 본 발명의 실시예 9인 반도체 모듈의 구성을 나타낸 측면도,
 도 11은 본 발명의 실시예 10인 반도체 모듈의 구성을 나타낸 측면도,
 도 12는 종래의 반도체 모듈의 구성을 나타낸 것으로, (a)는 평면도, (b)는 측면도,
 도 13은 도 12의 반도체 모듈의 실장상태를 나타낸 것으로, (a)는 반도체 모듈을 평면적으로 나란히 실장한 상태를 나타낸 측면도, (b)는 반도체 모듈을 적층 실장한 경우를 나타낸 측면도.

도면의 주요 부분에 대한 부호의 설명

10, 10' : 반도체 패키지 10a : 외부 리드

20, 20', 21, 22, 22', 23, 24, 25, 25', 26, 27 : 기판

20a : 스루홀 20b : 배선패턴

30 : 플렉시블 케이블 40 : 접착제

50, 51 : 외부 접속리드 60 : 커넥터 핀

70 : 땜납 볼 71 : 패드

80 : 땜납 부재 90 : 마더 기판

90b, 90c, 90d, 90e : 접속단자패드

100 : 소켓 110 : 더미 땜납 볼

111 : 더미 리드 120 : 반도체 칩

121 : 이방성 도전막 130 : 커넥터 단자

131 : 커넥터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 반도체 모듈에 관한 것으로, 보다 상세하게는, 고밀도로 반도체 칩을 실장할 수 있는 반도체 모듈에 관한 것이다.

도 12는 이 종류의 반도체 모듈의 구성을 나타낸 것으로, (a)는 평면도, (b)는 측면도이다. 이 반도체 모듈은, 기판(2)의 안팎 양면에 각각 반도체 패키지(1)를 실장하여 구성된다. 반도체 패키지(1)는, 미도시된 반도체 칩을 밀봉체(1a)로 밀봉한 것으로, 외부 리드(1b)를 통해서 기판(2)에 실장된다. 또한, 기판(2)에는, 외부접속단자(5)가 설치되어 있다.

도 13은 도 12의 반도체 모듈의 실장 예시도로, (a)는 반도체 모듈을 평면적으로 나란하게 실장한 상태의 측면도, (b)는 반도체 모듈을 적층 실장한 상태의 측면도이다. 도시한 것처럼, 반도체 모듈은, 외부접속단자(5, 5')를 통해 마더 기판(9)에 실장함으로써 원하는 기능을 다하게 된다.

발명이 이루고자 하는 기술적 과제

그런데, 최근에는, 전자기기에 대하여 소형·박형화와, 고기능·고성능화라는 상반된 요구가 있다. 이 때문에, 이들의 전자기기에 사용되는 반도체 모듈로서는, 반도체 칩을 어떻게 고밀도로 실장할 수 있는지가 중요한 과제가 된다.

그러나, 도 13a에 나타낸 것처럼, 복수의 반도체 모듈을 평면적으로 나란하게 실장한 경우에는, 반도체 모듈의 실장 대상인 마더 기판(9)에, 반도체 모듈의 개수에 따른 실장점유면적이 필요해져, 반도체 패키지(1)(반도체 칩)를 고밀도로 실장하는 것이 곤란하다.

이에 대하여, 도 13b에 나타낸 것처럼, 복수의 반도체 모듈을 서로 적층한 상태로 실장하는 경우에는, 평면적으로 나란하게 실장하는 경우와 비교하여, 마더 기판(9)에서의 반도체 모듈의 실장점유면적을 감소할 수 있다.

그러나, 복수의 반도체 모듈을 적층하는 경우에는, 상층이 되는 반도체 모듈에 실장한 반도체 패키지(1)와, 하층이 되는 반도체 모듈에 실장한 반도체 패키지(1)의 사이에 충분한 간격을 확보해야 한다. 즉, 열의 영향으로 휘어짐이 생긴 경우, 또는 진동이 가해진 경우에도, 반도체 패키지(1)가 서로 접촉하는 사태를 방지하기 위한 간격을 확보하여 반도체 모듈을 서로 적층해야 한다.

이 때문에, 상층이 되는 반도체 모듈에 있어서는, 외부접속단자(5)를 길이를 길게 할 수 없어, 해당 외부접속단자(5)의 강성 저하로부터 마더 기판(9)에 보유해두는 것이 곤란해질 우려가 있다.

더구나, 상층이 되는 반도체 모듈의 외부접속단자(5)는, 하층이 되는 반도체 모듈의 것보다도 외주측에 배치해야 한다. 이 때문에, 반도체 모듈의 적층수가 증가한 경우에는, 이 외부접속단자(5)의 분만큼 점차 실장점유면적이 증대하게 된다.

본 발명은 상기 실정을 감안하여 주어진 것으로, 반도체 칩을 고밀도로, 또한 확실히 실장할 수 있는 반도체 모듈을 얻는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위해서, 본 발명에 따른 반도체 모듈은, 복수의 기판을 플렉시블 케이블에 의해서 일련되게 접속한 상태에서 서로 적층함과 동시에, 각 기판에 있어서 적어도 서로 대향하는 면에 각각 반도체 칩을 실장하고, 이를 반도체 칩의 상호간을 접착 유지시킨 것을 특징으로 한다.

본 발명에 의하면, 반도체 칩을 구비한 기판을 복수로 적층함과 동시에, 대향하는 반도체 칩의 상호간을 접착 유지시켰기 때문에, 반도체 칩이 직접 접촉하는 사태를 초래하지 않고 상호간격을 최소한으로 할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 최외층에 배치한 기판에, 마더 기판에 실장하기 위한 외부접속단자를 설치한 것을 특징으로 한다.

본 발명에 의하면, 최외층에 배치한 기판의 외부접속단자를 통해 반도체 모듈을 마더 기판에 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 외부접속단자가, 상기 기판으로부터 외부로 연장하는 리드인 것을 특징으로 한다.

본 발명에 의하면, 리드를 통해 반도체 모듈을 마더 기판에 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 외부접속단자가, 상기 마더 기판에 설치한 소켓에 탈착 가능하게 장착되는 커넥터 핀인 것을 특징으로 한다.

본 발명에 의하면, 커넥터 핀을 소켓에 장착함으로써, 반도체 모듈을 마더 기판에 대하여 탈착 가능하게 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 외부접속단자가, 상기 마더 기판에 대하여 표면실장하기 위한 범프인 것을 특징으로 한다.

본 발명에 의하면, 범프를 통해 반도체 모듈을 마더 기판에 표면 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 범프를 설치한 기판에, 해당 범프에 생기는 왜곡을 완화하기 위한 더미부재를 설치한 것을 특징으로 한다.

본 발명에 의하면, 더미부재가 존재함으로써 범프의 왜곡을 완화할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 복수의 기판을 마더 기판에 세워 설치하는 형태로 실장하기 위한 외부접속단자를 설치한 것을 특징으로 한다.

본 발명에 의하면, 외부접속단자를 통해 반도체 모듈을 마더 기판에 실장한 경우, 복수의 기판이 세워 설치하도록 된다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 서로 이격된 위치에 배치되는 기판의 단부에 각각 상기 외부접속단자를 설치한 것을 특징으로 한다.

본 발명에 의하면, 서로 이격된 위치에 있어서 기판을 마더 기판에 유지시킬 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 외부접속단자가, 상기 기판으로부터 외부로 연장하는 리드인 것을 특징으로 한다.

본 발명에 의하면, 리드를 통해 반도체 모듈을 마더 기판에 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 외부접속단자가, 상기 마더 기판에 설치한 커넥터에 탈착 가능하게 장착되는 커넥터단자인 것을 특징으로 한다.

본 발명에 의하면, 커넥터단자를 커넥터에 장착함으로써 반도체 모듈을 마더 기판에 대하여 탈착 가능하게 실장할 수 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 커넥터단자를 설치한 기판의 단부를, 다른 기판의 단부보다도 돌출시킨 것을 특징으로 한다.

본 발명에 의하면, 마더 기판에 실장시킨 경우에, 커넥터단자를 설치한 기판에 대하여 다른 기판이 위쪽으로 위치하게 된다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 반도체 칩은 외부리드에 의해서 상기 기판에 실장한 것을 특징으로 한다.

본 발명에 의하면, 외부리드를 통해 반도체 칩을 기판에 실장하도록 하고 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 반도체 칩은 상기 기판에 표면 실장한 것인 것을 특징으로 한다.

본 발명에 의하면, 반도체 칩을 기판에 표면 실장하도록 하고 있다.

다음으로, 본 발명에 따른 반도체 모듈은, 상기 발명에 있어서, 상기 반도체 칩은 상기 기판에 베어(bare) 칩을 실장한 것인 것을 특징으로 한다.

본 발명에 의하면, 반도체 칩을 기판에 베어 칩을 실장하도록 하고 있다.

[발명의 실시예]

이하, 첨부도면을 참조하여 본 발명에 따른 반도체 모듈의 바람직한 실시예를 상세히 설명한다.

(실시예 1)

도 1은 본 발명의 실시예 1인 반도체 모듈을 나타낸 것으로, (a)는 평면도, (b)는 측면도이다. 여기서, 예시하는 반도체 모듈은, 예를 들면, 메모리 모듈로서 사용될 것으로, 복수(도면에 도시된 예에서는 4개)의 기판(20)을, 서로 적층한 구조를 갖고 있다.

이들 복수의 기판(20)은, 예를 들면 유리 에폭시 등의 비교적 강성을 갖는 수지재로 구성한 것으로, 각각의 표리 양면에 반도체 패키지(10)가 실장되어 있다. 반도체 패키지(10)는, 미도시된 반도체 칩을 밀봉체에 의해서 밀봉한 것으로, 각각 외부리드(10a)를 통해 기판(20)에 실장되어 있다. 서로 인접한 기판(20)에 실장한 반도체 패키지(10)는, 서로 대향하도록 배치하여 놓고, 상호간을 접착제(40)에 의해서 접착 유지한다.

또한, 상술한 복수의 기판(20)은, 플렉시블 케이블(30)에 의해서 일련되게 접속되어 있다. 플렉시블 케이블(30)은, 도시하지 않은 도체부를 절연성 필름으로 덮어서 구성한 것으로, 근접한 기판(20)의 상호간을 접속하는 데 충분한 가용성을 갖고 있다. 플렉시블 케이블(30)의 절연성 필름으로서는, 예를 들면, 폴리이미드, 폴리에스테르, 폴리프로필렌, 폴리카보네이트 등을 들 수 있지만, 충분한 가용성을 갖는 것이면 다른 재료이더라도 상관없다. 플렉시블 케이블(30)의 도체부로서는, 예를 들면, 동등한 도전성을 갖는 재료를 사용할 수 있다.

도 2는 기판(20)의 단면 측면도를 나타낸 것이다. 이 도면으로부터도 분명한 것처럼, 플렉시블 케이블(30)은, 기판(20)에 깨워지는 형태로 배치하고, 해당 기판(20)에 설치한 스루홀(20a)을 통하여 기판(20)의 배선패턴(20b)과 접속할 수 있도록 되어 있다.

또한, 최외층(최하층)에 배치한 기판(이하, 다른 기판과의 차이를 표현하기 위해서 부호를 20'로 한다)에는, 마더 기판(90)에 실장할 때의 외부접속단자가 되는 외부접속리드(50)를 설치한다. 이 외부접속리드(50)는, 최하층에 배치한 기판(20')으로부터 아래쪽으로 향하여 외부로 연장하도록 설치한 것으로, 해당 기판(20')의 이면에 실장한 반도체 패키지(10)의 높이 보다도 길게 구성한다.

도면에는 명시하지 않았지만, 기판(20')에 설치한 외부접속리드(50)는, 해당 기판(20')의 배선패턴(20b)에 접속된 것이다. 따라서, 이 외부접속리드(50)를 통해 반도체 모듈을 마더 기판(90)에 실장하면, 기판(20, 20')에 실장한 반도체 패키지(10)(반도체 칩)가 원하는 기능을 다하게 된다.

여기서, 상술한 것처럼 구성된 반도체 모듈에 의하면, 표리 양면에 반도체 패키지(10)를 실장한 기판(20, 20')을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하므로, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장 간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(20')에 설치한 외부접속리드(50)를 통해 마더 기판(90)에 실장하면 좋기 때문에, 반도체 패키지(10)의 적층 수에 관계없이 외부접속리드(50)에 강성 부족이 초래되지 않고, 마더 기판(90)에 대한 실장점유면적도 최소한으로 된다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저히 높이는 것이 가능해져, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 20')에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 20')의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(20, 20')의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 20')과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

(실시예 2)

다음에, 본 발명의 실시예 2에 관해서 설명한다. 상술한 실시예 1의 반도체 모듈에서는, 외부접속단자로서 최하층에 배치되는 기판(20')에 외부접속리드(50)를 설치한 것을 나타내었지만, 본 실시예 2의 반도체 모듈에서는, 이 외부접속리드(50) 대신에, 외부접속단자인 커넥터 핀(60)을 설치하도록 하고 있다.

도 3은 본 실시예 2의 반도체 모듈을 나타낸다. 도 3에 있어서 최외층(최하층)에 배치되는 기판(21)의 이면에는, 그 전면에 커넥터 핀(60)이 설치된다. 이 커넥터 핀(60)은, 마더 기판(90)에 설치한 소켓(100)에 대하여 탈착 가능하게 장착할 수 있도록 구성한 것이다.

그 외의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 21)을 서로 적층함과 동시에, 대향하는 반도체 패키지(10) 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상술한 것처럼 구성한 반도체 모듈에 있어서도, 표면에 반도체 패키지(10)를 실장한 기판(20, 21)을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(21)에 설치한 커넥터 핀(60)을 마더 기판(90)의 소켓(100)에 장착하면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있으므로, 반도체 패키지(10)의 적층 수에 관계없이 커넥터 핀(60)에 강성 부족이 초래되지 않고, 마더 기판(90)에 대한 실장점유면적도 최소한으로 된다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높이는 것이 가능해지고, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 갖는 기판(20, 21)에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 21)의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 되어 있기 때문에, 기판(20, 21)의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 21)과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 2의 반도체 모듈에 의하면, 소켓(100)에 대하여 커넥터 핀(60)이 탈착 가능하기 때문에, 반도체 모듈에 교환, 검사 및 회수가 필요해진 경우에 이것에 용이하게, 또한 신속하게 대응하는 것이 가능해져, 그 유지보수성이 현저하게 높아진다.

(실시예 3)

다음에, 본 발명의 실시예 3에 관해서 설명한다. 상술한 실시예 1의 반도체 모듈에서는, 외부접속단자로서 최하층에 배치되는 기판(20')에 외부접속리드(50)를 설치한 것을 나타내었지만, 본 실시예 3의 반도체 모듈에서는, 이 외부접속리드(50) 대신에, 외부접속단자로서 땀납 볼(범프)을 설치하도록 되어 있다.

도 4는 본 실시예 3의 반도체 모듈을 나타낸다. 도 4에 있어서 최외층(최하층)에 배치되는 기판(22)의 이면에는, 그 전면에 뼈납 볼(70)이 설치된다. 이 뼈납 볼(70)은, 마더 기판(90)에 설치한 접속단자패드(90b)에 적재된 상태에서, 가열 및 가압함으로써, 해당 접속단자패드(90b)에 용착되도록 구성한 것이다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 22)을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상술한 것처럼 구성한 반도체 모듈에 있어서도, 표면에 반도체 패키지(10)를 실장한 기판(20, 22)을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우에도 이를 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 또한, 최하층에 배치되는 기판(22)에 설치한 뼈납 볼(70)을 마더 기판(90)의 접속단자패드(90b)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있으므로, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 패키지(10)의 적층 수에 관계없이 뼈납 볼(70)에 강성 부족이 초래되지 않는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저히 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 22)에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 22)의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하므로, 기판(20, 22)의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 22)과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 3의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에 있어서 기판(22)과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장 높이를 감소하는 것이 가능해지고, 실장밀도가 보다 높아지게 된다.

(실시예 4)

다음에, 본 발명의 실시예 4에 관해서 설명한다. 상술한 실시예 1의 반도체 모듈에서는, 외부접속단자로서 최하층에 배치되는 기판(20')에 외부접속리드(50)를 설치한 것을 나타내었지만, 본 실시예 4의 반도체 모듈에서는, 이 외부접속리드(50) 대신에, 외부접속단자로서 뼈납 부재(범프)를 설치하도록 하고 있다.

도 5는 본 실시예 4의 반도체 모듈을 나타낸다. 도 5에 있어서 최외층(최하층)에 배치되는 기판(23)의 이면에는, 그 전면에 뼈납 부재(80)를 설치해 놓는다. 이 뼈납 부재(80)는, 마더 기판(90)에 설치한 접속단자패드(90c)에 적재한 상태에서 가열 및 가압함으로써, 해당 접속단자패드(90c)에 용착되도록 구성한 것이다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 23)을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상기한 것처럼 구성한 반도체 모듈에 있어서도, 표면에 반도체 패키지(10)를 실장한 기판(20, 23)을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하도록, 열이나 진동이 가해진 경우에도 이를 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(23)에 설치한 뼈납 부재(80)를 마더 기판(90)의 접속단자패드(90c)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있으므로, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 패키지(10)의 적층 수에 관계없이 뼈납 부재(80)에 강성 부족이 초래되지 않는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 23)에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 23)의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(20, 23)의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 23)과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 4의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에 있어서, 기판(23)과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장높이를 감소할 수 있어, 실장밀도가 보다 높아지게 된다.

(실시예 5)

다음에, 본 발명의 실시예 5에 관해서 설명한다. 상술한 실시예 3의 반도체 모듈에서는, 최하층에 배치되는 기판(22)의 이면에 뼈납 볼(70)을 설치하였지만, 본 실시예 5의 반도체 모듈에서는, 뼈납 볼(70)을 설치한 기판(22')의 이면에 더미 뼈납 볼(110)(더미 부재)을 설치하도록 하고 있다.

도 6은 본 실시예 5의 반도체 모듈을 나타낸 것으로, (a)는 축면도, (b)는 (a)에서의 화살표시 A의 도면이다. 도 6a에 있어서 최외층(최하층)에 배치되는 기판(22')의 이면에는, 그 거의 전면이 되는 위치에 뼈납 볼(70)을 설치함과 동시에, 이를 뼈납 볼(70)의 외주가 되는 위치에 더미 뼈납 볼(110)을 설치한다. 즉, 도 6b에 나타낸 것처럼, 기판(22')의 이면에 있어서,

땜납 볼(70)은, 이 점 쇄선 B으로 둘러싸인 직사각형의 범위 내에 배치되는 한편, 더미 땡납 볼(110)은, 땡납 볼(70)의 배치 영역 바깥이 되는 위치에 복수(도시된 예에서는 4개 부분)로 배치한다. 땡납 볼(70) 및 더미 땡납 볼(110)은, 상술한 실시에 3과 마찬가지로, 마더 기판(90)에 설치한 접속단자패드(90d)에 적재한 상태에서, 가열 및 가압되어 해당 접속단자패드(90d)에 용착되도록 구성한 것이다. 단, 더미 땡납 볼(110)에 관해서는, 반도체 패키지(10)와 기판(22')의 사이를 전기적으로 접속하는 구성으로 하지 않고, 임의의 위치에 설치하는 것이 가능하다.

그 밖의 구성에 관해서는, 상술한 실시에 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 22')을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상기한 것처럼 구성한 반도체 모듈에 있어서도, 표면에 반도체 패키지(10)를 실장한 기판(20, 22')을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하므로, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(22')에 설치한 땡납 볼(70)을 마더 기판(90)의 접속단자패드(90d)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있으므로, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 패키지(10)의 적층 수에 관계없이 땡납 볼(70)에 강성 부족이 초래되지 않는 것은 말할 나위도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반되는 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 22')에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 22')의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(20, 22')의 상호간격을 줄인 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 22')과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 5의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에 있어서 기판(22')과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장높이를 감소하는 것이 가능해져, 실장밀도가 보다 높아지게 된다.

더구나, 기판(22')과 마더 기판(90)의 사이에, 더미 땡납 볼(110)을 삽입시키기 때문에, 이들 기판(22') 및 마더 기판(90)과의 접촉점이 늘어나게 되어, 기판(22') 또는 마더 기판(90)에 휨 등의 변형이 발생한 경우에도, 더미 땡납 볼(110)의 작용에 의해 땡납 볼(70)에 생기는 왜곡을 완화하는 것이 가능하다. 또한, 더미 땡납 볼(110)을 땡납 볼(70)의 배치영역 바깥쪽에 배치하도록 하므로, 반도체 모듈을 마더 기판(90)에 실장하는 경우에, 해당 반도체 모듈이 기울어지는 사태를 유효하게 방지할 수 있게 된다.

(실시예 6)

다음에, 본 발명의 실시예 6에 관해서 설명한다. 상술한 실시예 5의 반도체 모듈에서는, 더미부재로서 더미 땡납 볼(110)을 설치하였지만, 본 실시예 6의 반도체 모듈에서는, 더미부재로서 더미 리드를 설치하도록 하고 있다.

도 7은 본 실시예 6의 반도체 모듈을 나타낸 것으로, (a)는 측면도, (b)는 (a)에서의 화살표시 C의 도면이다. 도 7에 있어서 최외층(최하층)에 배치되는 기판(22")의 이면에는, 그 거의 전면이 되는 위치에 땡납 볼(70)을 설치함과 동시에, 이들 땡납 볼(70)의 외주가 되는 위치에 더미 리드(111)를 설치한다. 즉, 도 7b에 나타낸 것처럼, 기판(22")의 이면에 있어서, 땡납 볼(70)은, 거의 중앙이 되는 직사각형의 범위 내에 배치되는 한편, 더미 리드(111)는, 땡납 볼(70)의 배치영역 외가 되는 위치에 복수(도시된 예에서는 4개소)로 배치한다. 땡납 볼(70)은, 상술한 실시예 3과 마찬가지로 마더 기판(90)에 설치한 접속단자패드(90e)에 적재한 상태에서, 가열 및 가압되어 해당 접속단자패드(90e)에 용착되도록 구성한 것이다. 더미 리드(111)는, 기판(22")으로부터 아래쪽으로 향하여 외부로 연장하도록 설치한 것이다. 이 더미 리드(111)의 높이는, 땡납 볼(70)이 용착한 경우의 높이와 동일해지도록 구성한다. 요컨대, 실장전의 상태에서는, 땡납 볼(70)보다도 약간 높이가 낮게 되도록 더미 리드(111)를 설치하도록 하고 있다. 이 때, 더미 리드(111)에 관해서는, 반도체 패키지(10)와 기판(22")의 사이를 전기적으로 접속하는 구성으로 되지 않고, 임의의 위치에 설치하는 것이 가능하다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 22")을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상기한 것처럼 구성한 반도체 모듈에 있어서도, 표면에 반도체 패키지(10)를 실장한 기판(20, 22")을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(22")에 설치한 땡납 볼(70)을 마더 기판(90)의 접속단자패드(90e)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있기 때문에, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 패키지(10)의 적층 수에 관계없이 땡납 볼(70)에 강성 부족이 초래되지 않는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높일 수 있어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 22")에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 22")의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(20, 22")의 상호간격을 줄인 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(20, 22")과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 6의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에 있어서, 기판(22")과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장높이를 감소하는 것이 가능해져, 실장밀도가 보다 높아지게 된다.

더구나, 기판(22")과 마더 기판(90)의 사이에, 더미 리드(111)를 삽입시켰기 때문에, 이들 기판(22") 및 마더 기판(90)과의 접촉점이 늘어나게 되어, 기판(22") 또는 마더 기판(90)에 흔등의 변형이 발생한 경우에도, 더미 리드(111)의 작용에 의해 땜납 볼(70)에 생기는 왜곡을 완화하는 것이 가능하다. 또한, 더미 리드(111)를 땜납 볼(70)의 배치영역의 바깥쪽에 배치하도록 하고 있기 때문에, 반도체 모듈을 마더 기판(90)에 실장하는 경우에, 해당 반도체 모듈이 기울어지는 사태를 유효하게 방지할 수 있도록 된다.

(실시예 7)

다음에, 본 발명의 실시예 7에 관해서 설명한다. 상술한 실시예 3의 반도체 모듈에서는, 반도체 칩으로서, 외부리드(10a)를 통해 기판(20)에 실장되는 반도체 패키지(10)를 적용하고 있지만, 본 실시예 7에서는, 기판에 대하여 표면 실장되는 반도체 패키지를 적용하고 있다.

도 8은 본 실시예 7의 반도체 모듈을 나타낸다. 이 반도체 모듈에서는, 최외층(최하층)에 배치되는 기판(24')의 표면, 및 그 밖의 기판(24)의 표면 양면에 반도체 패키지(10')를 실장한다. 이 반도체 패키지(10')는, BGA(Ball Grid Array)형이라고 불리는 것으로, 하면에 외부 입출력용 패드(71)를 구비하고 있고, 해당 패드(71)를 통해 기판(24, 24')에 표면 실장되어 있다.

또한, 최하층에 배치되는 기판(24')의 이면에는, 땜납 볼(70)이 설치되어 있고, 상술한 실시예 3과 마찬가지로 마더 기판(90)에 설치한 접속단자패드(90b)에 적재한 상태에서, 가열 및 가압되어 해당 접속단자패드(90b)에 용착되도록 구성한다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(24, 24')을 서로 적층함과 동시에, 대향하는 반도체 패키지(10')의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상기한 것처럼 구성한 반도체 모듈에 있어서도, 표면 양면에 반도체 패키지(10')를 실장한 기판(24, 24')을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10')의 상호간을 접착제(40)에 의해서 접착 유지하므로, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10')가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(24')에 설치한 땜납 볼(70)을 마더 기판(90)의 접속단자패드(90b)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있으므로, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 패키지(10')의 적층 수에 관계없이 땜납 볼(70)에 강성 부족이 초래되지 않는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10')의 실장밀도를 혼저하게 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(24, 24')에 반도체 패키지(10')를 실장함과 동시에, 서로 적층한 기판(24, 24')의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(24, 24')의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 흔에 따라 기판(24, 24')과 반도체 패키지(10')의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 7의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에서, 기판(24')과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장높이를 감소하는 것이 가능해져, 실장밀도가 보다 높아지게 된다. 덧붙여, 반도체 패키지(10')로서 표면 실장되는 것을 적용하고 있기 때문에, 해당 반도체 패키지(10')와 각 기판(24, 24') 사이의 간격도 감소되고, 보다 실장높이를 감소하는 것이 가능해진다.

(실시예 8)

다음에, 본 발명의 실시예 8에 관해서 설명한다. 상술한 실시예 3의 반도체모듈에서는, 반도체 칩으로서, 외부리드(10a)를 통해 기판(20)에 실장되는 반도체 패키지(10)를 적용하였지만, 본 실시예 8에서는, 기판에 대하여 베어 칩이 실장되는 반도체 칩을 적용하고 있다.

도 9는 본 실시예 8의 반도체 모듈을 나타낸다. 이 반도체 모듈에서는, 최외층(최하층)에 배치되는 기판(25')의 표면, 및 그 밖의 기판(25)의 표면 양면에 반도체 칩(120)을 실장한다. 이 반도체 칩(120)은, 베어 칩 상태의 것으로, 이방성 도전막(121)을 통해 기판(25, 25')에 표면 실장된다. 이방성 도전막(121)은, 반도체 칩(120)과 기판(25, 25')의 상호간을 필요한 부분만 도통시킴과 동시에, 다른 부분은 절연하도록 구성한 것이다.

또한, 최하층에 배치되는 기판(25')의 이면에는, 땜납 볼(70)이 설치되고 있고, 상술한 실시예 3과 마찬가지로 마더 기판(90)에 설치한 접속단자패드(90b)에 적재한 상태에서, 가열 및 가압되어 해당 접속단자패드(90b)에 용착되도록 구성한다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(25, 25')을 서로 적층함과 동시에, 대향하는 반도체 칩(120)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

상기한 것처럼 구성한 반도체 모듈에 있어서도, 표면 양면에 반도체 칩(120)을 실장한 기판(25, 25')을 서로 적층한 상태에서, 서로 대향하는 반도체 칩(120)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우

에도 이들 반도체 칩(120)이 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다. 더구나, 최하층에 배치되는 기판(25')에 설치한 땜납 볼(70)을 마더 기판(90)의 접속단자패드(90b)에 용착시키면, 해당 마더 기판(90)에 반도체 모듈을 실장할 수 있기 때문에, 마더 기판(90)에 대한 실장점유면적이 최소한으로 된다. 이 경우, 반도체 칩(120)의 적층 수에 관계없이 땜납 볼(70)에 강성 부족이 초래되는 일이 없는 것은 말할 필요도 없다.

이 결과, 반도체 칩(120)의 실장밀도를 현저하게 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(25, 25')에 반도체 칩(120)을 실장함과 동시에, 서로 적층한 기판(25, 25')의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(25, 25')의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 흔에 따라 기판(25, 25')과 반도체 칩(120)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 본 실시예 8의 반도체 모듈에 의하면, 마더 기판(90)에 실장한 상태에 있어서 기판(25')과 마더 기판(90)의 간격이, 실시예 1 및 실시예 2보다도 작아진다. 따라서, 마더 기판(90)으로부터의 실장높이를 감소하는 것이 가능해져, 실장밀도가 보다 높아지게 된다. 아울러, 반도체 칩(120)으로서 표면 실장되는 것을 적용하고 있기 때문에, 해당 반도체 칩(120)과 각 기판(25, 25') 사이의 간격도 감소되고, 보다 실장높이를 감소하는 것이 가능해진다.

(실시예 9)

다음에, 본 발명의 실시예 9에 관해서 설명한다. 상술한 실시예 1의 반도체 모듈에서는, 기판(20, 20')이 마더 기판(90)에 대하여 대략 평행하게 되도록 실장하는데 대하여, 본 실시예(9)에서는, 양자가 대략 직각을 이루도록 실장한다.

도 10은 본 실시예 9의 반도체 모듈을 나타낸다. 이 반도체 모듈에서는, 적층 양단에 위치하는 기판(26)에 외부접속리드(51)를 설치한다. 이들 외부접속리드(51)는, 중앙에 배치되는 기판(20)의 단부, 또는 이들 사이를 접속하는 플렉시블 케이블(30)의 만곡단부보다도 바깥쪽으로 돌출하도록 구성한 것이다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(20, 26)을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

도면에는 명시하지 않았지만, 기판(26)에 설치한 외부접속리드(51)는, 각각 해당 기판(26)의 배선패턴에 접속된 것이다. 따라서, 이 외부접속리드(51)를 통해 반도체 모듈을 마더 기판(90)에 실장하면, 기판(26)의 각각에 실장한 반도체 패키지(10)(반도체 칩)가 원하는 기능을 다하게 된다.

여기서, 상기한 것처럼 구성한 반도체 모듈에 의하면, 표리 양면에 반도체 패키지(10)를 실장한 기판(20, 26)을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우에도 이들 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다.

더구나, 적층양단에 위치하는 기판(26)에 설치한 외부접속리드(51)를 통해 마더 기판(90)에 실장하면, 각 기판(26)이 마더 기판(90)에 대하여 세워 설치한 상태가 되기 때문에, 반도체 패키지(10)의 적층 수에 관계없이 마더 기판(90)으로부터의 실장높이가 일정해진다. 이 경우, 외부접속리드(51)에 강성부족이 초래되는 일이 없다는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높이는 것이 가능하게 되어, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다. 특히, 높이 방향의 제한이 있는 경우에 있더라도, 실장하는 반도체 패키지의 수를 늘리는 것이 가능해져, 전기기기의 고기능·고성능화에 대응할 수 있다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(20, 26)에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(20, 26)의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(20, 26)의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 흔에 따라 기판(20, 26)과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 서로 이격된 위치에 있어서 기판(26)을 마더 기판(90)에 유지시킬 수 있기 때문에, 마더 기판(90)에 대한 반도체 모듈의 유지가 보다 강고해진다.

이때, 상술한 본 실시예 9의 반도체 모듈에서도, 실시예 7 및 8처럼, 반도체 칩으로서 BGA형의 것과 같이 표면 실장되는 것이나 베어 칩이 실장되는 것을 적용하여도 상관없다.

(실시예 10)

다음에, 본 발명의 실시예 10에 관해서 설명한다. 상술한 실시예 9의 반도체 모듈에서는, 외부접속단자로서, 양단에 위치하는 기판의 단부에 설치한 외부접속리드(51)를 사용한 데 대하여, 본 실시예 10에서는, 외부접속단자로서 커넥터단자를 사용하도록 하고 있다.

도 11은 본 실시예 10의 반도체 모듈을 나타낸다. 이 반도체 모듈을 나타낸다. 이 반도체 모듈에서는, 적층 양단에 위치하는 기판(27)을 중앙에 배치되는 기판(20)에 대하여 오프셋 배치하고, 또한 기판(27)의 돌출측 단부에 각각 커넥터단자(130)를 설치한다. 이들 커넥터단자(130)는, 마더 기판(90)에 설치한 커넥터(131)에 대하여 탈착 가능하게 장착할 수 있도록 구성한 것이다.

그 밖의 구성에 관해서는, 상술한 실시예 1의 것과 마찬가지다. 즉, 플렉시블 케이블(30)에 의해서 일련되게 접속한 복수의 기판(27, 20)을 서로 적층함과 동시에, 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지시킨다.

도면에는 명시하지 않았지만, 기판(27)에 설치한 커넥터단자(130)는, 각각 해당 기판(27)의 배선패턴에 접속된 것이다. 따라서, 이 커넥터단자(130)를 마더 기판(90)의 커넥터(131)에 장착하면, 기판(27, 20)의 각각에 실장한 반도체 패키지(10)(반도체 칩)가 원하는 기능을 다하게 된다.

여기서, 상기한 것처럼 구성한 반도체 모듈에 의하면, 표리 양면에 반도체 패키지(10)를 실장한 기판(27, 20)을 서로 적층한 상태에서, 서로 대향하는 반도체 패키지(10)의 상호간을 접착제(40)에 의해서 접착 유지하기 때문에, 열이나 진동이 가해진 경우에도 이를 반도체 패키지(10)가 직접 서로 접촉하는 사태를 초래하지 않고, 양자의 실장간격을 최소한으로 하는 것이 가능하게 된다.

더구나, 적층 양단에 위치하는 기판(27)에 설치한 커넥터단자(130)를 통해 마더 기판(90)에 실장하면, 각 기판(27)이 마더 기판(90)에 대하여 세워 설치한 상태가 되기 때문에, 반도체 패키지(10)의 적층 수에 관계없이 마더 기판(90)으로부터의 적층높이가 일정해진다. 이 경우, 커넥터단자(130)에 강성부족이 초래되지 않는 것은 말할 필요도 없다.

이 결과, 반도체 패키지(10)의 실장밀도를 현저하게 높이는 것이 가능해져, 이것을 적용하는 전자기기의 소형·박형화와, 고기능·고성능화라는 상반된 요구를 만족할 수 있게 된다. 특히, 높이 방향의 제한이 있는 경우이더라도, 실장하는 반도체 패키지의 수를 늘리는 것이 가능해져, 전기기기의 고기능·고성능화에 대응할 수 있다.

또한, 상기 반도체 모듈에 의하면, 비교적 강성을 가진 기판(27, 20)에 반도체 패키지(10)를 실장함과 동시에, 서로 적층한 기판(27, 20)의 사이를 플렉시블 케이블(30)에 의해서 접속하도록 하고 있기 때문에, 기판(27, 20)의 상호간격을 좁힌 경우에도, 플렉시블 케이블(30)의 휨에 따라 기판(27, 20)과 반도체 패키지(10)의 실장부에 스트레스 등의 영향을 줄 우려가 없고, 보다 신뢰성이 높은 반도체 모듈을 제공하는 것이 가능하게 된다.

또한, 서로 이격된 위치에 있어서 기판(27, 20)을 마더 기판(90)에 유지시킬 수 있기 때문에, 마더 기판(90)에 대한 반도체 모듈의 유지가 보다 강고해진다.

또한, 본 실시예 10의 반도체 모듈에 의하면, 커넥터(131)에 대하여 커넥터단자(130)가 탈착 가능하므로, 반도체 모듈에 교환, 검사 및 회수가 필요해진 경우에 이것에 용이하게, 또한 신속히 대응하는 것이 가능해져, 그 유지보수성이 현저하게 높아진다.

이때, 상술한 본 실시예 10의 반도체 모듈에서도, 실시예 7 및 8과 같이, 반도체 칩으로서 BGA형의 것과 같이 표면실장되는 것이나 베어 칩이 실장되는 것을 적용하여도 상관없다.

또한, 본 실시예 10에서는, 커넥터단자(130)를 설치한 기판(27)을, 다른 기판(20)보다도 돌출시킨 형태로 구성하였지만, 이것으로 한정되는 것이 아니다. 단지, 커넥터단자(130)를 설치한 기판(27)을 다른 기판(20)보다도 돌출시키지 않은 경우에는, 기판(20)의 단부가 마더 기판(90)에 접촉하지 않도록 커넥터(131)의 높이를 고려하는 것이 바람직하다.

이때, 이상 설명한 실시예 1~10의 반도체 모듈은, 기판을 4개 적층한 반도체 모듈을 예시하고 있지만, 2개 이상의 기판을 적층하는 것이면, 반드시 4개일 필요는 없다.

발명의 효과

이상 설명한 것처럼, 본 발명에 의하면, 반도체 칩을 구비한 기판을 복수개 적층함과 동시에, 대향하는 반도체 칩의 상호간을 접착 유지시켰기 때문에, 반도체 칩이 직접 접촉하는 사태를 초래하지 않고 상호간격을 최소한으로 할 수 있으므로, 반도체 칩의 적층방향의 외형치수를 가급적으로 감소하여, 고밀도로 반도체 칩을 실장할 수 있다.

다음으로, 본 발명에 의하면, 최외층에 배치한 기판의 외부접속단자를 통해 반도체 모듈을 마더 기판에 실장할 수 있으므로, 해당 마더 기판에 대한 실장접유면적을 가급적으로 감소하는 것이 가능하게 된다.

다음으로, 본 발명에 의하면, 리드를 통해 반도체 모듈을 마더 기판에 실장할 수 있으므로, 예를 들면 최외층에 배치한 기판의 이면에도 반도체 칩을 실장하는 것이 가능하게 된다.

다음으로, 본 발명에 의하면, 커넥터 핀을 소켓에 장착함으로써, 반도체 모듈을 마더 기판에 대하여 탈착 가능하게 실장할 수 있으므로, 해당 반도체 모듈의 유지보수성을 향상시킬 수 있다.

다음으로, 본 발명에 의하면, 범프를 통해 반도체 모듈을 마더 기판에 표면실장할 수 있으므로, 리드를 사용하는 경우와 비교하여 마더 기판으로부터의 실장높이를 감소할 수 있다.

다음으로, 본 발명에 의하면, 더미부재가 존재함으로써 범프의 왜곡을 완화할 수 있으므로, 범프의 왜곡에 따른 실장불량을 방지가능하고, 신뢰성이 높은 표면실장을 구현화할 수 있다.

다음으로, 본 발명에 의하면, 외부접속단자를 통해 반도체 모듈을 마더 기판에 실장한 경우, 복수의 기판이 세워 설치되기 때문에, 적층 수에 관계없이, 마더 기판으로부터의 실장높이가 변화하지 않는다. 따라서, 실장높이에 제한이 있는 경우에도, 반도체 칩의 실장 수를 늘리는 것이 가능하게 된다.

다음으로, 본 발명에 의하면, 서로 이격된 위치에 있어서 기판을 마더 기판에 유지시킬 수 있기 때문에, 마더 기판에 대한 반도체 모듈의 유지가 보다 강고해진다.

다음으로, 본 발명에 의하면, 리드를 통해 반도체 모듈을 마더 기판에 실장할 수 있기 때문에, 반도체 모듈과 마더 기판이 서로 접촉하는 사태를 방지할 수 있다.

다음으로, 본 발명에 의하면, 커넥터단자를 커넥터에 장착함으로써 반도체 모듈을 마더 기판에 대하여 탈착 가능하게 실장할 수 있으므로, 해당 반도체 모듈의 유지보수성을 향상시킬 수 있다.

다음으로, 본 발명에 의하면, 마더 기판에 실장시킨 경우에, 커넥터단자를 설치한 기판에 대하여 다른 기판이 위쪽에 위치하기 때문에, 해당 다른 기판의 단부가 마더 기판에 접촉하는 사태를 방지할 수 있다.

다음으로, 본 발명에 의하면, 외부리드를 가진 반도체 칩을 사용한 반도체 모듈을 구성할 수 있다.

다음으로, 본 발명에 의하면, 반도체 칩을 기판에 표면 실장하도록 하기 때문에, 기판에 대한 반도체 칩의 실장높이를 감소할 수 있어, 실장 밀도를 보다 높이는 것이 가능하게 된다.

다음으로, 본 발명에 의하면, 반도체 칩을 기판에 베어 칩이 실장하도록 하고 있기 때문에, 기판에 대한 반도체 칩의 실장 높이를 감소할 수 있어, 실장밀도를 보다 높이는 것이 가능하게 된다.

(57) 청구의 범위

청구항 1.

복수의 기판을 플렉시블 케이블에 의해서 일련되게 접속한 상태에서 서로 적층함과 동시에, 각 기판에 있어서 적어도 서로 대향하는 면에 각각 반도체 칩을 실장하고, 이들 반도체 칩의 상호간만을 접착 유지시킨 것을 특징으로 하는 반도체 모듈.

청구항 2.

제 1 항에 있어서,

최외층에 배치한 기판에, 마더 기판에 실장하기 위한 외부접속단자를 설치한 것을 특징으로 하는 반도체 모듈.

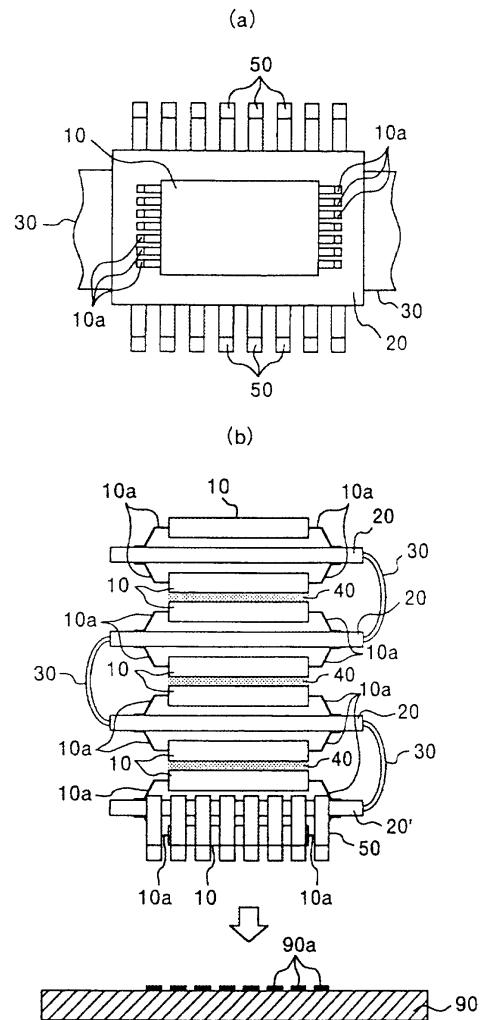
청구항 3.

제 1 항에 있어서,

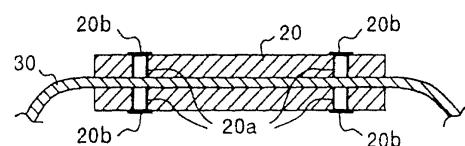
상기 복수의 기판을 마더 기판에 세워 설치하는 형태로 실장하기 위한 외부접속단자를 설치한 것을 특징으로 하는 반도체 모듈.

도면

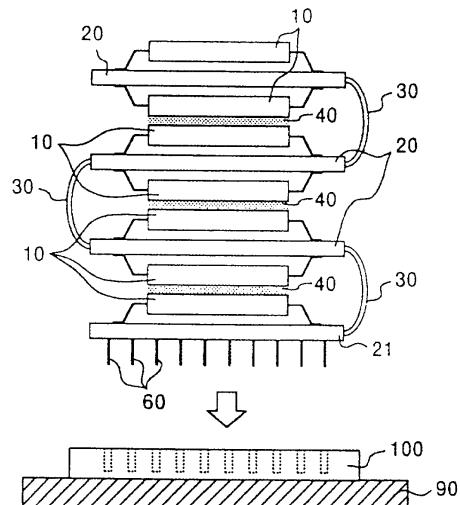
도면1



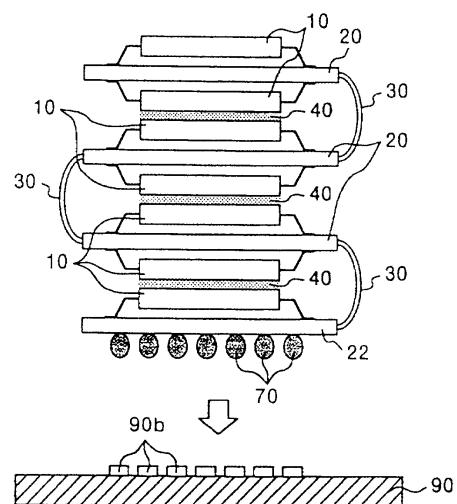
도면2



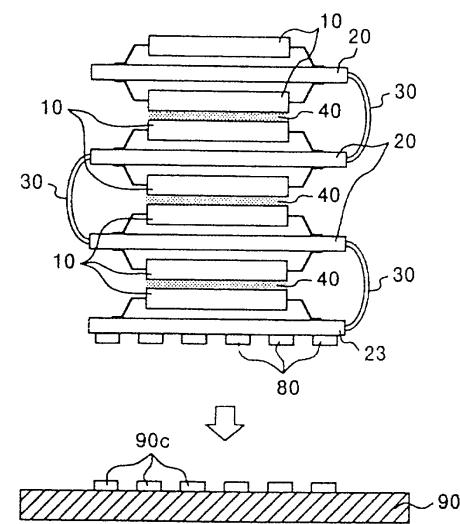
도면3



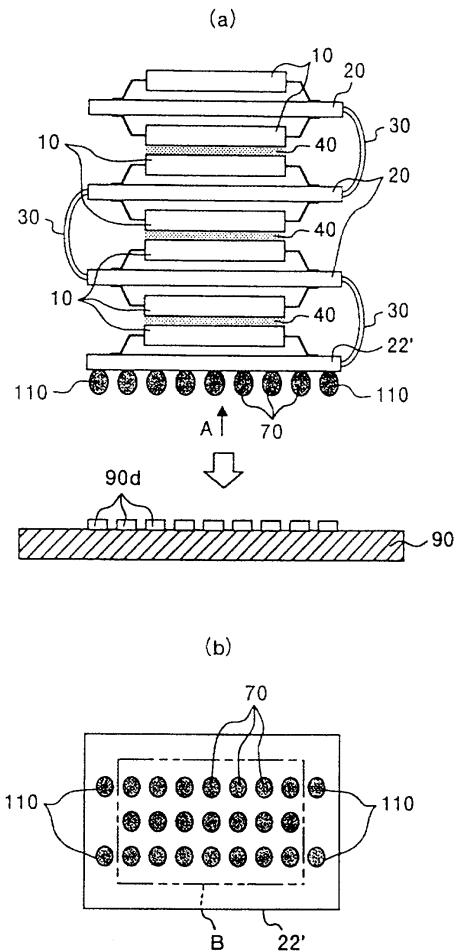
도면4



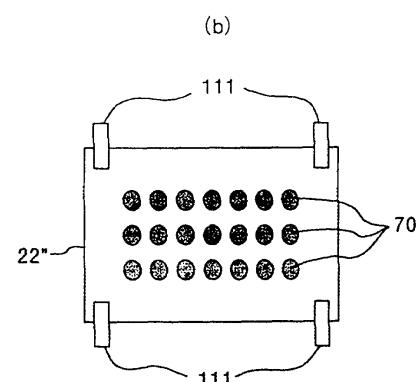
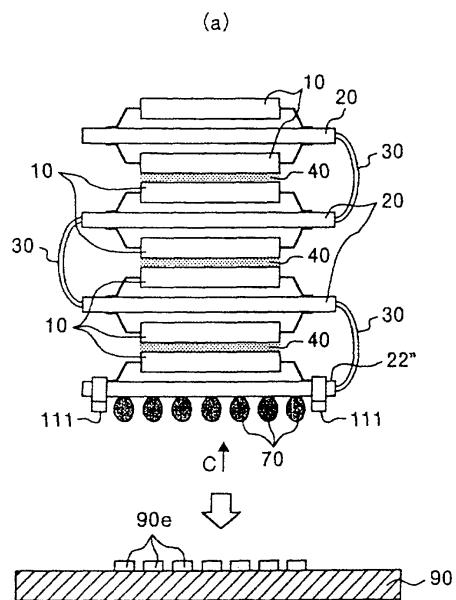
도면5



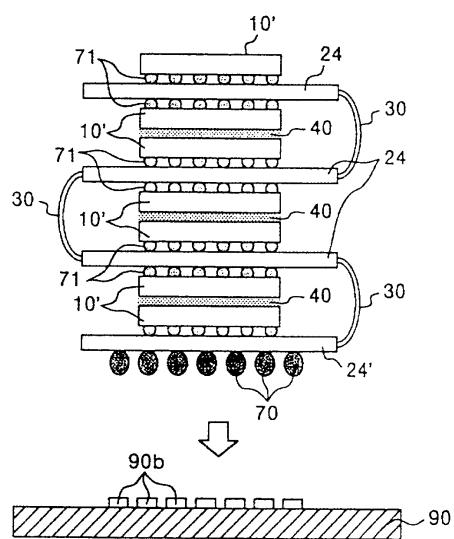
도면6



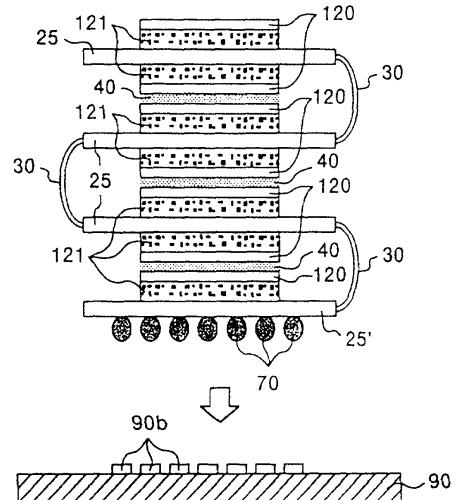
도면7



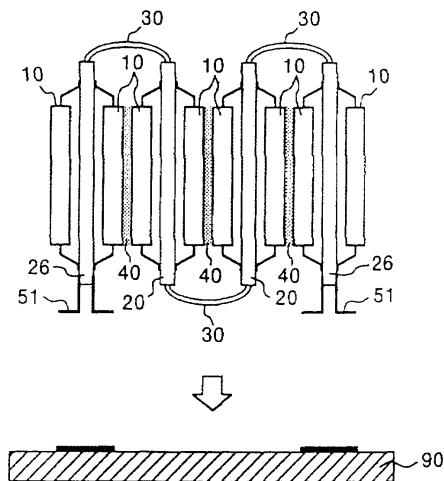
도면8



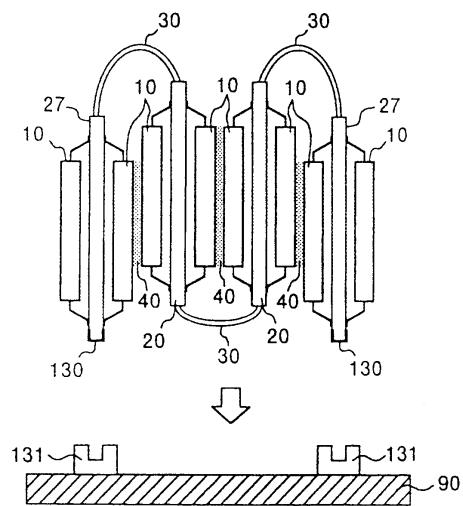
도면9



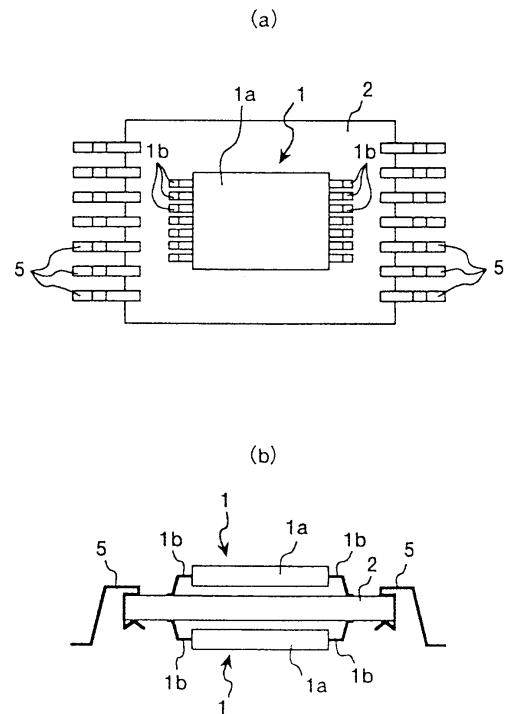
도면10



도면11



도면12



도면13

