



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

212116

(11) (B1)

(51) Int. Cl.³
G 06 F 7/24

(22) Přihlášeno 01 10 80
(21) (PV 6636-80)

(40) Zveřejněno 31 07 81

(45) Vydáno 15 05 84

(75)

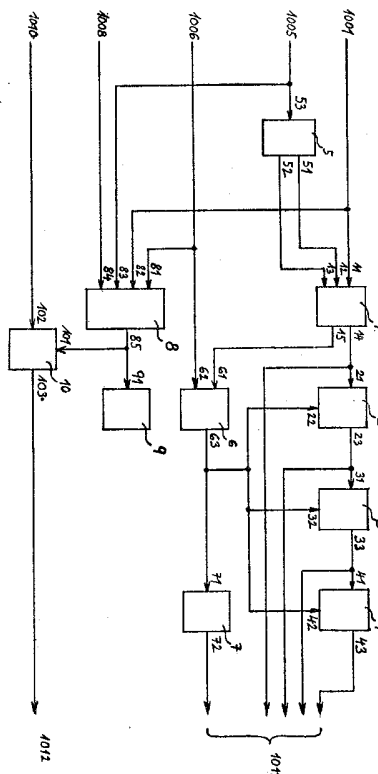
Autor vynálezu

VOCETKA JAN ing., PRAHA

(54) Zapojení pro převod kódované informace na šestnáctibitová slova

Pomocí popisovaného zařízení lze převádět informace vyjádřené na vstupu v příslušném kodu, obvykle KO 1 - 7, na šestnáctibitový paralelní výstup, tj. šestnáctibitová slova.

Obvykle se vyjadřují šestnáctibitová slova v hexadecimálním tvaru pomocí čtyř znaků souboru 0 + 9, A, B, C, D, E, a F. Zařízení dekóduje takto vyjádřená slova, kde znaky souboru jsou uvedeny ve vhodném kodu, a převede na šestnáctibitový paralelní výstup. Současně zařízení řídí dodávání vstupních kódovaných slov podle potřeb přijímače šestnáctibitového paralelního výstupu.



Vynález se týká zapojení, které umožňuje převod vstupní kódované informace na šestnácti-bitová slova.

V současných elektronických systémech se stále častěji vyskytují celky řízené šestnácti-bitovými procesory. U větších systémů je výhodné při oživování, hledání závad i testování rozdělit je na menší části a mít možnost na ně přivádět vstupní informace ve formě šestnáctibitových slov nezávisle na procesoru. U stávajících zařízení se obvykle vstupní informace pro výše uvedené účely zadávaly ručně prostřednictvím různých přípravků s tlačítky a přepínači. Takové zadávání je pracné a zdlouhavé, ani vlastní přípravky nejsou příliš spolehlivé a výrobně jednoduché.

Uvedené nevýhody odstraňuje zapojení pro převod kódované informace podle vynálezu, jehož podstatou je, že sestává z pěti vstupních bloků a to převodníku, dekodéru, bloku kontroly parity, generátoru posuvu a ovladače zdroje vstupní informace a dále z tří posuvných pamětí, čítače a bloku signalizace, přičemž zdroj čtyř bitů vstupní kódované informace je napojen na první vstup převodníku i na druhý vstup bloku kontroly parity, zatímco zdroj dalších vstupních bitů je připojen na vstup dekodéru i na třetí vstup bloku kontroly parity, zatímco zdroj signálu o platnosti vstupní informace je připojen na druhý vstup generátoru posuvu i na první vstup bloku kontroly parity a zdroj paritního bitu vstupní informace je zapojen na čtvrtý vstup bloku kontroly parity, přičemž první výstup dekodéru je připojen na druhý vstup převodníku a druhý výstup dekodéru na třetí vstup převodníku, jehož první výstup je připojen na první vstup první posuvné paměti a na přijímač šestnáctibitových slov, zatímco výstup první posuvné paměti je připojen na první vstup druhé posuvné paměti a na přijímač šestnáctibitových slov, přičemž výstup druhé posuvné paměti je spojen s prvním vstupem třetí posuvné paměti a s přijímačem šestnáctibitových slov, zatímco výstup třetí posuvné paměti je také spojen s přijímačem šestnáctibitových slov, přičemž druhý výstup převodníku je připojen na první vstup generátoru posuvu, jehož výstup je připojen postupně na druhé vstupy první, druhé a třetí posuvné paměti i na vstup čítače, jehož výstup je spojen s přijímačem šestnáctibitových slov, zatímco výstup bloku kontroly parity je spojen se vstupem bloku signalizace a současně s prvním vstupem ovladače zdroje vstupní informace, jehož druhý vstup je spojen se zdrojem žádosti o další šestnáctibitové slovo a na jehož výstup je připojen zdroj vstupních informací.

Dále popisované zapojení umožňuje připravit si potřebné vstupní informace na paměťovém médiu, například děrné pásce, a pomocí vstupního čtecího zařízení, například snímače děrné pásky automaticky vyslat libovolná šestnáctibitová slova předepsaná vstupními informacemi. Ve vstupních informacích je každé šestnáctibitové slovo vyjádřeno obvyklým způsobem hexadecimálně pomocí čtyř znaků, kterými mohou být číslice a velká písmena A, B, C, D, E a F. Pro běžné použití bylo zvoleno vyjádření znaků v kódu KO I 7 se sudou paritou.

Vzhledem k řešení zapojení lze znaky vyjádřit v libovolném kódu s tím, že je nutno znova naprogramovat převodník a v případě neparitního kódu vyřadit blok pro její kontrolu. Další výhodou je, že ve vstupní informaci lze použít všechny znaky zvoleného kódu, přičemž zapojení reaguje jen na číslice a písmena A až F. Dále je budeme nazývat platnými znaky.

Řešení podle vynálezu jest znázorněno na připojeném výkresu.

Platné znaky obsažené ve vstupní informaci jsou převáděny pomocí převodníku 1 a dekodéru 2. Na vstup 11 jsou přivedeny ze zdroje 1001 první čtyři bity vstupní informace, další bity jsou přivedeny ze zdroje 1005 na vstup 53 dekodéru 2, jehož výstup 51 je přiveden na vstup 12 a výstup 52 na vstup 13 převodníku 1. Na výstupu 14 převodníku 1 se objeví čtyřbitová informace odpovídající platnému znaku a současně na výstupu 15 je impuls, který informuje o tom, že ve vstupní informaci je platný znak.

Tento impuls je společně se vstupní informací, která udává platnost vstupní informace na vstupech 11 a 53 a je přivedena ze zdroje 1006 signálu o platnosti vstupní informace

na vstup 62 generátoru posuvu 6 a zpracována v tomto generátoru tak, že na výstupu 63 je vydán posuvový impuls při každém platném znaku. Těmito posuvovými impulsy zavedenými na vstupy 22, 32, 42 první, druhé a třetí posuvné paměti jsou postupně čtveřice bitů na výstupu 14 převodníku 1 posouvány do první 2, druhé 3 a třetí 4 posuvné paměti. Pomocí čítače 7 je na výstupu 72 generován impuls v okamžiku, kdy po zpracování čtyř platných znaků vstupní informace je na výstupech 43, 33, 23 a 14 jim odpovídající šestnáctibitové slovo, přičemž všechny tyto výstupy jsou zapojeny na přijímač 1011 šestnáctibitových slov.

Vstupní informace jsou také zavedeny na vstupy 81, 82 a 83 bloku kontroly parity 8 společně s paritním bitem, který je přiveden ze zdroje 1008 paritního bitu vstupní informace na vstup 84 bloku kontroly parity 8. Informace o chybné paritě vstupní informace je z výstupu 85 tohoto bloku zavedena jak na blok 2 signalizace, tak na ovladač 10 zdroje vstupní informace. Tím se při chybné paritě zablokuje žádost o další přísun vstupních informací, tj. výstup 103 je zapojený na zdroj 1012 vstupních informací a chyba se signalizuje. Na vstup 102 ovladače 10 zdroje vstupní informace je zaveden zdroj 1010 žádosti o další šestnáctibitové slovo.

Vynálezu lze s výhodou využít při oživování a testování elektronických zařízení zejména obsahujících šestnáctibitové procesory v oboru výpočetní techniky a automatizace.

PŘEDMĚT VYNÁLEZU

Zapojení pro převod kódované informace na šestnáctibitová slova vyznačené tím, že sestává z pěti vstupních bloků a to převodníku (1), dekodéru (5), bloku (8) kontroly parity, generátoru (6) posuvu a ovladače (10) zdroje vstupní informace a dále z tří posuvných pamětí (2, 3, 4), čítače (7) a bloku (9) signalizace, přičemž zdroj (1001) čtyř bitů vstupní kódované informace jest napojen na první vstup (11) převodníku (1) i na druhý vstup (82) bloku (8) kontroly parity, zatímco zdroj (1005) dalších vstupních bitů je připojen na vstup (53) dekodéru (5) i na třetí vstup (83) bloku (8) kontroly parity, zatímco zdroj (1006) signálu o platnosti vstupní informace je připojen na druhý vstup (62) generátoru (6) posuvu i na první vstup (81) bloku (8) kontroly parity a zdroj (1008) paritního bitu vstupní informace je zapojen na čtvrtý vstup (84) bloku (8) kontroly parity, přičemž první výstup (51) dekodéru (5) je připojen na druhý vstup (12) převodníku (1) a druhý výstup (52) dekodéru (5) na třetí vstup (13) převodníku (1), jehož první výstup (14) je připojen na první vstup (21) první posuvné paměti (2) a na přijímač (1011) šestnáctibitových slov, zatímco výstup (23) první posuvné paměti (2) je připojen na první vstup (31) druhé posuvné paměti (3) a na přijímač (1011) šestnáctibitových slov, přičemž výstup (33) druhé posuvné paměti (3) je spojen s prvním vstupem (41) třetí posuvné paměti (4) a s přijímačem (1011) šestnáctibitových slov, zatímco výstup (43) třetí posuvné paměti (4) je také spojen s přijímačem (1011) šestnáctibitových slov, zatímco druhý výstup (15) převodníku (1) je připojen na první vstup (61) generátoru (6) posuvu, jehož výstup (63) je připojen postupně na druhý vstup (22, 32, 42) první, druhé a třetí posuvné paměti (2, 3, 4) i na vstup (71) čítače (7), jehož výstup (72) je spojen s přijímačem (1011) šestnáctibitových slov, přičemž výstup (85) bloku (8) kontroly parity je spojen se vstupem (91) bloku (9) signalizace a současně s prvním vstupem (101) ovladače (10) zdroje vstupní informace, jehož druhý vstup (102) je spojen se zdrojem (1010) žádosti o další šestnáctibitové slovo a na jehož výstup (103) je připojen zdroj (1012) vstupních informací.

1 list výkresů

