

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5794274号
(P5794274)

(45) 発行日 平成27年10月14日 (2015. 10. 14)

(24) 登録日 平成27年8月21日 (2015. 8. 21)

(51) Int. Cl.

H02M 5/293 (2006.01)

F I

H02M 5/293

Z

請求項の数 15 (全 25 頁)

(21) 出願番号 特願2013-221211 (P2013-221211)
(22) 出願日 平成25年10月24日 (2013. 10. 24)
(65) 公開番号 特開2015-82949 (P2015-82949A)
(43) 公開日 平成27年4月27日 (2015. 4. 27)
審査請求日 平成27年1月15日 (2015. 1. 15)

(73) 特許権者 000006622
株式会社安川電機
福岡県北九州市八幡西区黒崎城石2番1号
(74) 代理人 100089118
弁理士 酒井 宏明
(72) 発明者 蛭子 譲治
福岡県北九州市八幡西区黒崎城石2番1号
株式会社安川電機内
(72) 発明者 山▲崎▼ 明
福岡県北九州市八幡西区黒崎城石2番1号
株式会社安川電機内

審査官 鈴木 重幸

最終頁に続く

(54) 【発明の名称】 マトリクスコンバータ

(57) 【特許請求の範囲】

【請求項1】

交流電源の各相と負荷の各相とを接続する複数の双方向スイッチを含む電力変換部と、
前記双方向スイッチをPWM制御して前記交流電源と前記負荷との間の電力変換を行う
第1の制御モード、および、前記双方向スイッチを制御して前記交流電源を前記負荷に直
結する第2の制御モードを選択的に実行する制御部と、を備え、

前記制御部は、

前記電力変換部から前記負荷への出力電圧の周波数と前記交流電源の周波数との差が所
定範囲内となった場合に、前記出力電圧を上昇させる電圧上昇制御と、前記出力電圧の位
相を前記交流電源の電圧位相に追従させる追従制御とを行い、これらの制御が終了した場
合に、前記双方向スイッチを駆動するモードを前記第1の制御モードから前記第2の制御
モードへ移行する

ことを特徴とするマトリクスコンバータ。

【請求項2】

前記制御部は、

前記出力電圧の周波数と前記交流電源の周波数との差が所定範囲内である場合に、周波
数一致信号を出力する周波数判定部と、

前記周波数判定部から前記周波数一致信号が出力された場合に、前記電圧上昇制御を行
う電圧制限制御部と、

前記出力電圧の振幅と前記交流電源の電圧振幅との差が所定範囲内である場合に、電圧

10

20

一致信号を出力する電圧判定部と、

前記周波数判定部から前記周波数一致信号が出力された場合に、前記追従制御を行う位相演算部と、

前記出力電圧の位相と前記交流電源の電圧位相との差が所定範囲内である場合に、位相一致信号を出力する位相判定部と、

前記電圧一致信号が出力され、かつ、前記位相一致信号が出力された場合に、前記双方向スイッチを駆動するモードを前記第1の制御モードから前記第2の制御モードへ移行するスイッチ駆動部と、を備える

ことを特徴とする請求項1に記載のマトリクスコンバータ。

【請求項3】

前記周波数一致信号、前記電圧一致信号および前記位相一致信号が出力されている状態で、前記出力電圧の位相と $n\pi/6$ (n は、1～12のうち1つ以上の整数)との差が所定範囲内である場合に、モード切替信号を出力するモード切替判定部を備え、

前記スイッチ駆動部は、

前記モード切替判定部から前記モード切替信号が出力されたタイミングで、前記双方向スイッチを駆動するモードを前記第1の制御モードから前記第2の制御モードへ移行することを特徴とする請求項2に記載のマトリクスコンバータ。

【請求項4】

前記位相演算部は、前記電圧制限制御部による前記電圧上昇制御の終了後に、前記追従制御を終了させる

ことを特徴とする請求項2または3に記載のマトリクスコンバータ。

【請求項5】

前記出力電圧の周波数が時間の経過に伴って設定周波数に近づくように周波数指令を生成する周波数指令生成部と、

前記周波数指令に基づいて前記出力電圧を制御する電圧指令を生成する電圧指令生成部と、を備え、

前記スイッチ駆動部は、

前記電圧指令に基づいて前記PWM制御を行う

ことを特徴とする請求項2～4のいずれか1つに記載のマトリクスコンバータ。

【請求項6】

前記電圧制限制御部は、

前記電圧指令の大きさを制限するリミッタと、

前記周波数判定部から前記周波数一致信号が出力された場合に、前記電圧指令に対する前記リミッタの制限を段階的に解除する電圧制限解除部と、を備える

ことを特徴とする請求項5に記載のマトリクスコンバータ。

【請求項7】

前記周波数判定部は、

前記交流電源の周波数と前記出力電圧の周波数との差が前記所定範囲内であり、かつ、前記周波数指令と前記交流電源の周波数との差が所定範囲内である場合に、前記周波数一致信号を出力する

ことを特徴とする請求項5または6に記載のマトリクスコンバータ。

【請求項8】

前記位相演算部は、

前記交流電源の電圧位相と前記出力電圧の位相との差が低減するように前記出力電圧の仮想位相を演算する仮想位相演算部と、

時間の経過に伴って前記交流電源の周波数の比率が増加するように前記交流電源の周波数と前記周波数指令とを比率を変えながら互いを加算して位相補償値を演算する補償値演算部と、

前記仮想位相に前記位相補償値を加算して前記出力電圧の位相を算出する位相補償部と、を備え、

10

20

30

40

50

前記スイッチ駆動部は、

前記電圧指令生成部から出力される前記電圧指令と前記位相演算部によって算出された前記出力電圧の位相とに基づいて前記PWM制御を行うことを特徴とする請求項5～7のいずれか1つに記載のマトリクスコンバータ。

【請求項9】

前記交流電源の電圧位相を検出する位相検出部を備え、

前記位相演算部は、

前記位相検出部から出力される前記交流電源の電圧位相の回転方向が所定方向でない場合に、前記交流電源の電圧位相の回転方向を前記所定方向に置換して前記仮想位相演算部へ出力する位相置換部と、

前記位相置換部により前記交流電源の電圧位相の回転方向が前記所定方向に変換された場合、前記位相補償部から算出された前記出力電圧の位相の回転方向を逆方向に置換する位相逆置換部と、を備える

ことを特徴とする請求項8に記載のマトリクスコンバータ。

【請求項10】

前記スイッチ駆動部は、

前記設定周波数と前記交流電源の周波数との差が所定範囲外となった場合、前記双方向スイッチを駆動するモードを前記第2の制御モードから前記第1の制御モードに移行することを特徴とする請求項5～9のいずれか1つに記載のマトリクスコンバータ。

【請求項11】

前記周波数判定部は、

前記周波数一致信号を出力している状態で、前記設定周波数と前記交流電源の周波数との差が所定範囲から外れた場合、前記周波数一致信号の出力を停止し、

前記電圧制限制御部は、

前記周波数一致信号の出力が停止した場合に、前記出力電圧を所定電圧まで下降させる電圧下降制御を行い、

前記位相演算部は、

前記周波数一致信号の出力が停止した場合に、前記出力電圧の位相を前記交流電源の電圧位相に一致させた状態から不一致の状態に移行させる位相追従停止制御を行い、

前記周波数指令生成部は、

前記設定周波数が下がった場合、前記電圧下降制御および前記位相追従停止制御が終了したことを条件として、前記出力電圧の周波数が時間の経過に伴って前記設定周波数に近づくように前記周波数指令を生成する

ことを特徴とする請求項10に記載のマトリクスコンバータ。

【請求項12】

前記位相演算部は、

前記周波数一致信号の出力が停止した場合に、前記出力電圧の位相を前記交流電源の電圧位相に一致させた状態から不一致の状態に移行させる位相追従停止制御を行う

ことを特徴とする請求項10または11に記載のマトリクスコンバータ。

【請求項13】

交流電源の各相と負荷の各相とを接続する複数の双方向スイッチを含む電力変換部と、

前記双方向スイッチをPWM制御して前記交流電源と前記負荷との間の電力変換を行う第1の制御モード、および、前記双方向スイッチを制御して前記交流電源を前記負荷に直結する第2の制御モードを選択的に実行する制御部と、を備え、

前記制御部は、

前記第2の制御モードで前記双方向スイッチを制御している状態で、前記電力変換部から前記負荷への出力電圧の周波数の目標値である設定周波数と前記交流電源の周波数とが所定範囲外となった場合、前記第1の制御モードに移行し、前記出力電圧を所定電圧まで下降させる電圧下降制御と、前記出力電圧の位相を前記交流電源の電圧位相に一致させた状態から不一致の状態に移行させる位相追従停止制御とを行う

ことを特徴とするマトリクスコンバータ。

【請求項 14】

前記制御部は、

前記出力電圧の周波数が時間の経過に伴って前記設定周波数に近づくように周波数指令を生成する周波数指令生成部と、

前記周波数指令に基づいて前記出力電圧を制御する電圧指令を生成する電圧指令生成部と、

前記設定周波数と前記交流電源の周波数とが所定範囲内である場合に周波数一致信号を出力し、前記設定周波数と前記交流電源の周波数との差が所定範囲から外れた場合に前記周波数一致信号の出力を停止する周波数判定部と、

10

前記周波数一致信号の出力が停止した場合に、前記電圧下降制御を行う電圧制限制御部と、

前記周波数一致信号の出力が停止した場合に、前記位相追従停止制御を行う位相演算部と、

を備え、

前記周波数指令生成部は、

前記設定周波数が下がった場合、前記電圧下降制御および前記位相追従停止制御が終了したことを条件として、前記出力電圧の周波数が時間の経過に伴って前記設定周波数に近づくように前記周波数指令を生成する

ことを特徴とする請求項 13 に記載のマトリクスコンバータ。

20

【請求項 15】

前記スイッチ駆動部は、

前記第 2 の制御モードにおいて、前記交流電源の電圧位相の回転方向、および、前記出力電圧の位相の回転方向に応じたスイッチ制御パターンで前記双方向スイッチを制御することを特徴とする請求項 2 ～ 14 のいずれか 1 つに記載のマトリクスコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

開示の実施形態は、マトリクスコンバータに関する。

【背景技術】

30

【0002】

マトリクスコンバータは、交流電源と負荷とを接続する複数の双方向スイッチを有し、これら双方向スイッチにより交流電源の各相電圧を直接スイッチングすることで負荷へ任意の電圧・周波数を出力する。かかるマトリクスコンバータは、理論上、電源電圧の基本波の 0.866 倍までしか歪みのない正弦波電圧を出力できず、電圧利用率に課題があることが知られている。

【0003】

そこで、出力周波数が交流電源の周波数と一致する場合、双方向スイッチの PWM 制御を停止し、双方向スイッチを介して交流電源のそれぞれの相を負荷のそれぞれの相に直結する制御を行うことで、交流電源の電圧を直接負荷へ出力する技術が提案されている（例えば、特許文献 1 参照）。かかる直結制御により、マトリクスコンバータにおいて電圧利用率を向上させることが可能であり、さらに、双方向スイッチのスイッチング損失を抑制することもできる。

40

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開平 10-337025 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

50

しかしながら、従来の技術では、例えば、PWM制御と直結制御との間の切り替わり時に、電圧利用率が急変し、出力電流にショックが発生する恐れがある。

【0006】

実施形態の一態様は、上記に鑑みてなされたものであって、出力電流にショックが発生することを抑制しつつ電圧利用率を向上させることができるマトリクスコンバータを提供することを目的とする。

【課題を解決するための手段】

【0007】

実施形態の一態様に係るマトリクスコンバータは、電力変換部および制御部を備える。前記電力変換部は、交流電源の各相と負荷の各相とを接続する複数の双方向スイッチを含む。前記制御部は、前記双方向スイッチをPWM制御して前記交流電源と前記負荷との間の電力変換を行う第1の制御モード、および、前記双方向スイッチを制御して前記交流電源を前記負荷に直結する第2の制御モードを選択的に実行する。前記制御部は、前記電力変換部から前記負荷への出力電圧の周波数と前記交流電源の周波数との差が所定範囲内となった場合に、前記出力電圧を上昇させる電圧上昇制御と、前記出力電圧の位相を前記交流電源の電圧位相に追従させる追従制御とを行い、これらの制御が終了した場合に、前記双方向スイッチを駆動するモードを前記第1の制御モードから前記第2の制御モードへ移行する。

【発明の効果】

【0008】

実施形態の一態様によれば、出力電流にショックが発生することを抑制しつつ電圧利用率を向上させることができるマトリクスコンバータを提供することができる。

【図面の簡単な説明】

【0009】

【図1】図1は、実施形態に係るマトリクスコンバータの構成例を示す図である。

【図2】図2は、図1に示す電力変換部およびLCフィルタの構成を示す図である。

【図3】図3は、図1に示す双方向スイッチの構成例を示す図である。

【図4】図4は、直結制御モードにおける交流電源と負荷と双方向スイッチとの関係を示す図である。

【図5】図5は、PWM制御モードと直結制御モードとの切り替えについての説明図である。

【図6】図6は、図1に示す制御部の構成例を示す図である。

【図7】図7は、直結制御モードにおける入力周波数 ω_i の極性、出力周波数指令 ω^* の極性と、オンにする双方向スイッチSとの関係を示す図である。

【図8】図8は、制御モードの遷移条件を示す図である。

【図9】図9は、図6に示す出力位相演算器の構成例を示す図である。

【図10】図10は、図6に示す出力周波数判定器の構成例を示す図である。

【図11】図11は、周波数判定信号の状態遷移を示す図である。

【図12】図12は、図6に示す出力電圧判定器の構成例を示す図である。

【図13】図13は、電圧振幅判定信号の状態遷移を示す図である。

【図14】図14は、図6に示す出力位相判定器の構成例を示す図である。

【図15】図15は、図6に示すモード切替判定器の構成例を示す図である。

【0010】

以下、添付図面を参照して、本願の開示するマトリクスコンバータの実施形態を詳細に説明する。なお、以下に示す実施形態によりこの発明が限定されるものではない。

【0011】

[1. マトリクスコンバータの構成]

図1は、実施形態に係るマトリクスコンバータの構成例を示す図である。図1に示すように、実施形態に係るマトリクスコンバータ1は、3相交流電源2（以下、単に交流電源2と記載する）と負荷3との間に設けられる。負荷3は、例えば、誘導電動機や永久磁石

10

20

30

40

50

同期式電動機などの交流電動機である。なお、以下においては、交流電源 2 の R 相、S 相および T 相を入力相と記載し、負荷 3 の U 相、V 相および W 相を出力相と記載する。

【0012】

マトリクスコンバータ 1 は、入力端子 T_R 、 T_S 、 T_T と、出力端子 T_U 、 T_V 、 T_W と、電力変換部 10 と、LC フィルタ 11 と、入力電圧検出部 12 と、出力電流検出部 13 と、制御部 14 とを備える。入力端子 T_R 、 T_S 、 T_T は、交流電源 2 の R 相、S 相、T 相にそれぞれ接続される。出力端子 T_U 、 T_V 、 T_W は、負荷 3 の U 相、V 相、W 相にそれぞれ接続される。

【0013】

電力変換部 10 は、複数の双方向スイッチを備え、これらの双方向スイッチにより交流電源 2 の各相電圧を直接スイッチングすることで負荷 3 へ任意の電圧・周波数を出力する。LC フィルタ 11 は、交流電源 2 の R 相、S 相および T 相と電力変換部 10 との間に設けられ、電力変換部 10 から交流電源 2 へと流れ込む高周波電流の発生を抑制する。

【0014】

図 2 は、電力変換部 10 および LC フィルタ 11 の構成を示す図である。図 2 に示すように、電力変換部 10 は、交流電源 2 の各相と負荷 3 の各相とを接続する複数の双方向スイッチ S_{RU} 、 S_{SU} 、 S_{TU} 、 S_{RV} 、 S_{SV} 、 S_{TV} 、 S_{RW} 、 S_{SW} 、 S_{TW} （以下、双方向スイッチ S と総称する場合がある）を備える。

【0015】

双方向スイッチ S_{RU} 、 S_{SU} 、 S_{TU} は、交流電源 2 の R 相、S 相、T 相と負荷 3 の U 相とをそれぞれ接続する。双方向スイッチ S_{RV} 、 S_{SV} 、 S_{TV} は、交流電源 2 の R 相、S 相、T 相と負荷 3 の V 相とをそれぞれ接続する。双方向スイッチ S_{RW} 、 S_{SW} 、 S_{TW} は、交流電源 2 の R 相、S 相、T 相と負荷 3 の W 相とをそれぞれ接続する。

【0016】

図 3 は、双方向スイッチ S の構成例を示す図である。図 3 に示すように、双方向スイッチ S は、スイッチング素子 S_{io} とダイオード D_{io} の直列回路 15 と、スイッチング素子 S_{oi} とダイオード D_{oi} の直列回路 16 とを備え、これらの直列回路 15、16 は逆並列接続される。

【0017】

スイッチング素子 S_{io} 、 S_{oi} は、例えば、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) や IGBT (Insulated Gate Bipolar Transistor) などの半導体スイッチング素子である。また、スイッチング素子 S_{io} 、 S_{oi} は、次世代半導体スイッチング素子の SiC、GaN であってもよい。

【0018】

なお、双方向スイッチ S は、図 3 に示す構成に限定されるものではない。例えば、双方向スイッチ S は、ダイオード D_{io} のカソードとダイオード D_{oi} のカソードとを接続しない構成でもよい。また、スイッチング素子 S_{io} 、 S_{oi} が例えば逆阻止 IGBT である場合、双方向スイッチ S は、ダイオード D_{io} およびダイオード D_{oi} を設けず、スイッチング素子 S_{io} 、 S_{oi} を逆並列接続した構成でもよい。

【0019】

LC フィルタ 11 は、図 2 に示すように、3 つのリアクトル L_R 、 L_S 、 L_T と 3 つのコンデンサ C_{RS} 、 C_{ST} 、 C_{TR} によって構成される。この LC フィルタ 11 は、電力変換部 10 を構成する双方向スイッチ S のスイッチングに起因する高周波成分を除去する。

【0020】

図 1 に戻って、マトリクスコンバータ 1 の説明を続ける。入力電圧検出部 12 は、交流電源 2 の R 相、S 相、T 相の各相の瞬時電圧値 E_R 、 E_S 、 E_T （以下、入力相電圧 E_R 、 E_S 、 E_T と記載する）を検出する。なお、以下、交流電源 2 の各相の電圧を総称して入力電圧 V_i と記載する場合がある。

【0021】

出力電流検出部 13 は、電力変換部 10 と負荷 3 の U 相、V 相、W 相のそれぞれとの間

10

20

30

40

50

に流れる電流の瞬時値 I_U 、 I_V 、 I_W （以下、出力相電流 I_U 、 I_V 、 I_W と記載する）を検出する。なお、以下、電力変換部 10 から負荷 3 の各相へ出力される電圧 V_U 、 V_V 、 V_W を総称して出力電圧 V_o と記載する場合がある。

【0022】

制御部 14 は、PWM (Pulse Width Modulation) 制御モード（第 1 の制御モードの一例）および直結制御モード（第 2 の制御モードの一例）を選択的に実行する。

【0023】

制御部 14 は、PWM 制御モードの場合、双方向スイッチ S を PWM 制御して交流電源 2 と負荷 3 との間の電力変換を行う。具体的には、制御部 14 は、入力電圧検出部 12 により検出された入力相電圧 E_R 、 E_S 、 E_T および出力電流検出部 13 により検出された出力相電流 I_U 、 I_V 、 I_W に基づいて、駆動信号 $S_1 \sim S_9$ を生成する。

10

【0024】

駆動信号 $S_1 \sim S_9$ のそれぞれは 9 つの双方向スイッチ S_{RU} 、 S_{SU} 、 S_{TU} 、 S_{RV} 、 S_{SV} 、 S_{TV} 、 S_{RW} 、 S_{SW} 、 S_{TW} のそれぞれを駆動する。駆動信号 $S_1 \sim S_9$ はそれぞれ対応する双方向スイッチ S のスイッチング素子 S_{io} 、 S_{oi} を個別に駆動することができる。なお、マトリクスコンバータ 1 における PWM 制御は、公知の技術であり、例えば、特開平 11-18489 号公報や特開 2012-239265 号公報などに記載された技術を用いることができる。

【0025】

一方、制御部 14 は、直結制御モードの場合、双方向スイッチ S を制御して交流電源 2 と負荷 3 とを直結する。図 4 は、直結制御モードにおける交流電源 2 と負荷 3 と双方向スイッチ S との関係例を示す図である。図 4 に示すように、制御部 14 は、直結制御モードの場合、例えば、双方向スイッチ S_{RW} 、 S_{SU} 、 S_{TV} を継続してオンにすることにより、交流電源 2 の R 相、S 相および T 相のそれぞれを負荷 3 の W 相、U 相および V 相のそれぞれに直結する。

20

【0026】

ここで、PWM 制御モードと直結制御モードとの切り替えについて説明する。図 5 は、PWM 制御モードと直結制御モードとの切り替えについての説明図である。図 5 に示す例では、出力周波数指令 ω^* がゼロから入力電圧 V_i の周波数 ω_i （以下、入力周波数 ω_i と記載する）まで緩やかに上昇後、出力周波数指令 ω^* が入力周波数 ω_i からゼロまで緩やかに下降する場合の制御モードとの切り替えを示す。制御部 14 は、例えば、上位装置（図示せず）から入力される設定周波数 ω_{TG} （出力電圧 V_o の周波数の目標値の一例）に基づき、出力周波数指令 ω^* を生成する。なお、ここでは、 $\omega_{TG} = \omega_i$ であるものとして説明する。また、これら周波数は、正負の値をもつものとする。正の周波数は、対応する入力電圧または出力電圧が正順であることを示す。入力電圧が正順の場合、R 相→S 相→T 相の順に位相がシフトする。出力電圧が正順の場合、U 相→V 相→W 相の順に位相がシフトする。負の周波数は、対応する入力電圧または出力電圧が逆順であることを示す。入力電圧が逆順の場合、R 相→T 相→S 相の順に位相がシフトする。出力電圧が逆順の場合、U 相→W 相→V 相の順に位相がシフトする。

30

【0027】

制御部 14 は、出力周波数指令 ω^* と出力電圧 V_o の周波数 ω_o （以下、出力周波数 ω_o と記載する）とが一致するように出力電圧指令を生成して双方向スイッチ S を PWM 制御する。出力電圧指令の振幅は、出力周波数指令 ω^* が入力周波数 ω_i に近づくほど大きくなるため、出力電圧 V_o の振幅が大きくなる。通常運転モードでは、出力電圧 V_o の歪みを抑制するために、出力電圧 V_o の振幅は、制限電圧 V_m またはそれ以下に制限される（タイミング t_1 ）。制限電圧 V_m は、例えば、入力電圧 V_i の振幅の 0.866 倍である。

40

【0028】

その後、出力周波数指令 ω^* が入力周波数 ω_i に近づいて、出力周波数 ω_o と入力周波数 ω_i との差が所定範囲内となると（タイミング t_2 ）、制御部 14 は、出力周波数 ω_o

50

が入力周波数 ω_i と一致すると判定し、通常運転モードから第1移行モードに移行する。この第1移行モードにおいて、制御部14は、通常運転モードと同様に、双方向スイッチSをPWM制御して交流電源2と負荷3との間の電力変換を行う。なお、入力周波数 ω_i は、例えば、商用周波数で50Hzまたは60Hzである。また、所定範囲は、例えば、1Hzまたは2Hzである。

【0029】

第1移行モードに移行すると、制御部14は、出力電圧 V_o の振幅の制限を入力電圧 V_i の振幅まで徐々に解除し、出力電圧 V_o を入力電圧 V_i の大きさに合わせて緩やかに上昇させる電圧上昇制御を実行する。これにより、出力電圧 V_o が急激に変化することを防止することができる。制御部14は、電圧上昇制御により出力電圧 V_o と入力電圧 V_i との振幅差が所定範囲内になった場合に、出力電圧 V_o の振幅と入力電圧 V_i の振幅とが一致すると判定し、電圧上昇制御を終了する。

10

【0030】

また、制御部14は、第1移行モードにおいて、出力電圧 V_o の位相 θ_o （以下、出力位相 θ_o と記載する）を入力電圧 V_i の位相 θ_i （以下、入力位相 θ_i と記載する）に追従させる位相追従制御を実行する。制御部14は、かかる位相追従制御により出力位相 θ_o と入力位相 θ_i との差が所定範囲内になった場合に、出力位相 θ_o と入力位相 θ_i とが一致すると判定し、位相追従制御を終了する。

【0031】

制御部14は、電圧上昇制御や位相追従制御の開始タイミングや終了タイミングは、設定パラメータによって決定する。設定パラメータは、例えば、図示しない入力部を介してマトリクスコンバータ1のユーザ等によって設定される。制御部14は、例えば、設定パラメータに基づき、電圧上昇制御が終了した後に、位相追従制御を終了させることができる。これにより、位相追従よりも電圧上昇を優先させることができる。

20

【0032】

制御部14は、出力電圧 V_o と入力電圧 V_i とが一致し、かつ、出力位相 θ_o と入力位相 θ_i とが一致すると判定した後、出力位相 θ_o が $n\pi/6$ （ n は、1～12のうち1つ以上の整数） $-\theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内にある場合に、双方向スイッチSを駆動するモードを第1移行モードから直結制御モードへ移行する（タイミングt3）。なお、ここで、 θ_{ZE_Band} は出力位相 θ_o の検出誤差の影響を抑制するための位相一致検出幅である。また、出力位相 θ_o はU相電圧が正の最大値となるときをゼロとする。

30

【0033】

以上のように、制御部14は、第1移行モードから直結制御モードへの移行を行うため、周波数の一致を判定した場合にすぐにPWM制御モードから直結制御モードへ移行する場合に比べ、出力電流 I_o にショックが発生するのを抑制することができる。

【0034】

また、制御部14は、出力位相 θ_o が $n\pi/6 - \theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内にある場合に、第1移行モードから直結制御モードへ移行することにより、モード切り替え時の出力位相 θ_o を最適化し、出力電流 I_o の変動を低減することができる。なお、制御部14は、入力位相 θ_i が $n\pi/6 - \theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内にある場合に、第1移行モードから直結制御モードへ移行することもできる。

40

【0035】

また、制御部14は、周波数が一致すると判定した場合に位相追従を行うことから、位相追従による加速度への変化を抑制することができ、第1移行モードにおける出力電流 I_o の変動を抑制することができる。

【0036】

制御部14は、直結制御モードで双方向スイッチSを制御している状態で、周波数の不一致と判定した場合、出力位相 θ_o が $n\pi/6$ （ n は、1～12のうち1つ以上の整数） $-\theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内になると、直結制御モードから第2移行モ

50

ードへ移行する（タイミング t_4 ）。制御部14は、例えば、設定周波数 ω_{TG} と入力周波数 ω_i との差が所定範囲外となった場合、周波数の不一致を判定する。なお、制御部14は、周波数の不一致と判定した場合、入力位相 θ_i に関わらず、直結制御モードから第2移行モードへ移行することもできる。

【0037】

制御部14は、第2移行モードへ移行すると、出力電圧 V_o を制限電圧 V_m まで徐々に下降させる電圧下降制御を実行する。なお、制御部14は、第2移行モードでは、通常運転モードと同様に、双方向スイッチ S をPWM制御して交流電源2と負荷3との間の電力変換を行う。

【0038】

制御部14は、電圧下降制御が終了した場合（タイミング t_5 ）、出力位相 θ_o の入力位相 θ_i への追従を徐々に解除する位相追従停止制御を開始する。その後、位相追従停止制御が終了した場合、制御部14は、双方向スイッチ S を駆動するモードを第2移行モードから通常運転モードへ移行する（タイミング t_6 ）。これにより、第2移行モードから通常運転モードへの切り替え時の出力電流 I_o の変動を抑えることができる。なお、制御部14は、電圧下降制御と位相追従停止制御とは同時または時間的に重複して行うこともできる。

【0039】

その後、制御部14は、出力周波数指令 ω^* が設定周波数 ω_{TG} に近づくように、出力周波数指令 ω^* を低減させることで出力周波数 ω_o を低減させる。もし設定周波数が ω_{TG} ゼロであり停止を指令されている場合は、出力周波数指令 ω^* が所定周波数になると（タイミング t_7 ）、制御部14は、通常運転モードを停止する。

【0040】

このように、マトリクスコンバータ1は、周波数の不一致を判定した場合、電圧下降制御と位相追従停止制御とを実行して、直結制御モードから通常運転モードへ移行する。そのため、出力電流 I_o にショックが発生を抑制することができる。また、マトリクスコンバータ1は、出力位相 θ_o が $n\pi/6 - \theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内にある場合に直結制御モードから第2モードへ移行する。そのため、直結制御モードから第2モードへの移行時の出力電流 I_o の変動を低減することができる。

【0041】

図5に示す例では、制御部14は、第2移行モードから通常運転モードへ移行した場合に、出力周波数指令 ω^* が設定周波数 ω_{TG} に近づくように制御したが、設定パラメータに基づき、他の制御を行うこともできる。例えば、制御部14は、設定周波数 ω_{TG} が変化したタイミングで出力周波数指令 ω^* が設定周波数 ω_{TG} に近づくように低減することもできる。この場合、制御部14は、出力電圧 V_o の振幅と入力電圧 V_i の振幅との差が所定範囲外となった場合に電圧が不一致であると判定し、直結制御モードから第2移行モードへ移行する。第2移行モードへ移行すると、制御部14は、電圧下降制御および位相追従停止制御を実行する。制御部14は、電圧下降制御および位相追従停止制御が終了した場合、双方向スイッチ S を駆動するモードを第2移行モードから通常運転モードへ移行する。

【0042】

[2. 制御部14の構成]

図6は、制御部14の構成例を示す図である。図6に示すように、制御部14は、周波数指令生成器20（周波数指令生成部の一例）と、 V/f 制御器21（電圧指令生成部の一例）と、d軸電圧指令生成器22と、指令振幅演算器23と、リミッタ24と、電圧制限解除器25（電圧制限解除部の一例）と、指令位相演算器26と、出力位相演算器27（位相演算部の一例）と、駆動信号生成器28（スイッチ駆動部の一例）とを備える。

【0043】

また、制御部14は、入力周波数検出器29と、入力振幅検出器30と、積分器31（位相検出部の一例）と、 $\sin$ 関数演算器32、33と、出力周波数判定器34（周波数判定部の一例）と、出力電圧判定器35（電圧判定部の一例）と、出力位相判定器36

10

20

30

40

50

(位相判定部の一例)と、モード切替判定器 37 (モード切替判定部の一例)と、遅延器 38、39と、モード判定器 40とを備える。

【0044】

かかる制御部 14 は、例えば、CPU (Central Processing Unit)、ROM (Read Only Memory)、RAM (Random Access Memory)、入出力ポートなどを有するマイクロコンピュータや各種の回路を含む。かかるマイクロコンピュータの CPU は、ROM に記憶されているプログラムを読み出して実行することにより、各部位 21~40 として機能する。なお、各部位 21~40 は、プログラムを用いずにハードウェアのみで構成してもよい。

【0045】

周波数指令生成器 20 は、設定周波数 ω_{TG} に応じた出力周波数指令 ω^* を生成し、V/f 制御器 21 へ出力する。例えば、周波数指令生成器 20 は、 $\omega_{TG} \geq \omega_i$ の関係となる設定周波数 ω_{TG} が入力された場合、出力周波数 ω_o を所定期間で設定周波数 ω_{TG} へ到達させる出力周波数指令 ω^* を生成する。周波数指令生成器 20 は、例えば、図 5 に示すタイミング t_0 で設定周波数 ω_{TG} が入力されると、時間の経過に比例して大きくなってタイミング t_2 で設定周波数 ω_{TG} と一致する出力周波数指令 ω^* を生成する。

【0046】

また、周波数指令生成器 20 は、例えば、直結制御モードにおいて、入力周波数 ω_i よりも低い設定周波数 ω_{TG} が入力されると、電圧下降制御および位相追従停止制御が終了したことを条件 (例えば、図 5 のように設定周波数 ω_{TG} がゼロ付近であればタイミング t_6) として、出力周波数指令 ω^* を所定期間で設定周波数 ω_{TG} へ到達させる出力周波数指令 ω^* を生成する。

【0047】

V/f 制御器 21 は、出力周波数指令 ω^* に応じた q 軸出力電圧指令 Vq^* を指令振幅演算器 23 および指令位相演算器 26 へ出力する。q 軸出力電圧指令 Vq^* は、dq 座標系における q 軸の成分の電圧指令である。dq 座標系における d 軸は出力位相 θ_o であり、q 軸は d 軸に直交する。

【0048】

d 軸電圧指令生成器 22 は、d 軸出力電圧指令 Vd^* を指令振幅演算器 23 および指令位相演算器 26 へ出力する。d 軸出力電圧指令 Vd^* は、d 軸の成分に対応する電圧指令であり、例えば、ゼロが設定される。なお、d 軸電圧指令生成器 22 は、通常運転モードにおいて、出力周波数 ω_o に応じた値の d 軸出力電圧指令 Vd^* を指令振幅演算器 23 および指令位相演算器 26 へ出力することも可能である。

【0049】

指令振幅演算器 23 は、d 軸出力電圧指令 Vd^* と q 軸出力電圧指令 Vq^* とに基づき、出力電圧指令振幅 v_1 を演算する。例えば、指令振幅演算器 23 は、以下の式 (1) から出力電圧指令振幅 v_1 を演算する。指令振幅演算器 23 は、出力電圧指令振幅 v_1 を駆動信号生成器 28 へ出力する。

【数 1】

$$v_1 = \sqrt{Vd^{*2} + Vq^{*2}} \quad \dots (1)$$

【0050】

リミッタ 24 は、通常運転モードでは、指令振幅演算器 23 から出力される出力電圧指令振幅 v_1 が制限電圧 V_m を超えないように制限し、制限電圧 V_m 以下の出力電圧指令振幅 v_1 を駆動信号生成器 28 へ出力する。制限電圧 V_m は、例えば、入力電圧 V_i の振幅の 0.866 倍に設定される。

【0051】

電圧制限解除器 25 は、High レベルのモード選択信号 S_{m1} がモード判定器 40 から出力される場合、リミッタ 24 による制限電圧 V_m 以下の制限を維持させる。また、電圧制限解除器 25 は、モード選択信号 S_{m2} が Low レベルから High レベルになった

10

20

30

40

50

場合、出力電圧指令振幅 v_1 に対するリミッタ 24 の制限を段階的に解除する。これにより、出力電圧指令振幅 v_1 が制限電圧 V_m よりも徐々に大きくなる。リミッタ 24 および電圧制限解除器 25 が電圧制限制御部の一例である。

【0052】

また、電圧制限解除器 25 は、モード選択信号 S_{m4} が Low レベルから $High$ レベルになった場合、出力電圧指令振幅 v_1 に対するリミッタ 24 の制限を段階的に実行する。これにより、リミッタ 24 によって出力電圧指令振幅 v_1 が徐々に制限され、最終的に出力電圧指令振幅 v_1 が制限電圧 V_m 以下に制限される電圧下降制御が行われる。電圧制限解除器 25 は、電圧下降制御が終了すると、電圧下降終了情報を出力位相演算器 27 およびモード判定器 40 へ通知する。

10

【0053】

指令位相演算器 26 は、 d 軸出力電圧指令 V_d^* と q 軸出力電圧指令 V_q^* とに基づき、出力電圧指令位相 θ_v を求める。例えば、指令位相演算器 26 は、以下の式 (2) から出力電圧指令位相 θ_v を求める。かかる出力電圧指令位相 θ_v は、指令位相演算器 26 から出力位相演算器 27 へ出力される。なお、 $V_d = 0$ の場合は式 (2) において V_q^* / V_d^* の演算は行わず $\theta_v = 90^\circ$ とする。

【数 2】

$$\theta_v = \tan^{-1}(V_q^* / V_d^*) \quad \dots (2)$$

【0054】

出力位相演算器 27 は、モード判定器 40 から出力されるモード選択信号 $S_{m1} \sim S_{m4}$ に応じた制御位相 θ_{PWM2} を出力する。出力位相演算器 27 は、通常運転モード、第 1 移行モード、直結制御モードおよび第 2 移行モードのそれぞれに応じた位相をモード選択信号 $S_{m1} \sim S_{m4}$ に基づいて選択し、制御位相 θ_{PWM2} として出力する。出力位相演算器 27 は、例えば、第 1 移行モードにおいて位相追従制御を行ない、第 2 移行モードにおいて位相追従停止制御を行う。出力位相演算器 27 は、位相追従停止制御が終了すると、位相追従停止終了情報をモード判定器 40 へ通知する。かかる出力位相演算器 27 については、図 9 を参照して後で詳述する。

20

【0055】

駆動信号生成器 28 は、通常運転モード、第 1 移行モードおよび第 2 移行モードの場合、出力電圧指令振幅 v_1 および制御位相 θ_{PWM2} に応じた振幅および位相の出力電圧指令 V_U^* 、 V_V^* 、 V_W^* を生成し、かかる出力電圧指令 V_U^* 、 V_V^* 、 V_W^* に基づき電力変換部 10 から出力させる駆動信号 $S_1 \sim S_9$ を生成する。駆動信号生成器 28 は、生成した駆動信号 $S_1 \sim S_9$ を電力変換部 10 へ出力する。

30

【0056】

例えば、駆動信号生成器 28 は、出力電圧指令振幅 v_1 および制御位相 θ_{PWM2} に基づいて、出力電圧指令 V_U^* 、 V_V^* 、 V_W^* を生成する。駆動信号生成器 28 は、出力電圧指令 V_U^* 、 V_V^* 、 V_W^* に基づき三角波比較等の手法により PWM 信号を生成し、入力相電圧 E_R 、 E_S 、 E_T の大小関係や出力相電流 I_U 、 I_V 、 I_W に基づいて PWM 信号に転流処理を施した駆動信号 $S_1 \sim S_9$ を生成して電力変換部 10 へ出力する。これにより、電力変換部 10 を構成する双方向スイッチ S が制御され、出力電圧指令 V_U^* 、 V_V^* 、 V_W^* に応じた 3 相交流電力が電力変換部 10 から負荷 3 へ出力される。

40

【0057】

駆動信号生成器 28 は、例えば、 $V_U^* = v_1 \times \cos(\theta_{PWM2})$ 、 $V_V^* = v_1 \times \cos(\theta_{PWM2} - 2/3\pi)$ 、 $V_W^* = v_1 \times \cos(\theta_{PWM2} + 2/3\pi)$ などの演算式を用いて、出力電圧指令 V_U^* 、 V_V^* 、 V_W^* を生成する。

【0058】

また、駆動信号生成器 28 は、直結制御モードの場合、入力周波数 ω_i の極性を示す極性信号 A_i と出力周波数指令 ω^* の極性 (回転方向の一例) を示す極性信号 A_ω とに基づき、双方向スイッチ S を制御する駆動信号 $S_1 \sim S_9$ を生成する。このように、入力周波

50

数 ω_i の極性と出力周波数指令 ω^* の極性に応じたスイッチ制御パターンで双方向スイッチ S を制御することにより、負荷3が電動機である場合、電動機が正転運転／逆転運転に関わらず交流電源2と負荷3との直結を行うことができる。

【0059】

図7は、直結制御モードにおける入力周波数 ω_i の極性と、出力周波数指令 ω^* の極性と、オンにする双方向スイッチ S との関係を示す図である。図7に示すように、駆動信号生成器28は、例えば、入力周波数 ω_i および出力周波数指令 ω^* が共に正極性または負極性である場合、双方向スイッチ S_{RW} 、 S_{SU} 、 S_{TV} のみをオンにする駆動信号 $S_1 \sim S_9$ を出力する。また、駆動信号生成器28は、入力周波数 ω_i および出力周波数指令 ω^* のいずれか一方が正極性で他方が負極性である場合、双方向スイッチ S_{RW} 、 S_{SV} 、 S_{TU} のみをオンにする駆動信号 $S_1 \sim S_9$ を出力する。

10

【0060】

図6に戻って制御部14の説明を続ける。入力周波数検出器29は、入力電圧検出部12により検出された入力相電圧 E_R 、 E_S 、 E_T から入力周波数 ω_i を演算する。入力周波数検出器29は、出力位相演算器27、積分器31、 sign 関数演算器32および出力周波数判定器34へ入力周波数 ω_i を出力する。入力周波数検出器29は、例えば、PLL (Phase Locked Loop) などにより構成される。

【0061】

入力振幅検出器30は、入力電圧検出部12により検出された入力相電圧 E_R 、 E_S 、 E_T から入力電圧 V_i の振幅 v_i （以下、入力電圧振幅 v_i と記載する）を演算する。

20

【0062】

積分器31は、入力周波数検出器29から出力される入力周波数 ω_i を積分することにより入力位相 θ_i を演算する。積分器31は、入力位相 θ_i を出力位相演算器27へ出力する。入力周波数検出器29をPLLで構成した場合、入力位相 θ_i をPLLから出力し、積分器31を省略することも可能である。

【0063】

sign 関数演算器32は、入力周波数 ω_i の極性が正極性である場合、Highレベルの極性信号 A_i を出力位相演算器27および駆動信号生成器28へ出力する。また、 sign 関数演算器32は、入力周波数 ω_i の極性が負極性である場合、Lowレベルの極性信号 A_i を出力位相演算器27および駆動信号生成器28へ出力する。

30

【0064】

sign 関数演算器33は、出力周波数指令 ω^* の極性が正極性である場合、Highレベルの極性信号 A_ω を出力位相演算器27および駆動信号生成器28へ出力する。また、 sign 関数演算器33は、出力周波数指令 ω^* の極性が負極性である場合、Lowレベルの極性信号 A_ω を出力位相演算器27および駆動信号生成器28へ出力する。

【0065】

出力周波数判定器34は、出力周波数指令 ω^* と入力周波数 ω_i との差が所定範囲内であり、かつ、入力周波数 ω_i と設定周波数 ω_{TG} との差が所定範囲内である場合に、周波数一致を示すHighレベルの周波数判定信号 S_f （周波数一致信号の一例）を出力する。かかる出力周波数判定器34については、図10および図11を参照して後で詳述する。

40

【0066】

なお、図6に示す例では、入力周波数 ω_i と比較する出力周波数として出力周波数 ω_o に対応する出力周波数指令 ω^* を用いているが、制御部14において、出力周波数 ω_o を直接検出する出力周波数検出部を設けてもよい。この場合、出力周波数判定器34は、出力周波数指令 ω^* に代えて、出力周波数 ω_o と入力周波数 ω_i との差が所定範囲内である場合に、周波数一致を示す周波数判定信号 S_f を出力する。

【0067】

出力電圧判定器35は、出力電圧指令振幅 v_1 と入力電圧振幅 v_i との差が所定範囲内である場合に、電圧一致を示すHighレベルの電圧判定信号 S_v （電圧一致信号の一例）を出力する。かかる出力電圧判定器35については、図12および図13を参照して後で

50

詳述する。

【0068】

なお、図6に示す例では、入力電圧振幅 v_i と比較する出力電圧 V_o の振幅として出力電圧指令振幅 v_1 を用いているが、制御部14において、出力電圧 V_o の振幅 v_o （以下、出力電圧振幅 v_o と記載する）を直接検出する出力振幅検出部を設けてもよい。この場合、出力電圧判定器35は、出力電圧指令振幅 v_1 に代えて、出力電圧振幅 v_o と入力電圧振幅 v_i との差が判定閾値 Δv 以下である場合に、電圧一致を示す電圧判定信号 S_v を出力する。

【0069】

出力位相判定器36は、第1移行モードにおいて、位相変化量 $\Delta\theta$ の絶対値と位相閾値 $\Delta\theta_{ZE_cmp}$ の差に応じた位相判定信号 S_p を遅延器38へ出力する。遅延器38は、位相判定信号 S_p をサンプリング時間 T_i だけ遅延させてモード判定器40へ出力する。

10

【0070】

モード切替判定器37は、出力位相判定器36から位相一致を示す位相判定信号 S_p が出力され、かつ、出力位相 θ_o に対応する仮想出力位相 θ_1 が $n\pi/6 - \theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内にある場合に、切替指示を示すモード切替信号 S_{sw} を遅延器39へ出力する。遅延器39は、モード切替信号 S_{sw} をサンプリング時間 T_i だけ遅延させてモード判定器40へ出力する。

【0071】

モード判定器40は、周波数判定信号 S_f 、電圧判定信号 S_v 、位相判定信号 S_p およびモード切替信号 S_{sw} に基づいて、制御モードを判定する。モード判定器40は、判定した制御モードに応じたモード選択信号 $S_{m1} \sim S_{m4}$ を出力する。

20

【0072】

図8は、制御モードの遷移条件を示す図である。モード判定器40は、通常運転モードの場合、モード選択信号 S_{m1} をHighレベルにし、その他のモード選択信号 $S_{m2} \sim S_{m4}$ をLowレベルにする。

【0073】

図8に示すように、モード判定器40は、通常運転モードにおいて、周波数判定信号 S_f がLowレベルからHighレベルとなった場合、制御モードを第1移行モードへ移行する。第1移行モードへの移行は、モード選択信号 S_{m1} をHighレベルからLowレベルにし、モード選択信号 S_{m2} をLowレベルからHighレベルにすることによって行う。これにより、出力周波数 ω_o と入力周波数 ω_i との差が所定範囲内となった場合に、制御モードが通常運転モードから第1移行モードへ切り替わる。

30

【0074】

モード判定器40は、第1移行モードの状態において、電圧判定信号 S_v 、位相判定信号 S_p およびモード切替信号 S_{sw} がいずれもHighレベルになった場合、制御モードを直結制御モードへ移行する。直結制御モードへの移行は、モード選択信号 S_{m2} をHighレベルからLowレベルにし、モード選択信号 S_{m3} をLowレベルからHighレベルにすることによって行われる。これにより、電圧上昇制御および位相追従制御が終了し、出力位相 θ_o が $n\pi/6 - \theta_{ZE_Ban}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内 d にある場合に、第1移行モードから直結制御モードへ切り替わる。なお、モード判定器40は、モード切替信号 S_{sw} の状態に関わらず、電圧判定信号 S_v および位相判定信号 S_p がHighレベルになった場合に、第1移行モードから直結制御モードへ切り替えることもできる。

40

【0075】

また、モード判定器40は、第1移行モードの状態において、周波数判定信号 S_f がHighレベルからLowレベルとなった場合、制御モードを通常運転モードへ移行する。通常運転モードへの移行は、モード選択信号 S_{m2} をHighレベルからLowレベルにし、モード選択信号 S_{m1} をLowレベルからHighレベルにすることによって行われる。

【0076】

50

モード判定器 40 は、直結制御モードにおいて、周波数判定信号 S_f が H_{igh} レベルから L_{ow} レベルになり、かつ、モード切替信号 S_{sw} が H_{igh} レベルになった場合、制御モードを第 2 移行モードへ移行する。第 2 移行モードへの移行は、モード選択信号 S_{m3} を H_{igh} レベルから L_{ow} レベルにし、モード選択信号 S_{m4} を L_{ow} レベルから H_{igh} レベルにすることによって行われる。これにより、設定周波数 ω_{TG} と入力周波数 ω_i との差が所定範囲外になり、かつ、入力位相 θ_i が $n\pi/6 \pm \theta_{ZE_Band}$ になった場合に、直結制御モードから第 2 移行モードへ切り替わる。

【0077】

モード判定器 40 は、第 2 移行モードにおいて、電圧制限解除器 25 から電圧下降終了情報が通知され、出力位相演算器 27 から位相追従停止終了情報が通知された場合に、制御モードを通常運転モードへ移行する。通常運転モードへの移行は、モード選択信号 S_{m4} を H_{igh} レベルから L_{ow} レベルにし、モード選択信号 S_{m1} を L_{ow} レベルから H_{igh} レベルにすることによって行われる。なお、これにより、電圧下降制御および位相追従停止処理が終了した場合に、第 2 移行モードから通常運転モードへ切り替わる。

【0078】

[3. 出力位相演算器 27 の構成]

出力位相演算器 27 は、モード判定器 40 から出力されるモード選択信号 $S_{m1} \sim S_{m4}$ に応じた制御位相 θ_{PWM2} を出力する。図 9 は、出力位相演算器 27 の構成例を示す図である。図 9 に示すように、出力位相演算器 27 は、第 1 位相演算器 41 と、乗算器 42 ～ 44 と、切替器 45 と、第 2 位相演算器 46 とを備える。以下、第 1 位相演算器 41、乗算器 42 ～ 44、切替器 45 および第 2 位相演算器 46 について具体的に説明する。

【0079】

[3. 1. 第 1 位相演算器 41]

第 1 位相演算器 41 は、通常運転モード用の位相演算器である。かかる第 1 位相演算器 41 は、減算器 51 と、遅延器 52 と、増幅器 53 と、加算器 54、55 とを備える。

【0080】

減算器 51 は、出力電圧指令位相 θ_v を制御位相 θ_{PWM2} から減算する。減算器 51 は、減算結果を遅延器 52 へ出力する。遅延器 52 は、減算器 51 の減算結果をサンプリング時間 T_i だけ遅延させて加算器 54 へ出力する。増幅器 53 は、出力周波数指令 ω^* にサンプリング時間 T_i を乗算することにより、位相変化量 $\Delta\theta^*$ を求める。増幅器 53 は、位相変化量 $\Delta\theta^*$ を加算器 54 へ出力する。

【0081】

加算器 54 は、位相変化量 $\Delta\theta^*$ に遅延器 52 の出力を加算して指令位相 θ^* を求める。加算器 54 は、指令位相 θ^* を加算器 55 へ出力する。加算器 55 は、指令位相 θ^* と出力電圧指令位相 θ_v とを加算することにより、通常運転モード用の電圧位相 θ_{PWM} (通常運転用位相 θ_{PWM} と記載する) を生成する。

【0082】

このように、第 1 位相演算器 41 は、出力周波数指令 ω^* および出力電圧指令位相 θ_v に基づき、通常運転用位相 θ_{PWM} を生成する。第 1 位相演算器 41 は、通常運転用位相 θ_{PWM} を乗算器 43 へ出力する。

【0083】

[3. 2. 乗算器 42 ～ 44]

乗算器 42 ～ 44 は、出力周波数指令 ω^* や入力周波数 ω_i の極性を調整する。これにより、出力電圧 V_o の相順^{*}や入力電圧 V_i の相順に関わらず、第 1 位相演算器 41 および第 2 位相演算器 46 において出力周波数指令 ω^* や入力位相 θ_i に基づく演算を行うことができる。

【0084】

乗算器 42 (位相置換部の一例) は、入力周波数 ω_i の極性を示す極性信号 A_i と入力位相 θ_i とを乗算し、乗算結果を第 2 位相演算器 46 へ出力する。これにより、入力位相 θ_i が負極性であっても、正極性の入力位相 θ_i が第 2 位相演算器 46 へ入力される。

【0085】

乗算器43は、出力周波数指令 ω^* の極性を示す極性信号 $A\omega$ と通常運転用位相 θ_{PWM} とを乗算し、乗算結果を切替器45へ出力する。これにより、通常運転用位相 θ_{PWM} が負極性であっても、正極性の通常運転用位相 θ_{PWM} が切替器45へ入力される。

【0086】

乗算器44（位相逆置換部の一例）は、出力周波数指令 ω^* の極性を示す極性信号 $A\omega$ と仮想出力位相 θ_1 とを乗算し、乗算結果を駆動信号生成器28（図6参照）へ出力する。これにより、極性が正しく設定された仮想出力位相 θ_1 が駆動信号生成器28へ入力される。

【0087】

10

[3.3.切替器45]

切替器45は、モード判定器40から出力されるモード選択信号 $S_{m1} \sim S_{m4}$ に応じて出力を切り替える。

【0088】

具体的には、切替器45は、モード選択信号 S_{m1} がHighレベルである場合、第1位相演算器41から乗算器43を介して出力される通常運転用位相 θ_{PWM} を仮想出力位相 θ_1 として乗算器44および第2位相演算器46へ出力する。これにより、通常運転モードの場合に、出力位相演算器27から駆動信号生成器28（図6参照）へ通常運転用位相 θ_{PWM} が制御位相 θ_{PWM2} として出力される。

【0089】

20

また、切替器45は、モード選択信号 S_{m2} またはモード選択信号 S_{m4} がHighレベルである場合、第2位相演算器46から出力される位相移行用位相 θ_{mig} を仮想出力位相 θ_1 として乗算器44および第2位相演算器46へ出力する。これにより、第1移行モードおよび第2移行モードの場合に、出力位相演算器27から駆動信号生成器28（図6参照）へ位相移行用位相 θ_{mig} が制御位相 θ_{PWM2} として出力される。

【0090】

また、切替器45は、モード選択信号 S_{m3} がHighレベルである場合、乗算器42から出力される正極性の入力位相 θ_i を仮想出力位相 θ_1 として乗算器44および第2位相演算器46へ出力する。これにより、直結制御モードの場合に、出力位相演算器27から駆動信号生成器28（図6参照）へ入力位相 θ_i が制御位相 θ_{PWM2} として出力される。

30

【0091】

[3.4.第2位相演算器46]

第2位相演算器46は、第1移行モードおよび第2移行モード用の位相演算器である。かかる第2位相演算器46は、遅延器61と、減算器62と、PI（比例積分）制御器63と、リミッタ64と、増幅器65と、追従位相演算器66（補償値演算部の一例）と、加算器67、68とを備える。遅延器61、減算器62、PI制御器63、リミッタ64および増幅器65が仮想位相演算部の一例である。

【0092】

遅延器61は、仮想出力位相 θ_1 をサンプリング時間 T_i だけ遅延させる。遅延器61は、遅延させた仮想出力位相 θ_1 を減算器62および加算器67へ出力する。減算器62は、乗算器42から出力される正極性の入力位相 θ_i から遅延器61により遅延された仮想出力位相 θ_1 を減算することにより位相変化量 $\Delta\theta$ を求める。減算器62は、位相変化量 $\Delta\theta$ をPI制御器63へ出力する。

40

【0093】

PI制御器63は、位相変化量 $\Delta\theta$ をゼロにする仮想出力周波数 ω_1 を生成し、かかる仮想出力周波数 ω_1 をリミッタ64へ出力する。仮想出力周波数 ω_1 は、追従位相演算器66が行う出力位相の前向き制御に対する補償値であり、入力位相と出力位相が一致に至るまでの過渡状態では出力周波数 ω_0 の変動成分に対応する。PI制御器63は、比例ゲイン K_p を有する乗算器101と、積分ゲイン K_i を有する乗算器102と、積分器103と、リミッタ104と、加算器105とを有する。リミッタ104により積分値が制限

50

される。

【0094】

PI制御器63は、入力位相 θ_i と仮想出力位相 θ_1 との差に基づいて仮想出力周波数 ω_1 を生成する。そのため、入力位相 θ_i と仮想出力位相 θ_1 との極性が異なれば、入力位相 θ_i と仮想出力位相 θ_1 との差を収束できない。そこで、乗算器42によって、入力位相 θ_i を正極性になるように、また、乗算器42および43によって、仮想出力位相 θ_1 が正極性になるようにしている。

【0095】

また、PI制御器63により仮想出力周波数 ω_1 の変動幅が大きくなり、負荷3への出力電流が大きく変動するなど不具合を生じる場合は、図9に示すとおり、PI制御器63の出力にリミッタ64を設けてもよい。リミッタ64は、仮想出力周波数 ω_1 が所定範囲以下になるように制限し、制限後の仮想出力周波数 ω_1 を増幅器65へ出力する。さらにリミッタ64を設けただけでは、PI制御器63の積分器103の出力が増大し過ぎる場合は、図9に示すとおりリミッタ104を設けてもよい。

【0096】

増幅器65は、仮想出力周波数 ω_1 にサンプリング時間 T_i を乗算し、乗算結果を出力する。仮想出力周波数 ω_1 は、追従位相演算器66が行う出力位相の前向き制御に対する補償値であり、入力位相と出力位相が一致に至るまでの過渡状態では出力周波数 ω_o の変動成分に対応する。出力位相の前向き制御に対する補償は、位相追従の応答を上げつつ、出力周波数 ω_o の変動に制限を加えるために行っている。なお、出力位相の前向き制御に対する補償は、必ずしも必要はない。例えば、PI制御器63のゲインを上げて位相追従の応答を上げてよい。なお、PI制御器63のゲインを上げると出力周波数の変動は大きくなるため、サンプリング時間を短くすることが望ましい。

【0097】

追従位相演算器66は、出力周波数指令 ω^* と入力周波数 ω_i との差に応じた位相調整量 θ_{aj} を生成して出力する。追従位相演算器66は、第1移行モードの場合、入力周波数 ω_i に出力周波数 ω_o が追従するように位相調整量 θ_{aj} （位相補償値の一例）を生成し、第2移行モードの場合、出力周波数指令 ω^* に出力周波数 ω_o が追従するように位相調整量 θ_{aj} を生成する。

【0098】

具体的には、追従位相演算器66は、モード選択信号 S_{m2} がHighレベルになると、時間の経過に伴って入力周波数 ω_i の比率が増加するように、入力周波数 ω_i の比率と出力周波数指令 ω^* の比率とを変えながら、入力周波数 ω_i と出力周波数指令 ω^* とを加算する。また、追従位相演算器66は、モード選択信号 S_{m4} がHighレベルになり、かつ、電圧制限解除器25から電圧下降終了情報が通知されると、時間の経過に伴って出力周波数指令 ω^* の比率が増加するように、入力周波数 ω_i の比率と出力周波数指令 ω^* の比率とを変えながら、入力周波数 ω_i と出力周波数指令 ω^* とを加算する。

【0099】

追従位相演算器66は、絶対値演算器110、111と、減算比率設定器112と、乗算器113、114と、加算器115と、乗算器116とを備える。

【0100】

絶対値演算器110は、出力周波数指令 ω^* の絶対値を演算する。これにより、出力周波数指令 ω^* の極性が負極性である場合に、出力周波数指令 ω^* の極性が正極性になる。絶対値演算器110は、正極性の出力周波数指令 ω^* を乗算器113へ出力する。

【0101】

絶対値演算器111は、入力周波数 ω_i の絶対値を演算する。これにより、入力周波数 ω_i の極性が負極性である場合に、入力周波数 ω_i の極性が正極性になる。絶対値演算器111は、正極性の入力周波数 ω_i を乗算器114へ出力する。

【0102】

減算比率設定器112は、モード選択信号 S_{m2} がHighレベルになると、時間の経

10

20

30

40

50

過に伴って比率が1から0まで変化する出力周波数比率 R_1 と、時間の経過に伴って比率が0から1まで変化する入力周波数比率 R_2 とを生成する。また、減算比率設定器112は、モード選択信号 S_{m4} がHighレベルになると、時間の経過に伴って比率が0から1まで変化する出力周波数比率 R_1 と、時間の経過に伴って比率が1から0まで変化する入力周波数比率 R_2 とを生成する。

【0103】

減算比率設定器112は、出力周波数比率 R_1 を乗算器113へ出力し、入力周波数比率 R_2 を乗算器114へ出力する。出力周波数比率 R_1 や入力周波数比率 R_2 は、例えば、時間の経過に対して設定された傾き係数で線形に変化する。なお、傾き係数は、設定パラメータであり、例えば、図示しない入力部を介してマトリクスコンバータ1のユーザ等

10

【0104】

乗算器113は、正極性の出力周波数指令 ω^* と出力周波数比率 R_1 とを乗算し、乗算結果を加算器115へ出力する。乗算器114は、正極性の入力周波数 ω_i と入力周波数比率 R_2 とを乗算し、乗算結果を加算器115へ出力する。

【0105】

加算器115は、乗算器114の演算結果と乗算器113の演算結果とを加算して周波数調整量 ω_{aj} ($= |\omega_i| \times R_2 + |\omega^*| \times R_1$) を生成し、かかる周波数調整量 ω_{aj} を乗算器116へ出力する。乗算器116は、周波数調整量 ω_{aj} にサンプリング時間 T_i を乗算して位相調整量 θ_{aj} を生成し、かかる位相調整量 θ_{aj} を加算器67へ出力する。

20

【0106】

このように、追従位相演算器66は、出力周波数指令 ω^* に係る比率と入力周波数 ω_i に係る比率とを変えながら周波数調整量 ω_{aj} を求め、かかる周波数調整量 ω_{aj} に基づいて位相調整量 θ_{aj} を生成する。これにより、追従位相演算器66は、出力周波数 ω_o を入力周波数 ω_i に緩やかに追従させる位相調整量 θ_{aj} や出力周波数 ω_o を出力周波数指令 ω^* に緩やかに追従させる位相調整量 θ_{aj} を生成することができる。なお、追従位相演算器66は、入力周波数比率 R_2 が小さくなり、所定値（例えば、ゼロ付近）以下になった場合に、位相追従停止終了情報をモード判定器40へ通知する。

【0107】

30

加算器67は、追従位相演算器66から出力される位相調整量 θ_{aj} と遅延器61から出力される仮想出力位相 θ_1 を加算し、加算結果を加算器68へ出力する。加算器68（位相補償部の一例）は、増幅器65の演算結果と加算器67の演算結果とを加算することにより位相移行用位相 θ_{mig} を生成し、切替器45へ出力する。

【0108】

[4. 出力周波数判定器34の構成]

出力周波数判定器34は、出力周波数指令 ω^* と入力周波数 ω_i との差に応じた周波数判定信号 S_f を出力する。図10は、出力周波数判定器34の構成例を示す図である。図10に示すように、出力周波数判定器34は、絶対値演算器70～72、75、76と、減算器73、74と、コンパレータ77、78と、論理積器（AND回路）79とを備える。

40

【0109】

絶対値演算器70は、出力周波数指令 ω^* の絶対値を演算する。これにより、出力周波数指令 ω^* の極性が負極性である場合に、出力周波数指令 ω^* の極性が正極性になる。絶対値演算器70は、正極性の出力周波数指令 ω^* を減算器73へ出力する。

【0110】

絶対値演算器71は、設定周波数 ω_{TG} の絶対値を演算する。これにより、設定周波数 ω_{TG} の極性が負極性である場合に、設定周波数 ω_{TG} の極性が正極性になる。絶対値演算器71は、正極性の設定周波数 ω_{TG} を減算器74へ出力する。

【0111】

50

絶対値演算器 7 2 は、入力周波数 ω_i の絶対値を演算する。これにより、入力周波数 ω_i の極性が負極性である場合に、入力周波数 ω_i の極性が正極性になる。絶対値演算器 7 2 は、正極性の入力周波数 ω_i を減算器 7 3、7 4 へ出力する。

【0112】

減算器 7 3 は、正極性の出力周波数指令 ω^* から正極性の入力周波数 ω_i を減算し、減算結果を絶対値演算器 7 5 へ出力する。絶対値演算器 7 5 は、減算器 7 3 の減算結果の絶対値を演算する。これにより、絶対値演算器 7 0 の出力と絶対値演算器 7 2 の出力との差分の絶対値である周波数差 ω_{a1} ($= |\omega^* - \omega_i|$) が演算される。

【0113】

減算器 7 4 は、正極性の設定周波数 ω_{TG} から正極性の入力周波数 ω_i を減算し、減算結果を絶対値演算器 7 6 へ出力する。絶対値演算器 7 6 は、減算器 7 4 の減算結果の絶対値を演算する。これにより、絶対値演算器 7 1 の出力と絶対値演算器 7 2 の出力との差分の絶対値である周波数差 ω_{a2} ($= |\omega_{TG} - \omega_i|$) が演算される。

【0114】

絶対値演算器 7 5 の演算結果はコンパレータ 7 7 を介して論理積器 7 9 へ出力される。また、絶対値演算器 7 6 の演算結果はコンパレータ 7 8 を介して論理積器 7 9 へ出力される。コンパレータ 7 7、7 8 には、比較値 ω_{HC} が設定される。なお、比較値 ω_{HC} は、設定パラメータであり、例えば、図示しない入力部を介してマトリクスコンバータ 1 のユーザ等により設定される。

【0115】

コンパレータ 7 7 は、周波数差 ω_{a1} が比較値 ω_{HC} 以下の場合に、High レベルの信号を出力し、周波数差 ω_{a1} が比較値 ω_{HC} を超えた場合に、Low レベルの信号を出力する。また、コンパレータ 7 8 は、周波数差 ω_{a2} が比較値 ω_{HC} 以下の場合に、High レベルの信号を出力し、周波数差 ω_{a2} が比較値 ω_{HC} を超えた場合に、Low レベルの信号を出力する。なお、コンパレータ 7 7、7 8 にはヒステリシス特性をもたせてもよい。

【0116】

論理積器 7 9 は、コンパレータ 7 7、7 8 が共に High レベルの信号を出力した場合に、周波数一致を示す High レベルの周波数判定信号 S f を出力する。一方、論理積器 7 9 は、コンパレータ 7 7、7 8 のいずれかが Low レベルの信号を出力した場合に、周波数不一致を示す Low レベルの周波数判定信号 S f (周波数不一致信号の一例) を出力する。

【0117】

図 11 は、周波数判定信号 S f の状態遷移を示す図である。図 11 に示すように、周波数判定信号 S f は、周波数不一致を示す状態から $|\omega^* - \omega_i| \leq \omega_{HC}$ かつ $|\omega^* - \omega_{TG}| \leq \omega_{HC}$ となった場合に、周波数一致を示す状態になる。一方、周波数判定信号 S f は、周波数一致の状態から $|\omega^* - \omega_i| > \omega_{HC}$ または $|\omega^* - \omega_{TG}| > \omega_{HC}$ となった場合に、周波数不一致を示す状態になる。なお、 ω_{HC} は、例えば、1.5 Hz に設定される。

【0118】

このように、出力周波数判定器 3 4 は、入力周波数 ω_i と出力周波数指令 ω^* との差が所定範囲内の場合であって、かつ、入力周波数 ω_i と設定周波数 ω_{TG} との差が所定範囲内の場合に、周波数一致の状態であると判定する。

【0119】

出力周波数判定器 3 4 において、コンパレータ 7 7、7 8 にヒステリシス特性をもたせることにより、入力周波数 ω_i が安定していない場合にモード遷移のハンチングを防止することができる。例えば、出力周波数判定器 3 4 において入力周波数 ω_i が瞬間的に低下した場合などに周波数一致の状態または周波数不一致の状態であると判定することを防止できる。

【0120】

なお、出力周波数判定器 3 4 は、設定周波数 ω_{TG} の状態に関わらず、入力周波数 ω_i と出力周波数指令 ω^* との差が所定範囲内の場合に周波数一致の状態であると判定すること

もできる。この場合、出力周波数判定器 34 において、絶対値演算器 71、76、減算器 74、コンパレータ 78 および論理積器 (AND 回路) 79 を設けず、コンパレータ 77 の出力を周波数判定信号 S_f とする。

【0121】

[5. 出力電圧判定器 35 の構成]

出力電圧判定器 35 は、出力電圧指令振幅 v_1 と入力電圧振幅 v_i との差に応じた電圧判定信号 S_v を出力する。図 12 は、出力電圧判定器 35 の構成例を示す図である。図 12 に示すように、出力電圧判定器 35 は、ローパスフィルタ (LPF) 81 と、減算器 82 と、絶対値演算器 83 とコンパレータ 84 とを備える。

【0122】

ローパスフィルタ 81 は、入力電圧振幅 v_i の高周波成分を除去して減算器 82 へ出力する。減算器 82 は、出力電圧指令振幅 v_1 と高周波成分を除去した入力電圧振幅 v_i との差分値 v_{dif} を求め、差分値 v_{dif} を絶対値演算器 83 へ出力する。

【0123】

絶対値演算器 83 は差分値 v_{dif} の絶対値である電圧振幅差 v_{difa} を求め、コンパレータ 84 へ出力する。コンパレータ 84 には、比較値 v_{HC} が設定される。比較値 v_{HC} は、設定パラメータであり、例えば、図示しない入力部を介してマトリクスコンバータ 1 のユーザ等により設定される。

【0124】

コンパレータ 84 は、電圧振幅差 v_{difa} が比較値 v_{HC} 以下になった場合に、電圧一致を示す H_{igh} レベルの電圧判定信号 S_v を出力する。また、コンパレータ 84 は、電圧振幅差 v_{difa} が比較値 v_{HC} を超えた場合に、電圧不一致を示す L_{ow} レベルの電圧判定信号 S_v を出力する。なお、図 12 に示すようにコンパレータ 84 にはヒステリシス特性をもたせてもよい。

【0125】

図 13 は、電圧判定信号 S_v の状態遷移を示す図である。図 13 に示すように、電圧判定信号 S_v は、電圧不一致を示す状態から $v_{difa} (= |v_1 - v_i|) \leq v_{HC}$ となった場合に、電圧一致を示す状態になる。一方、電圧判定信号 S_v は、電圧一致の状態から $v_{difa} (= |v_1 - v_i|) > v_{HC}$ となった場合に、電圧不一致を示す状態になる。このように、出力電圧判定器 35 は、入力電圧振幅 v_i と出力電圧指令振幅 v_1 との差が所定範囲内の場合に、電圧一致の状態であると判定する。

【0126】

[6. 出力位相判定器 36 の構成]

出力位相判定器 36 は、第 1 移行モードにおいて、位相変化量 $\Delta\theta$ の絶対値と位相閾値 $\Delta\theta_{ZE_cmp}$ の差に応じた位相判定信号 S_p を出力する。図 14 は、出力位相判定器 36 の構成例を示す図である。図 14 に示すように、出力位相判定器 36 は、絶対値演算器 90、91 と、比較器 92、93 と、と、論理積器 (AND 回路) 94 と、を備える。

【0127】

絶対値演算器 90 は、位相変化量 $\Delta\theta$ の絶対値を演算し、演算結果を比較器 92 へ出力する。絶対値演算器 91 は、仮想出力周波数 ω_1 の絶対値を演算し、演算結果を比較器 93 へ出力する。

【0128】

比較器 92 は、位相変化量 $\Delta\theta$ の絶対値と位相閾値 $\Delta\theta_{ZE_cmp}$ を比較する。比較器 92 は、 $\Delta\theta \leq \Delta\theta_{ZE_cmp}$ である場合に H_{igh} レベルの位相差信号 S_{pa} を出力し、 $\Delta\theta > \Delta\theta_{ZE_cmp}$ である場合に L_{ow} レベルの位相差信号 S_{pa} を出力する。位相閾値 $\Delta\theta_{ZE_cmp}$ は、設定パラメータであり、例えば、図示しない入力部を介してマトリクスコンバータ 1 のユーザ等により設定される。

【0129】

比較器 93 は、仮想出力周波数 ω_1 の絶対値と周波数閾値 ω_{ZE_cmp} を比較する。比較器 93 は、 $\omega_1 \leq \omega_{ZE_cmp}$ である場合に H_{igh} レベルの周波数差信号 S_{fa} を出力し、 ω

10

20

30

40

50

$1 > \omega_{ZE_cmp}$ である場合にLowレベルの周波数差信号Sfaを出力する。周波数閾値 ω_{ZE_cmp} は、設定パラメータであり、例えば、図示しない入力部を介してマトリクスコンバータ1のユーザ等により設定される。

【0130】

論理積器94は、位相差信号Spa、周波数差信号Sfaおよびモード選択信号Sm2を入力する。論理積器94は、これらの信号Spa、Sfa、Sm2がいずれもHighレベルである場合に、位相一致を示すHighレベルの位相判定信号Sp（位相一致信号の一例）を出力する。一方、論理積器94は、これらの信号Spa、Sfa、Sm2のいずれかがLowレベルである場合、位相不一致を示すLowレベルの位相判定信号Spを出力する。

10

【0131】

このように、出力位相判定器36は、第1移行モードにおいて、入力位相 θ_i と仮想出力位相 θ_1 との差が位相閾値 $\Delta\theta_{ZE_cmp}$ 以下、かつ、仮想出力周波数 ω_1 が周波数閾値 ω_{ZE_cmp} 以下になると、位相一致を示す位相判定信号Spを出力する。

【0132】

仮想出力周波数 ω_1 が周波数閾値 ω_{ZE_cmp} 以下であることを条件とすることによって、PI制御器63が過渡状態である場合であるにも関わらず、位相一致を示す位相判定信号Spを出力することを防止することができる。

【0133】

なお、出力位相判定器36は、絶対値演算器91および比較器93を設けない構成であってもよい。この場合、出力位相判定器36は、位相差信号Spaおよびモード選択信号Sm2がいずれもHighレベルである場合に、位相一致を示すHighレベルの位相判定信号Spを出力する。

20

【0134】

[7. モード切替判定器37の構成]

図15は、モード切替判定器37の構成例を示す図である。図15に示すように、モード切替判定器37は、減算器96と、比較器97と、論理積器（AND回路）98とを備える。

【0135】

減算器96は、仮想出力位相 θ_1 から位相 $\theta_{ZE} (= n\pi/6; n$ は、1～12のうち1つ以上の整数)を減算し、減算結果 $\Delta\theta_1$ を比較器97へ出力する。比較器97は、減算器96の減算結果 $\Delta\theta_1$ と位相閾値 θ_{ZE_Band} とを比較する。比較器97は、 $\Delta\theta_1 \leq \theta_{ZE_Band}$ である場合に、Highレベルのタイミング判定信号Stを論理積器98へ出力し、 $\Delta\theta_1 > \theta_{ZE_Band}$ である場合に、Lowレベルのタイミング判定信号Stを論理積器98へ出力する。

30

【0136】

論理積器98は、タイミング判定信号Stと位相判定信号SpとがいずれもHighレベルの場合に、切替指示を示すHighレベルのモード切替信号Swを出力し、それ以外の場合には、切替待機を示すLowレベルのモード切替信号Swを出力する。

【0137】

このように、モード切替判定器37は、出力位相判定器36から位相一致を示す位相判定信号Spが出力されている場合に、出力位相 θ_o が $n\pi/6 - \theta_{ZE_Band}$ から $n\pi/6 + \theta_{ZE_Band}$ の範囲内であれば、切替指示を示すモード切替信号Swを出力する。

40

【0138】

以上のように、本実施形態に係るマトリクスコンバータ1は、出力周波数 ω_o （出力周波数指令 ω^* ）と入力周波数 ω_i との差が所定範囲内となった場合に、電圧上昇制御と位相追従制御とを行い、これらの制御が終了した場合に、双方向スイッチSを駆動するモードをPWM制御モードから直結制御モードへ移行する。これにより、出力電流 I_o にショックが発生することを抑制しつつ電圧利用率を向上させることができるマトリクスコンバータ1を提供することができる。

50

【0139】

なお、上述においては、周波数一致や電圧一致などを示す信号の状態として、「Highレベル」を一例に挙げたが、周波数一致や電圧一致などを示す信号の状態は、「Lowレベル」であってもよい。

【0140】

また、上述の追従位相演算器66は、出力周波数指令 ω^* と入力周波数 ω_i との差に応じた位相調整量 θ_{aj} を生成して出力したが、出力周波数指令 ω^* を用いずに位相調整量 θ_{aj} を生成してもよい。この場合、追従位相演算器66には、絶対値演算器111、乗算器114および加算器115は設けられない。

【0141】

10

さらなる効果や変形例は、当業者によって容易に導き出すことができる。このため、本発明のより広範な態様は、以上のように表しかつ記述した特定の詳細および代表的な実施形態に限定されるものではない。したがって、添付の特許請求の範囲およびその均等物によって定義される総括的な発明の概念の精神または範囲から逸脱することなく、様々な変更が可能である。

【符号の説明】

【0142】

- 1 マトリクスコンバータ
- 2 3相交流電源
- 3 負荷
- 10 電力変換部
- 12 入力電圧検出部
- 13 出力電流検出部
- 14 制御部
- 20 周波数指令生成器（周波数指令生成部の一例）
- 21 V/f制御器（電圧指令生成部の一例）
- 24 リミッタ
- 25 電圧制限解除器（電圧制限解除部の一例）
- 27 出力位相演算器（位相演算部の一例）
- 28 駆動信号生成器（スイッチ駆動部の一例）
- 31 積分器（位相検出部の一例）
- 34 出力周波数判定器（周波数判定部の一例）
- 35 出力電圧判定器（電圧判定部の一例）
- 36 出力位相判定器（位相判定部の一例）
- 37 モード切替判定器（モード切替判定部の一例）
- 42 乗算器（位相置換部の一例）
- 44 乗算器（位相逆置換部の一例）
- 46 第2位相演算器
- 66 追従位相演算器（補償値演算部の一例）
- 68 加算器（位相補償部の一例）

20

30

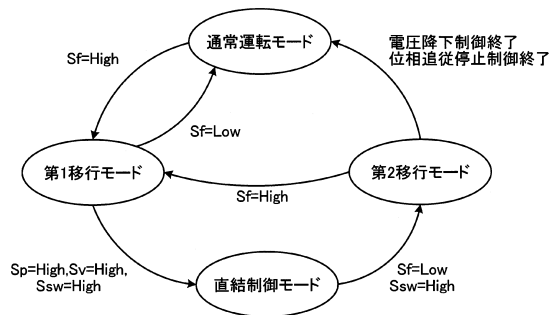
40

[illegible]

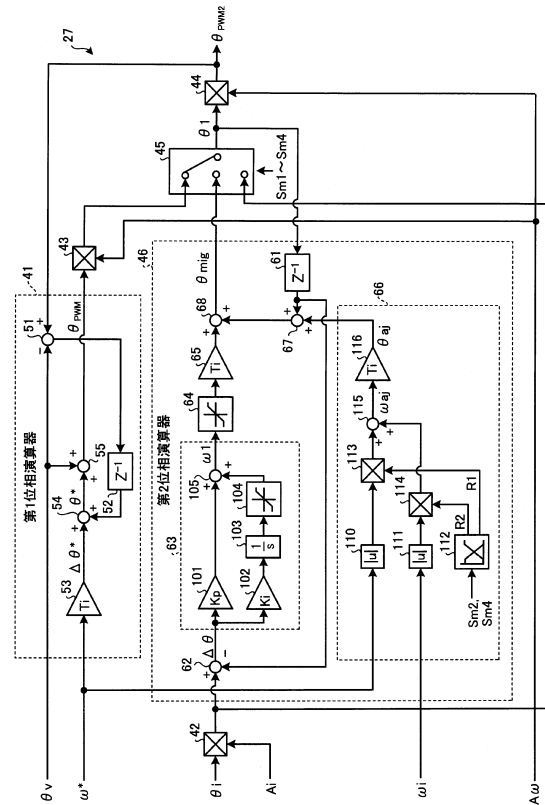
【図 7】

$Ai(\omega_i)$ の極性	$A\omega(\omega^*)$ の極性	オンにする双方向スイッチS
正	正	S_{RW} 、 S_{SU} 、 S_{TV}
負	負	
正	負	S_{RW} 、 S_{SV} 、 S_{TU}
負	正	

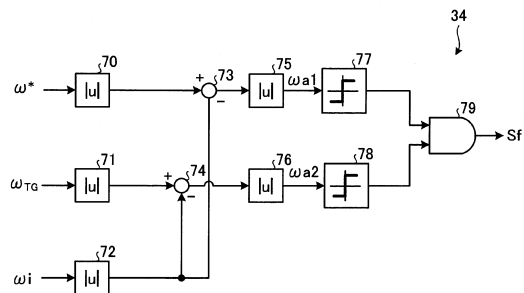
【図 8】



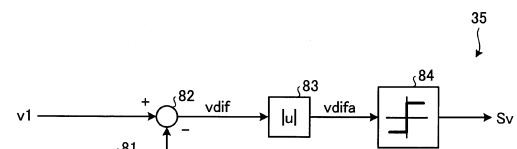
【図 9】



【図 10】

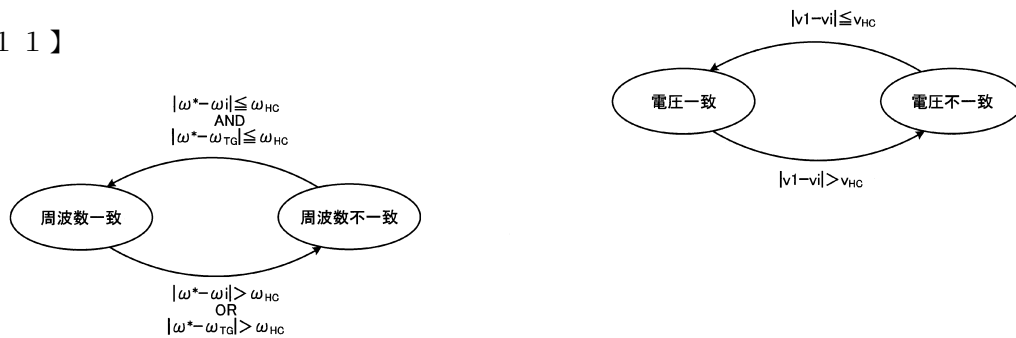


【図 12】

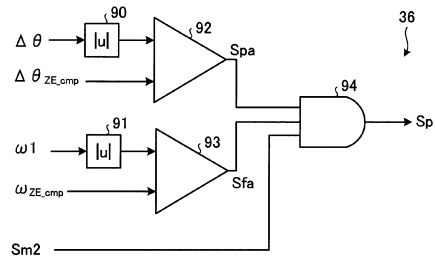


【図 13】

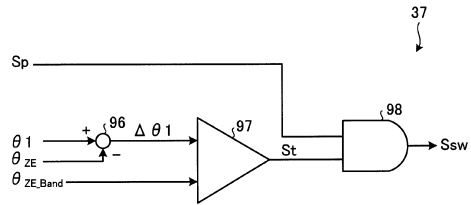
【図 11】



【図 1 4】



【図 1 5】



フロントページの続き

- (56)参考文献 特開平10-337025 (JP, A)
特開2008-259380 (JP, A)
特開2008-048550 (JP, A)
特開2012-239265 (JP, A)
米国特許出願公開第2012/0287686 (US, A1)
特開平11-018489 (JP, A)
特開昭61-039827 (JP, A)
特開昭54-054225 (JP, A)
特開2001-251877 (JP, A)
特開昭55-139079 (JP, A)
特開2000-228898 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H02M5/00-5/48
H02P1/00-1/58