

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H03M 5/14

G11B 20/14 H03M 7/00



[12] 发明专利说明书

[21] ZL 专利号 96190244.2

[43] 授权公告日 2003 年 5 月 28 日

[11] 授权公告号 CN 1110143C

[22] 申请日 1996.1.19 [21] 申请号 96190244.2

[30] 优先权

[32] 1995.2.8 [33] EP [31] 95200305.1

[86] 国际申请 PCT/IB96/00044 1996.1.19

[87] 国际公布 WO96/24987 英 1996.8.15

[85] 进入国家阶段日期 1996.11.27

[71] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 K·A·肖汉默因明克

[56] 参考文献

US5077721A 1991.12.31 G11B7/00

US5142421A 1992.08.25 G11B5/09

US5327124A 1994.07.05 H03M5/00

审查员 王 莉

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 董 巍 王 岳

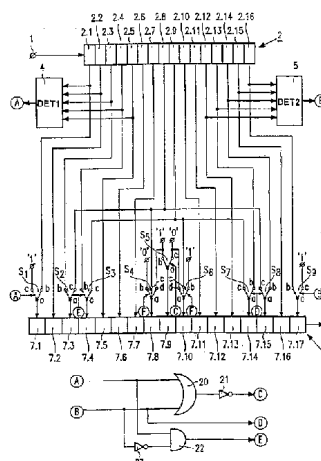
权利要求书 7 页 说明书 21 页 附图 8 页

[54] 发明名称 编码方法和装置以及译码方法和装置

[57] 摘要

公开了将 $(n-1)$ 位信息字编码成为 n 位信道字以获得级联信道字的信道信号的编码装置。信道信号是具有在“1”之间最多出现 k 个“零”的特性的位序列。该编码装置包括接收 $(n-1)$ 位信息字的输入装置(1)、将 $(n-1)$ 位信息字变换成为 n 位信道字的变换装置(2、4、5、7、 S_1 至 S_9)和提供级联的 n 位信道字的信道信号的输出装置(9)。该变换装置包括在 $(n-1)$ 位信息字规定的第一和第二相邻位位置(2.8、2.9)之间插入第一或第二二进制值的一个位的插入装置(7.9、 S_5)。如果信息字前端的前导“零”的数目超过规定的第一整数($p-1$)、或者信息字后端的尾随“零”的数目超过规定的第二整数($q-1$)、或者这两种情况都出现,就在 $(n-1)$ 位信息字的所述规定的第一和第二相邻位位置之间插入“零”位。该变换装置还包括设定装置(S_1 、 S_9),如果前导“零”的数目超过所述规定的第一数目,就把规定的第三位位置(7.1)的逻辑值设定为“1”值,如果尾随“零”的数目超过所述规定的第

二数目,就把规定的第四位位置(7.17)的逻辑值设定为“1”值,规定的第三位位置是信息字规定的第三数目(p)的前导位位置之一,规定的第四位位置是信息字规定的第四数目(q)的尾随位位置之一。规定的第一和第二数目与 k 有关。还公开了相应的译码装置。



1. 编码 $(n-1)$ 位信息字成为 n 位信道字以获得级联信道字的信道信号的编码方法, 该信道信号是具有在“1”之间最多出现 k 个“零”的特性的位序列, 该编码方法包括步骤:

- 5 —接收 $(n-1)$ 位信息字,
 —将 $(n-1)$ 位信息字变换为 n 位信道字,
 —提供级联 n 位信道字的信道信号,

其特征在於该编码方法还包括以下步骤:

- 10 —在 $(n-1)$ 位信息字规定的第一和第二相邻位位置之间插入第一或第二二进制值的一个位, 如果该信息字前端的前导“零”的数目超过规定的第一整数、或者该信息字后端的尾随“零”的数目超过规定的第二整数, 就在该 $(n-1)$ 位信息字所述规定的第一和第二相邻位位置之间插入一“零”位,

- 15 —如果前导“零”的数目超过所述规定的第一数目, 就将规定的第三位位置的逻辑值设定为“1”值, 如果尾随“零”的数目超过所述规定的第二数目, 就将规定的第四位位置的逻辑值设定为“1”值, 规定的第三位位置是信息字规定的第三数目的前导位位置之一, 规定的第四位位置是信息字规定的第四数目的尾随位位置之一, 规定的第三数目等于规定的第一数目加 1, 规定的第四数目等于规定的第二数目加 1, n 和 k 为整数, 规定的第一和第二数目与 k 有关。

- 25 2. 权利要求 1 的编码方法, 其特征在於该插入步骤还在该信息字的一组 k 个以上的连续位位置全包括“零”时, 在所述规定的第一和第二相邻位位置之间插入“零”位, 该组 k 个以上的连续位位置不包括规定的第二和第三位位置。

3. 权利要求 2 的编码方法, 其特征在於该插入步骤还在其它情况下在所述规定的第一和第二相邻位位置之间插入“1”位。

- 30 4. 权利要求 2 的编码方法, 其特征在於所述该组 k 个以上的连续位位置包括在信息字的第一和第二位位置的前端出现的所有“零”, 所述第三位位置还与全包括“零”的所述该组 k 个以上的连续位位置之一重合。

5. 权利要求 2 的编码方法, 其特征在於所述该组 k 个以上的连续

位位置包括在信息字的第一和第二位置的后端出现的所有“零”，所述第四位位置还与全包括“零”的所述该组 k 个以上的连续位位置之一重合。

5 6. 权利要求 1 或 2 的编码方法，其特征在于所述设定步骤还在前导“零”的数目超过所述规定的第一数目时把所述 $(n-1)$ 位信息字规定的第五位位置的逻辑值设定为“1”值。

7. 权利要求 6 的编码方法，其特征在于所述第五位位置不与信息字规定的第三数目的前导位位置或规定的第四数目的尾随位位置中的任一位置重合。

10 8. 权利要求 6 的编码方法，其特征在于所述设定步骤还在尾随“零”的数目超过所述规定的第二数目时把所述 $(n-1)$ 位信息字规定的第六位位置的逻辑值设定为“1”值。

15 9. 权利要求 8 的编码方法，其特征在于所述第六位位置不与信息字规定的第三数目的前导位位置或规定的第四数目的尾随位位置中的任一位置重合。

10. 权利要求 6 的编码方法，其特征在于所述第五位位置是所述第一位位置。

11. 权利要求 8 的编码方法，其特征在于所述第六位位置是所述第二位位置。

20 12. 权利要求 8 的编码方法，其特征在于所述设定步骤还在信息字的一组 k 个以上的连续位位置包括在该信息字的第一和第二位位置的前端出现的所有“零”时把所述 $(n-1)$ 位信息字的所述规定的第五位位置的逻辑值设定为“1”值，所述组不包括第一和第二位位置。

25 13. 权利要求 12 的编码方法，其特征在于所述设定步骤还在信息字的一组 k 个以上的连续位位置包括在该信息字的第一和第二位位置的后端出现的所有“零”时把所述 $(n-1)$ 位信息字的所述规定的第六位位置的逻辑值设定为“1”值，所述组不包括第一和第二位位置。

14. 权利要求 12 的编码方法，其特征在于所述设定步骤在其它情况下把所述规定的第五位位置的逻辑值设定为“零”。

30 15. 权利要求 13 的编码方法，其特征在于所述设定步骤在其它情况下把所述规定的第六位位置的逻辑值设定为“零”。

16. 权利要求 8 的编码方法，其特征在于：如果所述第五位位置的

逻辑值被设定步骤设定为“1”和所述第六位位置的逻辑值被设定步骤设定为“零”，设定步骤就把原来在所述第五和第六位位置内的逻辑值重新设置给所述信息字的第七和第八位位置，所述第七和第八位位置在所述规定的第三数目的前导位位置内，所述第七和第八位位置不与所述第三位位置重合。

17. 权利要求 16 的编码方法，其特征在于：如果所述第五位位置的逻辑值被设定步骤设定为“零”和所述第六位位置的逻辑值被设定步骤设定为“1”，设定步骤就把原来在所述第五和第六位位置内的逻辑值重新设置给所述信息字的第九和第十位位置，所述第九和第十位位置在所述规定的第四数目的尾随位位置内，所述第九和第十位位置不与所述第四位位置重合。

18. 权利要求 15 的编码方法，其特征在于：如果所述第五位位置的逻辑值被设定步骤设定为“1”和所述第六位位置的逻辑值被设定步骤设定为“零”，设定步骤就把原来在所述第五和第六位位置内的逻辑值重新设置给所述信息字的第七和第八位位置，所述第七和第八位位置在所述规定的第三数目的前导位位置内和在第一和第二位位置的前端出现的所述该组 k 个以上的连续位位置内。

19. 权利要求 15 的编码方法，其特征在于：如果所述第五位位置的逻辑值被设定步骤设定为“零”和所述第六位位置的逻辑值被设定步骤设定为“1”，设定步骤就把原来在所述第五和第六位位置内的逻辑值重新设置给所述信息字的第九和第十位位置，所述第九和第十位位置在所述规定的第四数目的尾随位位置内和在所述第一和第二位位置的后端出现的所述该组 k 个以上的连续位位置内。

20. 权利要求 1 的编码方法，其特征在于 $(n-1)$ 是偶整数，所述第一和第二位位置是信息字的中央位位置。

21. 权利要求 20 的编码方法，其特征在于规定的第一数目等于规定的第二数目， $k = (n-1) / 2$ 。

22. 权利要求 1 的编码方法，其特征在于所述第三位位置信息字的开头位位置，所述第四位位置是信息字的最后位位置。

23. 权利要求 1 的编码方法，其特征在于规定的第一数目等于规定的第二数目。

24. 权利要求 1 的编码方法，其特征在于 k 等于第一和第二规定数

目的和。

25. 权利要求 1 的编码方法，其特征在于还包括在编码之前对信息字执行重排的步骤。

26. 权利要求 25 的编码方法，其特征在于重排步骤把存储在信息字至少两个相邻位位置内的位调换至那些可被设定步骤作用的至少两个位位置以获得重排信息字。

27. 权利要求 1 的编码方法，还包括响应所述信道信号的数字和值产生控制信号的步骤，设定步骤还响应所述控制信号把至少一个另外规定的位位置的逻辑值设定为“1”值，该至少一个另外规定的位位置是信息字规定的第三数目的前导位位置之一或是信息字规定的第四数目的尾随位位置之一，所述至少一个另外规定的位位置不与其它规定的位位置之一重合。

28. 译码级联 n 位信道字的信道信号为级联 $(n-1)$ 位信息字的译码方法，该信道信号是具有在“1”之间最多出现 k 个“零”的特性的位序列，该译码方法包括步骤：

—接收 n 位信道字，

—把 n 位信道字还原为 $(n-1)$ 位信息字，

—提供 $(n-1)$ 位信息字，

其特征在于该还原步骤包括以下步骤：

—检测 n 位信道字规定的第一位位置的二进制值，在检测到逻辑“1”值时提供第一控制信号，

—删除 n 位信道字规定的第二位位置以获得 $(n-1)$ 位变换信道字，

—在出现用于所述变换信道字的第一控制信号时，提供该 $(n-1)$ 位变换信道字作为 $(n-1)$ 位信息字，

—在没有第一控制信号时，把在所述变换信道字规定的第一数目的前导位位置内的规定的第三位位置的逻辑值设定为“零”值，或把在所述变换信道字规定的第二数目的尾随位位置内的规定的第四位位置的逻辑值设定为“零”值，或者把它们都设定为“零”值，以获得 $(n-1)$ 位信息字，该设定步骤还包括在没有第一控制信号时把该 $(n-1)$ 位信息字提供给输出的子步骤， n 和 k 是整数。

29. 权利要求 28 的译码方法，其特征在于第一规定位位置就是第二规定位位置。

30. 权利要求 28 的译码方法, 其特征在于检测步骤检测 n 位信道字规定的第五和第六位位置的二进制值, 在所述规定的第五位位置检测到逻辑“1”值和和在所述规定的第六位位置检测到逻辑“零”值时提供第二控制信号, 设定步骤还分别把在所述规定的第二数目的前导位位置内的第七和第八位位置的逻辑值重新设置给所述第五和第六位位置并把所述第七和第八位位置的逻辑值设定为“零”, 所述第七和第八位位置不与所述第三位位置重合。

31. 权利要求 30 的译码方法, 其特征在于检测步骤还在检测到所述规定的第五位位置内的逻辑“零”值和所述规定的第六位位置内的“1”值时提供第三控制信号, 设定步骤还分别把在所述规定的第二数目的尾随位位置内的第九和第十位位置的逻辑值重新设置给所述第五和第六位位置并把所述第九和第十位位置的逻辑值设定为“零”, 所述第九和第十位位置不与所述第四位位置重合。

32. 权利要求 29 的译码方法, 其特征在于 n 是奇整数, 所述第一位位置是信道字的中央位位置。

33. 权利要求 32 的译码方法, 其特征在于规定的第一数目等于规定的第二数目, $k = (n-1) / 2$ 。

34. 权利要求 28 的译码方法, 其特征在于所述第三位位置是信道字的最前位位置, 所述第四位位置是信道字的最后位位置。

35. 权利要求 28 的译码方法, 其特征在于规定的第一数目等于规定的第二数目。

36. 权利要求 28 的编码方法, 其特征在于 k 等于第一和第二规定数目的和。

37. 以上权利要求 28 至 36 的任一权利要求所述的译码方法, 还包括在译码之后对信息字执行解重排的步骤。

38. 权利要求 37 的译码方法, 其特征在于解重排步骤把存储在已被设定步骤作用的信息字至少两个位位置内的位重新设置在至少两个相邻位位置内以获得解重排信息字。

39. 权利要求 28 至 36 中任一权利要求所述的译码方法, 在没有第一控制信号时, 设定步骤把至少一个另外规定的位位置的逻辑值设定为“1”值, 该至少一个另外规定的位位置是信息字规定的第三数目的前导位位置之一或是信息字规定的第四数目的尾随位位置之一, 所述

至少一个另外规定的位位置不与其它规定的位位置之一重合。

40. 编码 $(n-1)$ 位信息字成为 n 位信道字以获得级联信道字的信道信号的编码装置, 该信道信号是具有在“1”之间最多出现 k 个“零”的特性的位序列, 该编码装置包括:

- 5 —接收 $(n-1)$ 位信息字的输入装置 (1),
- 存储 $(n-1)$ 位信息字的第一存储装置 (2),
- 将 $(n-1)$ 位信息字变换为 n 位信道字的变换装置,
- 提供级联 n 位信道字的信道信号的输出装置 (9),
- 其特征在于该变换装置包括:
- 10 —具有与该存储装置的输出相连的输入的检测装置 (4, 5), 用于检测该信息字前端的前导“零”的数目是否超过规定的第一整数, 或该信息字后端的尾随“零”的数目是否超过规定的第二整数, 并产生一个具有与所述检测有关的控制信号提供给输出,
- 存储 n 位信道字的插入装置 (20, 21, S5), 具有与该存储装置
- 15 的输出相连的输入和与该检测装置的输出相连的一个输入, 用于对该控制信号作出响应, 在 $(n-1)$ 位信息字规定的第一 (2.8) 和第二相邻位位置 (2.9) 之间插入第一或第二二进制值的一个位, 在该 $(n-1)$ 位信息字所述规定的第一和第二相邻位位置之间插入一“零”位,
- 具有与该插入装置的一个输入相连的第一输出的设定装置
- 20 (S1, S9), 如果前导“零”的数目超过所述规定的第一数目, 就将规定的第三位位置 (2.1) 的逻辑值设定为“1”值, 该设定装置还具有与该插入装置的一个输入相连的第二输出, 如果尾随“零”的数目超过所述规定的第二数目, 就将规定的第四位位置 (2.16) 的逻辑值
- 设定为“1”值, 规定的第三位位置是信息字规定的第三数目的前导位
- 25 位置之一, 规定的第四位位置是信息字规定的第四数目的尾随位位置之一, 规定的第三数目等于规定的第一数目加 1, 规定的第四数目等于规定的第二数目加 1, n 和 k 为整数, 规定的第一和第二数目与 k 有关。

41. 译码级联 n 位信道字的信道信号为级联 $(n-1)$ 位信息字的译码装置, 该信道信号是具有在“1”之间最多出现 k 个“零”的特性的位序列, 该译码装置包括:

- 30 —接收 n 位信道字的输入装置 (2 5),
- 把 n 位信道字还原为 $(n-1)$ 位信息字的还原装置,

—提供 $(n-1)$ 位信息字的输出装置 (32),

其特征在于该还原装置包括:

—检测装置 (29), 检测 n 位信道字 (27) 规定的第 1 位位置 (27.9) 的二进制值, 在检测到逻辑 “1” 值时提供第一控制信号,

5 —删除装置, 删除 n 位信道字规定的第 2 位位置 (27.9) 以获得 $(n-1)$ 位变换信道字,

—输出装置, 在出现用于所述变换信道字 (30) 的第一控制信号时, 提供该 $(n-1)$ 位变换信道字作为 $(n-1)$ 位信息字,

10 —设定装置 (S10, S17), 在没有第一控制信号时, 把在所述变换信道字规定的第 1 数目的前导位位置内的规定的第 3 位位置 (30.1) 的逻辑值设定为 “零” 值, 或把在所述变换信道字规定的第 2 数目的尾随位位置内的规定的第 4 位位置 (30.16) 的逻辑值设定为 “零” 值, 或者把它们都设定为 “零” 值, 以获得 $(n-1)$ 位信息字, 该设定装置在没有第一控制信号时把该 $(n-1)$ 位信息字提供给输出装
15 置, n 和 k 是整数。

编码方法和装置以及译码方法和装置

技术领域

- 5 本发明涉及编码 $(n-1)$ 位信息字成为 n 位信道字以获得级联信道字的信道信号的编码装置，该信道信号是具有在“1”之间最多出现 K 个“零”的特性的位序列，该编码装置包括：

—接收 $(n-1)$ 位信息字的输入装置，
—将 $(n-1)$ 位信息字变换为 n 位信道字的变换装置，

- 10 —提供级联 n 位信道字的信道信号的输出装置。

本发明还涉及译码信道字成为信息字的译码装置以及相应的编码和译码方法。

背景技术

- 15 开头一段所定义的编码装置公知于美国专利 5 142 421 (PHN 13.537)。在该公知的装置中，在 $(n-1)$ 位信息字的开头或末尾增加一位来获得 n 位信道字。这样就能够得到无直流的信道信号或者可以给可被用来进行跟踪的信道信号增加导频信号。为了满足 K 约束，需要查看后续信道字的边界来确定要被增加的 1 位的选择。

发明概述

- 20 本发明的编码装置的目的在于更简单地将信息字编码为信道字。为此目的，该编码装置的特征在于该变换装置包括：
- 插入装置，在 $(n-1)$ 位信息字规定的第一和第二相邻位位置之间插入第一或第二二进制值的一个位，如果该信息字前端的前导“零”的数目超过规定的第一整数、或者该信息字后端的尾随“零”的数目超过规定的第二整数，就在该 $(n-1)$ 位信息字所述规定的第一和第二相邻位位置之间插入一“零”位，
- 25 —设定装置，如果前导“零”的数目超过所述规定的第一数目，就将规定的第三位位置的逻辑值设定为“1”值，如果尾随“零”的数目超过所述规定的第二数目，就将规定的第四位位置的逻辑值设定为“1”值，规定的第三位位置是信息字规定的第三数目的前导位位置之一，
- 30 规定的第四位位置是信息字规定的第四数目的尾随位位置之一，规定的第三数目等于规定的第一数目加 1，规定的第四数目等于规定的第二

数目加1, n 和 k 为整数, 规定的第一和第二数目与 k 有关。此外, 该编码装置的特征在于该插入装置还在该信息字的一组 k 个以上的连续位位置全包括“零”时, 在所述规定的第一和第二相邻位位置之间插入“零”位, 该组 k 个以上的连续位位置不包括规定的第一和第二位位置, 否则, 该插入装置就在所述规定的第一和第二相邻位位置之间插入“1”位。

本发明的编码装置基于这样的认识, 即不了解前一或后一信息字而单独地对每一信息字进行编码。通常在信息字规定的第一和第二位位置之间插入“1”位。可以正好在信息字的中部进行这种插入。因此, 假定 $(n-1)$ 为偶数, 则信息字中连续“零”的最大数目是 $(n-1)/2$ 。但是, 如果信息字以若干前导“零”开头或以若干尾随“零”结尾, 则在级联后续信道字时就会违反 k 约束。前导“零”被定义为在信息字第一个“1”之前的信息字中的“零”, 而尾随“零”被定义为在信息字最后的“1”之后的“零”。因此, 如果前导“零”的数目超过规定的第一数目, 就把该组前导“零”中的一个位位置(规定的第三位位置)的“零”改变为“1”位。具体来说, 第三位位置就是该信息字最前的位位置。同样地, 如果尾随“零”的数目超过规定的第二数目, 就把该组尾随“零”中的一个位位置(规定的第四位位置)的“零”改变为“1”位。具体来说, 第四位位置就是该信息字的最后的位位置。

将会看到规定的第一和第二数目与 k 有关。具体来说, k 等于规定的第一和第二数目之和。

此外, 在 k 小于 $(n-1)/2$ 的情形中, 再假定 $(n-1)$ 为偶数和正好在信息字的中部增加增加位, 则因为在“前半部”或“后半部”信息字或在这两个半信息字中的一组 k 个以上的连续位位置全包括“零”这一事实, 所以会在该“前半部”或“后半部”信息字中出现违反 k 约束的情况。应当知道增加位不必正好把信息字划分成“前半部”和“后半部”, 一组 k 个以上的连续“零”仍可以在权利要求中被称为“信息字的前端”的“前半部”和在权利要求中被称为“信息字的后端”的“后半部”中出现。

为了在这样一组连续“零”在一信息字内出现时避免违反 k 约束, 最好把第三(和第四)位位置也选在该组位位置内, 以便通过在该位

位置插入“1”位也避免了该组对 k 约束的违反。

在译码时，为了获得被变换的信道字，应当删除所接收信道字中的增加位。此外，如果增加位的逻辑值可被认为是值“1”，就可以把该被变换的信道字作为产生的信息字来提供。但是，如果增加位的逻辑值可被认为是“零”，则为了获得被再现的信息字，至少还应把第三和/或第四位位置的逻辑值设定为“零”。

编码装置进一步的特征在于所述设定装置还在前导“零”的数目超过所述规定的第一数目时把所述 $(n-1)$ 位信息字规定的第五位位置的逻辑值设定为值“1”。

这就使译码器能够分辨原始信息字中前导“零”的数目是否超过规定的第一数目。如果超过，它就能够把信道字规定的第三位位置的二进制值改变为“零”位值。

编码装置进一步的特征在于所述设定装置还在尾随“零”的数目超过所述规定的第二数目时把所述 $(n-1)$ 位信息字规定的第六位位置的逻辑值设定为值“1”。

这就使译码器能够分辨原始信息字中尾随“零”的数目是否超过规定的第二数目。如果超过，它就能够把信道字规定的第四位位置的二进制值改变为“零”位值。

编码装置进一步的特征在于，如果所述第五位位置的逻辑值被设定装置设定为“1”和所述第六位位置的逻辑值被设定装置设定为“零”，该设定装置就把所述第五和第六位位置原来的逻辑值安排给所述信息字的第七和第八位位置，所述第七和第八位位置在所述规定的第三数目的前导位位置之内，所述第七和第八位位置与所述第三位位置不重合，如果所述第五位位置的逻辑值被设定装置设定为“零”和所述第六位位置的逻辑值被设定装置设定为“1”，该设定装置就把所述第五和第六位位置原来的逻辑值安排给所述信息字的第九位和第十位位置，所述第九和第十位位置在所述规定的第四数目尾随位位置之内，所述第九和第十位位置与所述第四位位置不重合。

这就使第五和第六位位置的原来位值能被保留。如果尾随“零”的数目超过规定的第二数目，就存储这些原始值来代替在规定的第二数目的尾随位位置内的两个位位置（第九和第十位位置）的两个“零”。一旦在译码装置中进行接收，该译码装置通过检测第五位位置的值

“零”和第六位位置的值“1”就能够确认尾随“零”的数目超过规定的第二数目这一事实。译码装置现在能够把第九和第十位位置的逻辑值放回第五和第六位位置并把第九和第十位位置的逻辑值设定为“零”，以便还原原始信息字。显然，在第五和第六位位置的逻辑值被存储

5 被存储在第七和第八位位置的情况下，执行等同的处理。

当然，在信息字的第一和第二位位置的前端或后端处的一组 k 个以上的连续位位置违反 k 约束的情况下，同样的论证是有效的。

附图说明

参看以下描述的实施例将会清楚本发明的这些及其它特点。在附

10 图中：

图 1 是编码装置的第一实施例，

图 2 是译码利用图 1 的编码装置获得的信道字的译码装置的第一实施例，

图 3 是编码装置的第二实施例，

15 图 4 是图 3 编码装置的一部分的实施例，

图 5 是译码利用图 3 的编码装置获得的信道字的译码装置的第二实施例，

图 6 是编码装置的第三实施例，

图 7 是译码利用图 6 的编码装置获得的信道字的译码装置的第三

20 实施例，

图 8 是编码装置的另一实施例，

图 9 是译码利用图 8 的编码装置获得的信道字的译码装置的实施例。

具体实施方式

25 图 1 表示编码装置的一示意性实施例。所描述的编码装置能够把 16 位信息字编码成为 17 位信道字，在后续信道字的序列中最多出现 8 个连续的“零”（ $k=8$ ）。该编码装置具有接收信息字的一输入端 1。该输入端 1 与移位寄存器 2 的输入端连接。在这一例子中，该移位寄存器 2 具有存储单元 2.1 至 2.16。该移位寄存器 2 具有 16 个并行输出端，16 个存储单元中的每一个具有一个输出端。还有具有 17 个存储单元 7.1 至 7.17 的另一移位寄存器 7。该移位寄存器 7 的输出端与输出端 9 连接，以便提供 17 位的信道字。该移位寄存器 7 具有 17 个并

30

- 行输入端, 17 个存储单元中的每一个具有一个输入端。设置了具有与存储单元 2.1 至 2.5(这些存储单元包括了信息字的 5 个前导位位置的位值)的输出端连接的输入端的一检测器 4。设置了具有与存储单元 2.12 至 2.16(这些存储单元包括了信息字的 5 个尾随位位置的位值)的输出端连接的输入端的一检测器 5。

检测器 4 检测在寄存器 2 存储的信息字中是否有 4 个以上的连续前导“零”。前导“零”被定义为在信息字第一个“1”之前的“零”。一旦检测器 4 在其 5 个输入端检测到 5 个“零”,它就产生“1”或“高电平”逻辑值的控制信号 A。否则,该控制信号 A 就是“零”或“低电平”。检测器 5 检测在寄存器 2 存储的信息字中是否有 4 个以上的连续尾随“零”。尾随“零”被定义后在信息字最后的“1”之后的“零”。一旦检测器 5 在其 5 个输入端检测到 5 个“零”,它就产生“1”或“高电平”逻辑值的控制信号 B。否则,该控制信息 B 就是“零”或“低电平”。

- 15 存储单元 2.1 的输出端与开关 S_1 的端子“b”连接。存储单元 2.2 的输出端与移位寄存器 7 的存储单元 7.2 的输入端连接。存储单元 2.3 的输出端与开关 S_2 的端子“b”连接。存储单元 2.4 的输出端与开关 S_3 的端子“b”连接。存储单元 2.5、2.6 和 2.7 的输出端与移位寄存器 7 的相应存储单元 7.5、7.6 和 7.7 的输入端连接。

- 20 存储寄存器 2.8 的输入端与开关 S_2 的端子“c”、与开关 S_4 的端子“c”和与开关 S_8 的端子“c”连接。存储寄存器 7.9 的输入端与开关 S_3 的端子“c”、与开关 S_6 的端子“c”和与开关 S_7 的端子“c”连接。存储单元 2.10、2.11 和 2.12 的输出端与移位寄存器 7 的相应存储单元 7.11、7.12 和 7.13 的输入端连接。存储单元 2.13 的输出端与开关 S_7 的端子“b”连接。存储单元 2.14 的输出端与开关 S_8 的端子“b”连接。存储单元 2.15 的输出端与移位寄存器 7 的存储单元 7.16 的输入端连接。存储单元 2.16 的输出端与开关 S_9 的端子“b”连接。

- 30 开关 S_1 和 S_9 的端子“c”与逻辑“高”或“1”值连接。开关 S_1 和 S_9 的“a”端分别与存储单元 7.1 和 7.17 的输入端连接。开关 S_2 和 S_3 的“a”端分别与存储单元 7.3 和 7.4 的输入端连接。开关 S_7 和 S_8 的“a”端分别与存储单元 7.14 和 7.15 的输入端连接。

开关 S_4 的“b”端与二进制“低电平”或“零”值连接。开关 S_4 的“d”端与二进制“高”或“1”值连接。开关 S_4 的“a”端与存储单元 7.8 的输入端连接。开关 S_6 的“b”端与二进制“高”或“1”值连接。开关 S_6 的“d”端与二进制“低”或“零”值连接。

5 开关 S_6 的“a”端与存储单元 7.10 的输入端连接。此外，设置了开关 S_5 ，其“a”端与存储单元 7.9 的输入端连接，“b”端与二进制“高”或“1”值连接，“c”端与二进制“低”或“零”值连接。

这些开关都是可控开关，即它们的开关位置可根据向它们提供的控制信号进行控制。根据检测器 4 产生的控制信号 A 这样控制开关 S_1 的开关位置，即如果控制信号 A 是“高电平”，开关 S_1 就处于其位置 a-c，于是值“1”被提供给存储单元 7.1 的输入端。否则开关 S_1 处于位置 a-b。根据检测器 5 产生的控制信号 B 这样控制开关 S_9 的开关位置，即如果控制信号 B 是“高电平”，开关 S_9 就处于其位置 a-c，于是值“1”被提供给存储单元 7.17 的输入端。否则开关 S_9 处于位置 a-b。

10

15

开关 S_5 的开关位置根据控制信号 C 来进行控制。从图 1 可见，该控制信号利用“或”门 20 和反相器 21 从控制信号 A 和 B 来得到。如果控制信号 A 或控制信号 B 是“高电平”，或如果控制信号 A 和 B 两者都是“高电平”，则控制信号 c 就是“低电平”。因此，开关 S_5 处于其位置 a-c，于是值“0”被提供给存储单元 7.9 的输入端。在其它情况下，开关 S_5 处于位置 a-b，于是值“1”被提供给存储单元 7.9。

20

开关 S_2 和 S_3 的开关位置根据控制信号 E 来进行控制。从图 1 可见，该控制信号利用“与”门 22 和反相器 23 从控制信号 A 和 B 来得到。仅当控制信号 A 是“高电平”而控制信号是“低电平”时，控制信号 E 才是“高电平”。因此，开关 S_2 和 S_3 切换到它们的位置 a-c，于是移位寄存器 2 的存储单元 2.8 和 2.9 的输出端分别与移位寄存器 7 的存储单元 7.3 和 7.4 的输入端连接。在其它情况下，开关 S_2 和 S_3 处于它们的位置 a-b，于是移位寄存器 2 的存储单元 2.3 和 2.4 的输出端分别与移位寄存器 7 的存储单元 7.3 和 7.4 的输入端连接。

25

30

开关 S_7 和 S_8 的开关位置根据控制信号 D 来进行控制。从图 1 可见，该控制信号从控制信号 B 得到。如果控制信号 B 是“高电平”，

控制信号 D 就是“高电平”。因此，开关 S_7 和 S_8 切换到它们的位置 a-c，于是移位寄存器 2 的存储单元 2.8 和 2.9 的输出端分别与移位寄存器 7 的存储单元 7.15 和 7.14 的输入端连接。在其它情况下，开关 S_7 和 S_8 处于它们的位置 a-b，于是移位寄存器 2 的存储单元 2.13 和 2.14 的输出端分别与移位寄存器 7 的存储单元 7.14 和 7.15 的输入端连接。

开关 S_4 和 S_6 被控制信号 F 进行控制。该控制信号 F 控制这两个开关到达其三个开关位置中的一个。也可以如下所述地从控制信号 A 和 B 获得控制信号 F。如果 A 和 B 都是“低电平”，控制信号 F 就使开关 S_4 和 S_6 处于它们的位置 a-c。这意味着移位寄存器 2 的存储单元 2.8 和 2.9 的输出端分别与移位寄存器 7 的存储单元 7.8 和 7.10 的输入端连接。如果 A 是“高电平”而 B 是“低电平”，控制信号 F 就使开关 S_4 和 S_6 处于它们的位置 a-d。这意味着存储单元 7.8 的输入端与逻辑“1”端子连接而存储单元 7.10 的输入端与逻辑“0”端子连接。如果 A 是“低电平”而 B 是“高电平”，控制信号 F 就使开关 S_4 和 S_6 处于它们的位置 a-b。这意味着存储单元 7.8 的输入端与逻辑“0”端子连接而存储单元 7.10 的输入端与逻辑“1”端子连接。如果 A 和 B 都是“高电平”，控制信号 F 就使开关 S_4 处于其位置 a-d、开关 S_6 处于其位置 a-b。这意味着两个存储单元 7.8 和 7.10 的输入端都与逻辑“1”端连接。

存储单元 7.9、开关 S_5 、“或”门 20 和反相器 21 都可被认为被包括在权利要求的插入装置内。开关 S_1 至 S_4 和 S_6 至 S_9 与获得控制信号 A、B、D、E 和 F 所需的电路一道可被认为被包括在权利要求的设定装置内。

以下将说明该装置的操作。假定存储在移位寄存器 2 内的信息字具有少于 5 个的连续前导“零”和少于 5 个的连续尾随“零”。因此，控制信号 A 和 B 都是“低电平”。于是开关 S_1 和 S_9 都处于它们的位置 a-b。此外，控制信号 C 是“高电平”，所以开关 S_5 处于其位置 a-b。还有，控制信号 D 和 E 都是“低电平”，使开关 S_2 、 S_3 、 S_7 和 S_8 都处于它们的位置 a-b。控制信号 F 将使开关 S_4 和 S_6 处于它们的位置 a-c。因此，移位寄存器 2 的内容无变化地被存储在存储单元 7.1 至 7.8 和 7.10 至 7.17 内。此外，“1”位被存储在存储单元 7.9 内。通过顺序

地输出移位寄存器 7 的内容就能够把现在存储在移位寄存器 7 内的信道字提供给输出端 9。

通过在存储单元 7.9 中插入“1”位，提供给输出端 9 的信道字就将满足最多具有 8 个连续“零”的 k 约束。此外，由于前导和尾随“零”的数目最大是 4，所以该信道字与前面或后面信道字的级联也将满足 k 约束。

现在假定具有 5 个或 5 个以上连续的前导“零”和少于 5 个的连续尾随“零”的一信息字被存储在移位寄存器 2 内。假定前一信道字正好具有 4 个尾随“零”。如果不采取措施，则存储在寄存器 2 内的该信息字与该前一信道字的级联现在就违反了 k 约束。由于 5 个或 5 个以上前导“零”的缘故，控制信号 A 是“高电平”而 B 是“低电平”。因此，开关 S_1 处于其位置 a-c 而开关 S_2 处于其位置 a-b。此外，控制信号 C 是“低电平”，因此开关 S_3 处于其位置 a-c。还有，控制信号 D 是“低电平”而控制信号 E 是“高电平”，使开关 S_2 和 S_3 切换到它们的位置 a-c，而开关 S_1 和 S_4 保持处于它们的位置 a-b。控制信号 F 将使开关 S_4 和 S_5 切换到它们的位置 a-d。这样一来，“1”位被存储在移位寄存器 7 的存储单元 7.1 内，存储单元 2.2 的内容被存储在存储单元 7.2 内，存储单元 2.8 和 2.9 的内容被分别存储在存储单元 7.3 和 7.4 内，存储单元 2.5、2.6 和 2.7 的内容被分别存储在存储单元 7.5、7.6 和 7.7 内，“1”位被存储在存储单元 7.8 内，“0”位被存储在存储单元 7.9 和 7.10 内，移位寄存器 2 的存储单元 2.10 至 2.16 的内容被无变化地存储在存储单元 7.11 至 7.17 内。

通过把存储单元 7.1 的位值设定为“1”，就已避免了对 k 约束可能的违反。此外，存储单元 7.9 的位值是“0”，表明信息字的前端或后端包括 5 个或 5 个以上连续的（前导或尾随）“零”。存储在存储单元 7.8 的“1”位是信息字具有 5 个或 5 个以上前导“零”的表示。由于存储在存储单元 7.8 至 7.10 的位现在用来传信，所以平常分别存储在存储单元 7.8 和 7.10 内的存储单元 2.8 和 2.9 的内容现在需要存储在别处。存储单元 2.8 和 2.9 的两个位值现在分别存储在存储单元 7.3 和 7.4 内。根据存储在存储单元 7.8 至 7.10 内的信令位可知信息字包括 4 个以上的前导“零”。由于需要存储在第一存储单元 7.1 内的“1”位来避免对 k 约束的违反，所以不能把

两个存储单元 2.8 和 2.9 之一的内容存储在该处。于是可以把这两个存储单元 2.8 和 2.9 的内容存储在寄存器 7 的 4 个存储单元 7.2 至 7.5 的两个之内（目前存储在存储单元 7.3 和 7.4 内），这样就保证了在进行译码时这些存储单元必定包括一“零”值。

5 现在假定具有 5 个或 5 个以上连续的尾随“零”和少于 5 个的连续前导“零”的一信息字被存储在移位寄存器 2 内。假定下一信道字正好具有 4 个前导“零”。如果不采取措施，则存储在寄存器 2 内的该信息字与该下一信道字的级联现在就违反了 k 约束。由于 5 个或 5 个以上尾随“零”的缘故，控制信号 A 是“低电平”而 B 是“高电平”。
10 因此，开关 S_1 处于其位置 a-b 而开关 S_9 处于其位置 a-c。此外，控制信号 C 是“低电平”，因此开关 S_5 处于其位置 a-c。还有，控制信号 D 是“高电平”而控制信号 E 是“低电平”，使开关 S_2 和 S_3 切换到它们的位置 a-b，而开关 S_7 和 S_8 切换到它们的位置 a-c。控制信号 F 将使开关 S_4 和 S_6 切换到它们的位置 a-b。这样一来，存储单元 2.1 至 2.7
15 的内容被分别存储在寄存器 7 的存储单元 7.1 至 7.7 内。“0”位被存储在移位寄存器 7 的存储单元 7.8 和 7.9 内。存储单元 2.8 和 2.9 的内容被分别存储在存储单元 7.15 和 7.14 内，存储单元 2.10、2.11 和 2.12 的内容被分别存储在存储单元 7.11、7.12 和 7.13 内，“1”位被存储在存储单元 7.17 内。

20 通过把存储单元 7.17 的位值设定为“1”，就已避免了对 k 约束可能的违反。此外，存储单元 7.9 的位值还是“0”，表明信息字的前端或后端包括 5 个或 5 个以上连续的（前导或尾随）“零”。存储在存储单元 7.10 的“1”位是信息字具有 5 个或 5 个以上尾随“零”的表示。由于存储在存储单元 7.8 至 7.10 的位还是用来传信，所以平
25 常分别存储在存储单元 7.8 和 7.10 内的存储单元 2.8 和 2.9 的内容现在需要存储在别处。存储单元 2.8 和 2.9 的两个位值现在分别存储在存储单元 7.15 和 7.14 内。根据存储在存储单元 7.8 至 7.10 内的信令位可知信息字包括 4 个以上的尾随“零”。由于需要存储在最后存储单元 7.17 内的“1”位来避免对 k 约束的违反，所以不能把两个存储
30 单元 2.8 和 2.9 之一的内容存储在该处。于是可以把这两个存储单元 2.8 和 2.9 的内容存储在寄存器 7 的 4 个存储单元 7.13 至 7.16 的两个之内（目前存储在存储单元 7.14 和 7.15 内），这样就保证了在进

行译码时这些存储单元必定包括一“零”值。

现在假定具有 5 个或 5 个以上连续的前导“零”和 5 个或 5 个以上连续的尾随“零”的一信息字被存储在移位寄存器 2 内。如果不采取措施，这同样会违反 k 约束。由于 5 个或 5 个以上前导或尾随“零”的缘故，控制信号 A 和 B 都是“高电平”。因此开关 S₁ 和 S₉ 都处于它们的位置 a-c。此外，控制信号 C 是“低电平”，所以开关 S₅ 处于其位置 a-c。还有，控制信号 D 是“高电平”即控制信号 E 是“低电平”，使开关 S₂ 和 S₃ 切换至它们的位置 a-b，开关 S₇ 和 S₈ 切换至它们的位置 a-c。控制信号 F 将使开关 S₄ 切换至其位置 a-d，使开关 S₆ 切换至其位置 a-b。这样一来，“1”位被存储在存储单元 7.1 内，存储单元 2.2 的内容被存储在存储单元 7.2 内，存储单元 2.5 至 2.7 的内容被分别存储在寄存器 7 的存储单元 7.5 至 7.7 内。“1”位被存储在移位寄存器 7 的存储单元 7.8 和 7.10 内。“0”位被存储在存储单元 7.9 内。存储单元 2.8 和 2.9 的内容被分别存储在存储单元 7.15 和 7.14 内，存储单元 2.10、2.11 和 2.12 的内容被分别存储在存储单元 7.11、7.12 和 7.13 内，“1”位被存储在存储单元 7.17 内。

通过把存储单元 7.1 和 7.17 的位值设定为“1”，就已避免了对 k 约束可能的违反。此外，存储单元 7.9 的位值还是“0”，表明信息字的前端或后端包括 5 个或 5 个以上连续的（前导或尾随）“零”。存储在存储单元 7.8 和 7.10 的“1”位是信息字具有 5 个或 5 个以上前导“零”和 5 个或 5 个以上尾随“零”的表示。由于存储在存储单元 7.8 至 7.10 的位还是用来传信，所以平常分别存储在存储单元 7.8 和 7.10 内的存储单元 2.8 和 2.9 的内容现在需要存储在别处。存储单元 2.8 和 2.9 的两个位值现在分别存储在存储单元 7.15 和 7.14 内。根据存储在存储单元 7.8 至 7.10 内的信令位可知信息字包括 4 个以上的尾随“零”。由于需要存储在最后存储单元 7.17 内的“1”位来避免对 k 约束的违反，所以不能把两个存储单元 2.8 和 2.9 之一的内容存储在该处。于是可以把这两个存储单元 2.8 和 2.9 的内容存储在寄存器 7 的 4 个存储单元 7.13 至 7.16 的两个之内（目前存储在存储单元 7.14 和 7.15 内），这样就保证了在进行译码时这些存储单元必定包括一“零”值。

应当指出，这两个存储单元的位值可以已被存储在例如 4 个存储

单元 7.2 至 7.5 的两个之内, 或者例如存储单元 2.8 的一个位值可以已被存储在存储单元 7.2 至 7.5 的一个之内, 而存储单元 2.9 的另一个位置可以已被存储在存储单元 7.13 至 7.16 的一个之内。

图 2 表示译码装置的一示意性实施例。所描述的译码装置能够把
5 利用图 1 的编码装置获得的 17 位信道字译码成为 16 位信息字。该译码装置具有接收信道字的一输入端 25。该输入端 25 与移位寄存器 27 的输入端连接。在这一例子中, 移位寄存器 27 具有 17 个存储单元 27.1 至 27.17。移位寄存器 27 具有 17 个并行输出端, 17 个存储单元的每一个具有一个输出端。还有具有 16 个存储单元 30.1 至
10 30.16 的另一移位寄存器 30。该移位寄存器 30 的输出端与输出端 32 连接, 以便提供 16 位的信息字。该移位寄存器 30 具有 16 个并行输入端, 16 个存储单元的每一个具有一个输入端。设置了具有与存储单元 27.8 至 27.10 的输出端连接的一检测器 29。这些存储单元可以包括信令位 (c1、c2、c3)。

15 如下所述, 检测器 29 检测接收的信道字的存储单元 27.8 至 27.10 的位值并响应这些位值 (c1、c2、c3) 产生控制信号 x、y 和 z。

存储单元 27.1 的输出端与开关 S_{10} 的端子“b”连接。存储单元 27.2 的输出端与移位寄存器 30 的存储单元 30.2 的输入端连接。存储单元 27.3 的输出端与开关 S_{11} 的端子“b”和与开关 S_{13} 的端子“b”连接。
20 存储单元 27.4 的输出端与开关 S_{12} 的端子“b”和与开关 S_{14} 的端子“b”连接。存储单元 27.5、27.6 和 27.7 的输出端与移位寄存器 30 的相应存储单元 30.5、30.6 和 30.7 的输入端连接。

存储单元 27.8 的输出端与开关 S_{13} 的端子“c”连接。存储单元 27.10 的输出端与开关 S_{14} 的端子“c”连接。存储单元 27.11、27.12 和 27.13
25 的输出端与移位寄存器 30 的相应存储单元 30.10、30.11 和 30.12 的输入端连接。存储单元 27.14 的输出端与开关 S_{15} 的端子“b”和与开关 S_{14} 的端子“d”连接。存储单元 27.15 的输出端与开关 S_{16} 的端子“b”和与开关 S_{13} 的端子“d”连接。存储单元 2.16 的输出端与移位寄存器 30 的存储单元 30.15 的输入端连接。存储单元 27.17 的输出端与开关
30 S_{17} 的端子“b”连接。

开关 S_{10} 至 S_{12} 和 S_{15} 至 S_{17} 的端子“c”与逻辑“低电平”或“零”值连接。开关 S_{10} 和 S_{17} 的“a”端分别与存储单元 30.1 和 30.16 的输

入端连接。开关 S_{11} 和 S_{12} 的“a”端分别与存储单元 30.3 和 30.4 的输入端连接。开关 S_{13} 和 S_{14} 的“a”端分别与存储单元 30.8 和 30.9 的输入端连接。开关 S_{15} 和 S_{16} 的“a”端分别与存储单元 30.13 和 30.14 的输入端连接。

5 这些开关都是可控开关，即它们的开关位置可根据向它们提供的控制信号进行控制。开关 S_{10} 至 S_{12} 的开关位置根据检测器 29 产生的控制信号 x 进行控制。开关 S_{13} 和 S_{14} 的开关位置根据检测器 29 产生的控制信号 z 进行控制。开关 S_{15} 和 S_{17} 的开关位置根据检测器 29 产生的控制信号 y 进行控制。

10 按照以下方式从信令位 ($c1$ 、 $c2$ 、 $c3$) 获得控制信号 x 、 y 和 z 。如果信令位 $c2$ 是“1”，控制信号 x 和 y 就都是“高电平”，于是开关 S_{10} 至 S_{12} 和 S_{15} 至 S_{17} 都处于它们的位置 a-b。此外，控制信号 z 使开关 S_{13} 和 S_{14} 都处于它们的位置 a-c。因此，位位置 27.1 至 27.7 和 27.8 至 27.17 的内容无变化地被存储在寄存器 30 的存储单元内。现在存储在寄存器 30 内的 16 位的信息字可被提供给输出端 32 作为被复原的信息字。这一信息字就是原来被编码的具有少于 5 个前导“零”和少于 5 个尾随“零”的信息字。

如果信令位 ($c1$ 、 $c2$ 、 $c3$) 具有位组合 (1、0、0)，控制信号 x 就是“低电平”而控制信号 y 保持“高电平”。因此，开关 S_{10} 至 S_{12} 现在切换至它们的开关位置 a-c。此外，控制信号 z 现在使开关 S_{13} 和 S_{14} 都处于它们的位置 a-b。

如果信令位 ($c1$ 、 $c2$ 、 $c3$) 具有位组合 (0、0、1)，控制信号 x 现在变成“高电平”而控制信号 y 现在变成“低电平”。因此，开关 S_{10} 至 S_{12} 现在切换至它们的开关位置 a-b 而开关 S_{15} 至 S_{17} 切换至它们的位置 a-c。此外，控制信号 z 现在使开关 S_{13} 和 S_{14} 都处于它们的位置 a-d。

如果信令位 ($c1$ 、 $c2$ 、 $c3$) 具有位组合 (1、0、1)，控制信号 x 和 y 都是“低电平”。因此，开关 S_{10} 至 S_{12} 和开关 S_{15} 至 S_{17} 现在都处于它们的开关位置 a-c。此外，控制信号 z 现在使开关 S_{13} 和 S_{14} 也处于它们的位置 a-d。可以利用图 2 所示的“或”门 35 和 36 以及反相器 37 和 38 来产生控制信号 x 和 y 。

开关 S_{10} 至 S_{17} 与产生控制这些开关的开关位置的控制信号所需的

电路一道可被看作是权利要求的设定装置。此外，存储单元 27.9 可被看作是权利要求的删除装置。

以下将说明译码装置的操作。假定原来编码的信息字具有少于 5 个的连续前导“零”和少于 5 个的连续尾随“零”。以上已讨论过这种情况。信令位 c2 是“1”，位位置 27.1 至 27.8 和 27.10 至 27.17 的内容无变化地存储在寄存器 30 的存储单元内。存储单元 27.8 和 27.10 内的位值不是信令位，而分别是原来信息字的位位置 8 和 9 的位。

现在假定原来编码的信息字具有 5 个或 5 个以上连续的前导“零”和少于 5 个的连续尾随“零”。信令位现在具有位组合 (1、0、0)。如上所述，控制信号 x 是“低电平”而控制信号 y 是“高电平”。开关 S₁₀ 至 S₁₂ 切换至它们的开关位置 a-c 而开关 S₁₃ 和 S₁₄ 切换至它们的位置 a-b。开关 S₁₅ 至 S₁₇ 保持它们的位置 a-b。因此，“0”位被存储在移位寄存器 30 的存储单元 30.1、30.3 和 30.4 的每一个内，存储单元 27.3 和 27.4 的内容被分别存储在存储单元 30.8 和 30.9 内。这样就再现了原来的信息字。

现在假定原来编码的信息字具有 5 个或 5 个以上连续的尾随“零”和少于 5 个的连续前导“零”。信令位现在具有位组合 (0、0、1)。如上所述，控制信号 x 是“高电平”而控制信号 y 是“低电平”。开关 S₁₀ 至 S₁₂ 切换至它们的开关位置 a-b 而开关 S₁₃ 和 S₁₄ 切换至它们的位置 a-d。开关 S₁₅ 至 S₁₇ 切换至它们的位置 a-c。因此，“0”位被存储在移位寄存器 30 的存储单元 30.13、30.14 和 30.16 的每一个内，存储单元 27.15 和 27.14 的内容被分别存储在存储单元 30.8 和 30.9 内。这样就再现了原来的信息字。

现在假定原来编码的信息字具有 5 个或 5 个以上连续的前导“零”和 5 个或 5 个以上连续的尾随“零”。信令位现在具有位组合 (1、0、1)。如上所述，控制信号 x 和 y 都是“低电平”。开关 S₁₀ 至 S₁₂ 切换至它们的开关位置 a-c 而开关 S₁₃ 和 S₁₄ 切换至它们的位置 a-d。开关 S₁₅ 至 S₁₇ 切换至它们的位置 a-c。因此，“0”位被存储在移位寄存器 30 的存储单元 30.1、30.3、30.4、30.13、30.14 和 30.16 的每一个内，存储单元 27.15 和 27.14 的内容被分别存储在存储单元 30.8 和 30.9 内。这样就再现了原来的信息字。

可以分别对图 1 和 2 的编码和译码装置作各种改进。在图 1 的实施例中, 由于信息字具有偶数个位, 所以增加位 (它是图 2 的信令位 c2) 在具有信息字的序号 8 和 9 的位位置之间被插入: 即正好插入信息字的中部。这样做的优点是: 当在这一位置增加一“1”位时, 包括该增加的“1”位的信息字就已经满足了 $k=8$ 的 k 约束。但是, 如果 k 值更大的话, 例如 9, 就能够在具有序号 7 和 8 或 9 和 10 的位位置之间插入增加位。在这种情况下, 这时 k 例如是 9, 现在存储在存储单元 7.1 和 7.17 的“1”位就可存储在存储单元 7.2 和 7.16 内。此外, 在更一般的情形中, 检测器 4 检测移位寄存器 2 前 p 个存储单元内的位值, 检测器 5 检测存储在移位寄存器 2 最后 9 个存储单元内的位值。数目 $p-1$ 和 $q-1$ 与 k 有关, 它们分别是权利要求所宣称的规定的的第一和第二数目。具体来说, 这种关系可以是 k 等于 $p-1$ 与 $q-1$ 之和。因此, 在上述实施例中, 可以决定检测在信息字中是否有 3 个以上的前导“零”和是否有 5 个以上的尾随“零”。

在存储在存储单元 7.9 内的位具有“0”值时表明前导或尾随“零”的数目是否分别超过 $p-1$ 和 $q-1$ 的信令位 $c1$ 和 $c3$ 可被存储在不同于存储单元 7.8 和 7.10 的其它存储单元内, 例如可被存储在存储单元 7.6、7.7、7.11 和 7.12 内。信息字可以具有奇数个位。

图 3 简要表示本发明编码装置的第二实施例。图 3 的装置具有用标号 45 表示的一单元, 该单元具有与输入端 51 连接的一输入端 52 和一输出端 54, 该输出端 54 与本领域众所周知的 aT 预编码器的输入端连接, 这里 a 是可取值 1 或 2 的整数。 aT 预编码器 56 的输出端与输出端 58 和与 DSV 检测器 60 的输入端连接。DSV 检测器 60 的输出端与“与”门 62 及 64 的第一输入端连接。“与”门 62 及 64 的输出端分别与单元 45 的输入端 66 和 68 连接。单元 45 的其它输出端 70 和 72 分别与“与”门 62 及 64 的第二输入端连接。

单元 45 的一实施例如图 4 进一步所示。图 4 的单元 45 与图 1 实施例非常相似, 唯一的区别在于增加了开关 S_{20} 和 S_{21} 。开关 S_{20} 和 S_{21} 的“a”端分别与存储单元 7.2 和 7.10 的输入端连接。开关 S_{20} 和 S_{21} 的“b”端分别与存储单元 2.2 和 2.15 的输出端连接。开关 S_{20} 和 S_{21} 的“c”端都与二进制“高”值“1”的端子连接。开关 S_{20} 和 S_{21} 的开关位置可分别由控制信号 G 和 H 进行控制。利用“与”门 62、

64 及 72 和反相器 74 从 DSV 检测器 60 产生的控制信号获得控制信号 G 和 H。

图 3 和 4 的实施例基于这样的认识，即在信息字包括 $p-1$ 个以上前导“零”和/或 $q-1$ 个以上尾随“零”的情况下，这些前导/尾随“零”的一些可用来控制 aT 预编码器 56 输出信号 DSV（数字和值）。为此目的，检测器 60 检测 aT 预编码器 56 输出信号的运行数字和并产生控制信号以使所述输出信号例如是无直流分量的。

在当前的实施例中，在控制信号 A 或控制信号 B 为“高电平”或者两者都为“高电平”时，通过控制开关 S_{20} 和 S_{21} 的至少一个的位置就能够获得输出端 58 处的无直流输出信号。这可以实现如下。

假定存储在移位寄存器 2 内的信息字具有少于 5 个的连续前导“零”和少于 5 个的连续尾随“零”。于是控制信号 A 和 B 都是“低电平”。因此，“与”门 62 及 64 都被阻塞，所以控制信号 G 和 H 都是“低电平”。由于控制信号 G 和 H 都是“低电平”，所以如上所述，开关 S_{20} 和 S_{21} 都处于它们的位置 a-b，移位寄存器 2 的内容无变化地被存储在存储单元 7.1 至 7.8 和 7.10 至 7.17 内。

现在假定具有 5 个或 5 个以上连续的前导“零”和少于 5 个的连续尾随“零”的信息字被存储在移位寄存器 2 内。由于 5 个或 5 个以上前导“零”的缘故，控制信号 A 是“高电平”而 B 是“低电平”。因此，“与”门 62 被阻塞，但“与”门 64 能够把检测器 60 的控制信号传送至输入端 68。首先，检测器 60 在其输出端产生一“低电平”信号，于是“低电平”的控制信号 G 被提供给开关 S_{20} 。由于控制信号 G 是“低电平”，所以两个开关 S_{20} 和 S_{21} 都处于它们的位置 a-b。存储单元 2.2 的“0”位的内容被提供给存储单元 7.2 并被存储在其内。如此获得的信道字（称为第一信道字）被提供给 aT 预编码器，预编码（第一）信道字被提供给检测器 60，所以检测器 60 能够确定由该预编码（第一）信道字造成的 DSV 的变化。然后，检测器 60 在其输出端产生“高电平”控制信号，所以控制信号 G 现在变成“高电平”。由于控制信号 G 是“高电平”，开关 S_{20} 切换至其位置 a-c，所以“1”位被存储在存储单元 7.2 内，这就根据存储在寄存器 2 内的同一信息字产生了另一信道字（称为第二信道字）。如此获得的（第二）信道字被提供给 aT 预编码器 56，预编码（第二）信道字被

提供给检测器 60, 所以检测器 60 能够确定由该预编码 (第二) 信道字造成的 DSV 的变化。检测器 60 现在确定了这两个预编码信道字的哪一个形成了无直流输出信号的最好的近似。实现了最佳匹配的 (第一或第二) 信道字被选作输出信道字。

5 现在假定具有 5 个或 5 个以上连续的尾随“零”和少于 5 个的连续前导“零”的信息字被存储在移位寄存器 2 内。由于 5 个或 5 个以上连续的尾随“零”的缘故, 控制信号 A 是“低电平”而 B 是“高电平”。因此, “与”门 64 被阻塞, 但由于“与”门 72 也是打开的, 所以“与”门 62 能够把检测器 60 的控制信号传送至输入端 66。首先, 10 检测器 60 在其输出端产生“低电平”控制信号, 所以“低电平”控制信号 H 被提供给开关 S_{21} 。由于控制信号 H 是“低电平”, 所以两个开关 S_{20} 和 S_{21} 都处于它们的位置 a-b。存储单元 2.15 的“0”位的内容被提供给存储单元 7.16 并被存储在其内。如此获得的信道字 (称为第一信道字) 被提供给 aT 预编码器, 预编码 (第一) 信道字被提供给检测器 60, 15 所以检测器 60 能够确定由该预编码 (第一) 信道字造成的 DSV 的变化。然后, 检测器 60 在其输出端产生“高电平”控制信号, 所以控制信号 H 现在变成“高电平”。由于控制信号 H 是“高电平”, 开关 S_{21} 切换至其位置 a-c, 所以“1”位被存储在存储单元 7.16 内, 这就根据存储在寄存器 2 内的同一信息字产生了另一信道字 (称为第二信道字)。如此获得的 (第二) 信道字被提供给 aT 预编码器 56, 预编码 (第二) 信道字被提供给检测器 60, 所以检测器 60 能够确定由该预编码 (第二) 信道字造成的 DSV 的变化。检测器 60 现在确定了这两个预编码信道字的哪一个形成了无直流输出信号的最好的近似。实现了最佳匹配的 (第一或第二) 信道字被选作输出信道字。

25 现在假定具有 5 个或 5 个以上连续的前导“零”和 5 个或 5 个以上连续的尾随“零”的信息字被存储在移位寄存器 2 内。结果是两个控制信号 A 和 B 都是“高电平”。因此, 两个“与”门 62 和 64 都“打开”。但是, 门 72 现在被阻塞, 所以不能把检测器 60 的控制信号传送至输入端 68。首先, 检测器 60 在其输出端产生“低电平” 30 控制信号, 所以“低电平”控制信号 G 被提供给开关 S_{20} 。由于控制信号 G 是“低电平”, 所以两个开关 S_{20} 和 S_{21} 都处于它们的位置 a-b。存储单元 2.2 的“0”位的内容被提供给存储单元 7.2 并被存储在其

内。如此获得的信道字（称为第一信道字）被提供给 aT 预编码器，预编码（第一）信道字被提供给检测器 60，所以检测器 60 能够确定由该预编码（第一）信道字造成的 DSV 的变化。然后，检测器 60 在其输出端产生“高电平”控制信号，所以控制信号 G 现在变成“高电平”。由于控制信号 G 是“高电平”，开关 S_{20} 切换至其位置 a-c，所以“1”位被存储在存储单元 7.2 内，这就根据存储在寄存器 2 内的同一信息字产生了另一信道字（称为第二信道字）。如此获得的（第二）信道字被提供给 aT 预编码器 56，预编码（第二）信道字被提供给检测器 60，所以检测器 60 能够确定由该预编码（第二）信道字造成的 DSV 的变化。检测器 60 现在确定了这两个预编码信道字的哪一个形成了无直流输出信号的最好的近似。实现了最佳匹配的（第一或第二）信道字被选作输出信道字。

应当指出，可以把开关 S_{20} 设置在存储单元 7.5 的信号线上，把开关 S_{21} 设置在至存储单元 7.13 的信号线上。还可以把开关设置在所有至存储单元 7.2、7.5、7.13 和 7.14 的信号线上。这样就能够在 4 个可能的信道字中进行选择，好当在至存储单元 7.2 和 7.5 的信号线上的两个开关都处于它们的位置 a-b 或都处于它们的位置 a-c 时获得的信道字，或者当开关 S_{20} 处于其位置 a-b 而另一开关处于其位置 a-c 时获得的信道字，或者当开关 S_{20} 处于其位置 a-c 而另一开关处于其位置 a-b 时获得的信道字。

图 5 表示译码利用图 3 和 4 的编码装置获得的信道字的译码装置的一实施例。在此应当指出，当把利用图 3 的编码装置获得的预编码信道字记录在磁记录载体上时，随后从该记录载体的再现将产生出现在预编码之前的信道字。因此该译码装置与图 2 的译码装置非常相似，不同的是在至存储单元 30.2 和 30.15 的信号线上增加了两个开关 S_{24} 和 S_{25} 。开关 S_{24} 和 S_{25} 的“a”端分别与存储单元 30.2 和 30.15 的输入端连接。开关 S_{24} 和 S_{25} 的“b”端分别与存储单元 27.2 和 27.16 的输出端连接。开关 S_{24} 和 S_{25} 的“c”端分别与二进制“低”值“0”的端子连接。开关 S_{24} 和 S_{25} 的开关位置可分别利用控制信号 x 和 y 进行控制。

因此，如果存储在存储单元 27.9 内的信令位 c2 是“1”，两个开关 S_{24} 和 S_{25} 都处于它们的位置 a-b，于是存储单元 27.2 和 27.16 的内

容可被传送至存储单元 30.2 和 30.15。如果信令位 (c1、c2、c3) 是 (1、0、0)，开关 S_{24} 就切换至其位置 a--c，于是不管存储单元 27.2 的内容如何，都可将“0”位存储在存储单元 30.2 内。如果信令位 (c1、c2、c3) 是 (0、0、1)，开关 S_{25} 就切换至其位置 a-c，于是不管存储单元 27.16 的内容如何，都可将“c”位存储在存储单元 30.15 内。如果信令位 (c1、c2、c3) 是 (1、0、1)，开关 S_{24} 和 S_{25} 都切换至它们的位置 a-c，于是不管存储单元 27.2 和 27.16 的内容如何，都可将“0”位存储在存储单元 30.2 和 30.15 内。

显然，在进行接收以便完成信道字的译码时，如果所接收信道字中的信令位 c2 是未校正的，则在译码所述信道字之后得到的 (n-1) 位的信息字也将是未校正的。在图 6 的编码装置和图 7 的译码装置的实施例中，采取了措施以便至少把接收未校正信令位 c2 的影响减至最小。

图 6 的实施例更详细地仅表示编码装置的输入部分。该编码装置的输入端 1 现在与具有存储单元 80.1 至 80.16 的中间移位寄存器 80 的输入端连接。该中间移位寄存器 80 具有 16 个并行输出端，16 个存储单元的每一个具有一个输出端。该移位寄存器 80 的这些输出端与具有存储单元 82.1 至 82.16 的存储器 82 的相应输入端连接。在存储器 82 的 16 个存储单元的 16 个输出与图 1 的移位寄存器 2 的 16 个输出相同这样的意义上，图 6 的存储器 82 可被认为等价于图 1 实施例的移位寄存器 2。因此应当知道在标为 84 的方框内有检测器 4 和 4、移位寄存器 7 以及开关 S_1 至 S_9 ，以便使图 6 的编码装置的实施例完整。

在图 6 的实施例中，8 位字节的字提供给输入端 1，两个连续的字节（称为字节 1 和字节 2）可存储在移位寄存器 80 内，即字节 1 存储在存储单元 80.1 至 80.8 而字节 2 存储在存储单元 80.9 至 80.16。

存储单元 80.1 的输出端与存储单元 82.1 的输入端连接。存储单元 80.2 和 80.3 的输出端分别与存储单元 82.3 和 82.4 各自的输入端连接。存储单元 80.4 和 80.5 的输出端分别与存储单元 82.8 和 82.9 各自的输入端连接。存储单元 80.6 和 80.7 的输出端分别与存储单元 82.13 和 82.14 各自的输入端连接。存储单元 80.8 的输出端与存储单元 82.16 的输入端连接。结果是存储在存储单元 80.1 至 80.8 内的字节 1 被存储在存储器 82 的这些存储单元内，这些存储单

元在进行编码时会受到影响。

存储单元 80.9 的输出端与存储单元 82.2 的输入端连接。存储单元 80.10、80.11 和 80.12 的输出端分别与存储单元 82.5、82.6 和 82.7 各自的输入端连接。存储单元 80.13、80.14 和 80.15 的输出端分别与存储单元 82.10、82.11 和 82.12 各自的输入端连接。存储单元 80.16 的输出端与存储单元 82.15 的输入端连接。结果是存储在存储单元 80.9 至 80.16 内的字节 2 被存储在存储器 82 的这些存储单元内，这些存储单元在进行编码时不受到影响。

图 7 所示相应译码装置的实施例更详细地仅表示该译码装置的输出部分。该译码装置的输入端 25 与标号 90 表示的方框的输入端连接。该方框包括图 2 的移位寄存器 27、检测器 29 和开关 S_{10} 至 S_{17} 。此外，设置了具有存储单元 94.1 至 94.16 的中间移位寄存器 94。该中间移位寄存器 94 具有 16 个并行输入端和与该译码装置的输出端 32 连接的一个输出端，16 个存储单元的每一个具有一个输入端。该移位寄存器 94 的输入端与具有存储单元 92.1 至 92.16 的存储器 92 的相应输出端连接。在存储器 92 的 16 个存储单元的 16 个输入与图 2 的移位寄存器 30 的 16 个输入相同这样的意义上，图 7 的存储器 92 可被认为等价于图 2 的实施例的移位寄存器 30。

存储单元 92.1 的输出端与存储单元 94.1 的输入端连接。存储单元 92.3 和 92.4 的输出端分别与存储单元 94.2 和 92.3 各自的输入端连接。存储单元 92.8 和 92.9 的输出端分别与存储单元 94.4 和 94.5 各自的输入端连接。存储单元 92.13 和 92.14 的输出端分别与存储单元 94.6 和 94.7 各自的输入端连接。存储单元 92.16 的输出端与存储单元 94.8 的输入端连接。结果是原来存储在图 6 的寄存器 80 的存储单元 80.1 至 80.8 内的字节 1 现在被存储在寄存器 94 的存储单元 94.1 至 94.8 内。

还应知道存储单元 94.9 至 94.16 的输入端与使得字节 2 将被存储在存储单元 94.9 至 94.16 内的存储器 92 的那些存储单元的输出端连接。

假定因为在接收期间出现的错误而改变了信令位 c_2 。这样一来，图 2 的开关 S_{10} 至 S_{17} 将处于错误的位置，使图 7 的存储器 92 的存储单元 92.1、92.3、92.4、92.8、92.9、92.13、92.14 和 92.16

内的值可能出错。因此，存储在存储单元 94.1 至 94.8 内的字节 1 是错误的，但存储在存储单元 94.9 至 94.16 内的字节 2 仍是正确的。于是不正确的信令位 c2 只能够影响信息字所包括的两个字节中的一个字节。

- 5 编码装置的另一实施例如图 8 所示。该装置适合于把 $(n-1) = 16$ 位信息字编码成为 $(n) = 17$ 位信道字，连续信道字的序列满足对于比 $(n-1)/2$ 小的 k 的 k 约束，即在图 8 的具体实施例中， $k=6$ 。图 8 的实施例与图 1 的实施例很相似。 k 等于 6 这一事实表明：即使在信息字的位位置 8 和 9 之间插入了“1”位，也可能在所获得的 17 位信道字的前半部分或后半部分内违反了 k 约束。因此，需要进一步检测在前半或后半信息字内是否有至少 7 个连续“零”的序列。为此目的，图 8 的实施例还包括检测 7 个连续“零”是否分别存储在 7 个存储单元 2.1 至 2.7 或 2.2 至 2.8 内的检测器 100 和 104 以及检测 7 个连续“零”是否分别存储在 7 个存储单元 2.10 至 2.16 或 2.9 至 2.16 内的检测器 102 和 106。此外，已在这样的意义上对图 1 实施例的检测器 4 和 5 作了轻微的修改，即它们需要分别检测在信息字中是否有 4 个连续的前导或尾随“零”。检测器 4'、100 和 104 的输出端与“或”门 110 的相应输入端连接，该“或”门 110 的输出端提供控制信号 A。检测器 5'、102 和 106 的输出端与“或”门 112 的相应输入端连接，该“或”门 112 的输出端提供控制信号 B。

- 25 此外，原来插入存储单元 2.1 的输出端和存储单元 7.1 的输入端之间的连接的开关 S_1 现在插入存储单元 2.3 的输出端和存储单元 7.3 的输入端之间的连接。原来插入存储单元 2.16 的输出端和存储单元 7.17 的输入端之间的连接的开关 S_9 现在插入存储单元 2.14 的输出端和存储单元 7.15 的输入端之间的连接。原来插入存储单元 2.3 的输出端和存储单元 7.3 的输入端之间的连接的开关 S_2 现在插入存储单元 2.2 的输出端和存储单元的输入端之间的连接。原来插入存储单元 2.14 的输出端和存储单元 7.15 的输入端之间的连接的开关 S_8 现在插入存储单元 2.15 的输出端和存储单元 7.17 的输入端之间的连接。

30 控制信号 C、D、E 和 F 的产生可以与图 1 的实施例的相同。此外，就它们的开关位置而言，开关对向它们提供的信号的响应与参

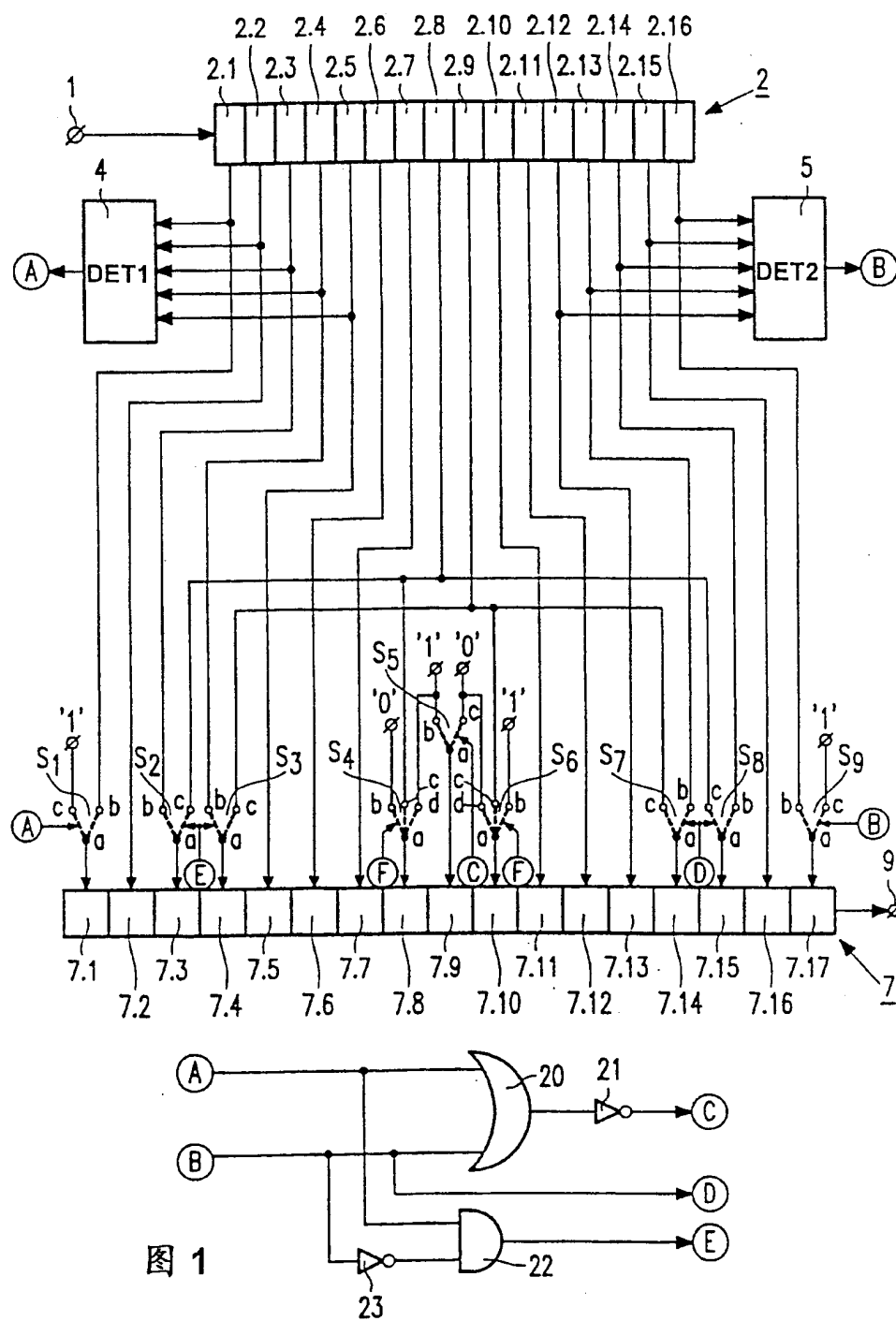
看图 1 所描述的相同。

“高电平”控制信号 A 表示在存储单元 2.1 至 2.4 内出现 4 个“零”、或在存储单元 2.1 至 2.7 内出现 7 个“零”、或在存储单元 2.2 至 2.8 内出现 7 个“零”。对此作出响应，“1”位被存储在存储单元 7.3 内以避免违反 k 约束。此外，“1”位被存储在存储单元 7.8 内，“0”位被存储在存储单元 7.9 和 7.10 内（假定控制信号 B 是“低电平”），存储在存储单元 2.8 和 2.9 内的位值现在被分别存储在存储单元 7.2 和 7.4 内。

“高电平”控制信号 B 表示在存储单元 2.13 至 2.16 内出现 4 个“零”、或在存储单元 2.10 至 2.16 内出现 7 个“零”、或在存储单元 2.9 至 2.15 内出现 7 个“零”。对此作出响应，“1”位被存储在存储单元 7.15 内以避免违反 k 约束。此外，“1”位被存储在存储单元 7.10 内，“0”位被存储在存储单元 7.8 和 7.9 内（假定控制信号 A 是“低电平”），存储在存储单元 2.8 和 2.9 内的位值现在被分别存储在存储单元 7.16 和 7.14 内。

“高电平”控制信号 A 和 B 表示在存储单元 2.1 至 2.4 内出现 4 个“零”、或在存储单元 2.1 至 2.7 内出现 7 个“零”、或在存储单元 2.2 至 2.8 内出现 7 个“零”，还表示在存储单元 2.13 至 2.16 内出现 4 个“零”、或在存储单元 2.10 至 2.16 内出现 7 个“零”、或在存储单元 2.9 至 2.15 内出现 7 个“零”。对此作出响应，“1”位被存储在存储单元 7.3 和 7.15 内以避免违反 k 约束。此外，“1”位被存储在存储单元 7.8 和 7.10 内，“0”位被存储在存储单元 7.9 内，而存储在存储单元 2.8 和 2.9 内的位值还是被分别存储在存储单元 7.16 和 7.14 内。

图 9 表示译码由图 8 的编码装置提供的信道字序列的译码装置的一实施例。图 9 的实施例与图 2 的译码装置非常相似。与图 2 实施例的不同在于调换了图 2 的开关 S_{10} 和 S_{17} 。将它们分别插入图 9 中的存储单元 27.2 至 30.2 和 27.16 至 30.15 之间的连接。此外，开关 S_{13} 的 b 端现在与存储单元 27.2 的输出端连接，该开关的 d 端与存储单元 27.15 的输出端连接。图 9 实施例的操作与图 2 实施例的操作完全相同，所以不再进一步讨论。



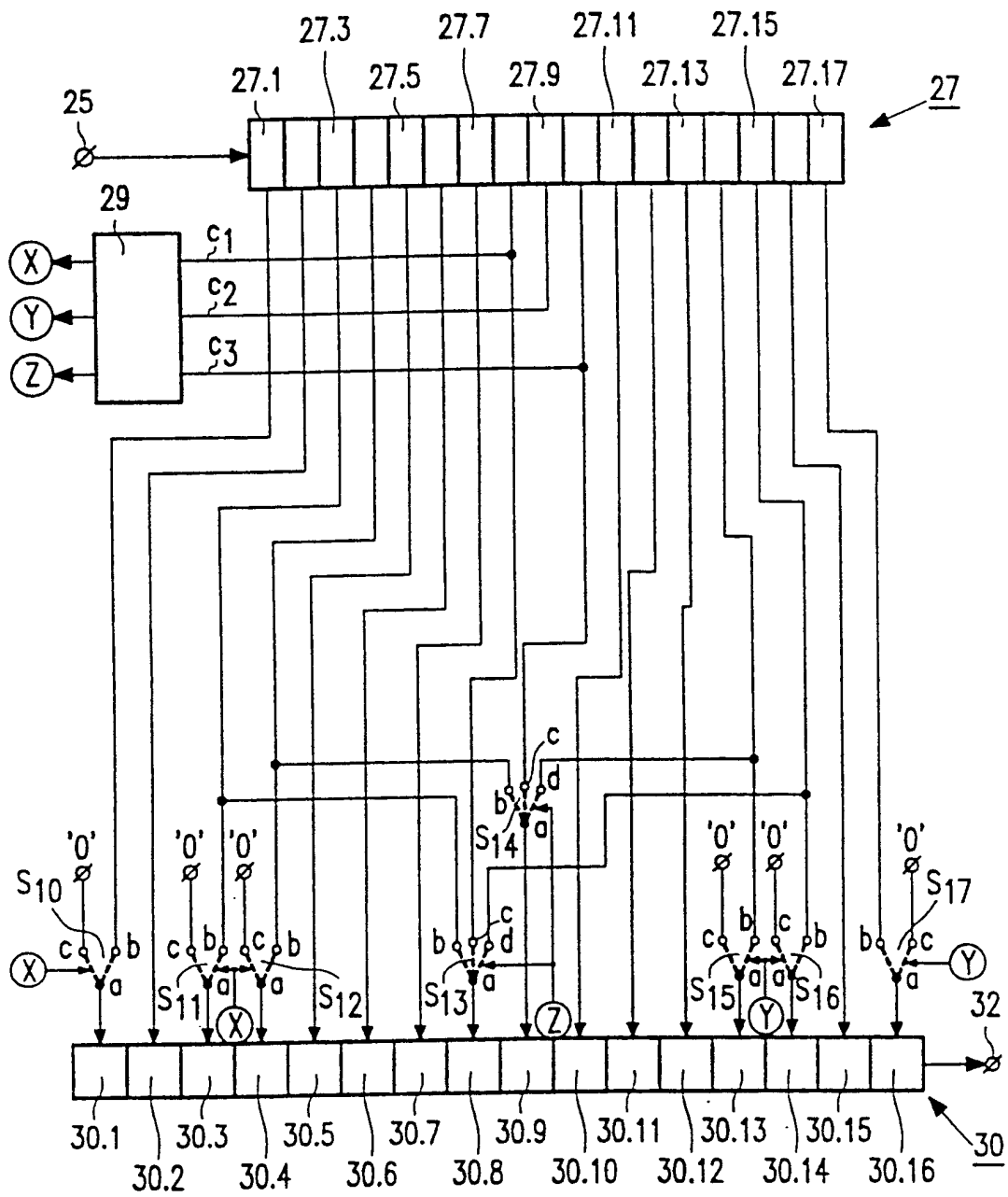
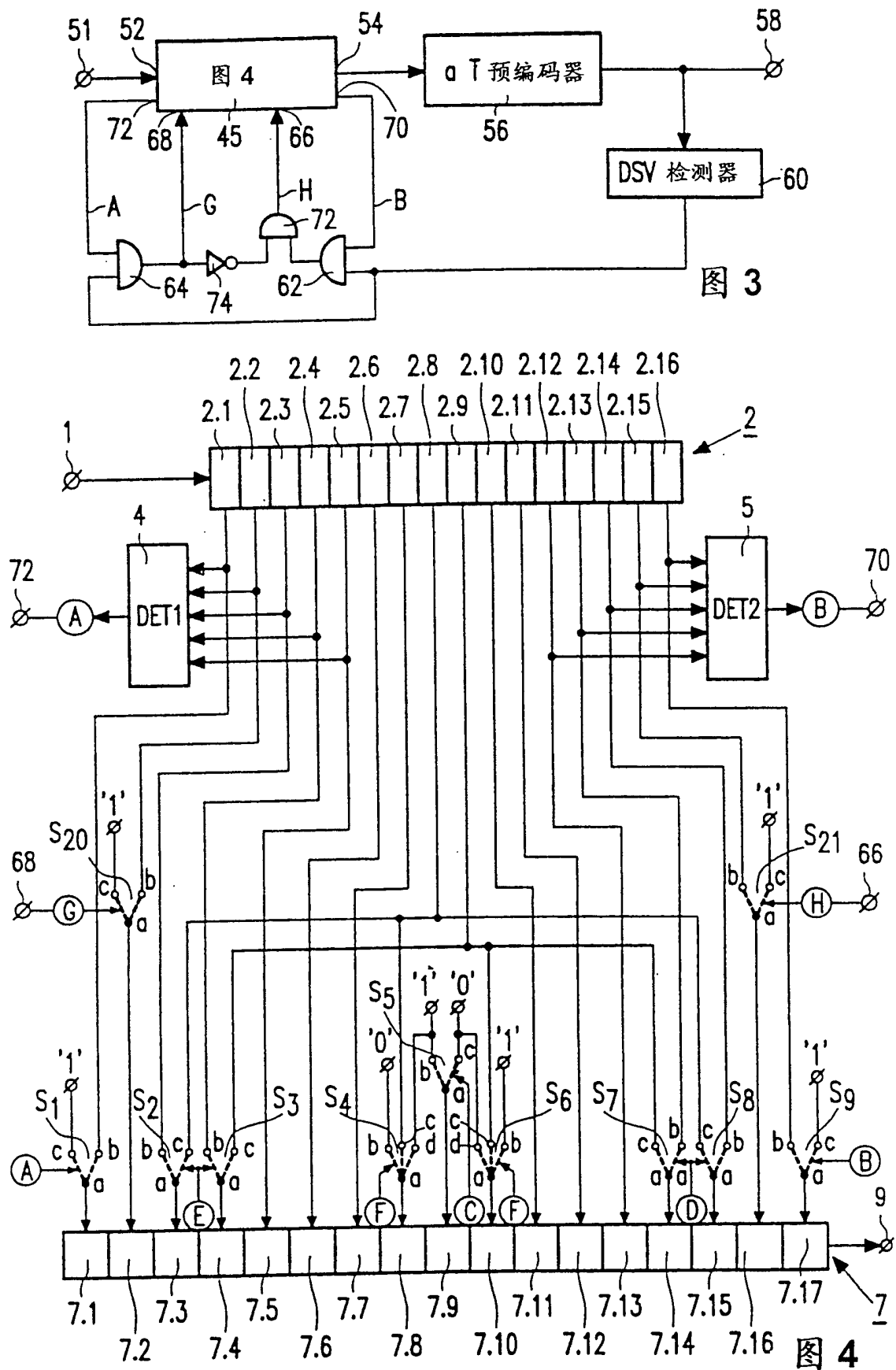


图 2



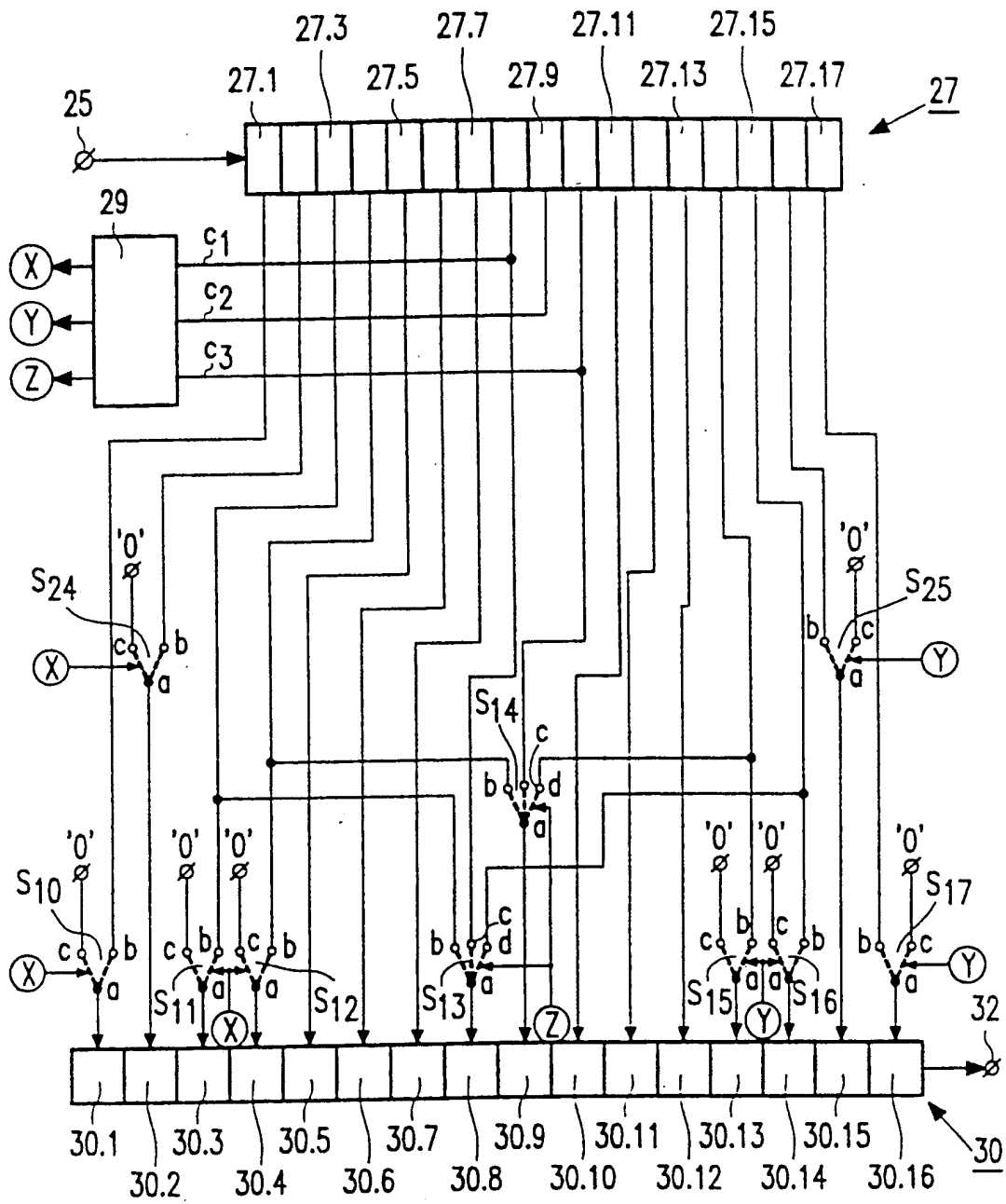


图 5

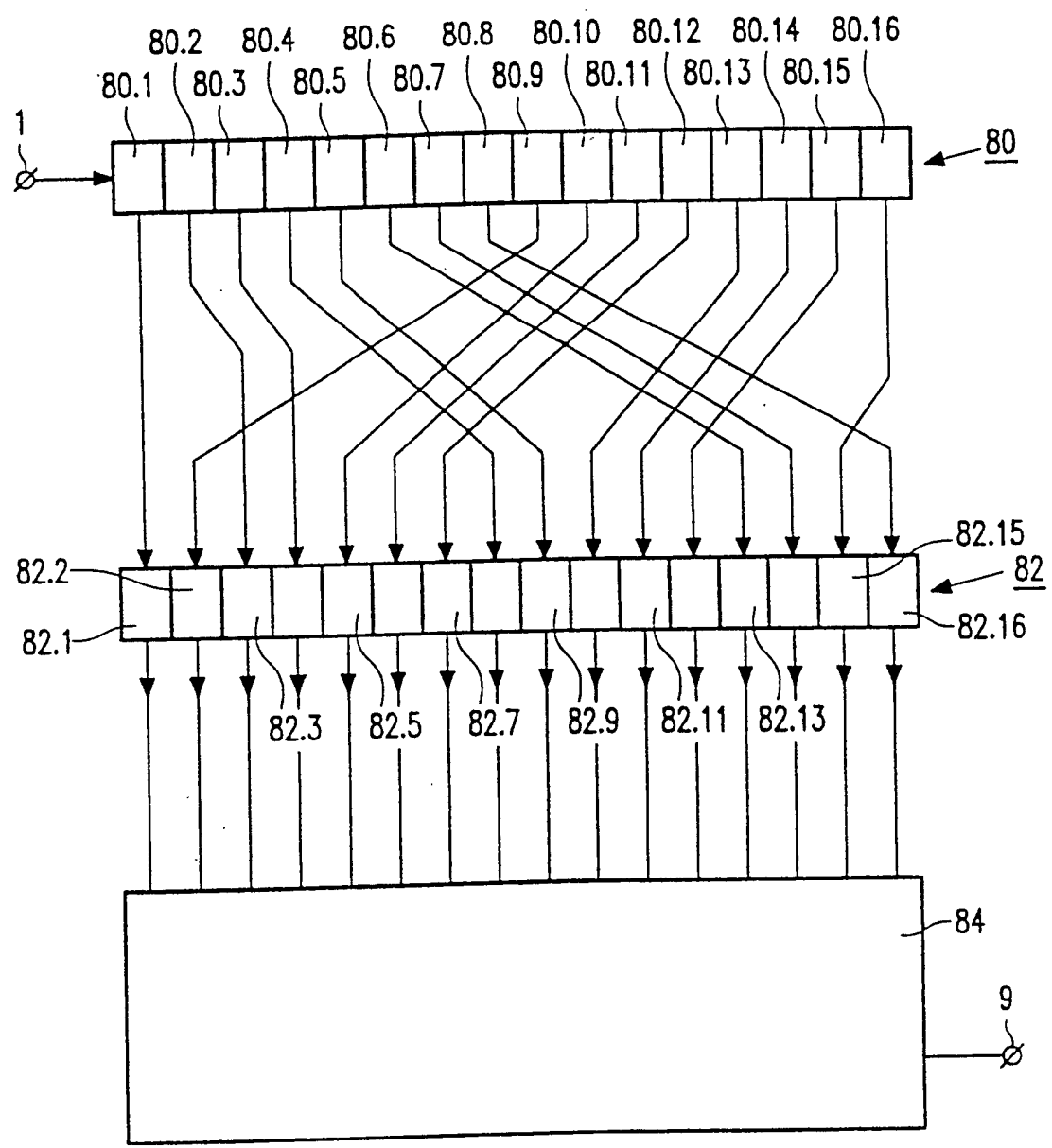


图 6

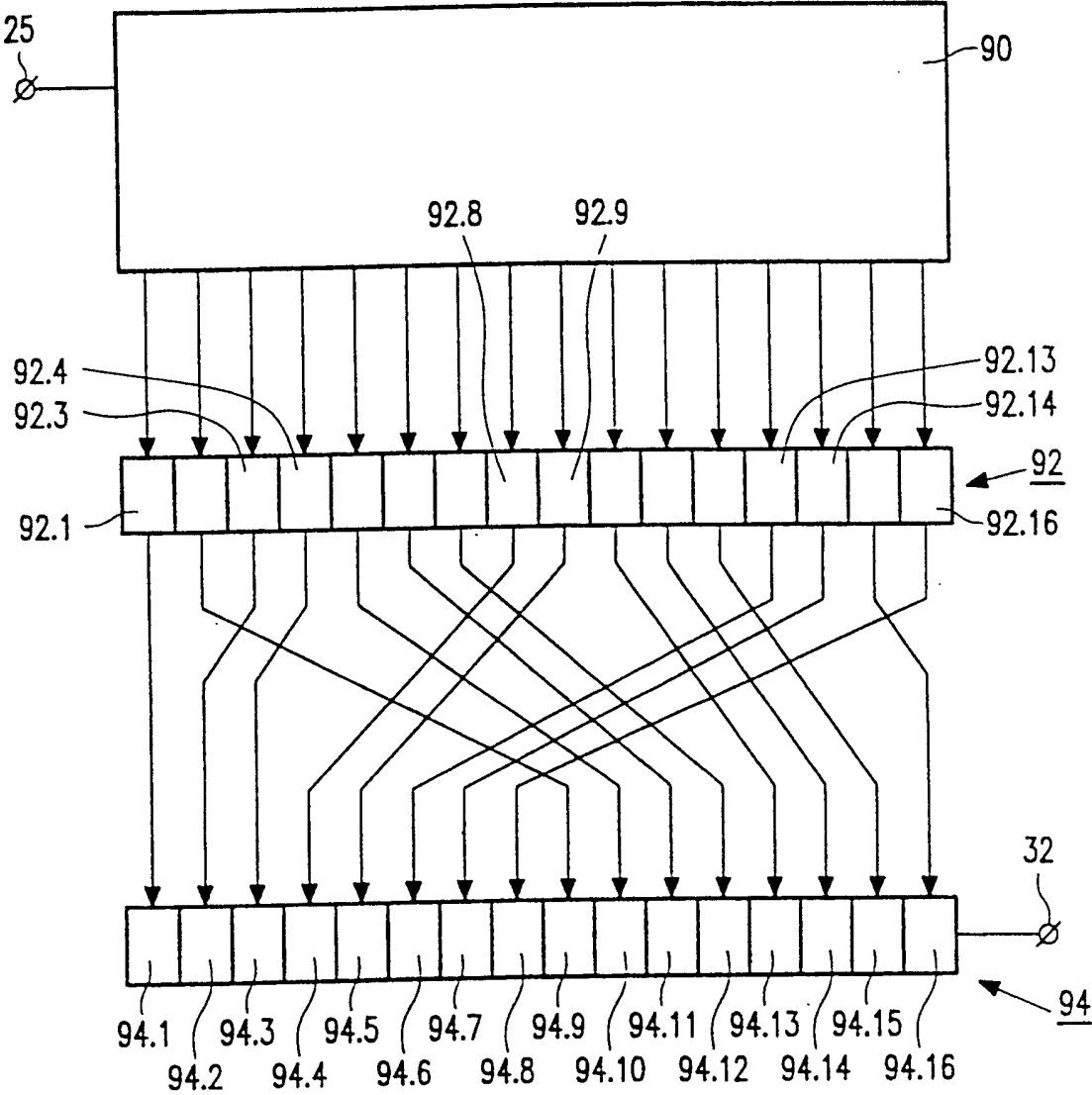


图 7

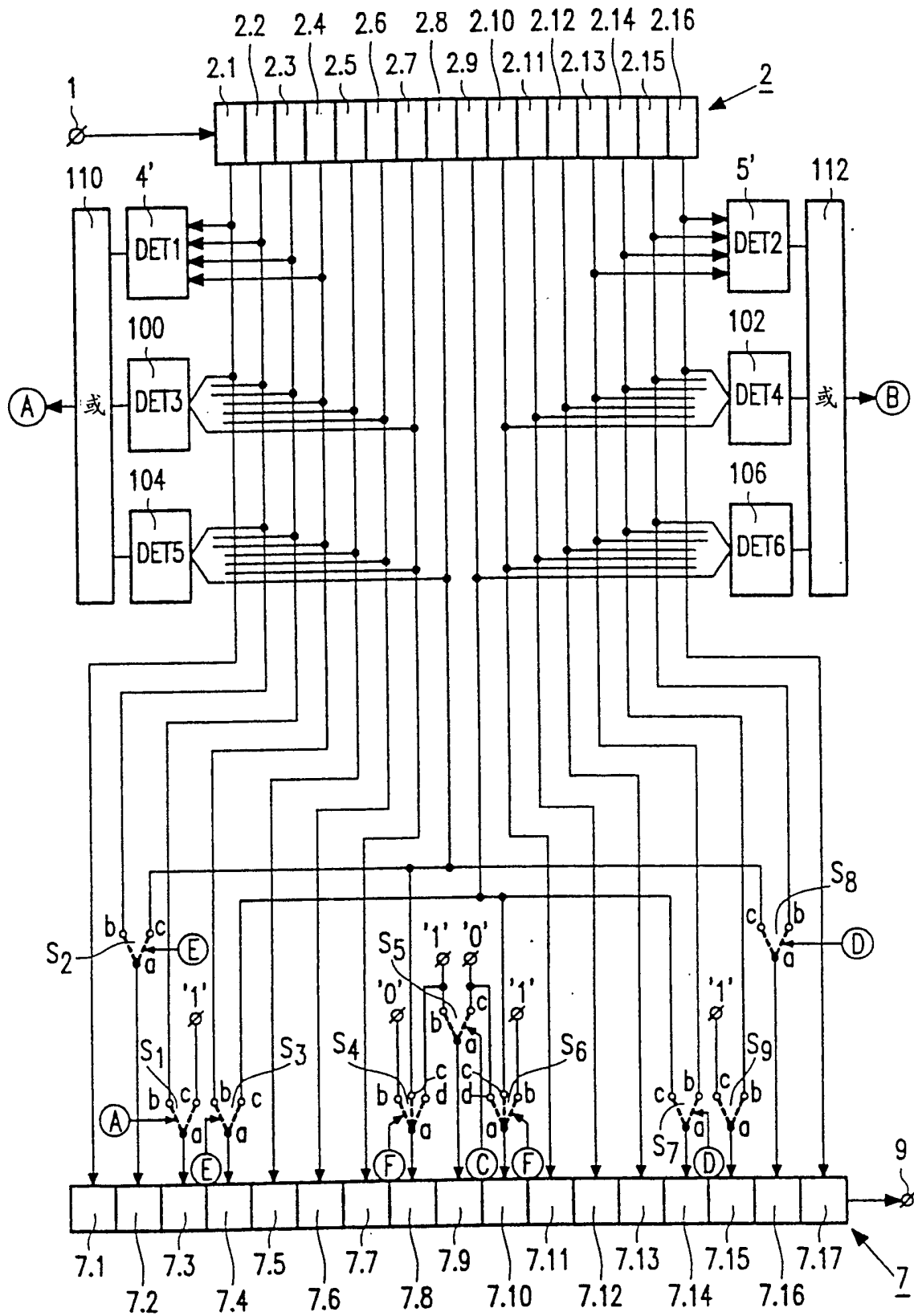


图 8

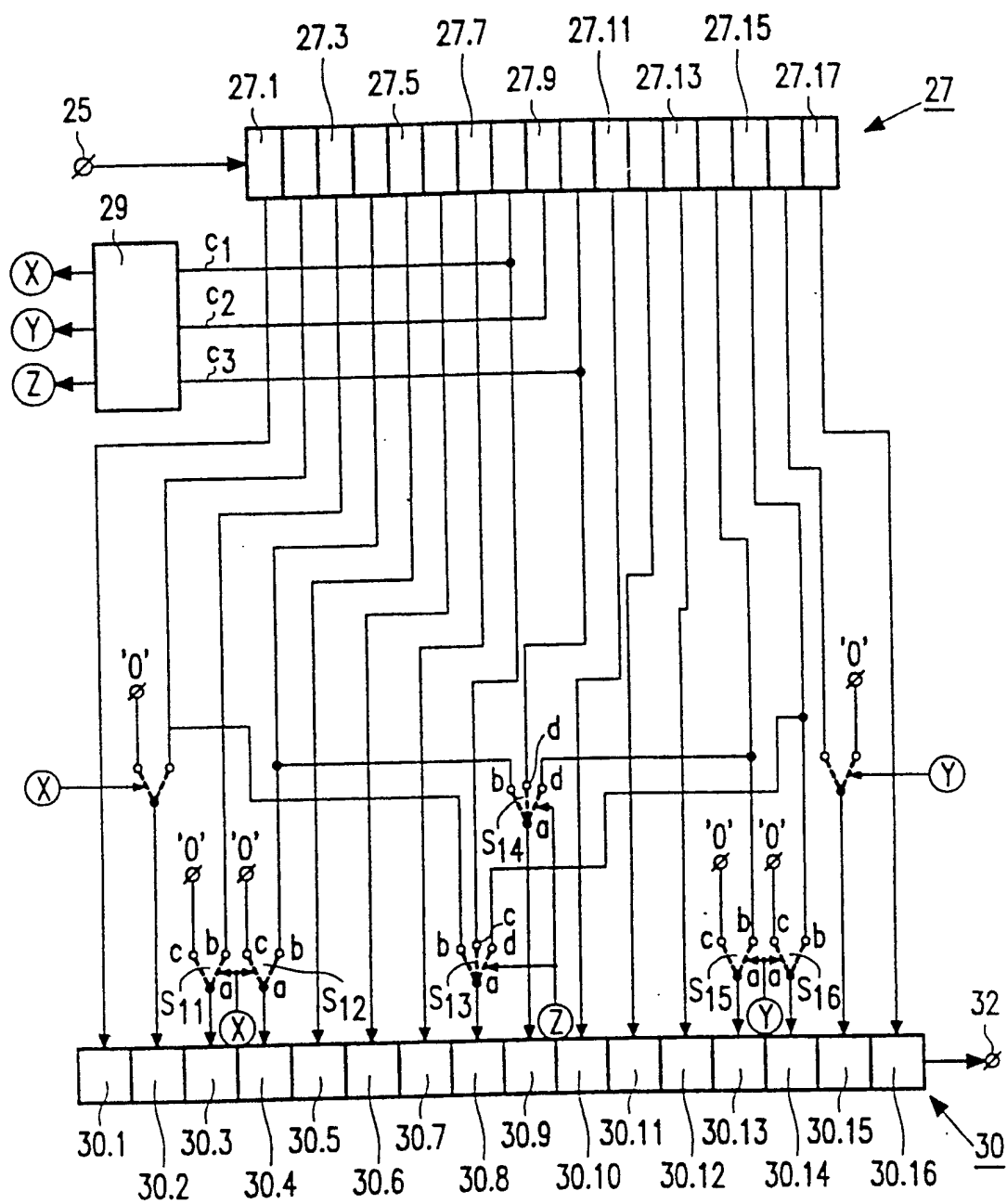


图 9