



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0120945
(43) 공개일자 2022년08월31일

(51) 국제특허분류(Int. Cl.)
H02M 1/44 (2007.01) H02M 1/00 (2007.01)
H02M 3/156 (2006.01)
(52) CPC특허분류
H02M 1/44 (2013.01)
H02M 1/0006 (2021.05)
(21) 출원번호 10-2021-0024761
(22) 출원일자 2021년02월24일
심사청구일자 2021년02월24일

(71) 출원인
이엠코어텍 주식회사
울산광역시 울주군 언양읍 유니스트길 50 (106동504-1호(울산과학기술원))
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
정상영
울산광역시 울주군 언양읍 유니스트길 50
김진국
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
특허법인더웨이브

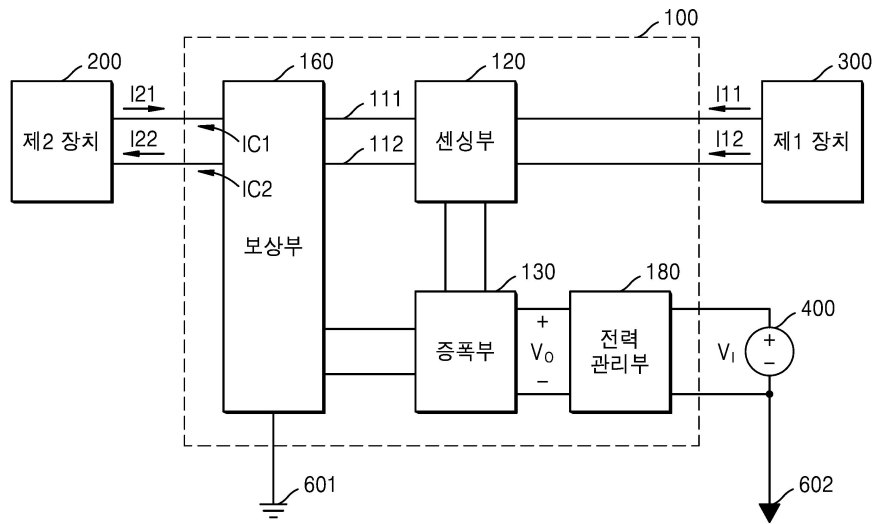
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 **내재화된 전력변환부를 포함하는 능동형 전류 보상 장치**

(57) 요약

본 발명은, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부와, 전원을 공급하는 전원장치로부터 제1 전압을 입력받아서 지정된 크기의 제2 전압으로 변환하는 전력관리부와, 상기 제2 전압으로 구동되며 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부와, 상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부를 포함하고, 상기 증폭부에 포함된 능동소자들과 상기 전력관리부에 포함된 능동소자들은 하나의 집적회로(IC) 칩에 내재화된, 능동형 전류 보상 장치를 제공한다.

대표도 - 도1



(52) CPC특허분류

H02M 1/0064 (2021.05)

H02M 3/156 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1425140173
과제번호	S2690028
부처명	중소벤처기업부
과제관리(전문)기관명	중소기업기술정보진흥원
연구사업명	TIPS 프로그램 (민간투자주도형 기술창업지원)
연구과제명	3.3kW 이상 가전/산업용 전기제품 및 전기자동차의 전도성 노이즈 방출 억제를 위한
모델형 능동 EMI 필터	
기여율	1/1
과제수행기관명	이엠코어텍 주식회사
연구기간	2018.12.01 ~ 2021.05.31

명세서

청구범위

청구항 1

적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치에 있어서,

상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부;

전원을 공급하는 전원장치로부터 제1 전압을 입력받아서 지정된 크기의 제2 전압으로 변환하는 전력관리부;

상기 제2 전압으로 구동되며 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부; 및

상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부;를 포함하고,

상기 증폭부에 포함된 능동소자들과 상기 전력관리부에 포함된 능동소자들은 하나의 집적회로(IC) 칩에 내재화 된,

능동형 전류 보상 장치.

청구항 2

제1항에 있어서,

상기 전력관리부는,

입의 크기의 제1 전압으로부터 일정한 크기의 제2 전압을 출력하기 위한 스위칭 신호를 생성하는 전력변환부;

상기 전력변환부로부터 출력된 전압 신호를 다시 전력변환부에 전달함으로써 상기 전력관리부가 일정한 크기의 제2 전압을 출력할 수 있도록 하는 피드백부, 및

상기 전압 신호의 직류 성분만 통과시키는 필터부;를 포함하는,

능동형 전류 보상 장치.

청구항 3

제2항에 있어서

상기 전력변환부는 상기 직접회로 칩에 내재화되고,

상기 피드백부의 적어도 일부 및 상기 필터부는 상기 직접회로 칩의 외부에 배치되는 개별 상용 소자인,

능동형 전류 보상 장치.

청구항 4

제3항에 있어서,

상기 전력변환부는,

상기 전력변환부의 내부 회로를 구동하기 위한 DC 저전압을 생성하는 레귤레이터를 포함하는,

능동형 전류 보상 장치.

청구항 5

제4항에 있어서,

상기 전력변환부는, 상기 레귤레이터로부터 제공된 상기 DC 저전압을 이용하여 상기 스위칭 신호를 생성하는 펄스폭 변조 회로와, 상기 스위칭 신호에 따라 선택적으로 켜지는 제1 스위치 및 제2 스위치를 포함하는,

능동형 전류 보상 장치.

청구항 6

제1항에 있어서,

상기 적어도 둘 이상의 대전류 경로는, 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며,

상기 전원장치는, 상기 제1 장치 또는 상기 제2 장치의 전원 공급 장치인,

능동형 전류 보상 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 내재화된 전력변환부를 포함하는 능동형 전류 보상 장치에 관한 것으로, 전력 시스템에 연결되는 둘 이상의 대전류 경로 상에 공통 모드로 입력되는 노이즈 전류를 능동적으로 보상하는 능동형 전류 보상 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 가전용, 산업용 전기 제품이나 전기자동차와 같은 전기 기기들은 동작하는 동안 노이즈를 방출한다. 가령 전자 기기 내에서 전력 변환 장치의 스위칭 동작으로 인해 노이즈 전류 또는 노이즈 전압이 전력선을 통해 방출될 수 있다. 이러한 노이즈를 방치하면 인체에 유해할 뿐만 아니라 주변 부품 및 다른 전자 기기에 오동작 또는 고장을 야기한다. 이렇듯, 전자 기기가 다른 기기에 미치는 전자 장애를, EMI(Electromagnetic Interference)라고 하며, 그 중에서도, 와이어 및 기판 배선을 경유하여 전달되는 노이즈를 전도성 방출(Conducted Emission, CE) 노이즈라고 한다.

[0003] 전자 기기가 주변 부품 및 다른 기기에 고장을 일으키지 않고 동작하도록 하기 위해서, 모든 전자 제품에서 EMI 노이즈 방출량을 엄격히 규제하고 있다. 따라서 대부분의 전자 제품들은, 노이즈 방출량에 대한 규제를 만족하기 위해, EMI 노이즈 전류를 저감시키는 노이즈 저감 장치(예: EMI 필터)를 필수적으로 포함한다. 예를 들면, 에어컨과 같은 백색가전, 전기차, 항공, 에너지 저장 시스템(Energy Storage System, ESS) 등에서, EMI 필터가 필수적으로 포함된다. 종래의 EMI 필터는, 전도성 방출(CE) 노이즈 중 공통 모드(Common Mode, CM) 노이즈를 저감시키기 위해 공통 모드 초크(CM choke)를 이용한다. 공통 모드(CM) 초크는 수동 필터(passive filter)로써, 공통 모드 노이즈 전류를 '억제'하는 역할을 한다.

[0004] 한편, 고전력 시스템에서 수동 EMI 필터의 노이즈 저감 성능을 유지하려면, 공통 모드 초크의 사이즈를 키우거나 개수를 늘려야 한다. 따라서 고전력 제품에서는 수동 EMI 필터의 크기와 가격이 매우 증가하게 된다.

[0005] 상기와 같은 수동 EMI 필터의 한계를 극복하기 위해, 능동 EMI 필터에 대한 관심이 대두되었다. 능동 EMI 필터는, EMI 노이즈를 감지하여, 능동회로부를 통해 상기 노이즈를 상쇄시키는 신호를 발생시킴으로써 EMI 노이즈를 제거할 수 있다. 능동 EMI 필터는, 감지된 노이즈 신호에 따른 증폭 신호를 생성할 수 있는 능동회로부를 포함한다.

발명의 내용

해결하려는 과제

[0006] 능동 EMI 필터에서 능동회로부는, 동작하기 위하여 전원을 공급받아야 한다. 예를 들면 전원공급장치(switching mode power supply, SMPS)의 출력을 능동회로부의 전원으로 사용할 수 있다. 능동회로부에는 특정 전압(예: 12 V)이 필요할 수 있는데, 기존의 시스템에서는 필요한 전압이 존재하지 않을 수 있다. 즉, 시스템에 따라 능동회로부에 입력되는 DC 전압이 달라지는 문제점이 존재한다.

[0007] 정리하면, 시스템에 따라 SMPS가 능동회로부를 구동하기 위한 특정 전압을 출력하지 않을 수도 있으며, 이 경우 능동회로부의 동작이 불안정해지는 문제점이 발생한다.

[0008] 본 발명은 상기와 같은 문제를 극복하기 위해 안출된 것으로, 내재화된 전력변환부를 포함하는 능동형 전류 보상 장치를 제공하는 것을 목적으로 한다.

[0009] 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0010] 본 발명의 일 실시예에 따른, 적어도 둘 이상의 대전류 경로 각각에 공통 모드로 발생하는 노이즈를 능동적으로 보상하는 능동형 전류 보상 장치는, 상기 대전류 경로 상의 공통 모드 노이즈 전류에 대응하는 출력 신호를 생성하는 센싱부; 전원을 공급하는 전원장치로부터 제1 전압을 입력받아서 지정된 크기의 제2 전압으로 변환하는 전력관리부; 상기 제2 전압으로 구동되며 상기 출력 신호를 증폭하여 증폭 전류를 생성하는 증폭부; 및 상기 증폭 전류에 기초하여 보상 전류를 생성하고, 상기 보상 전류를 상기 적어도 둘 이상의 대전류 경로 각각에 흘리도록 하는 보상부;를 포함하고, 상기 증폭부에 포함된 능동소자들과 상기 전력관리부에 포함된 능동소자들은 하나의 집적회로(IC) 칩에 내재화될 수 있다.

[0011] 일 실시예에 따르면, 상기 전력관리부는, 임의 크기의 제1 전압으로부터 일정한 크기의 제2 전압을 출력하기 위한 스위칭 신호를 생성하는 전력변환부; 상기 전력변환부로부터 출력된 전압 신호를 다시 전력변환부에 전달함으로써 상기 전력관리부가 일정한 크기의 제2 전압을 출력할 수 있도록 하는 피드백부, 및 상기 전압 신호의 직류 성분만 통과시키는 필터부;를 포함할 수 있다.

[0012] 일 실시예에 따르면, 상기 전력변환부는 상기 직접회로 칩에 내재화되고, 상기 피드백부의 적어도 일부 및 상기 필터부는 상기 직접회로 칩의 외부에 배치되는 개별 상용 소자일 수 있다.

[0013] 일 실시예에 따르면, 상기 전력변환부는, 상기 전력변환부의 내부 회로를 구동하기 위한 DC 저전압을 생성하는 레귤레이터를 포함할 수 있다.

[0014] 일 실시예에 따르면, 상기 전력변환부는, 상기 레귤레이터로부터 제공된 상기 DC 저전압을 이용하여 상기 스위칭 신호를 생성하는 펄스폭 변조 회로와, 상기 스위칭 신호에 따라 선택적으로 켜지는 제1 스위치 및 제2 스위치를 포함할 수 있다.

[0015] 일 실시예에 따르면, 상기 적어도 둘 이상의 대전류 경로는, 제2 장치에 의해 공급되는 대전류를 제1 장치에 전달하며, 상기 전원장치는, 상기 제1 장치 또는 상기 제2 장치의 전원 공급 장치일 수 있다.

[0016] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

[0017] 상술한 바와 같이 이루어진 본 발명의 다양한 실시예에 따른 능동형 전류 보상 장치는, 내재화된 전력변환부를 가짐으로써 임의의 다양한 시스템에 적용될 수 있다.

[0018] 본 발명의 다양한 실시예에서 능동회로부와 전력변환부를 하나의 집적회로(IC) 칩에 내재화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

[0019] 뿐만 아니라, 상기 IC 칩을 포함하는 전류 보상 장치를 독립된 모듈로 제작하여 상용화할 수도 있다. 이러한 전류 보상 장치에 포함된 능동회로부는 주변 전기 시스템의 특성에 무관하게 안정적으로 동작할 수 있다.

[0020] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다.

도 2는 본 발명의 일 실시예에 따른 증폭부(130) 및 전력관리부(180)의 기능적 구성의 예를 도시한다.

도 3은 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한다.

도 4는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다.

도 5는 본 발명의 일 실시예에 따른 전력관리부(180)를 개략적으로 도시한다.

도 6은 도 5에 도시된 전력변환부(181)의 보다 구체적인 일 예를 도시한다.

도 7은 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100A-2)의 구성을 개략적으로 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0022] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.
- [0023] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0024] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 도면에서는 설명의 편의를 위하여 구성요소들이 그 크기가 과장 또는 축소될 수 있다. 이하의 실시예에서, 구성요소, 부, 유닛, 모듈 등이 연결되었다고 할 때, 구성요소, 부, 유닛, 모듈들이 직접적으로 연결된 경우뿐만 아니라 구성요소, 부, 유닛, 모듈들 중간에 다른 구성요소, 부, 유닛, 모듈들이 개재되어 간접적으로 연결된 경우도 포함한다.
- [0026] 도 1은 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100)를 포함하는 시스템의 구성을 개략적으로 도시한다. 능동형 전류 보상 장치(100)는, 제1 장치(300)로부터 둘 이상의 대전류 경로(111, 112)를 통해 공통 모드(Common Mode, CM)로 입력되는 제1 전류(I11, I12)(예: EMI 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0027] 도 1을 참조하면, 능동형 전류 보상 장치(100)는, 센싱부(120), 증폭부(130), 전력관리부(180), 및 보상부(160)를 포함할 수 있다.
- [0028] 본 명세서에서 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 사용하는 다양한 형태의 전력 시스템일 수 있다. 가령 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 구동되는 부하일 수 있다. 또한 제1 장치(300)는 제2 장치(200)가 공급하는 전원을 이용하여 에너지를 저장하고, 저장된 에너지를 이용하여 구동되는 부하(예컨대 전기 자동차)일 수 있다. 다만 이에 한정되지 않는다.
- [0029] 본 명세서에서 제2 장치(200)는 제1 장치(300)에 전원을 전류 및/또는 전압의 형태로 공급하기 위한 다양한 형태의 시스템일 수 있다. 제2 장치(200)는 저장된 에너지를 공급하는 장치일 수 있다. 다만 이에 한정되지 않는다.
- [0030] 제1 장치(300) 측에는 전력 변환 장치가 위치할 수 있다. 예를 들면 상기 전력 변환 장치의 스위칭 동작에 의해 제1 전류(I11, I12)가 전류 보상 장치(100)에 입력될 수 있다. 즉, 제1 장치(300) 측은 노이즈 소스에 대응할 수 있으며, 제2 장치(200) 측은 노이즈 리시버에 대응할 수 있다.
- [0031] 둘 이상의 대전류 경로(111, 112)는 제2 장치(200)에 의해 공급되는 전원, 즉 제2 전류(I21, I22)를 제1 장치(300)에 전달하는 경로일 수 있는데, 예컨대 전력선일 수 있다. 예를 들면, 둘 이상의 대전류 경로(111, 112) 각각은 라이브선(Live line)과 중성선(Neutral line)일 수 있다. 대전류 경로(111, 112)의 적어도 일부는 전류 보상 장치(100)를 통과할 수 있다. 제2 전류(I21, I22)는, 제2 주파수 대역의 주파수를 갖는 교류 전류일 수 있다. 제2 주파수 대역은 예를 들면, 50Hz 내지 60Hz 대역일 수 있다.
- [0032] 또한 둘 이상의 대전류 경로(111, 112)는, 제1 장치(300)에서 발생한 노이즈, 즉 제1 전류(I11, I12)가 제2 장치(200)에 전달되는 경로일 수도 있다. 제1 전류(I11, I12)는 둘 이상의 대전류 경로(111, 112) 각각에 대해 공통 모드(Common Mode)로 입력될 수 있다. 제1 전류(I11, I12)는 다양한 원인에 의해 제1 장치(300)에서 의도치 않게 발생하는 전류일 수 있다. 가령 제1 전류(I11, I12)는 제1 장치(300)와 주변 환경 사이의 가상의 커패시턴스(Capacitance)에 의해 발생하는 노이즈 전류일 수 있다. 또는 제1 전류(I11, I12)는, 제1 장치(300)의 전력 변환 장치의 스위칭 동작에 의해 발생하는 노이즈 전류일 수 있다. 제1 전류(I11, I12)는 제1 주파수 대역의 주파수를 갖는 전류일 수 있다. 제1 주파수 대역은 전술한 제2 주파수 대역보다 높은 주파수 대역일 수 있다. 제1

주파수 대역은 예를 들면, 150KHz 내지 30MHz 대역일 수 있다.

- [0033] 한편 둘 이상의 대전류 경로(111, 112)는 도 1에 도시된 바와 같이 두 개의 경로를 포함할 수도 있고, 도 7에 도시된 바와 같이 세 개의 경로를 포함할 수도 있다. 뿐만 아니라, 둘 이상의 대전류 경로(111, 112)는 네 개의 경로를 포함할 수도 있다. 대전류 경로(111, 112)의 수는 제1 장치(300) 및/또는 제2 장치(200)가 사용하는 전원의 종류 및/또는 형태에 따라 달라질 수 있다.
- [0034] 센싱부(120)는 둘 이상의 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하고, 제1 전류(I11, I12)에 대응되는 출력 신호를 생성할 수 있다. 즉, 센싱부(120)는 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하는 수단을 의미할 수 있다. 센싱부(120)에는, 제1 전류(I11, I12)의 센싱을 위하여 대전류 경로(111, 112)의 적어도 일부가 통과할 수 있지만, 센싱부(120) 내에서 센싱에 의한 출력 신호가 생성되는 부분은, 대전류 경로(111, 112)와 절연될 수 있다. 예를 들면 센싱부(120)는 센싱 변압기로 구현될 수 있다. 센싱 변압기는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지할 수 있다. 다만, 센싱부(120)는 센싱 변압기에 한정되지 않는다.
- [0035] 일 실시예에 따르면, 센싱부(120)는 증폭부(130)의 입력단과 차동(differential)으로 연결될 수 있다.
- [0036] 증폭부(130)는 센싱부(120)에 전기적으로 연결되어, 센싱부(120)가 출력한 출력 신호를 증폭하여, 증폭된 출력 신호를 생성할 수 있다. 본 발명에서 증폭부(130)에 의한 '증폭'은 증폭 대상의 크기 및/또는 위상을 조절하는 것을 의미할 수 있다. 증폭부(130)는 다양한 수단으로 구현될 수 있으며, 능동 소자를 포함할 수 있다. 일 실시예에서, 증폭부(130)는 BJT(Bipolar Junction Transistor)를 포함할 수 있다. 예를 들면 증폭부(130)는 BJT 이외에 저항과 커패시터 등 복수의 수동 소자들을 포함할 수 있다. 다만 이에 한정되지 않으며, 본 발명에서 설명하는 '증폭'을 위한 수단은 본 발명의 증폭부(130)로 제한 없이 사용될 수 있다.
- [0037] 일 실시예에 따르면 증폭부(130)의 제2 기준전위(602)와 전류 보상 장치(100)의 제1 기준전위(601)는 서로 구분될 수 있다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 절연되는 경우에, 증폭부(130)의 제2 기준전위(602)와 전류 보상 장치(100)의 제1 기준전위(601)는 서로 구분될 수 있다.
- [0038] 다만 본 발명은 이에 한정되지 않는다. 예를 들어 증폭부(130)가 대전류 경로(111, 112)와 비절연되는 경우에는, 증폭부의 기준전위와 전류 보상 장치의 기준전위는 구분되지 않을 수 있다.
- [0039] 증폭부(130)는 제1 장치(300) 및/또는 제2 장치(200)와 구분되는 전원장치(400)로부터 전원을 공급받을 수 있다. 증폭부(130)는 전원장치(400)로부터 전원을 공급받아, 센싱부(120)가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다.
- [0040] 전원장치(400)는 예를 들면 제1 장치(300) 및 제2 장치(200) 중 어느 하나의 장치로부터 전원을 공급 받아 증폭부(130)의 입력 전원을 생성하는 장치일 수 있다. 전원장치(400)는 예를 들면 제1 장치(300) 또는 제2 장치(200)의 SMPS(switching mode power supply)일 수 있다. 전원장치(400)는 제2 기준전위(602)를 기준으로 하는 직류(DC) 전압 V_1 를 출력할 수 있다. 전원장치(400)의 출력 전압 V_1 는 증폭부(130)를 구동하는 데 사용될 수 있다.
- [0041] 한편, 증폭부(130)에 필요한 최적화된 DC 전압 레벨이 존재하는데, 전원장치(400)는 증폭부(130)에 필요한 최적화된 전압 레벨을 출력하지 못할 수 있다. 구체적으로, 전원장치(400)의 출력 DC 전압 V_1 는 시스템(예를 들면 제1 장치(300) 또는 제2 장치(200))에 따라 달라질 수 있다. 예를 들면 증폭부(130)의 최적의 공급 전압은 12V 인데, 전원장치(400)의 출력 전압 V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있다. 따라서 만약 전원장치(400)의 출력 전압 V_1 가 증폭부(130)에 직접 공급된다면 증폭부(130)의 동작이 불안정해지거나 고장을 야기할 수 있다.
- [0042] 따라서 본 발명의 실시예에 따른 능동형 전류 보상 장치(100)는, 증폭부(130)와 전원장치(400)의 사이에 전력관리부(180)를 포함할 수 있다. 전력관리부(180)는 전원장치(400)로부터 출력된 전압 V_1 를 입력 받아, 출력 전압 V_0 로 변환할 수 있다. 전력관리부(180)의 출력 전압 V_0 는 증폭부(130)에 입력될 수 있다. V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있지만, V_0 는 증폭부(130)에 필요한 최적화된 전압 레벨로 고정된 값이다.
- [0043] 전력관리부(180)는 DC-DC 컨버터일 수 있다. 전력관리부(180)는 PMIC(power management IC)일 수 있다.
- [0044] 본 발명의 실시예에 따르면, 증폭부(130)의 적어도 일부분과 전력관리부(180)의 적어도 일부분은 하나의 IC 칩

에 집적화될 수 있다. 예를 들면 증폭부(130)의 적어도 일부와 전력관리부(180)의 적어도 일부를 하나의 IC 칩에 내재화함으로써, 상기 IC 칩은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

- [0045] 보상부(160)는, 증폭부(130)에 의해 증폭된 출력 신호에 기초하여 보상 전류(IC1, IC2)를 생성할 수 있다. 보상부(160)의 출력 측은 대전류 경로(111, 112)에 보상 전류(IC1, IC2)를 흘려주기 위해 대전류 경로(111, 112)와 연결될 수 있다.
- [0046] 일 실시예에 따르면 보상부(160)의 출력 측은 증폭부(130)와는 절연될 수 있다. 예를 들면 보상부(160)는, 상기 절연을 위해 보상 변압기를 포함할 수 있다. 예를 들면 상기 보상 변압기의 1차 측은 증폭부(130)의 출력 신호가 흐르고, 보상 변압기의 2차 측은 상기 출력 신호에 기초한 보상 전류가 생성될 수 있다.
- [0047] 다만 본 발명은 이에 한정되지 않는다. 다른 일 실시예에 따르면 같이 보상부(160)의 출력 측은 증폭부(130)와 비절연될 수도 있다. 이 경우 증폭부(130)는 대전류 경로(111, 112)와 비절연될 수 있다.
- [0048] 보상부(160)는 제1 전류(I11, I12)를 상쇄시키기 위하여, 둘 이상의 대전류 경로(111, 112) 각각을 통해 보상 전류(IC1, IC2)를 대전류 경로(111, 112)에 주입(inject)시킬 수 있다. 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)와 크기가 동일하고 위상이 반대일 수 있다.
- [0050] 도 2는 본 발명의 일 실시예에 따른 증폭부(130) 및 전력관리부(180)의 기능적 구성의 예를 도시한다.
- [0051] 도 2를 참조하면, 증폭부(130)는 능동회로부(131) 및 수동회로부(132)를 포함할 수 있다. 수동회로부(132)는 수동소자만으로 구성되며, 능동회로부(131)는 능동소자를 포함한다. 능동회로부(131)는 능동소자뿐 아니라 수동소자를 더 포함할 수 있다. 능동회로부(131) 및 수동회로부(132)를 포함하는 증폭부(130)의 상세한 구성의 예들은 도 4에서 후술된다.
- [0052] 전력관리부(180)는 전력변환부(181), 피드백부(182), 및 필터부(183)를 포함할 수 있다. 전력변환부(181)는 임의의 입력 전압 V_1 을 출력 전압 V_0 로 변환할 수 있다. 피드백부(182)는 임의의 입력 전압 V_1 에도 같은 출력 전압 V_0 을 낼 수 있도록 하는 피드백 컨트롤 시스템이다. 필터부(183)는 DC 전압/전류 필터이다. 필터부(183)는 전력관리부(180)의 입력단 또는 출력단에 위치할 수 있다. 전력관리부(180)의 상세한 구성의 예들은 도 5 및 도 6에서 후술된다.
- [0053] 일 실시예에 따르면, 증폭부(130)의 능동회로부(131) 및 전력관리부(180)의 전력변환부(181)가 물리적으로 하나의 IC 칩(500)에 집적화될 수 있다. 다만 이는 일 실시예일뿐이며, 다른 실시예에서, 능동회로부(131), 전력관리부(180), 및 피드백부(182)의 적어도 일부 소자가 물리적으로 하나의 IC 칩(500)에 집적화될 수도 있다. 또 다른 실시예에서, 증폭부(130) 및 전력관리부(180) 전체가 물리적으로 하나의 IC 칩(500)에 집적화될 수도 있음은 물론이다.
- [0054] 전력관리부(180)는 능동소자를 포함할 수 있다. 여기서, 전력관리부(180)의 기준전위는 증폭부(130)의 기준전위인 제2 기준전위(602)와 같을 수 있다. 전력관리부(180)의 기준전위는, 전류 보상 장치(100)의 기준전위(예를 들면, 보상부(160)의 기준전위)인 제1 기준전위(601)와 다를 수 있다.
- [0055] 증폭부(130)는 전력관리부(180)를 통해 전원장치(400)의 전원을 공급받을 수 있다. 증폭부(130)는 전력관리부(180)의 출력 전압 V_0 을 공급받아, 센싱부(120)가 출력한 출력신호를 증폭하여 증폭 전류를 생성할 수 있다. 증폭 전류는 보상부(160)로 입력될 수 있다.
- [0057] 도 3은 도 1에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A)를 개략적으로 도시한다. 능동형 전류 보상 장치(100A)는 제1 장치(300)와 연결되는 두 개의 대전류 경로(111, 112) 각각에 공통 모드로 입력되는 제1 전류(I11, I12)(예: 노이즈 전류)를 능동적으로 보상할 수 있다.
- [0058] 도 2를 참조하면, 능동형 전류 보상 장치(100A)는, 센싱 변압기(120A), 증폭부(130), 및 보상부(160A)를 포함할 수 있다.
- [0059] 일 실시예에서, 전술한 센싱부(120)는 센싱 변압기(120A)를 포함할 수 있다. 이 때 센싱 변압기(120A)는 대전류 경로(111, 112)와 절연된 상태에서 대전류 경로(111, 112) 상의 제1 전류(I11, I12)를 감지하기 위한 수단일 수

있다. 센싱 변압기(120A)는 제1 장치(300) 측으로부터 대전류 경로(111, 112)(예: 전력선)로 입력되는 노이즈 전류인 제1 전류(I11, I12)를 센싱할 수 있다.

[0060] 센싱 변압기(120A)는, 대전류 경로(111, 112) 상에 배치되는 1차 측(121A), 및 증폭부(130)의 입력단과 차동(differential)으로 연결된 2차 측(122A)을 포함할 수 있다. 센싱 변압기(120A)는 대전류 경로(111, 112) 상에 배치되는 1차 측(121A)(예: 1차 권선)에서, 제1 전류(I11, I12)에 의해 유도되는 자속 밀도에 기초하여 2차 측(122A)(예: 2차 권선)에 유도 전류를 생성할 수 있다. 상기 센싱 변압기(120A)의 1차 측(121A)은, 예를 들면 하나의 코어에 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 각각 감겨있는 권선일 수 있다. 다만 이에 한정되지 않으며, 상기 센싱 변압기(120A)의 1차 측(121A)은, 제1 대전류 경로(111) 및 제2 대전류 경로(112)가 상기 코어를 통과하는 형태일 수도 있다.

[0061] 구체적으로, 제1 대전류 경로(111)(예: 라이브선) 상의 제1 전류(I11)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112)(예: 중성선) 상의 제1 전류(I12)에 의해 유도되는 자속 밀도가 서로 중첩(또는 보강)되도록 구성될 수 있다. 이 때, 대전류 경로(111, 112) 상에는 제2 전류(I21, I22)도 흐르는데, 제1 대전류 경로(111) 상의 제2 전류(I21)에 의해 유도되는 자속 밀도와, 제2 대전류 경로(112) 상의 제1 전류(I22)에 의해 유도되는 자속 밀도는 서로 상쇄되도록 구성될 수 있다. 또한 일 예를 들면, 센싱 변압기(120A)는 제1 주파수 대역(예를 들어 150KHz 내지 30MHz의 범위를 갖는 대역)의 제1 전류(I11, I12)에 의해 유도되는 자속 밀도의 크기가 제2 주파수 대역(예를 들어 50Hz 내지 60Hz의 범위를 갖는 대역)의 제2 전류(I21, I22)에 의해 유도되는 자속 밀도의 크기보다 크도록 구성될 수 있다.

[0062] 이와 같이 센싱 변압기(120A)는 제2 전류(I21, I22)에 의해 유도되는 자속 밀도가 서로 상쇄될 수 있게 구성되어, 제1 전류(I11, I12)만이 감지되도록 할 수 있다. 즉, 센싱 변압기(120A)의 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)가 일정 비율로 변환된 전류일 수 있다.

[0063] 예를 들어, 센싱 변압기(120A)에서, 1차 측(121A)과 2차 측(122A)의 권선비가 $1:N_{sen}$ 이고, 센싱 변압기(120A)의 1차 측(121A)의 셀프 인덕턴스가 L_{sen} 이라고 하면, 2차 측(122A)은, $N_{sen}^2 \cdot L_{sen}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(122A)에 유도되는 전류는, 제1 전류(I11, I12)의 $1/N_{sen}$ 배이다. 일 예에서, 센싱 변압기(120A)의 1차 측(121A)과 2차 측(122A)은, k_{sen} 의 결합 계수(coupling coefficient)로 결합될 수 있다.

[0064] 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단에 연결될 수 있다. 예를 들면 센싱 변압기(120A)의 2차 측(122A)은, 증폭부(130)의 입력단과 차동으로 연결되어, 증폭부(130)에게 유도 전류 또는 유도 전압을 제공할 수 있다.

[0065] 증폭부(130)는, 센싱 변압기(120A)에 의해 감지되어 2차 측(122A)에 유도되는 전류를 증폭시킬 수 있다. 예를 들면 증폭부(130)는, 상기 유도 전류의 크기를 일정 비율로 증폭시키거나, 및/또는 위상을 조절할 수 있다.

[0066] 본 발명의 다양한 실시예들에 따르면, 증폭부(130)는 능동회로부(131)와, 상기 능동회로부 이외의 구성인 수동회로부(132)를 포함할 수 있다.

[0067] 능동회로부(131)는 능동소자를 포함할 수 있다. 능동회로부(131)는 능동소자를 구동하기 위해 전원장치(400)에 연결될 수 있다. 능동회로부(131)는 전력관리부(180)를 통해 전원장치(400)로부터 전원을 공급받을 수 있다. 전력관리부(180)는 전원장치(400)로부터 임의의 DC 전압 V_1 를 입력받아서, 균일한 출력 전압 V_0 를 능동회로부(131) 측으로 출력할 수 있다. 전원장치(400), 전력관리부(180), 및 증폭부(130)는 모두 제2 기준전위(602)에 연결될 수 있다. 따라서 전력관리부(180)의 입력 전압 V_1 및 출력 전압 V_0 는 모두 제2 기준전위(602)를 기준으로 하는 전압이다. 제2 기준전위(602)는 전류 보상 장치(100A)(또는 보상부(160A))의 제1 기준전위(601)와 구분될 수 있다.

[0068] 전력관리부(180)는, 필터부(183), 피드백부(182), 및 이외의 구성인 전력변환부(181)를 포함할 수 있다. 일 실시예에 따르면, 증폭부(130)의 능동회로부(131)와 전력관리부(180)의 전력변환부(181)는 물리적으로 하나의 IC 칩(500)에 내재화될 수 있다. 상기 IC 칩(500)은 어떤 입력 전압(V_1) 레벨이라도 능동회로부(131)에 최적화된 출력 전압(V_0) 레벨로 변환시켜서 능동회로부(131)를 동작시킬 수 있다. 이러한 IC 칩(500)은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다.

[0069] 보상부(160A)는, 전술한 보상부(160)의 일 예일 수 있다. 일 실시예에서 보상부(160A)는, 보상 변압기(140A) 및

보상 커패시터부(150A)를 포함할 수 있다. 전술한 증폭부(130)에 의해 증폭된 증폭 전류는, 보상 변압기(140A)의 1차 측(141A)으로 흐를 수 있다.

- [0070] 일 실시예에 따른 보상 변압기(140A)는, 능동소자를 포함하는 증폭부(130)를 대전류 경로(111, 112)로부터 절연시키기 위한 수단일 수 있다. 즉 보상 변압기(140A)는 대전류 경로(111, 112)와 절연된 상태에서, 증폭 전류에 기초하여 대전류 경로(111, 112)에 주입하기 위한 보상 전류를 (2차 측(142A)에) 생성하기 위한 수단일 수 있다.
- [0071] 보상 변압기(140A)는, 증폭부(130)의 출력단과 차동(differential)으로 연결되는 1차 측(141A), 및 대전류 경로(111, 112)와 연결되는 2차 측(142A)을 포함할 수 있다. 보상 변압기(140A)는 1차 측(141A)(예: 1차 권선)을 흐르는 증폭 전류에 의해 유도되는 자속 밀도에 기초하여 2차 측(142A)(예: 2차 권선)에 보상 전류를 유도할 수 있다.
- [0072] 이 때 2차 측(142A)은 후술하는 보상 커패시터부(150A)와 전류 보상 장치(100A)의 제1 기준전위(601)를 연결하는 경로상에 배치될 수 있다. 즉, 2차 측(142A)의 일 단은 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)와 연결되고, 2차 측(142A)의 타 단은 능동형 전류 보상 장치(100A)의 제1 기준전위(601)와 연결될 수 있다. 한편, 보상 변압기(140A)의 1차 측(141A), 증폭부(130), 및 센싱 변압기(120A)의 2차 측(122A)은 능동형 전류 보상 장치(100A)의 나머지 구성요소들과 구분되는 제2 기준전위(602)와 연결될 수 있다. 일 실시예에 따른 전류 보상 장치(100A)의 제1 기준전위(601)와 증폭부(130)의 제2 기준전위(602)는 구분될 수 있다.
- [0073] 이와 같이 일 실시예에 따른 전류 보상 장치(100A)는 보상 전류를 생성하는 구성요소에 대해서 나머지 구성요소와 상이한 기준전위(즉, 제2 기준전위(602))를 사용함으로써 보상 전류를 생성하는 구성요소가 절연된 상태에서 동작하도록 할 수 있으며, 이로써 능동형 전류 보상 장치(100A)의 신뢰도를 향상시킬 수 있다. 다만 본 발명에 따른 전류 보상 장치가 이러한 절연 구조에 한정된 것은 아니다.
- [0074] 일 실시예에 따른 보상 변압기(140A)에서, 1차 측(141A)과 2차 측(142A)의 권선비가 $1:N_{inj}$ 이고, 보상 변압기(140A)의 1차 측(141A)의 셀프 인덕턴스가 L_{inj} 이라고 하면, 2차 측(142A)은, $N_{inj}^2 \cdot L_{inj}$ 의 셀프 인덕턴스를 가질 수 있다. 이 때, 2차 측(142A)에 유도되는 전류는, 1차 측(141A)에 흐르는 전류(즉, 증폭 전류)의 $1/N_{inj}$ 배이다. 일 예에서, 보상 변압기(140A)의 1차 측(141A)과 2차 측(142A)은, k_{inj} 의 결합 계수(coupling coefficient)로 결합될 수 있다.
- [0075] 보상 변압기(140A)를 통해 변환된 전류는, 보상 커패시터부(150A)를 통해 대전류 경로(111, 112)(예: 전력선)에 보상 전류(IC1, IC2)로써 주입될 수 있다. 따라서, 보상 전류(IC1, IC2)는, 제1 전류(I11, I12)를 상쇄시키기 위해, 제1 전류(I11, I12)와 크기가 같고 위상이 반대일 수 있다. 따라서, 증폭부(130)의 전류이득의 크기는 $N_{sen} \cdot N_{inj}$ 가 되도록 설계될 수 있다. 하지만 실제 상황에서 자기 결합 손실이 발생할 수 있으므로, 증폭부(130)의 목표 전류이득은 $N_{sen} \cdot N_{inj}$ 보다 높게 설계될 수 있다.
- [0076] 보상 커패시터부(150A)는 전술한 바와 같이 보상 변압기(140A)에 의해 생성된 전류가 두 개의 대전류 경로(111, 112) 각각으로 흐르는 경로를 제공할 수 있다.
- [0077] 보상 커패시터부(150A)는, 일 단이 보상 변압기(140A)의 2차 측(142A)과 연결되고, 타 단이 대전류 경로(111, 112) 각각과 연결되는 Y-커패시터(Y-capacitor, Y-cap)를 포함할 수 있다. 예를 들면 두 Y-cap의 일 단은 보상 변압기(140A)의 2차 측(142A)과 연결되는 노드를 공유하며, 상기 두 Y-cap 각각의 반대 단은 각각 제1 대전류 경로(111) 및 제2 대전류 경로(112)와 연결되는 노드를 가질 수 있다.
- [0078] 보상 커패시터부(150A)는, 보상 변압기(140A)에 의해 유도된 보상 전류(IC1, IC2)를 전력선에 흘려줄 수 있다. 보상 전류(IC1, IC2)가 제1 전류(I11, I12)를 보상(또는 상쇄)함으로써, 전류 보상 장치(100A)는 노이즈를 저감시킬 수 있다.
- [0079] 한편, 보상 커패시터부(150A)는, 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 사이에 흐르는 전류(IL1)가 제1 임계 크기 미만인 되도록 구성될 수 있다. 또한 보상 커패시터부(150A)는 보상 커패시터를 통해 두 개의 대전류 경로(111, 112) 각각과 제1 기준전위(601) 사이에 흐르는 전류(IL2)가 제2 임계 크기 미만인 되도록 구성될 수 있다.
- [0080] 일 실시예에 따른 능동형 전류 보상 장치(100A)는, 보상 변압기(140A) 및 센싱 변압기(120A)를 이용함으로써,

절연형(isolated) 구조를 실현할 수 있다.

- [0082] 도 4는 도 3에 도시된 실시예의 보다 구체적인 일 예를 도시한 것으로, 본 발명의 일 실시예에 따른 능동형 전류 보상 장치(100A-1)를 개략적으로 도시한다. 도 4에 도시된 능동형 전류 보상 장치(100A-1), 증폭부(130A), 및 능동회로부(131A)는, 도 3에 도시된 능동형 전류 보상 장치(100A), 증폭부(130), 및 능동회로부(131)의 예시들이다.
- [0083] 일 실시예에 따른 능동형 전류 보상 장치(100A-1)는, 센싱 변압기(120A), 증폭부(130A), 보상 변압기(140A), 및 보상 커패시터부(150A)를 포함할 수 있다. 일 실시예에서 능동형 전류 보상 장치(100A-1)는 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A)를 더 포함할 수 있다. 다른 실시예에서 감결합 커패시터부(170A)는 생략될 수도 있다. 센싱 변압기(120A), 보상 변압기(140A), 및 보상 커패시터부(150A)에 대한 설명은 중복되므로 생략한다.
- [0084] 일 실시예에서, 센싱 변압기(120A)에 의해 2차 측(122A)에서 유도된 유도 전류는, 증폭부(130A)에 차동(differential)으로 입력될 수 있다.
- [0085] 일 실시예에 따른 능동형 전류 보상 장치(100A-1)의 증폭부(130A)는, 능동회로부(131A) 및 수동회로부를 포함할 수 있다. 증폭부(130A)에서 능동회로부(131A)를 제외한 나머지 구성들은 수동회로부에 포함될 수 있다. 본 발명의 실시예들에서 능동회로부(131A)는 전력관리부(180)의 전력변환부(181)와 함께 물리적으로 하나의 칩에 구현된다. 수동회로부에 포함된 구성들은 개별(discrete) 상용소자일 수 있다. 수동회로부는 실시예에 따라 다르게 구현될 수 있다. 수동회로부는, 능동회로부(131A)가 다양한 디자인의 능동형 전류 보상 장치(100)에 적용될 수 있도록 변형될 수 있다.
- [0086] 능동회로부(131A)는 npn BJT(11), pnp BJT(12), 다이오드(13), 및 하나 이상의 저항을 포함할 수 있다.
- [0087] 일 실시예에서 능동회로부(131A)에 포함된 하나 이상의 저항은 R_{npn} , R_{pnp} , 및/또는 R_e 를 포함할 수 있다. 능동회로부(131A) 내에서, 저항 R_{npn} 은 npn BJT(11)의 콜렉터(collector) 노드와 베이스(base) 노드를 이을 수 있다. 능동회로부(131A) 내에서, 저항 R_{pnp} 은 pnp BJT(12)의 콜렉터 노드와 베이스 노드를 이을 수 있다. 능동회로부(131A) 내에서, 저항 R_e 는 npn BJT(11)의 이미터(emitter) 노드와 pnp BJT(12)의 이미터 노드를 이을 수 있다.
- [0088] 능동회로부(131A)는 전원장치(400)로부터 전력관리부(180)를 통해 공급된 전원으로 구동될 수 있다. 이를 위해 전력관리부(180)의 출력단은, npn BJT(11)의 콜렉터 노드와 pnp BJT(12)의 콜렉터 노드 사이에 DC 전압 V_0 을 공급할 수 있다. pnp BJT(12)의 콜렉터 노드는 제2 기준전위(602)에 대응할 수 있으며, npn BJT(11)의 콜렉터 노드는 제2 기준전위(602)를 기준으로 하는, 전력관리부(180)의 출력 전압(V_0)에 대응할 수 있다.
- [0089] 일 실시예에서 바이어싱(biasing) 다이오드(13)는 능동회로부(131A) 내에서 npn BJT(11)의 베이스 노드와 pnp BJT(12)의 베이스 노드를 이을 수 있다. 즉 다이오드(13)의 일 단은 npn BJT(11)의 베이스 노드에 연결되고, 다이오드(13)의 타 단은 pnp BJT(12)의 베이스 노드에 연결될 수 있다.
- [0090] 본 발명의 실시예들에 따르면, 능동회로부(131A)에 포함되는 저항 R_{npn} , R_{pnp} , R_e , 및/또는 바이어싱 다이오드(13)는 BJT(11, 12)의 DC 바이어스(bias)에 사용될 수 있다. 본 발명의 일 실시예에서 저항 R_{npn} , R_{pnp} , R_e , 및 바이어싱 다이오드(13)는 다양한 능동형 전류 보상 장치(100, 100A)에서 범용적 구성이므로, IC 칩(500)에 집적될 수 있다.
- [0091] 도 4에서는 생략되었지만, 본 발명의 다양한 실시예에서 능동회로부(131A) 및 전력변환부(181)가 단일의 IC 칩(500)에 집적될 수 있다. 상기 IC 칩(500)은 npn BJT(11)의 베이스에 대응하는 단자, npn BJT(11)의 콜렉터에 대응하는 단자, npn BJT(11)의 이미터에 대응하는 단자, pnp BJT(12)의 베이스에 대응하는 단자, pnp BJT(12)의 콜렉터에 대응하는 단자, 및 pnp BJT(12)의 이미터에 대응하는 단자를 포함할 수 있다. 이에 더하여, IC 칩(500)은 도 5에서 후술할 전력변환부(181)의 단자들을 더 포함할 수 있다.
- [0092] 상술한 IC 칩(500)의 단자들 중 적어도 하나는 수동회로부(132)에 연결될 수 있다. 능동회로부(131A)와 수동회로부는 함께 결합하여, 증폭부(130A)로서 기능할 수 있다.
- [0093] 일 실시예에서, 수동회로부는 커패시터 C_b , C_e , 및 C_{dc} , 임피던스 Z_1 와 Z_2 를 포함할 수 있다.

- [0094] 일 실시예에 따르면, 능동회로부(131A)의 베이스 단자에는 각각 수동회로부의 커패시터 C_b 가 연결될 수 있다. 능동회로부(131A)의 에미터 단자에는 각각 수동회로부의 커패시터 C_e 가 연결될 수 있다. IC 칩(500)의 외부에서, pnp BJT(12)의 콜렉터 단자는 제2 기준전위(602)에 연결될 수 있다. IC 칩(500)의 외부에서 양 콜렉터 단자 사이에 수동회로부의 커패시터 C_{dc} 가 연결될 수 있다.
- [0095] 수동회로부에 포함된 커패시터 C_b 및 C_e 는 BJT(11, 12)의 베이스 노드 및 에미터 노드에서 DC 전압을 차단(block)할 수 있다. 커패시터 C_b 및 C_e 는 교류(AC) 신호만 선택적으로 결합시킬 수 있다.
- [0096] 커패시터 C_{dc} 는 전압 V_0 에 대한, DC용 감결합 커패시터로, 전력관리부(180)의 출력 전압 V_0 에 대해 병렬 연결될 수 있다. 커패시터 C_{dc} 는 npn BJT(11) 및 pnp BJT(12)의 양 콜렉터 사이를 AC 신호만 선택적으로 결합시킬 수 있다.
- [0097] 증폭부(130A)의 전류 이득은 임피던스 Z_1 과 Z_2 의 비율에 의해 제어될 수 있다. Z_1 과 Z_2 는 센싱 변압기(120A) 및 보상 변압기(140A)의 권선비에 따라, 필요한 목표 전류 이득에 따라 유연하게 설계될 수 있다. 따라서 Z_1 과 Z_2 는 IC 칩(500)의 외부에서(즉, 수동회로부에) 구현될 수 있다.
- [0098] 능동회로부(131A)와 수동회로부의 C_b , C_e , C_{dc} , Z_1 , Z_2 의 조합은 증폭부(130A)로서 기능할 수 있다. 예를 들면 증폭부(130A)는 npn BJT 및 pnp BJT를 포함하는 push-pull 증폭기 구조를 가질 수 있다.
- [0099] 일 실시예에서, 센싱 변압기(120A)의 2차 측(122A) 측은, BJT(11, 12)의 베이스 측과 에미터 측 사이에 연결될 수 있다. 일 실시예에서 보상 변압기(140A)의 1차 측(141A) 측은 BJT(11, 12)의 콜렉터 측과 베이스 측 사이에 연결될 수 있다. 여기서 연결은 간접적으로 연결된 경우를 포함한다.
- [0100] 일 실시예에서 증폭부(130A)는, 출력 전류를 BJT(11, 12)의 베이스로 다시 주입시키는 회귀 구조를 가질 수 있다. 회귀 구조로 인해, 증폭부(130A)는, 능동형 전류 보상 장치(100A-1)의 동작을 위한 일정한 전류 이득을 안정적으로 얻을 수 있다.
- [0101] 예를 들면 노이즈 신호로 인한 증폭부(130A)의 입력 전압이 0보다 큰 포지티브 스윙(positive swing)의 경우, npn BJT(11)가 동작할 수 있다. 이 때 동작 전류는 npn BJT(11)를 통과하는 제1 경로를 통해 흐를 수 있다. 노이즈로 인한 증폭부(130A)의 입력 전압이 0보다 작은 네거티브 스윙(negative swing)의 경우, pnp BJT(12)가 동작할 수 있다. 이 때 동작 전류는 pnp BJT(12)를 통과하는 제2 경로를 통해 흐를 수 있다.
- [0102] 능동회로부(131A)에서, 저항 R_{npn} , R_{pnp} , 및 R_e 는, BJT의 동작점을 조절할 수 있다. 저항 R_{npn} , R_{pnp} , 및 R_e 는, BJT의 동작점에 따라 설계될 수 있다.
- [0103] 수동회로부의 인덕터, 커패시터(예: C_b , C_e , C_{dc}), Z_1 및 Z_2 는 개별 구성요소로, IC 칩(500)의 주변에 구현될 수 있다.
- [0104] 커패시터 C_b , C_e , 및 C_{dc} 가 교류(AC) 신호를 결합(couple)하는 데 필요한 커패시턴스는 수 μF 이상(예: 10 μF)일 수 있다. 이 커패시턴스 값은 IC 칩(500)내에서 구현하기 어려우므로, 커패시터 C_b , C_e , 및 C_{dc} 는 IC 칩(500)의 외부에 구현될 수 있다.
- [0105] 임피던스 Z_1 과 Z_2 는, 다양한 전력 시스템 또는 다양한 제1 장치(300)에 대한 설계 유연성을 달성하기 위해 IC 칩(500)의 외부에 구현될 수 있다. Z_1 과 Z_2 는 센싱 변압기(120A) 및 보상 변압기(140A)의 권선비에 따라, 및 필요한 목표 전류 이득에 따라 유연하게 설계될 수 있다.
- [0106] 한편 능동형 전류 보상 장치(100A-1)는, 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A)를 더 포함할 수 있다. 감결합 커패시터부(170A)에 포함된 각 커패시터의 일 단은, 각각 제1 대전류 경로(111) 및 제2 대전류 경로(112)에 연결될 수 있다. 상기 각 커패시터의 반대 단은, 전류 보상 장치(100A-1)의 제1 기준전위(601)에 연결될 수 있다.
- [0107] 감결합 커패시터부(170A)는 능동형 전류 보상 장치(100A-1)의 보상 전류의 출력 성능이 제2 장치(200)의 임피던스 값의 변화에 따라 크게 변동되지 않도록 할 수 있다. 감결합 커패시터부(170A)의 임피던스(Z_V)는, 노이즈 저감의 대상이 되는 제1 주파수 대역에서 지정된 값보다 작은 값을 가지도록 설계될 수 있다. 감결합 커패시터부

(170A)의 결합으로 인해, 전류 보상 장치(100A-1)는, 어떤 시스템에서도 독립적인 모듈로써 이용될 수 있다.

- [0108] 일 실시예에 따르면, 능동형 전류 보상 장치(100A-1)에서 감결합 커패시터부(170A)는 생략될 수 있다.
- [0110] 도 5는 본 발명의 일 실시예에 따른 전력관리부(180)를 개략적으로 도시한다. 전력관리부(180)는 전력변환부(181), 피드백부(182), 필터부(183)를 포함할 수 있다. 도 5는 전력관리부(180)의 각 구성들을 보다 구체적으로 나타낸다.
- [0111] 전력관리부(180)는 PMIC(power management IC)일 수 있다. 일 실시예에서 전력관리부(180)는 전압 강하 컨버터, 예를 들면 벡 컨버터(buck converter)일 수 있다.
- [0112] 전원장치(400)의 출력 DC 전압 V_1 는 전력변환부(181)의 입력 단자(VIN)을 통해 입력된다. V_1 는 시스템에 따라 15V, 24V, 48V 등 다양할 수 있다.
- [0113] 전력변환부(181)는 임의의 입력 전압 V_1 를 설정된 출력 전압 V_0 로 변환할 수 있다. V_0 의 값은 능동회로부(131)에 필요한 최적화된 전압 레벨(예: 12V)로 설정될 수 있다.
- [0114] 전력변환부(181)는 제어회로(20), 레귤레이터(30), 및 스위치부(40)를 포함할 수 있다. 전력변환부(181)의 구성들은 능동회로부(131)와 함께 단일의 IC 칩(500)에 내재화된다.
- [0115] 레귤레이터(30)는 입력 전압 V_1 로부터 내부 회로(예: 제어 회로(20))를 구동하기 위한 DC 저전압을 생성할 수 있다. 예를 들면 입력 전압 V_1 은 12V 이상의 높은 전압 범위를 가질 수 있는데, 전력변환부(181)의 내부 회로들은 5V 수준의 낮은 전압으로 구동돼야 효율적일 수 있다. 따라서 레귤레이터(30)는 전력변환부(181)의 내부 IC를 위한 DC 저전압(예: 5V)를 공급하는 회로이다. 레귤레이터(30)는 리니어(linear) 레귤레이터, 프리(pre)-레귤레이터, 온칩 서플라이(on-chip supply), LDO(low dropout) 레귤레이터 등으로 지칭될 수 있다.
- [0116] 제어회로(20)는 레귤레이터(30)에서 생성된 DC 저전압을 공급받아 구동된다. 제어회로(20)는 임의의 입력 전압 범위에서 일정한 출력 전압을 내기 위해 필요한 회로들을 포함한다. 제어회로(20)는 임의의 입력 전압 범위에서 일정한 전압을 출력하기 위해 필요한 스위칭 신호인 펄스폭 변조(PWM) 신호를 생성할 수 있다. 제어회로(20)의 상세한 구성은 도 6을 참조하여 후술된다.
- [0117] 스위치부(40)는 제어회로(20)로부터 입력된 스위칭 신호(즉, PWM 신호)에 따라 스위칭 동작을 하여 일정한 출력 전압 V_0 을 생성할 수 있다. 스위치부(40)는 레벨 시프터(level shifter)(45), 제1 드라이버(43), 제2 드라이버(44), 제1 스위치(41), 제2 스위치(42)를 포함할 수 있다. 제1, 제2 스위치(41, 42)는 MOSFET일 수 있다. 제1 스위치(41)는 하이 측(high side) MOSFET, 제2 스위치(42)는 로우 측(low side) MOSFET일 수 있다. MOSFET은 게이트 단의 입력 커패시턴스가 크기 때문에, 충분한 출력을 가진 제1, 제2 드라이버(43, 44)가 MOSFET의 앞단에 배치될 수 있다.
- [0118] 본 발명의 다양한 실시예들에서 제어회로(20), 레귤레이터(30), 및 스위치부(40)는 능동회로부(131)와 함께 단일의 IC 칩(500)에 내재화된다.
- [0119] 피드백부(182)는 제어회로(20)와 연결되며, IC 칩(500)의 외부에 배치된다. 피드백부(182)는 임의의 입력 전압 V_1 에도 같은 출력 전압 V_0 을 낼 수 있도록 하는 피드백 컨트롤 시스템이다. 피드백부(182)는 개별(discrete) 상용소자들로 구성될 수 있다. 따라서 IC 칩(500)의 외부에서, 상황에 맞게 필요한 보상 회로를 튜닝 가능할 수 있다. 하지만 본 발명은 이에 한정되는 것은 아니며, 실시예에 따라서 피드백부(182)의 일부 소자(예: 저항)가 IC 칩(500)에 함께 내재화될 수도 있다.
- [0120] 필터부(183)는 DC 전압/전류 필터로, 전력변환부(181)의 출력단에 위치할 수 있다. 다만 본 발명은 이에 한정되지 않으며, 전력관리부(180)이 승압 컨버터인 경우, 전력변환부(181)의 입력단에 필터부가 위치할 수도 있다. 한편 필터부(183)는 IC 칩(500)의 외부에서, 개별 상용소자들로 구성될 수 있다.
- [0121] 전력관리부(180)는 전력변환부(181), 피드백부(182), 및 필터부(183)를 통해 최종적으로 V_0 을 출력할 수 있다. 전력관리부(180)의 최종 출력 전압 V_0 은 증폭부(130)의 능동회로부(131)에 입력된다. V_0 은 능동회로부(131)를 구동하기에 최적의 전압 레벨로 설정될 수 있다.

- [0123] 도 6은 도 5에 도시된 전력변환부(181)의 보다 구체적인 일 예를 도시한다.
- [0124] 도 5 및 도 6을 함께 참조하면, 전력변환부(181)의 제어회로(20)는, 전압 재분배 회로(21), 보호회로(22), 펄스폭 변조 회로(23), 제로전류 감지기(24), 소프트 스타트 회로(25)를 포함할 수 있다. 도 6의 레귤레이터(30)는 도 5의 레귤레이터(30)에 상응한다.
- [0125] 레귤레이터(30)는 입력 전압 V_i 로부터 전력변환부(181)의 내부 회로를 구동하기 위한 DC 저전압을 생성할 수 있다. 레귤레이터(30)로부터 생성된 DC 저전압은 예를 들면 5V 수준일 수 있다.
- [0126] 전압 재분배 회로(21)는 레귤레이터(30)에서 생성된 DC 저전압을 입력받을 수 있다. 전압 재분배 회로(21)는 레귤레이터(30)로부터 입력된 DC 저전압을, IC 내부 회로 블록들에 적합한 DC 바이어스 전압으로 재분배한다. 예를 들면 전압 재분배 회로(21)는 BGR(band gap reference) 블록, Ramp generator 블록 등에 DC 바이어스 전압을 재분배할 수 있다. 전압 재분배 회로(21)는 마스터 바이어스(master bias) 등으로 지칭될 수 있다.
- [0127] 보호회로(22)는 각종 상황에 대한 하나 이상의 보호회로들을 포함할 수 있다. 일 실시예에서 보호회로(22)는 저전압 보호회로(Under Voltage Lock Out, UVLO)를 포함할 수 있다. 저전압 보호회로는 레귤레이터(30)의 출력 전압이 지정된 전압 이하로 떨어질 경우, 불안정한 동작을 차단하기 위해 전력변환부(181)의 동작을 강제로 턴오프시킬 수 있다.
- [0128] 일 실시예에서 보호회로(22)는 단락보호회로(Short Current Protection, SCP)를 포함할 수 있다. 단락보호회로는 단락 전류로부터 전력변환부(181)를 보호할 수 있다.
- [0129] 일 실시예에서 보호회로(22)는 과전류 보호회로(Over Current Protection, OCP)를 포함할 수 있다. 과전류 보호회로는 과전류로부터 전력변환부(181)를 보호할 수 있다.
- [0130] 일 실시예에서 보호회로(22)는 온도보호회로(Thermal Shutdown, TSD)를 포함할 수 있다. 온도보호회로는 예를 들면 과전류와 같은 이유로 IC의 온도가 지정된 값보다 커지면 보호를 위해 회로를 셧다운할 수 있다.
- [0131] 펄스폭 변조 회로(23)는 제어회로(20)의 핵심 기능을 수행한다. 펄스폭 변조 회로(23)는 임의의 입력 전압 범위에서 일정한 출력 전압(V_o)을 출력하기 위해 필요한 스위칭 신호인, 펄스폭 변조(PWM) 신호를 생성한다. 펄스폭 변조 회로(23)에서 생성된 PWM 신호에 따라 제1 스위치(41) 및 제2 스위치(42)가 선택적으로 온 또는 오프되면서 전압 신호(V_{sw})를 생성할 수 있다. IC 칩(500)의 일 단자(SW)를 통해 출력된 전압 신호는 필터부(183) 및 피드백부(182)를 거쳐서 출력 DC 전압(V_o)으로 능동회로부(131)에 공급될 수 있다.
- [0132] 일 실시예에 따르면 펄스폭 변조 회로(23)는 BGR(band gap reference) 블록, 경사전위 발생기(ramp generator) 블록, 에러 증폭기(Error Amplifier, EA), 비교기(comparator), 및 RS 래치(latch)를 포함할 수 있다.
- [0133] 일 실시예에서 BGR(band gap reference) 블록은, 온도나 전압의 변화에도 일정한 전압 V_{REF} 을 출력하기 위한 전압 바이어스 회로이다. BGR 블록은, 온도나 전압이 변화하더라도 일정한 전압 V_{REF} 를 에러 증폭기(EA)에 공급할 수 있다.
- [0134] 경사전위 발생기(ramp generator) 블록은, PWM 신호를 생성하는 데 필요한 ramp 신호(V_{RAMP})와 클럭(CLK) 신호를 생성할 수 있다.
- [0135] 에러 증폭기(EA)는 피드백 회로에 필요한 증폭기이다. 에러 증폭기(EA)의 입력단자 중 하나는 IC 칩(500)의 일 단자(FB)를 통해 피드백부(182)에 연결될 수 있다. IC 칩(500) 외부의 피드백부(182)는 IC 칩(500)의 FB 단자를 통해 에러 증폭기(EA)의 비반전단자에 연결될 수 있다.
- [0136] 비교기는, 에러 증폭기(EA)의 출력 신호(EA_OUT)와 경사전위(V_{RAMP}) 신호의 비교에 기초하여 디지털 신호를 출력할 수 있다. 한편 에러 증폭기(EA)의 출력 단자는 IC 칩(500)의 일 단자(EA0)를 형성할 수 있다. IC 칩(500) 외부의 피드백부(182)는 상기 단자(EA0)를 통해 에러 증폭기(EA)의 출력단과 연결될 수 있다. 상기 단자(EA0)는 비교기의 입력단자 중 비반전단자에 상응할 수 있다.
- [0137] RS 래치(latch)는 클럭(CLK) 신호에 기초하여 PWM 신호를 스위치부(40)에 전달할 수 있다.
- [0138] PWM 신호는 온 또는 오프의 디지털 신호에 따라 제1 스위치(41) 및 제2 스위치(42)를 켤 수 있다. 이 때 짧은

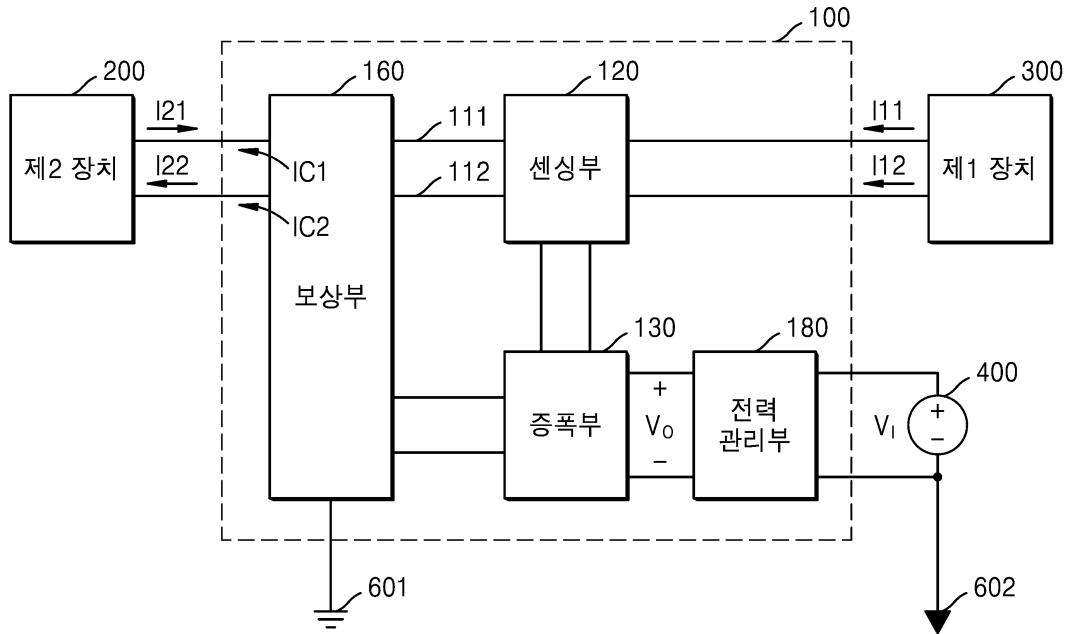
시간이라도 제1 스위치(41) 및 제2 스위치(42)가 동시에 켜지는 경우, 과전류로 인해 MOSFET이 손상될 수 있다. 따라서 제1, 제2 스위치(41, 42)가 동시에 켜지는 상황을 방지하기 위해 스위치부(40)는 비중복(non-overlap) 회로(46)를 포함할 수 있다.

- [0139] RS 래치에서 출력된 PWM 신호는 스위치부(40)의 비중복 회로(46)로 전달될 수 있다. 비중복 회로(46)는 제1 스위치(41)와 제2 스위치(42)가 모두 꺼져 있는 매우 짧은 시간 구간을 발생시킬 수 있다. 상기 짧은 시간 구간은 데드 타임(dead-time)으로 지칭될 수 있고, 예를 들면 수십 나노초(nsec)일 수 있다. 비중복 회로(46)는 데드 타임 생성기(dead-time generator)로 지칭될 수 있다.
- [0140] 한편 제1, 제2 스위치(41, 42)는 MOSFET일 수 있다. 제1 스위치(41)는 하이 측(high side) MOSFET, 제2 스위치(42)는 로우 측(low side) MOSFET일 수 있다. MOSFET은 게이트 단의 입력 커패시턴스가 크기 때문에, 충분한 출력을 가진 제1, 제2 드라이버(43, 44)가 MOSFET의 앞 단에 배치될 수 있다.
- [0141] 한편 제어회로(20)는 제로전류 감지기(24)를 더 포함할 수 있다.
- [0142] 만약 로우 측 MOSFET인 제2 스위치(42)에 0 A 또는 역전류가 발생하는 상황이면, 효율을 위해 전력관리부(180)가 불연속 모드(discontinuous current mode, DCM)로 동작해야 한다. 이를 위해 제로전류 감지기(24)는 제2 스위치(42)에 역전류가 감지되는 경우, 제2 스위치(42)에 입력되는 PWM 신호를 차단할 수 있다.
- [0143] 한편 제어회로(20)는 소프트 스타트 회로(25)를 더 포함할 수 있다.
- [0144] 전력관리부(180)(즉, 컨버터)가 오프 상태에서 갑자기 구동하게 되면, 출력 커패시터 등에 순간적으로 전압이 걸려서 과도 전류가 발생할 수 있고, MOSFET 등이 고장날 수 있다. 이를 방지하기 위해 소프트 스타트 회로(25)는, 컨버터가 갑자기 구동되는 상황에서도 출력 전압 등을 천천히 상승시킬 수 있다.
- [0146] 도 7은 본 발명의 다른 일 실시예에 따른 능동형 전류 보상 장치(100A-2)의 구성을 개략적으로 도시한다. 이하에서는 도 1 내지 도 6을 참조하여 설명한 내용과 중복되는 내용의 설명은 생략한다.
- [0147] 도 7을 참조하면 능동형 전류 보상 장치(100A-2)는 제1 장치(300)와 연결되는 대전류 경로(111, 112, 113) 각각에 공통 모드로 입력되는 제1 전류(I11, I12, I13)를 능동적으로 보상할 수 있다.
- [0148] 이를 위해 능동형 전류 보상 장치(100A-2)는 세 개의 대전류 경로(111, 112, 113), 센싱 변압기(120A-2), 증폭부(130A), 보상 변압기(140A), 보상 커패시터부(150A-2)를 포함할 수 있다.
- [0149] 전술한 실시예에 따른 능동형 전류 보상 장치(100A, 100A-1)와 대비하여 살펴보면, 도 7에 도시된 실시예에 따른 능동형 전류 보상 장치(100A-2)는 세 개의 대전류 경로(111, 112, 113)를 포함하고, 이에 따라 센싱 변압기(120A-2) 및 보상 커패시터부(150A-2)의 차이점이 있다. 따라서 이하에서는 상술한 차이점을 중심으로 능동형 전류 보상 장치(100A-2)에 대해 설명한다.
- [0150] 능동형 전류 보상 장치(100A-2)는 서로 구분되는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)를 포함할 수 있다. 일 실시예에 따르면, 제1 대전류 경로(111)는 R상, 제2 대전류 경로(112)는 S상, 제3 대전류 경로(113)는 T상의 전력선일 수 있다. 제1 전류(I11, I12, I13)는 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113) 각각에 공통 모드로 입력될 수 있다.
- [0151] 센싱 변압기(120A-2)의 1차 측(121A-2)은 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각에 배치되어, 2차 측(122A-2)에 유도 전류를 생성할 수 있다. 세 개의 대전류 경로(111, 112, 113) 상의 제1 전류(I11, I12, I13)에 의해 센싱 변압기(120A-2)에 생성되는 자속 밀도는 서로 보강될 수 있다.
- [0152] 도 7에 도시된 실시예에 따른 능동형 전류 보상 장치(100A-2)에서 증폭부(130A)는, 전술한 증폭부(130A)에 상응할 수 있다.
- [0153] 보상 커패시터부(150A-2)는 보상 변압기(140A)에 의해 생성된 보상 전류(IC1, IC2, IC3)가 제1, 제2, 제3 대전류 경로(111, 112, 113) 각각으로 흐르는 경로를 제공할 수 있다.
- [0154] 능동형 전류 보상 장치(100A-2)는, 출력 측(즉, 제2 장치(200) 측)에, 감결합 커패시터부(170A-2)를 더 포함할 수 있다. 감결합 커패시터부(170A-2)에 포함된 각 커패시터의 일 단은, 각각 제1 대전류 경로(111), 제2 대전류 경로(112) 및 제3 대전류 경로(113)에 연결될 수 있다. 상기 각 커패시터의 반대 단은, 전류 보상 장치(100A-2)의 제1 기준전위(601)에 연결될 수 있다.

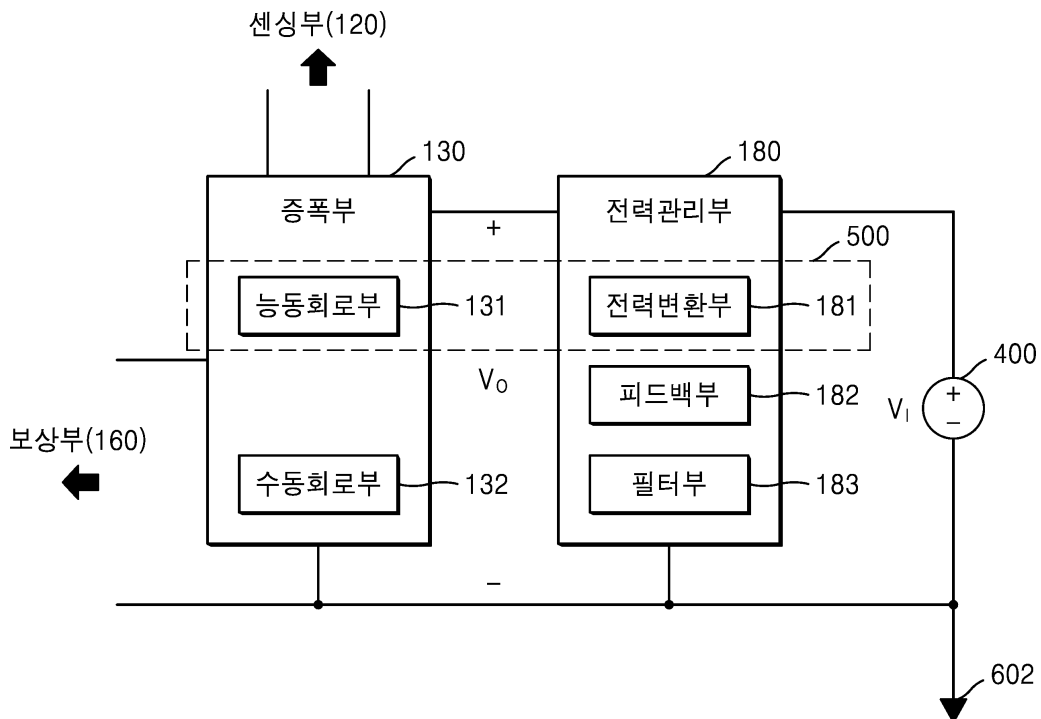
- [0155] 감결합 커패시터부(170A-2)는 능동형 전류 보상 장치(100A-2)의 보상 전류의 출력 성능이 제2 장치(200)의 임피던스 값의 변화에 따라 크게 변동되지 않도록 할 수 있다. 감결합 커패시터부(170A-2)의 임피던스(Z_f)는, 노이즈 저감의 대상이 되는 제1 주파수 대역에서 지정된 값보다 작은 값을 가지도록 설계될 수 있다. 감결합 커패시터부(170A-2)의 결합으로 인해, 전류 보상 장치(100A-2)는, 어떤 시스템(예: 3상 3선 시스템)에서든 독립적인 모듈로써 이용될 수 있다.
- [0156] 일 실시예에 따르면, 능동형 전류 보상 장치(100A-2)에서 감결합 커패시터부(170A-2)는 생략될 수 있다.
- [0157] 이와 같은 실시예에 따른 능동형 전류 보상 장치(100A-2)는 3상 3선의 전력 시스템의 부하에서 전원으로 이동하는 제1 전류(I11, I12, I13)를 보상(또는 상쇄)하기 위해 사용될 수 있다.
- [0158] 본 발명의 기술적 사상에 따라, 다양한 실시예들에 따른 능동형 전류 보상 장치는 3상 4선 시스템에도 적용될 수 있도록 변형될 수 있음은 물론이다.
- [0160] 본 발명의 다양한 실시예들에서 증폭부(130A)에 포함된 능동회로부(131A)와 전력관리부(180)에 포함된 전력변환부(181)는, 물리적으로 하나의 IC 칩(500)에 집적화될 수 있다. IC 칩(500)은, 전원장치(400)로부터 임의 범위의 전압 V_1 가 입력되더라도, 전력변환부(181)를 통해, 내부의 능동회로부(131A)를 구동하기에 최적화된 전압 V_0 로 변환하여 능동회로부(131A)를 구동할 수 있다. 따라서 IC 칩(500)은 독립된 부품으로써 범용성을 가지고 상용화될 수 있다. 또한 증폭부(130A)에 포함된 능동회로부(131A)는 주변 시스템의 특성에 무관하게 안정적으로 동작할 수 있다.
- [0162] 본 발명에서 설명하는 특정 실행들은 일 실시 예들로서, 어떠한 방법으로도 본 발명의 범위를 한정하는 것은 아니다. 명세서의 간결함을 위하여, 종래 전자적인 구성들, 제어 시스템들, 소프트웨어, 상기 시스템들의 다른 기능적인 측면들의 기재는 생략될 수 있다. 또한, 도면에 도시된 구성 요소들 간의 선들의 연결 또는 연결 부재들은 기능적인 연결 및/또는 물리적 또는 회로적 연결들을 예시적으로 나타낸 것으로서, 실제 장치에서는 대체 가능하거나 추가의 다양한 기능적인 연결, 물리적인 연결, 또는 회로 연결들로서 나타내어질 수 있다.
- [0163] 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등한 또는 이로부터 등가적으로 변경된 모든 범위는 본 발명의 사상의 범주에 속한다고 할 것이다.

도면

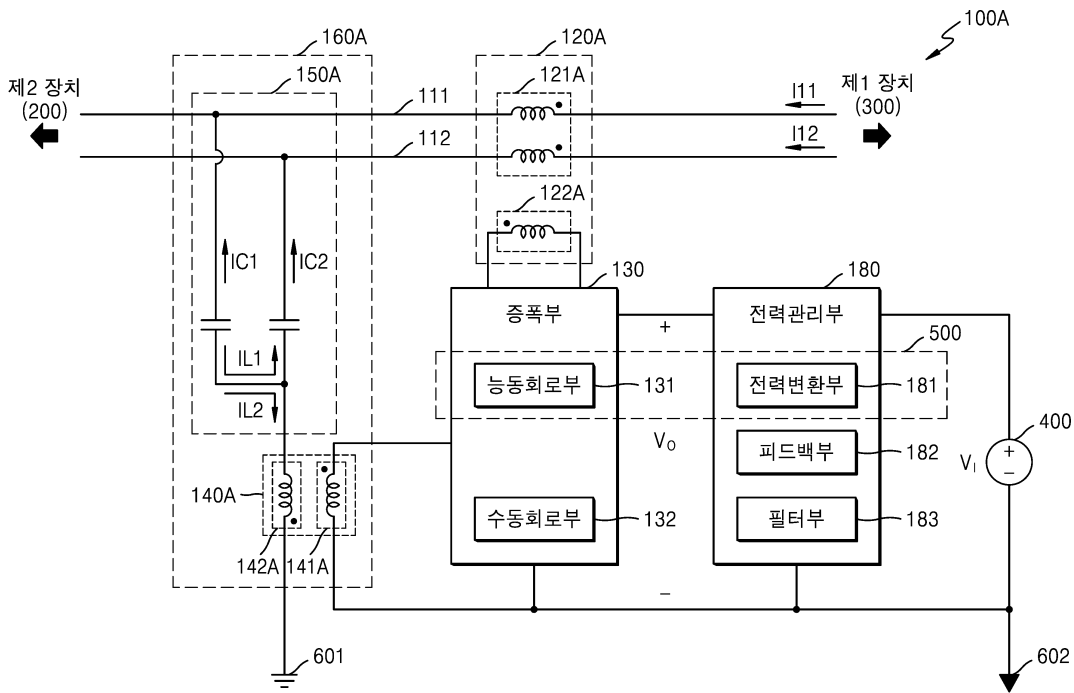
도면1



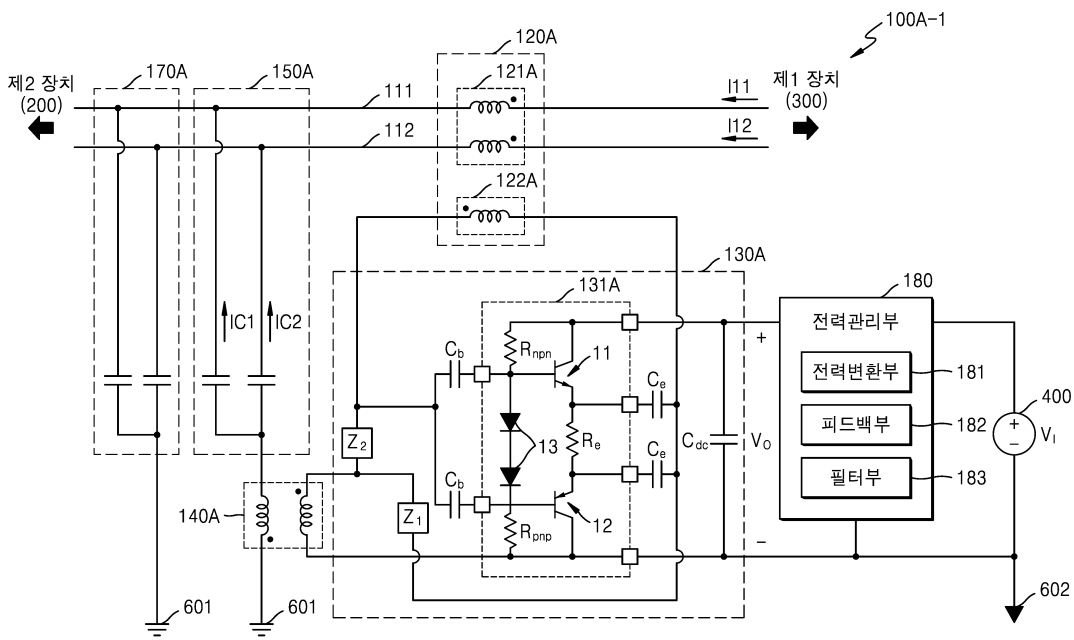
도면2



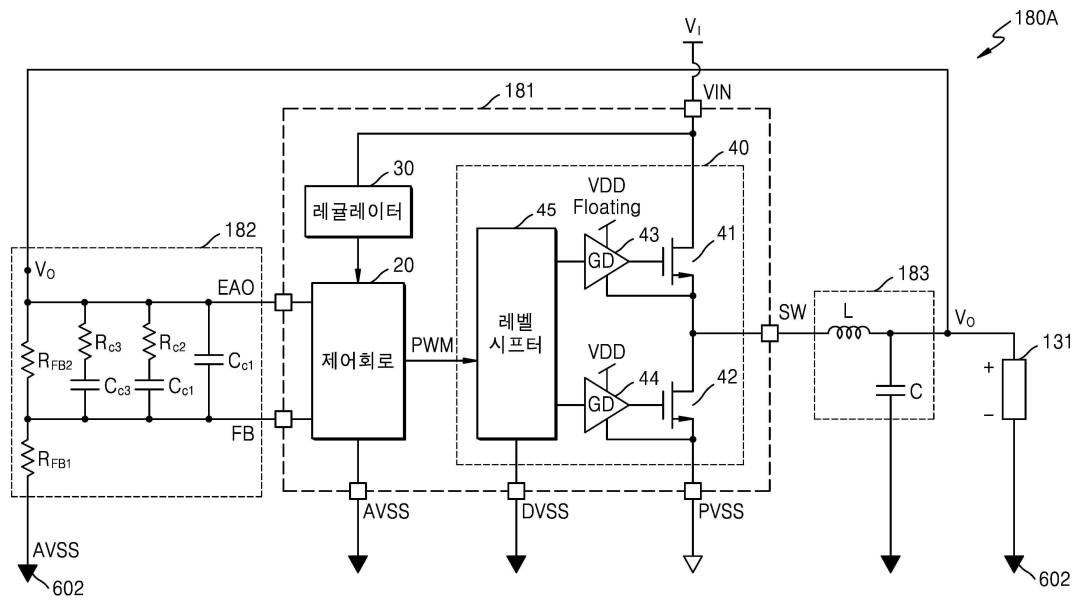
도면3



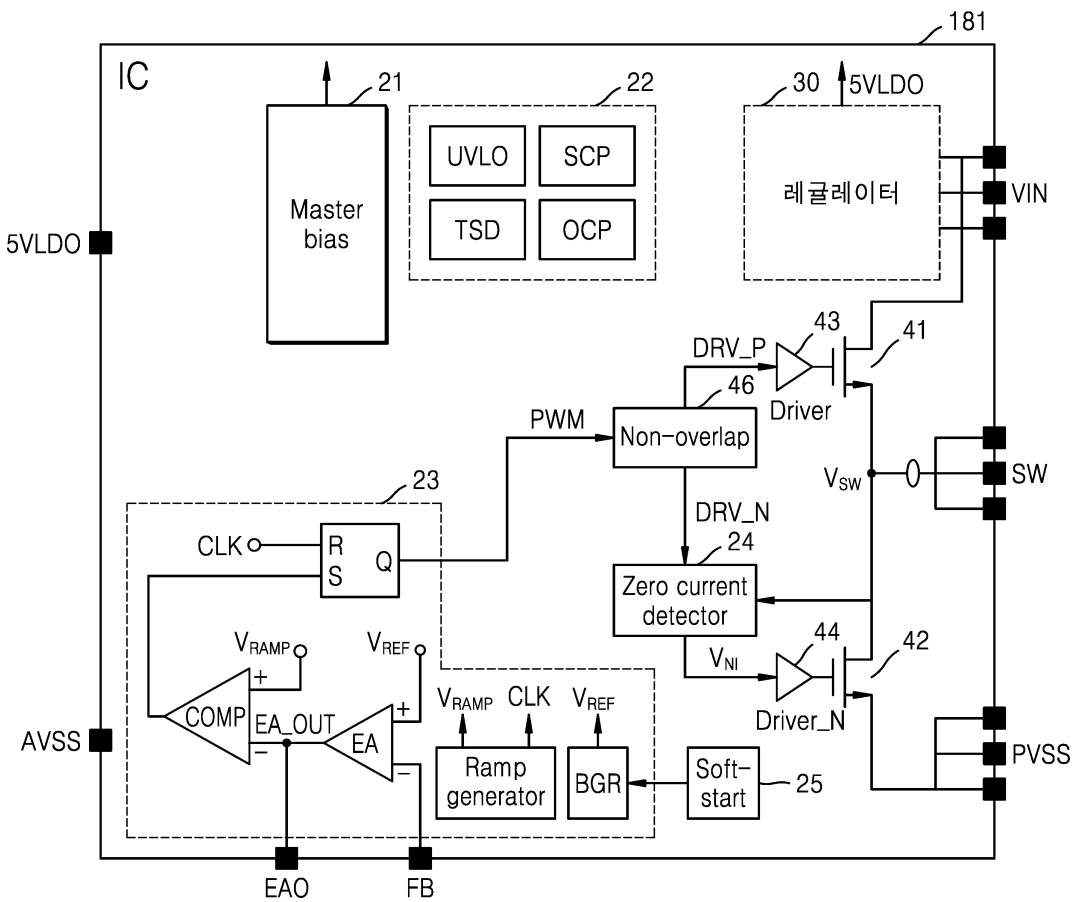
도면4



도면5



도면6



도면7

