

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成21年7月30日(2009.7.30)

【公開番号】特開2007-334772(P2007-334772A)

【公開日】平成19年12月27日(2007.12.27)

【年通号数】公開・登録公報2007-050

【出願番号】特願2006-168121(P2006-168121)

【国際特許分類】

G 06 F 13/36 (2006.01)

【F I】

G 06 F 13/36 3 1 0 E

【手続補正書】

【提出日】平成21年6月16日(2009.6.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1及び第2のP C Iバス間におけるデータ転送を制御するデータ転送装置であって、

第1及び第2のP C Iバス間でトランザクションを転送するブリッジ手段と、

前記第1及び第2のP C Iバス間でD M A転送を行うD M A転送手段と、

前記ブリッジ手段によるトランザクションの転送と、前記D M A転送手段によるD M A転送との転送の順序を制御する順序制御手段とを有し、

前記順序制御手段は、

リードトランザクションの転送は、実行待ちのD M A転送及びライトトランザクションがない場合に、前記ブリッジ手段により実行され、

ライトトランザクション、及び当該ライトトランザクションより先に生成されたD M A転送が実行待ちの場合、

前記実行待ちのD M A転送の起動条件が成立していれば前記実行待ちのD M A転送が前記D M A転送手段により実行され、

前記実行待ちのD M A転送の起動条件が成立していないければ前記実行待ちのライトトランザクションの転送が前記ブリッジ手段により実行されるように、前記転送の順序を制御することを特徴とするデータ転送装置。

【請求項2】

前記D M A転送の起動条件は、前記D M A転送の転送先となるP C Iバスのアドレスが取得されていることを特徴とする請求項1記載のデータ転送装置。

【請求項3】

前記データ転送の転送先となるP C Iバスのアドレスは、前記D M A転送の転送先のP C Iバスの記述子によって取得されることを特徴とする請求項1記載のデータ転送装置。

【請求項4】

第1及び第2のP C Iバス間におけるデータ転送を制御するデータ転送装置の制御方法であって、

第1及び第2のP C Iバス間でトランザクションを転送するブリッジ工程と、

前記第1及び第2のP C Iバス間でD M A転送を行うD M A転送工程と、

前記ブリッジ工程におけるトランザクションの転送と、前記D M A転送工程におけるD M A転送との転送の順序を制御する順序制御工程とを有し、

前記順序制御工程は、

リードトランザクションの転送は、実行待ちのDMA転送及びライトトランザクションがない場合に、前記ブリッジ工程により実行され、

ライトトランザクション、及び当該ライトトランザクションより先に生成されたDMA転送が実行待ちの場合、

前記実行待ちのDMA転送の起動条件が成立していれば前記実行待ちのDMA転送が前記DMA転送工程により実行され、

前記実行待ちのDMA転送の起動条件が成立していなければ前記実行待ちのライトトランザクションの転送が前記ブリッジ工程により実行されるように、前記転送の順序を制御することを特徴とするデータ転送装置の制御方法。

#### 【請求項5】

前記DMA転送の起動条件は、前記DMA転送の転送先となるPCIバスのアドレスが取得されていることを特徴とする請求項4記載のデータ転送装置の制御方法。

#### 【請求項6】

第1及び第2のPCIバス間におけるデータ転送を制御するデータ転送装置の制御手順をコンピュータに実行させるためのプログラムであって、

第1及び第2のPCIバス間でトランザクションを転送するブリッジ手順と、

前記第1及び第2のPCIバス間でDMA転送を行うDMA転送手順と、

前記ブリッジ手順におけるトランザクションの転送と、前記DMA転送手順におけるDMA転送との転送の順序を制御する順序制御手順と、をコンピュータに実行させ、

前記順序制御手順は、

リードトランザクションの転送は、実行待ちのDMA転送及びライトトランザクションがない場合に、前記ブリッジ手順により実行され、

ライトトランザクション、及び当該ライトトランザクションより先に生成されたDMA転送が実行待ちの場合、

前記実行待ちのDMA転送の起動条件が成立していれば前記実行待ちのDMA転送が前記DMA転送手順により実行され、

前記実行待ちのDMA転送の起動条件が成立していなければ前記実行待ちのライトトランザクションの転送が前記ブリッジ手順により実行されるように、前記転送の順序を制御することを特徴とするプログラム。

#### 【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明は、第1及び第2のPCIバス間におけるデータ転送を制御する技術に関するものである。

#### 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

本発明は、第1及び第2のPCIバス間におけるデータ転送を制御するデータ転送装置であって、第1及び第2のPCIバス間でトランザクションを転送するブリッジ手段と、前記第1及び第2のPCIバス間でDMA転送を行うDMA転送手段と、前記ブリッジ手段によるトランザクションの転送と、前記DMA転送手段によるDMA転送との転送の順序を制御する順序制御手段とを有し、前記順序制御手段は、リードトランザクションの転送は、実行待ちのDMA転送及びライトトランザクションがない場合に、前記ブリッジ手

段により実行され、ライトトランザクション、及び当該ライトトランザクションより先に生成されたDMA転送が実行待ちの場合、前記実行待ちのDMA転送の起動条件が成立していれば前記実行待ちのDMA転送が前記DMA転送手段により実行され、前記実行待ちのDMA転送の起動条件が成立していないければ前記実行待ちのライトトランザクションの転送が前記ブリッジ手段により実行されるように、前記転送の順序を制御することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

本発明によれば、第1及び第2のPCIバス間におけるトランザクションの転送とDMA転送のパフォーマンスを向上させることができる。