



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0133821
(43) 공개일자 2016년11월23일

(51) 국제특허분류(Int. Cl.)
H01L 43/02 (2006.01) H01L 43/08 (2006.01)
H01L 43/10 (2006.01)
(52) CPC특허분류
H01L 43/02 (2013.01)
H01L 43/08 (2013.01)
(21) 출원번호 10-2015-0066853
(22) 출원일자 2015년05월13일
심사청구일자 2015년05월13일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
포항공과대학교 산학협력단
경상북도 포항시 남구 청암로 77 (지곡동)
(72) 발명자
이경진
서울특별시 노원구 중계로 195 신안동진아파트 105동 305호
이현우
경상북도 포항시 남구 지곡로 155 교수아파트 8동 703호
박병국
대전광역시 유성구 문지로 14 과학기술원 교수아파트 1동 401호
(74) 대리인
특허법인 누리

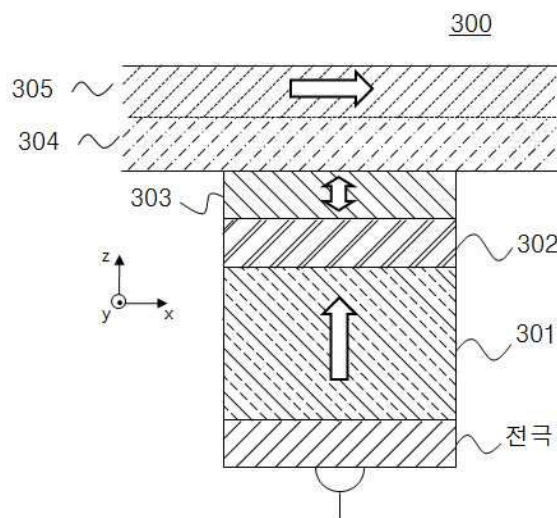
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 자기 메모리 소자

(57) 요약

자기 메모리 소자는, 고정 자성층, 절연층 및 자유 자성층이 각각 순차적으로 적층된 터널 접합 단위셀들, 상기 단위셀들에 면내 전류를 공급하며, 상기 자유 자성층에 인접하게 배치된 반강자성(antiferromagnetic)층 및 상기 반강자성층에 인접하게 배치되며 면내 자기이방성을 갖는 강자성층을 갖는 도선체 및 상기 터널 접합 단위셀들 각각에 독립적으로 선택 전압을 인가하는 전압 인가부를 포함하고, 상기 면내 전류 및 상기 선택 전압에 의해서 터널 접합 단위셀들 각각의 자화 방향을 선택적으로 변화시킬 수 있다.

대표도 - 도3



(52) CPC특허분류
H01L 43/10 (2013.01)

명세서

청구범위

청구항 1

고정 자성층, 절연층 및 자유 자성층이 각각 순차적으로 적층된 터널 접합 단위셀들;

상기 단위셀들에 면내 전류를 공급하며, 상기 자유 자성층에 인접하게 배치된 반강자성(antiferromagnetic)층 및 상기 반강자성층에 인접하게 배치되며 면내 자기이방성을 갖는 강자성층을 갖는 도선체; 및

상기 터널 접합 단위셀들 각각에 독립적으로 선택 전압을 인가하는 전압 인가부를 포함하고,

상기 면내 전류 및 상기 선택 전압에 의해서 터널 접합 단위셀들 각각의 자화 방향을 선택적으로 변화시킬 수 있는 것을 특징으로 하는 자기 메모리 소자.

청구항 2

제1항에 있어서,

상기 고정 자성층 및 상기 자유 자성층은 Fe, Co, Ni, B, Si, Zr, Pt, Tb, Pd, Cu 및 W 이 이루는 강자성체 군으로부터 선택된 적어도 하나의 물질로 이루어진 것을 특징으로 하는 자기 메모리 소자.

청구항 3

제1항에 있어서, 상기 절연층은 AlO_x , MgO, TaO_x , ZrO_x 및 이들의 혼합물 중에서 선택되는 물질로 이루어지는 것을 특징으로 하는 자기 메모리 소자.

청구항 4

제1항에 있어서,

상기 도선체에 포함된 상기 반강자성층 및 상기 강자성층 각각은 Co, Fe, Ni, O, N, Cu, Ta, Pt, W, Hf, Ir, Rh, Pd, Gd, Bi, Ir 및 Mn이 이루는 금속 군에서부터 선택된 적어도 하나를 포함하는 것을 특징으로 하는 자기 메모리 소자.

청구항 5

제1항에 있어서,

상기 반강자성층은 페리자성 특성을 갖는 물질로 이루어지고 상기 자유자성층에 면접하게 구비된 것을 특징으로 하는 자기 메모리 소자.

청구항 6

제1항에 있어서, 상기 도선체는 상기 자유 자성층에 수평 방향의 교환 바이어스 자기장을 유도하고 상기 도선체에 흐르는 전류는 스핀-궤도 스핀토크를 발생시키는 것을 특징으로 하는 자기 메모리 소자.

청구항 7

제1항에 있어서, 상기 반강자성층 및 상기 강자성층은 상호 면접하도록 구비된 것을 특징으로 하는 자기 메모리 소자.

청구항 8

제1항에 있어서, 상기 반강자성층 및 상기 강자성층은 수평 자기장하에 열적 어닐링 공정을 통하여 상기 강자성층은 상기 반강자성층에 수평 방향의 교환 바이어스를 유도하는 것을 특징으로 하는 자기 메모리 소자.

발명의 설명

기술분야

[0001] 본 발명은 스핀전달토크 방식의 자기 메모리 소자에 관한 것으로서, 더욱 상세하게는 자기터널접합을 이루는 단위셀에 포함된 자유 자성층의 자화를 반전시켜 데이터를 저장하거나 읽는 자기 메모리 소자에 관한 것이다.

배경기술

[0002] 강자성체(ferromagnetic material)는 외부에서 자기장을 인가하지 않더라도 자발적으로 자화가 되어 있는 물질을 말한다. 상기 강자성체로 이루어진 두 개의 강자성층들 사이에 절연 물질로 이루어진 절연층이 삽입된 자기터널접합 구조(제1 강자성층/절연층/제2 강자성층)를 갖는 터널 접합 단위셀이 구비된다.

[0003] 여기서 상기 제1 및 제2 강자성층들 사이의 상대적인 자화 방향에 따라 전기 저항이 달라지는 터널 자기저항 효과가 발생한다. 이는 자기터널접합 구조에서 업스핀과 다운스핀을 갖는 전자들 각각이 절연층을 터널링해 흐르는 정도가 서로 다르기 때문에 발생한다. 결과적으로, 상기 터널 자기저항 효과로 인하여 상기 제1 및 제2 강자성층들 사이의 상대적인 자화방향이 상기 터널 접합 단위셀에 흐르는 전류를 제어할 수 있다.

[0004] 한편, 뉴턴의 제3 법칙인 작용-반작용 법칙에 따라, 자화방향이 전류의 흐름을 제어할 수 있다면, 그 반작용으로 전류를 흐르게 하여 강자성층의 자화방향을 제어하는 것 역시 가능하다. 자기터널접합 구조를 이루는 자기접합 단위셀의 수직(두께) 방향으로 전류가 흐를 경우, 제1 자성층(고정 자성층)에 의해 스핀 분극된 전류가 제2 자성층(자유 자성층)을 통과하면서 자신의 스핀 각운동량을 자유 자성층의 자화(magnetization)에 전달하게 된다. 이러한 스핀 각운동량의 전달에 의해 자화가 느끼는 토크를 스핀전달토크(spin-transfer-torque)라고 하며, 상기 스핀전달토크를 이용하여 자유 자성층의 자화를 반전시키거나 지속적으로 회전시킬 수 있다.

[0005] 도 1은 종래의 스핀전달토크를 이용한 자기 메모리 소자의 구조를 설명하기 위한 단면도이다.

[0006] 도 1을 참조하면, 종래의 자기 메모리 소자는 막 면에 대하여 수직인 자화를 갖는 강자성층들 및 이들 사이에 개재된 절연층으로 이루어진 터널 접합 단위셀을 포함한다.

[0007] 즉, 상기 자기 메모리 소자는 제1 전극, 제1 자성층(고정 자성층, 101)/절연층(102)/전류에 의해 자화의 방향이 변하는 제2 자성층(자유 자성층, 103)으로 구비된 터널 접합 단위셀 및 제2 전극을 포함한다. 여기서, 제2 자성층은 전극에 연결되어 막면에 대하여 수직인 방향으로 흐르는 전류에 의해 자화반전이 유도된다. 이때 고정 자성층과 자유 자성층 자화의 상대적인 방향에 따라 높은 저항과 낮은 저항의 두 가지 전기적 신호가 구현되는데, 이를 "0" 또는 "1"의 정보로 기록하는 자기 메모리 소자의 응용이 가능하다.

[0008] 한편, 자유 자성층의 자화를 제어하는 제어원으로서 전류가 아닌 외부 자기장이 이용될 경우, 소자의 크기가 작아질수록 반-선택 셀(half-selected cell)문제가 발생하여 소자의 고집적화에 제약이 따른다. 반면, 소자에 전류를 인가하여 발생하는 스핀전달토크를 이용할 경우에는, 소자의 크기에 무관하게 선택적인 셀의 자화반전이 용이하다.

[0009] 상술한 전류를 이용한 스핀전달토크 방식의 자기 메모리 소자에 따르면, 자유 자성층에 발생하는 스핀전달토크의 크기는 인가된 전류밀도의 양에 의해 결정된다. 따라서 자유 자성층의 자화반전을 위한 임계전류밀도가 존재한다.

[0010] 고정 자성층과 자유 자성층이 모두 수직 자기이방성을 갖는 물질로 구성된 경우, 임계전류밀도 J_c 는 다음 [수학식 1]과 같다.

[0011] [수학식 1]

$$J_c = \frac{2e}{\hbar} \frac{\alpha M_s d}{\eta} (H_{K\perp} - N_d M_s) = \frac{2e}{\hbar} \frac{\alpha M_s d}{\eta} (H_{K,eff})$$

[0012]

[0013] 여기서, α 는 Gilbert 감쇠상수이며, $\hbar(=1.05 \times 10^{-34} \text{ J} \cdot \text{s})$ 는 Planck 상수를 2π 로 나눈 값이고, $e(=1.6 \times 10^{-19} \text{ C})$ 는 전자의 전하량, η 는 물질 및 전체 구조에 의해 결정되는 스핀분극효율 상수로 0과 1 사이의 값을 가지며,

M_S 는 자성체의 포화자화양, d 는 자유 자성층의 두께, $H_{K\perp}=(2K_{\perp}/M_S)$ 는 자유 자성층의 수직 자기이방성 자계이며, K_{\perp} 는 자유 자성층의 수직 자기이방성 에너지밀도이며, 자유 자성층의 수직방향의 유효이방성자계 $H_{K,eff}$ 는 $H_{K,eff}=(H_{K\perp}-N_dM_S)$ 로 정의되며, N_d 는 수직 방향의 유효 감자계 상수로 CGS 단위로 기술하였을 때, 자유 자성층의 모양에 따라 0과 4π 사이의 값을 갖는다.

[0014] 한편, 고집적 메모리 소자에 포함된 자기 접합 단위셀의 크기가 줄어들게 되면 상온에서의 열에너지에 의해 기록된 자화방향이 임의적으로 바뀌는 초상자성 한계가 발생한다. 이로써, 기록된 자기정보가 원하지 않게 지워지는 문제가 발생된다. 열에너지에 저항하여 평균적으로 자화방향이 유지되는 시간(τ)은 하기 [수학식 2]와 같다.

[0015] [수학식 2]

$$\tau = \tau_0 \exp\left(\frac{K_{eff}V}{k_B T}\right) = \tau_0 \exp\left(\frac{H_{K,eff}M_S V}{2k_B T}\right)$$

[0016]

[0017] 여기서, τ 는 시도주파수의 역수로 1 ns 정도이며, K_{eff} 는 자유 자성층의 유효 자기이방성 에너지 밀도($=H_{K,eff}M_S/2$), V 는 자유 자성층의 부피, k_B 는 볼츠만 상수($=1.381 \times 10^{-16}$ erg/K), T 는 켈빈 온도이다.

[0018] 또한, $K_{eff}V/k_B T$ 가 자기 메모리 소자의 열적 안정성(Δ)으로 정의된다. 비휘발성 메모리로서의 상용화를 위해서는 일반적으로 $\Delta > 50$ 의 조건이 만족되어야 한다. 소자의 고집적화를 위해 자유 자성층의 부피(V)를 줄이게 되면, $\Delta > 50$ 의 조건을 만족시키기 위해 K_{eff} 를 증가시켜야 한다.

[0019] 하지만, 자유 자성층의 유효 자기이방성 에너지 밀도(K_{eff})가 증가할 경우, 임계전류밀도 J_c 가 증가하는 문제가 발생할 수 있다.

[0020] 이와 같이 하기 도 1에서 나타낸 기존 구조에서 스핀전달토크를 이용해 자화반전을 유도하는 경우 열적 안정성(Δ)과 임계전류밀도(J_c)가 모두 K_{eff} 에 비례하기 때문에, 상용화가 가능할 정도로 충분히 높은 Δ 와 충분히 낮은 J_c 를 동시에 만족시키기는 매우 어렵다.

[0021] 뿐만 아니라, 일반적으로 자기터널접합에 전류를 인가하는 소자(예를 들어 트랜지스터)에서 제공할 수 있는 전류의 양은 전류를 인가하는 소자의 크기에 비례하는데 이는 임계전류밀도(J_c) 이상의 전류밀도를 인가하기 위해서는 적정 값 이상의 소자 크기를 유지해야 한다는 것을 의미한다. 따라서 J_c 이상의 전류를 인가하기 위한 전류 공급부의 크기가 자기 메모리 소자의 고집적화에 있어 한계점이 될 수 있다.

[0022] 또한, 기존 구조에서 전류가 자기터널접합을 통해 흐를 때 절연층의 두께가 두꺼워질수록 터널링하는 전자의 업스핀과 다운스핀의 차이는 더 커짐에 따라 터널 자기저항이 증가한다. 하지만 상기 절연층이 두꺼워질수록, 터널링하는 전류 자체의 양이 감소함에 따라 자화반전을 위한 스핀전달토크를 자유 자성층의 자화에 효과적으로 전달하는 것이 어려워진다. 즉, 절연체의 두께가 두꺼워지면 터널 자기저항 값이 커져 매우 빠른 속도로 자화 상태를 읽을 수 있지만 동시에 전류밀도 자체가 감소함에 따라 터널 자기저항값 및 전류 밀도값을 동시에 만족시키는 소자의 구현에 어려움이 있다.

[0023] 도 2는 종래의 스핀-궤도 스핀전달토크와 외부자기장을 이용한 터널 접합 단위셀들을 포함하는 자기 메모리 소자를 설명하기 위한 단면도이다.

[0024] 도 2를 참조하면, 최근 본 출원의 발명자들 중 일 인이 발명하여 출원하여 등록된 스핀-궤도 스핀전달토크를 이용한 자기 메모리(도 2; 대한민국 등록특허 제10-1266791호)는 상기 기술한 문제점들을 해결할 수 있다. 종래 자기터널접합 구조를 수직방향으로 흐르는 전류에 의한 스핀전달토크로 자유 자성층의 자화 반전을 유도하는 구조에서 존재하였던 두 가지 문제점을 해결할 수 있다. 즉, (i) 임계전류밀도와 열적 안정성이 동일한 물질 변수인 K_{eff} (자유 자성층의 유효 자기이방성 에너지 밀도)에 비례하기 때문에 상용화에 필요한 충분히 낮은 임계전류

밀도와 충분히 높은 열적 안정성을 동시에 만족시키기 어렵다는 문제와, (ii) 자기터널접합 구조의 절연체를 두 겹께 하면 터널 자기저항이 커져서 자화 상태를 보다 빠르게 읽을 수 있지만 동시에 전류밀도 자체가 감소하여 자화 상태를 변경하는 것이 어렵다는 문제점이 해결할 수 있다.

[0025] 나아가, 자기 메모리 소자의 고집적화를 구현시키기 위하여, 자유 자성층에 인접하게 배치되고 비자성 특성을 갖는 도선이 구비된다. 상기 도선에 흐르는 면내 전류에 의해 발생하는 스핀홀 효과 (spin hall effect) 혹은 라쉬바 효과 (Rashba effect)에 의한 스핀-궤도 스핀전달토크에 의해서 자유 자성층의 자화반전을 유도하고, 각각의 자기터널접합 메모리 셀마다 선택적으로 인가되는 전압을 이용하여 각 셀의 선택적인 자화반전이 가능한 자기 메모리 소자를 제공한다.

[0026] 그러나 기존의 스핀-궤도 스핀전달토크를 이용한 자기 메모리를 구동하기 위해서는 추가적인 면내 자기장이 필수적이다. 이는 스핀-궤도 스핀전달토크 중 수직자화의 스위칭을 유도하는 반감쇠 성분인 (antidamping torque: τ_A) 아래와 같이 주어지기 때문이다.

[0027] [수학식 3]

$$\tau_A = \gamma C_J \hat{m} \times (\hat{m} \times \hat{y})$$

[0028]

[0029] 여기서, γ 는 자기회전 상수 (gyromagnetic ratio)이고, C_J 는 스핀-궤도 스핀토크의 반감쇠 성분의 크기를 자기장 단위로 나타낸 것으로 전류밀도에 비례하고, \hat{m} 는 자유층 자화방향의 단위 벡터이고, \hat{y} 는 전류방향 (\hat{x})과 자기터널접합의 수직 방향 (\hat{z})에 모두 수직인 방향의 단위 벡터이다.

[0030] 충분히 큰 전류밀도가 인가된 경우 τ_A 가 0이 될 때까지 자화방향 \hat{m} 이 변하게 되고, 그 결과 \hat{m} 은 \hat{x} 방향으로 흐르는 전류의 부호에 따라 $+\hat{y}$ 방향 혹은 $-\hat{y}$ 방향으로 정렬된다. 즉, 전류 밀도가 인가되기 직전 수직방향 ($+\hat{z}$ 혹은 $-\hat{z}$)으로 정렬되어있던 자화는 스핀-궤도 스핀전달토크가 인가되면 전류의 부호에 따라 $+\hat{y}$ 방향 혹은 $-\hat{y}$ 방향으로 정렬된다.

[0031] 이후, 이 상태에서 전류를 끄면 수직자기이방성으로 인해 각각 절반1/2의 확률로 $+\hat{z}$ 혹은 $-\hat{z}$ 으로 정렬하게 된다. 즉 스핀-궤도 스핀전달토크만 인가하는 경우에는 스위칭 후의 자화방향을 선택적으로 결정할 수 없다. 반면에, 스핀-궤도 스핀전달토크를 이용한 터널 접합 단위셀을 메모리 소자로 적용하기 위하여, 선택적으로 스위칭 후의 자화방향을 결정할 수 있어야 한다.

[0032] 스위칭 후의 자화방향을 선택적으로 결정하기 위하여, 스핀-궤도 스핀전달토크와 함께 면내 자기장을 인가하는 경우, 전류가 인가되어있을 때의 자화방향이 \hat{y} 방향에서 벗어나 수직성분을 갖게 된다. 따라서 스핀-궤도 스핀전달토크와 면내 자기장을 동시에 인가하면 선택적 스위칭이 가능하다 (I. M. Miron 등, Nature 476, 189 (2011) 참조).

[0033] 그러나, 추가적인 면내 자기장을 갖추기 위해서는 자기메모리 어레이(array) 전체에 일정한 자기장을 인가하기 위한 추가 회로가 구비되거나 전류에 의해 자기장을 생성하는 추가적인 도선을 구비하거나 자기터널접합의 일부 구조에 면내 자기장을 발생시키는 추가적인 수평 자성층을 구비해야 한다. 이는 추가적인 전력손실로 인한 손실 및 전체 층 두께의 증가로 인한 제조 비용 상승 등의 문제를 야기한다.

발명의 내용

해결하려는 과제

- [0034] 본 발명의 일 목적은, 자기터널접합 구조에서 충분히 낮은 임계전류밀도와 충분히 높은 열적 안정성을 동시에 만족시키고, 터널 자기저항을 높이면서 동시에 전류밀도를 증대시킬 수 있는 스핀전달토크 자기 메모리 소자를 제공하는 것이다.
- [0035] 또한, 종래 면내 전류에 의한 스핀-궤도 스핀전달토크로 자유 자성층의 자화반전을 유도하는 구조에서 존재하는 또 다른 문제점인 외부 자기장의 필요성을 제거해 외부 자기장의 추가없이 고집적화를 구현할 수 있는 자기 메모리 소자를 제공하는 것이다.

과제의 해결 수단

- [0036] 본 발명의 실시예들에 따른 자기 메모리 소자는, 고정 자성층, 절연층 및 자유 자성층이 각각 순차적으로 적층된 터널 접합 단위셀들, 상기 단위셀들에 면내 전류를 공급하며, 상기 자유 자성층에 인접하게 배치된 반강자성(antiferromagnetic)층 및 상기 반강자성층에 인접하게 배치되며 면내 자기이방성을 갖는 강자성층을 갖는 도선체 및 상기 터널 접합 단위셀들 각각에 독립적으로 선택 전압을 인가하는 전압 인가부를 포함하고, 상기 면내 전류 및 상기 선택 전압에 의해서 터널 접합 단위셀들 각각의 자화 방향을 선택적으로 변화시킬 수 있다.
- [0037] 본 발명의 일 실시예에 있어서, 상기 고정 자성층 및 상기 자유 자성층은 Fe, Co, Ni, B, Si, Zr, Pt, Tb, Pd, Cu 또는 W 으로 이루어질 수 있다.
- [0038] 본 발명의 일 실시예에 있어서, 상기 절연층은 AlO_x , MgO, TaO_x 또는 ZrO_x 으로 이루어질 수 있다.
- [0039] 본 발명의 일 실시예에 있어서, 상기 도선체에 포함된 상기 반강자성층 및 상기 강자성층 각각은 Co, Fe, Ni, O, N, Cu, Ta, Pt, W, Hf, Ir, Rh, Pd, Gd, Bi, Ir 또는 Mn으로 이루어질 수 있다.
- [0040] 본 발명의 일 실시예에 있어서, 상기 반강자성층은 페리자성 특성을 갖는 물질로 이루어지고 상기 자유자성층에 면접하게 구비될 수 있다.
- [0041] 본 발명의 일 실시예에 있어서, 상기 도선체는 상기 자유 자성층에 수평 방향의 교환 바이어스 자기장을 유도하고 상기 도선체에 흐르는 전류는 스핀-궤도 스핀토크를 발생시킬 수 있다.
- [0042] 본 발명의 일 실시예에 있어서, 상기 반강자성층 및 상기 강자성층은 상호 면접하도록 구비될 수 있다.
- [0043] 본 발명의 일 실시예에 있어서, 상기 반강자성층 및 상기 강자성층은 수평 자기장하에 열적 어닐링 공정을 통하여 상기 강자성층은 상기 반강자성층에 수평 방향의 교환 바이어스를 유도할 수 있다.

발명의 효과

- [0044] 본 발명의 실시예들에 따른 자기 메모리 소자는 자유 자성층에 인접한 도선체를 따라 면내 전류가 흐를 때 자유 자성층에 스핀-궤도 스핀토크가 발생한다. 한편, 상기 도선체에 포함된 반강자성 특성을 갖는 반강자성층 및 면내 자기이방성을 갖는 강자성층 사이의 교환상호작용으로 인해 반강자성층에 반강자성 규칙(antiferromagnetic order)이 발생하고, 상기 반강자성 규칙으로 인해 자유 자성층에 수평 교환 바이어스 자기장(exchange bias field)이 유기된다.
- [0045] 이로써, 별도의 외부 자기장의 도움없이 자유 자성층의 자화를 반전시키고, 각 자기 메모리 셀마다 인가되는 선택 전압에 의해 각 셀이 포함한 자유 자성층의 자기이방성을 변화시키거나 일반적인 스핀전달토크를 발생시켜 그 특정 셀을 선택적으로 자화 반전시킬 수 있다. 결과적으로, 스핀-궤도 스핀토크에 의한 자화반전에 있어서 임계전류밀도는 종래의 구조에서와 마찬가지로 자유 자성층의 수직 자기이방성과 부피에도 비례하지만 스핀 홀 혹은 라쉬바 효과에 의해 발생하는 인가 전류에 대한 스핀전류의 양에 반비례한다.
- [0046] 따라서, 소자의 고집적화를 위해 소자의 부피를 감소시킬 경우, 수직 자기이방성을 증가시켜 열적 안정성을 확보하고 동시에 발생하는 스핀전류의 양을 효과적으로 증가시켜 이를 통해 임계전류밀도를 감소시킬 수 있다. 즉, 소자의 열적 안정성 확보와 임계전류밀도를 동시에 만족시키는 메모리 소자이다.
- [0047] 한편, 스핀-궤도 스핀토크를 발생시켜 자화를 반전시키는 전류가 소자를 통해 수직 방향으로 흐르는 것이 아니라 도선체의 면내로 흐른다. 따라서, 상기 전류를 공급하기 위한 전류 공급부가 자기터널접합 구조를 갖는 터널

접합 단위셀들로 이루어진 어레이 바깥에 배치될 수 있다. 이로 인하여 터널 접합 단위셀들의 크기에 관계없이 전류 공급부의 크기 또는 배열이 비교적 자유롭게 조절될 수 있다. 따라서 스핀-궤도 스핀토크를 발생시켜 자화반전을 가능하게 하는 임계전류밀도 이상의 값을 획득하기 위하여 상기 전류 공급부가 상대적으로 큰 전류를 상기 도선체에 공급할 수 있다는 장점이 있다.

[0048] 또한, 종래 구조에서 전자가 터널 접합 단위셀 내의 절연층을 터널링해 스핀토크를 자유 자성층의 자화에 전달해주는 것과는 달리 스핀-궤도 스핀토크는 도선과 인접한 자유 자성층 계면에서 발생한다. 따라서, 상대적으로 많은 양의 전류가 자기터널접합 구조 내 절연층을 반드시 터널링 하여 흐를 필요는 없다. 따라서 절연층의 두께를 증가시켜 터널 자기저항을 충분히 증가시키더라도 임계전류밀도에는 영향을 주지 않을 수 있다.

[0049] 결과적으로, 절연층의 두께가 증가될 경우, 임계전류밀도와는 관계없이 터널 자기저항이 증가하여 자화 상태를 읽는 속도가 증가할 수 있다.

[0050] 나아가, 상기 절연층이 전자가 터널링 가능한 수준의 두께로 유지될 경우 수직 전류에 의한 기존 스핀토크의 전달 효과에 더하여 면내 전류에 의한 스핀-궤도 스핀토크의 효과가 추가적으로 발생할 수 있다. 이로써, 종래의 수직전류에 의한 기존 스핀토크 전달 효과만을 이용하여 자화 반전시키기 위해 요구되는 전류밀도에 비해 현저히 낮은 전류밀도가 상기 절연층을 통해 흐르므로, 자기 메모리 소자의 구동을 위한 전력 소비의 감소와 더불어 자기 메모리 소자에 포함된 절연층의 안정성이 개선될 수 있다.

도면의 간단한 설명

- [0051] 도 1은 종래의 스핀전달토크를 이용한 자기 메모리 소자의 구조를 설명하기 위한 단면도이다.
- 도 2는 종래의 스핀-궤도 스핀전달토크와 외부자기장을 이용한 자기터널접합 구조의 터널 접합 단위셀들을 포함하는 자기 메모리 소자를 설명하기 위한 단면도이다.
- 도 3은 본 발명의 일 실시예에 따른 자기 메모리 소자를 설명하기 위한 단면도이다.
- 도 4는 본 발명의 일 실시예에 따른 복수개의 터널 접합 단위셀들이 도선체에 연결되어 있는 자기 메모리 소자를 설명하기 위한 단면도이다.
- 도 5a는 종래의 스핀-궤도 스핀전달토크 자기 메모리 소자에 면내 교류전류를 인가하여 스핀-궤도 스핀전달토크를 측정할 그래프이다.
- 도 5b는 본 발명의 일 실시예에 따라 반강자성층을 갖는 도선체로부터 발생하는 스핀-궤도 스핀전달토크를 측정할 그래프이다.
- 도 6은 도 2에 도시된 종래의 스핀-궤도 스핀토크 이용 자기 메모리 소자에 외부 자기장이 가해지지 않은 상태에서 비자성 도선에 면내 전류를 인가하였을 때 발생하는 자유 자성층의 자화반전 여부를 나타낸 그래프이다.
- 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 스핀-궤도 스핀토크 이용 자기 메모리 소자에 포함된 도선체에 면내 전류만을 인가하였을 때 발생하는 자유 자성층의 자화반전 여부를 나타낸 그래프들이다.

발명을 실시하기 위한 구체적인 내용

[0052] 이하, 첨부한 도면을 참조하여 본 발명의 실시예들에 대해 상세히 설명한다. 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 첨부된 도면에 있어서, 대상물들의 크기와 양은 본 발명의 명확성을 기하기 위하여 실제보다 확대 또는 축소하여 도시한 것이다.

[0053] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

[0054] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "구비하다" 등의 용어는 명세서 상에 기재된 특징, 단계, 기능, 구성요소 또는 이들을 조합한 것이

존재함을 지정하려는 것이지, 다른 특징들이나 단계, 기능, 구성요소 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

- [0055] 한편, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0056] 도 3은 본 발명의 일 실시예에 따른 자기 메모리 소자를 설명하기 위한 단면도이다.
- [0057] 도 3을 참조하면, 본 발명의 실시예들에 따른 자기 메모리 소자는 터널 접합 단위셀, 도전체 및 전압 인가부를 포함한다.
- [0058] 상기 터널 접합 단위셀은 수직방향의 자화를 갖는 고정 자성층(301), 절연층(302) 및 자유 자성층(303)을 포함한다.
- [0059] 상기 자유 자성층(303)은 상기 도전체에 흐르는 면내 전류와 전기장에 의해 선택적으로 자화의 방향이 변하며 수직 자기이방성을 가질 수 있다.
- [0060] 상기 고정 자성층(301) 및 상기 자유 자성층(303)은 Fe, Co, Ni, B, Si, Zr, Pt, Tb, Pd, Cu 또는 W 으로 이루어질 수 있다.
- [0061] 상기 고정 자성층(301)은 X층 및 Y층으로 이루어진 2층층이 n개 적층되어 이루어진 다층박막((X/Y)_n, n≥1)의 다층박막 구조물을 포함할 수 있다.
- [0062] 상기 고정 자성층(301)은 제1 자성층, 비자성층 및 제2 자성층으로 이루어진 반강자성체 구조를 가질 수 있다. 이때, 상기 제1 자성층 및 상기 제2 자성층은 각각 독립적으로 Fe, Co, Ni, B, Si, Zr, Pt, Tb, Pd, Cu, W 또는 Ta 으로 이루어 질 수 있다. 나아가, 상기 비자성층은 Ru, Cu, W, Hf, 또는 Ta 를 포함할 수 있다.
- [0063] 이와 다르게, 상기 고정 자성층(301)은 반강자성층, 제1 자성층, 비자성층 및 제2 자성층으로 이루어진 교환바리어스된 반강자성체 구조를 가질 수 있다.
- [0064] 상기 도전체는 상기 단위셀에 포함된 자유 자성층에 인접하게 배치된 반강자성층(304) 및 상기 반강자성층(304)에 인접하게 배치된 강자성층(305)을 포함한다.
- [0065] 상기 강자성층(305)은 상기 반강자성층(304)에 인접하게 배치된다. 예를 들면 상기 강자성층(305)은 상기 반강자성층(304) 상에 상호 면접하도록 배치된다. 또한 상기 강자성층(305)은 면내 자기이방성을 가진다. 이때, 자유 자성층(303)의 자화반전을 위해 도전체(304 및 305)에 흐르는 전류는 면내방향으로 흐른다.
- [0066] 상기 반강자성층(304)은 그 상부에 면접한 상기 강자성층(305)에 의해 면내 방향으로 반강자성 정렬을 한다. 상기 반강자성층(304)은 상기 반강자성층의 하부에 인접한 수직 자유 자성층(303)에 수평방향의 교환 바이어스 자기장을 제공할 수 있다.
- [0067] 상기 반강자성층(304)은 페리자성(ferrimagnetic property)을 갖는 물질로 이루어질 수 있다.
- [0068] 상기 전압 인가부(미도시)는 복수의 터널 접합 단위셀들 중 자화반전을 위해 선택하고자 하는 단위셀에 선택 전압을 인가한다. 이로써, 상기 단위셀들 중 특정 단위셀이 선택된다. 상기 선택된 단위셀에 포함된 자유 자성층(303)의 자기 이방성이 변경되거나 상기 선택 전압에 의해 발생하는 수직방향 전류에 의한 스핀전달토크가 상기 자유 자성층(303)의 자화에 전달될 수 있다. 이 상태에서 외부에 구비된 전류 공급부가 상기 반강자성층(304)을 통해 적정 크기의 면내 전류를 공급하면, 자유 자성층(303)은 스핀-궤도 스핀토크를 전달받아 자화반전을 하게 된다.
- [0069] 상기 도전체(304 및 305) 내에 면내 전류가 흐를 경우 업스핀과 다운스핀의 전자는 스핀-궤도 상호작용에 의해 각기 다른 방향으로 편향되는 스핀 홀 혹은 라쉬바 효과가 발생하고, 이로 인해 면내 전류의 방향에 수직인 모든 방향으로 스핀 전류가 발생한다. 이때 각 방향으로 발생한 스핀 전류는 그 방향에 수직으로 편향된 스핀성분을 가지고 있다. 도 3에 표시된 좌표계에 의거하여, 반강자성층(304) 내의 면내 전류가 x 방향으로 흐르는 경우, 발생한 스핀 전류 중 -z 방향 성분으로 흐르는, 즉 자유 자성층(303)에 입사하는 스핀 전류는 y 방향 또

는 -y 방향의 스핀성분을 가지며 자유 자성층(303)로 유입된다.

- [0070] 상기 자유 자성층(303)으로 유입된 스핀 전류에 의해 자유 자성층(303)은 스핀-궤도 스핀 토크를 받게 된다. 상기 도선체(304 및 305)에 의하여 자유 자성층(303)에 유입된 교환 바이어스 자기장(미도시)과 함께 스핀토크를 받은 자유 자성층(303)은 외부 자기장의 도움 없이 자화반전된다.
- [0071] 여기서 상기 교환 바이어스 자기장은 상기 외부 자기장의 역할을 대체하며 스핀-궤도 스핀토크에 대한 자화 반응의 균형을 깨뜨려 인가되는 전류의 방향에 따라 +z 축에서 -z 축으로, 또는 -z 축에서 +z 축과 같이 어느 한 방향으로 자화반전을 가능하게 한다.
- [0072] 종래의 자기터널접합 구조를 수직방향으로 흐르는 전류에 의한 스핀전달토크를 이용하여 자유 자성층의 자화반전을 유도한다. 반면에, 본 발명의 실시예들에 따른 자기 메모리 소자는 자유 자성층(303)에 인접하고, 반강자성층(304) 및 면내 자기이방성을 갖는 강자성층(305)으로 이루어진 상기 도선체에 흐르는 면내 전류에 의한 스핀-궤도 스핀토크를 이용하여 자유 자성층(303)의 자화반전을 외부 자기장없이 유도될 수 있다.
- [0073] 또한, 본 발명의 실시예에 따른 자기 메모리 소자는 복수의 터널접합 단위셀들 중에 특정 단위셀에 인가되는 선택 전압을 통하여 각 특정 단위셀을 선택적으로 자화반전시킬 수 있다.
- [0074] 이에 의해서, 종래의 자기터널접합 구조를 수직방향으로 흐르는 전류로 구동되는 구조가 갖고 있었던 낮은 임계 전류밀도와 높은 열적안정성을 동시에 만족시킬 수 없었던 문제점을 해결함과 동시에 자기터널접합 구조의 절연층을 두껍게 하면 터널 자기저항이 커져서 자화 상태를 보다 빠르게 읽을 수 있지만 동시에 전류밀도가 낮아져서 자화 상태를 변경하는 것이 어렵다는 문제를 동시에 해결할 수 있다.
- [0075] 나아가, 본 발명의 실시예들에 따른 자기 메모리 소자는 구조상으로 자화반전을 위한 임계전류밀도가 열적 안정성 및 터널 자기저항을 결정하는 절연층 두께와도 독립적으로 분리된 구조이다. 또한, 셀 선택을 위해 선택 셀에 선택 전압을 인가하여 자유 자성층의 자기이방성의 변화를 이용하거나 스핀-궤도 스핀토크와 함께 선택 전압에 의해 발생하는 기존 스핀토크를 동시에 이용할 수 있다.
- [0076] 또한 종래의 자기터널접합 구조의 자유 자성층에 인접한 비자성 도선에 면내 방향으로 인가된 전류로 구동되는 구조가 갖고 있었던, 추가적인 면내 자기장이 반드시 필요하다는 문제점을 해결할 수 있다.
- [0077] 나아가, 본 발명의 실시예들에 따른 자기 메모리 소자에 있어서, 소자의 크기를 줄여 고집적화를 구현하는 동시에 열적 안정성을 유지하고 임계전류밀도를 낮추면서 터널 자기 저항(tunnel magnetic resistance; TMR)을 높여 자기 메모리 소자의 읽는 속도를 개선할 수 있다.
- [0078] 본 발명의 일 실시예에 있어서, 상기 도선체에 인가되는 면내 전류는 상기 도선체에 연결되어 전류를 공급하는 전류 공급부가 추가적으로 구비될 수 있다. 한편, 각 단위셀에 인가되는 선택 전압은 각 셀에 연결되어 전압을 인가하는 전압 인가부로부터 제공된다. 상기 전류 공급부는 및 상기 전압 인가부는 예를 들면, 트랜지스터 혹은 다이오드를 포함할 수 있다.
- [0079] 한편, 상기 전압 인가부는 복수 개의 터널 접합셀들 중에서 특정 자기터널접합 셀을 선택적으로 자화 반전시키기 위하여 특정 셀에 전압, 즉 전기장을 인가할 수 있다.
- [0080] 터널 접합 단위셀들 중 선택된 특정 단위셀에 수직방향으로 전압, 즉 전기장을 가하면 상기 특정 단위셀에 포함된 자유 자성층의 수직 자기이방성 에너지밀도 K_{\perp} 가 변하게 된다. 즉, 터널 접합 단위셀에 선택 전압이 인가되면 전기장이 형성되고 형성된 전기장으로 인해 자유 자성층에 포함된 자성체의 수직 자기이방성 에너지 밀도가 변화된다.
- [0081] 예를 들어, 선택 전압 V 를 인가할 때 줄어드는 수직 자기이방성 에너지 밀도의 크기를 $\Delta K_{\perp}(V)$ 로 정의하면, 자유 자성층의 수직방향의 유효이방성자계 $H_{k,eff}$ 는 $H_{k,eff} = 2(K_{\perp} - \Delta K_{\perp}(V)) / (M_S - M_d M_S)$ 로 치환된다. 따라서, 전압을 인가하였을 때 $H_{k,eff}$ 가 감소하게 된다. $H_{k,eff}$ 는 자유 자성층의 자화가 수직방향으로 얼마나 강하게 유지되는가를 나타내는 척도이므로, 전압을 인가하여 $H_{k,eff}$ 를 감소시키는 것으로 인하여, 자유 자성층의 자화를 반전시키는 것이 보다 용이해진다.
- [0082] 또한 터널 접합 단위셀에 수직방향으로 선택 전압을 인가하면, 자기터널접합의 저항에 따라 수직방향 전류가 일부 발생한다. 이 수직방향 전류는 고정 자성층(301)에 의해 스핀분극되어 스핀-궤도 스핀토크 이외에 또 다른 일반적인 스핀전달토크를 자유자성층(303)에 발생시키며 결과적으로 스위칭에 필요한 전체 전력을 줄이며 선택

적 스위칭이 가능하도록 한다.

- [0083] 도 4는 본 발명의 일 실시예에 따른 복수개의 터널 접합 단위셀들이 도선체에 연결되어 있는 자기 메모리 소자를 설명하기 위한 단면도이다.
- [0084] 도 4를 참조하면, 본 발명의 일 실시예에 따른 자기 메모리 소자는 복수 개의 터널 접합 단위셀들이 반강자성층 및 강자성층을 구비한 도선체에 접합되어 있다.
- [0085] 상기 반강자성층(304) 및 상기 반강자성층(304)에 인접하게 배치된 강자성층(305)에 연결된 전류 공급부는 상기 도선체를 통해 도선 면내로 전류가 흘러 도선체(304/305)에 접합되어있는 모든 단위셀들에 스핀-궤도 스핀토크를 유발한다.
- [0086] 이때, 각 단위셀마다 연결된 전압 인가부가 특정 단위셀에만 전압이 인가해져 전기장을 형성하며 그 특정 단위셀의 선택적인 자화반전을 가능하게 한다.
- [0087] 복수개의 터널 접합 단위셀들(401)이 도선체(304/305)에 접해 있을 때, 도선체(304/305)를 통해 면내 전류가 인가되면 상기 설명한 원리로 인해 특정 단위셀에 포함된 자유 자성층이 선택적으로 자화 반전될 수 있다.
- [0088] 상기 도선체(304/305)에 흐르는 면내 전류는 도선(304/305)의 끝단에 연결된 전류 공급부로부터 제공된다.
- [0089] 이때, 상기 도선체에 공급된 면내 전류에 의해 발생된 스핀-궤도 스핀 토크와 반강자성층(304)과 면내 자기이방성을 갖는 강자성층으로 구성된 도선체에 의해 수직 자유 자성층에 유도되는 수평 교환 바이어스 자기장의 크기가 자유 자성층의 수직 자기이방성을 극복하기에 충분히 큰 값이면 도선체에 연결되어있는 모든 단위셀들에 각각 포함된 자유 자성층이 자화반전된다.
- [0090] 하지만, 상대적으로 낮은 면내 전류가 공급된 상태에서 선택하고자 하는 특정 단위셀에만 독립적으로 선택 전압을 인가하면 선택한 단위셀에 포함된 자유 자성층의 수직 자기이방성이 감소하거나 수직전류에 의한 추가적인 스핀토크의 도움으로 선택적으로 선택된 단위셀만이 자화반전을 일으킬 수 있다.
- [0091] 상기 특정 단위셀에 독립적으로 인가되는 선택 전압은 각 셀에 독립적으로 연결된 전압 인가부로부터 제공된다. 이때 선택되지 않은 단위셀에는 도선체(304/305)를 통해 선택된 셀에서와 같은 면내 전류가 공급되지만 그 값이 상기 자유 자성층의 수직 자기이방성을 극복하기에 충분히 큰 값이 아니기 때문에 자화반전이 일어나지 않는다.
- [0092] 즉, 적절한 값의 면내 전류를 도선체(304/305)에 인가한 상태에서 선택하고자 하는 단위셀에만 선택 전압을 가해주면 선택한 단위셀만을 자화반전시킬 수 있다. 이 경우, 스핀-궤도 스핀토크를 발생시키는 면내 전류는 도선체(304/305)에 면내 방향으로 흐르므로 소자의 열적 안정성 및 터널자기저항과 독립적일 수 있고 따라서 열적 안정성의 확보, 터널자기저항의 증가를 동시에 만족시키는 자기 메모리 소자를 구현시킬 수 있다.
- [0093] 본 발명에 따른 자기 메모리 소자에서는 높은 전류 밀도를 얻기 위하여, 패터닝 기술을 이용하여 가능한 한 작은 크기의 구조로 구현함이 바람직하다.
- [0094] 본 발명의 효과가 발휘되기 위해서는, 수직 자기이방성을 갖는 자유 자성층에 인접하고 반강자성을 갖는 제1 도선층이 (i) 자유 자성층과 제1 도선층 사이의 계면에 수평 방향의 교환 바이어스 자기장을 유도하고, (ii) 제1 도선층 내로 흐르는 전류가 스핀-궤도 스핀토크를 발생시켜야 한다. 면내 자기이방성을 갖는 자성층과 인접한 반강자성층이 상기 면내 자기이방성을 갖는 자성층 자체에 수평방향의 교환 바이어스 자기장을 발생시키는 것은 공지의 사실이다. 그러나 수직 자기이방성을 갖는 자성층과 인접한 반강자성층이 상기 수직 자기이방성을 갖는 자성층 자체에 수평방향의 교환 바이어스 자기장을 발생시키는 것은 기술적으로 용의하지 않다. 이는 자성층과 인접한 반강자성층이 어떤 방향의 교환 바이어스 자기장을 발생시키는 지는 반강자성층과 인접한 자성층의 자화 방향에 의해 결정되기 때문이며, 보다 구체적으로 이는 교환 바이어스 자기장의 방향이 박막구조 제조 후 자기장 하에서 열적 어닐링 (annealing) 처리를 통해 설정되기 때문이다. 즉, 면내 자기이방성을 갖고 면내로 자화된 자성층과 인접한 반강자성층의 반강자성 규칙은 면내로 정렬되어 그 결과 수평방향의 교환 바이어스 자기장을 발생시키고, 다른 한편 수직 자기이방성을 갖고 막면에 수직으로 자화된 자성층과 인접한 반강자성층의 반강자성 규칙은 수직으로 정렬되어 그 결과 수직방향의 교환 바이어스 자기장을 발생시킨다.
- [0095] 본 발명의 효과가 발휘하기 위한 첫째 조건으로, 수직 자기이방성을 갖는 자유 자성층에 인접한 반강자성층이 수직 자기이방성을 갖는 자유 자성층에 수평방향의 교환 바이어스 자기장을 발생시켜야 한다.

- [0096] 본 발명에서는 수직 자기이방성을 갖는 자유 자성층과 인접한 반강자성층의 상면에 면접하도록 구비된 면내 자기이방성을 갖는 자성층이 구비된다. 따라서, 수평 자기장 하에 열적 어닐링 시 면내 자기이방성을 갖는 자성층과 반강자성층 사이의 교환 상호작용에 의해 반강자성층에 면내 방향의 반강자성으로 정렬된다. 이로써, 반강자성 규칙에 의해 다른 편에 인접한 수직 자기이방성을 갖는 자유 자성층에 수평방향의 교환 바이어스 자기장이 유도된다.
- [0097] 한편, 본 발명의 효과가 발현되기 위한 둘째 조건으로, 반강자성층을 갖는 도선에 흐르는 전류가 스핀-궤도 스핀토크를 발생시키기 위해서는 비정상 홀 효과 (anomalous Hall effect) 혹은 스핀 홀 효과가 발생하여야 한다. 최근 보고된 이론 연구 (H. Chen 등, Phys. Rev. Lett. 112, 017205 (2014))에 의하면 대표적인 반강자성 물질인 IrMn에서 매우 큰 비정상 홀 효과가 존재함을 예측하였다. 또한 최근 보고된 실험 연구 (J. B. S. Mendes 등, Phys. Rev. B 89, 140406(R), (2014))에 의하면, IrMn에서 Pt과 비슷한 수준의 매우 큰 역 스핀홀 효과 (inverse spin Hall effect)가 관측되었다. 역 스핀홀 효과는 온사거 관계 (Onsager relation)에 의해 스핀 홀 효과의 반작용이므로, 이 실험결과는 IrMn에 스핀 홀 효과가 존재함을 의미하지만 이 반작용, 즉 반강자성 물질에 의한 스핀-궤도 스핀전달토크는 실측된 바 없다. 본 발명에서는 IrMn에서 발생하는 스핀-궤도 스핀토크를 실측하여, 그 존재를 증명하였다.
- [0098] 따라서 본 발명의 효과가 발현되기 위해 요구되는 두 가지 조건, 즉 수직 자기이방성을 갖는 자유 자성층에 인접하고 반강자성을 갖는 도선이 (i) 자유 자성층에 수평 방향의 교환 바이어스 자기장을 유도하고, (ii) 도선 내로 흐르는 전류가 스핀-궤도 스핀토크를 발생시켜야 한다는 조건이 만족된다.
- [0099] <실시예>
- [0100] 본 발명에 따른 자기 메모리 소자의 효과를 확인하기 위해, 종래의 스핀-궤도 스핀전달토크를 갖는 비교예1로서, (Ta(5nm)/CoFeB(1nm)/MgO(1.6nm))를 준비하였다.
- [0101] 한편, 본 특허의 효과를 갖기 위해 수직 자화이방성을 갖는 자유 자성층인 CoFeB층에 인접하게 반강자성 특성을 갖는 IrMn (Ir:Mn=1:3)층이 구비된 실시예로서, (Ta(5nm)/IrMn(5nm)/CoFeB(1nm)/MgO(1.6nm))를 준비하였다.
- [0102] 상기 비교예1 및 실시예에 대해 각각 스핀-궤도 스핀전달토크의 부호를 측정하였다. 이때, 폭이 5 μm 인 홀 바로 패턴한 후 교류전류 (주파수 = 50Hz)를 인가하면서 lock-in 장비를 이용하여 1st harmonic 홀 신호 (V_{1w})와 2nd harmonic 홀 신호 (V_{2w})를 측정하였다.
- [0103] 또한, 외부자기장을 전류와 같은 방향 (x 방향) 혹은 막면 내에서 전류와 수직인 방향 (y 방향)으로 인가하면서 V_{1w} 와 V_{2w} 를 측정하였다. V_{1w} 측정을 통해 자화가 수직방향에서 얼마나 벗어나는지를 측정할 수 있으며, V_{2w} 측정을 통해 스핀-궤도 스핀전달토크의 부호 및 크기를 결정할 수 있다 (K. Garello 등, Nature Nanotechnology 8, 587-593 (2013)).
- [0104] 실험예1. 본 발명에 따른 소자에 대해 스핀-궤도 스핀전달토크의 발생 여부
- [0105] 도 5a는 종래의 스핀-궤도 스핀전달토크 자기 메모리 소자에 면내 교류전류를 인가하여 스핀-궤도 스핀전달토크를 측정한 그래프이다. 도 5b는 본 발명의 일 실시예에 따라 반강자성층을 갖는 도선체로부터 발생하는 스핀-궤도 스핀전달토크를 측정한 그래프이다.
- [0106] 도 5a 및 도 5b를 참조하면, V_{1w} 의 부호는 두 구조에서 동일하며, 외부 자기장 (B)을 x 혹은 y 방향으로 인가하여 얻은 V_{2w} 는 두 구조에서 부호가 반대임을 확인할 수 있다. 실시예에서 CoFeB 층(자유 자성층)에 인접한 반강자성 IrMn층(반강자성층)이 스핀-궤도 스핀전달토크를 만들며 그 부호가 Ta이 만드는 스핀-궤도 스핀전달토크와 반대임을 확인할 수 있다.
- [0107] 실험예2. 본 발명에 따른 소자에 대해 외부자기장 없이 인가된 전류만으로 자유 자성층의 자화반전 여부
- [0108] 도 6은 도 2에 도시된 종래의 스핀-궤도 스핀토크 이용 자기 메모리 소자에 외부 자기장이 가해지지 않은 상태

에서 비자성 도선에 면내 전류를 인가하였을 때 발생하는 자유 자성층의 자화반전 여부를 나타낸 그래프이다.

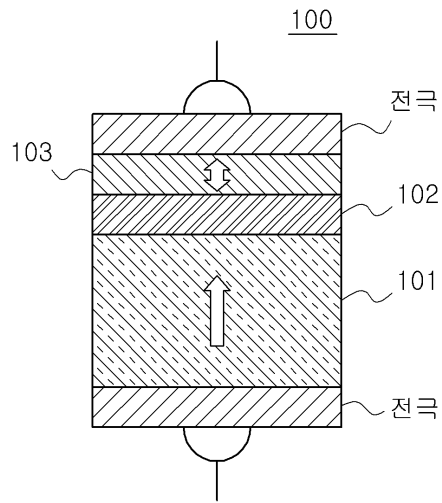
- [0109] 도 6을 참조하면, 종래 기술에 해당하는 구조 Ta(5nm)/Ti(5nm)/CoFeB(1nm)/MgO(1.6nm)에 대해 외부 자기장 없이 면내 전류를 인가하여 자화반전을 시도한 결과를 나타낸 그래프이다. 양의 전류 혹은 음의 전류를 인가하였을 때 자화의 정상화된 수직방향 성분 M_z 가 +1 혹은 -1로 변하지 않고 무작위적인 변화를 보인다. 이는 외부 자기장이 없는 상황에서는 스핀-궤도 스핀전달토크에 의해 수직자화를 특정 방향으로 자화반전 시킬 수 없다는 기존 결과(I. M. Miron 등, Nature 476, 189-193 (2011))와 일치함을 확인할 수 있다.
- [0110] 도 7a 및 도 7b는 본 발명의 일 실시예에 따른 스핀-궤도 스핀토크 이용한 자기 메모리 소자에 포함된 도선체에 면내 전류만을 인가하였을 때 발생하는 자유 자성층의 자화반전 여부를 나타낸 그래프들이다.
- [0111] 도 7a 및 도 7b를 참조하면, 본 발명의 실시예에 따른 자기 메모리 소자는 Ta(5nm)/CoFeB(3nm)/IrMn(3nm)/CoFeB(1nm)/MgO(1.6nm)의 구조를 가짐에 따라, 별도의 외부 자기장 없이 면내 전류를 인가하여 자화반전을 시도하였다.
- [0112] 실시예에 따른 자기 메모리 소자에 있어서 CoFeB(1nm)는 수직 자기이방성을 갖는 자유자성층이다. 한편, IrMn(3nm)는 반강자성층에 해당하며, CoFeB(3nm)는 면내 수직이방성을 갖는 강자성층에 해당한다.
- [0113] 도 7a를 참조하면, 자화반전 실험 전에 외부자기장 (B_{set})을 +x 방향으로 인가하여 면내 자화를 갖는 CoFeB(3nm)층을 +x 방향으로 완벽히 정렬한 후, 외부 자기장을 제거한 상황에서 면내 전류를 통해 자화반전 여부를 관측한 결과이다. 양의 전류를 인가하였을 때 M_z 가 +1에서 -1로 자화반전하며, 음의 전류가 인가되었을 때 M_z 가 -1에서 +1로 자화반전함을 보여준다. 즉 외부 자기장 없이 면내 전류만을 이용하여 선택적으로 수직자화의 자화반전이 가능함을 증명한다.
- [0114] 도 7b를 참조하면, 자화반전 실험 전에 외부자기장 (B_{set})을 -x 방향으로 인가하여 면내 자화를 갖는 CoFeB(3nm)층을 -x 방향으로 완벽히 정렬한 후, 외부 자기장을 제거한 상황에서 면내전류를 통해 자화반전 여부를 관측한 결과이다. 즉, +x 방향으로 B_{set} 을 인가한 (도 7a)와 비교하여 정확하게 반대방향의 자화반전이 관측되었다.
- [0115] 도 7a와 7b의 결과는 외부에서 자화반전 실험 전에 걸어준 B_{set} 에 의해 면내 교환 바이어스 자기장 방향이 설정되며, 그 결과 외부 자기장이 인가되지 않은 환경에서 면내 교환 바이어스 자기장이 외부 자기장과 같은 역할을 수행함으로써 선택적인 수직자화의 자화반전이 가능함을 증명한다.

부호의 설명

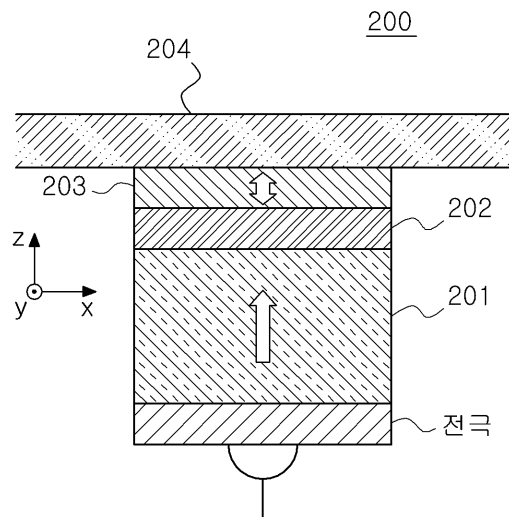
- [0116] 100 : 종래 수직방향 전류에 의해 발생하는 스핀토크를 이용한 자기 메모리 소자
 - 101 : 고정 자성층 102 : 절연층
 - 103 : 자유 자성층
- 200 : 종래 면내방향 전류에 의해 발생하는 스핀-궤도 스핀토크를 이용한 자기 메모리 소자
 - 201 : 고정 자성층 202 : 절연층
 - 203 : 자유 자성층 204 : 비자성 도선
- 300, 400 : 자기 메모리 소자 301 : 고정 자성층
 - 302 : 절연층 303 : 자유 자성층
 - 304 : 반강자성층 305: 강자성층
- 401 : 터널 집합 단위셀

도면

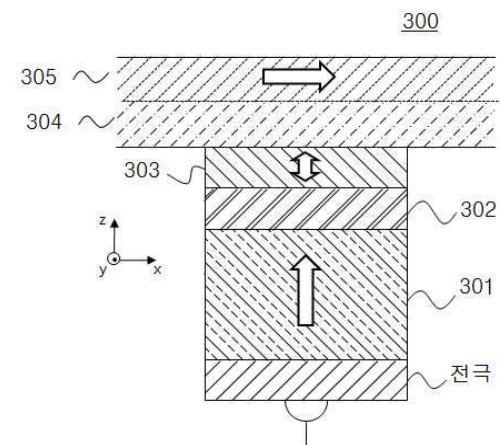
도면1



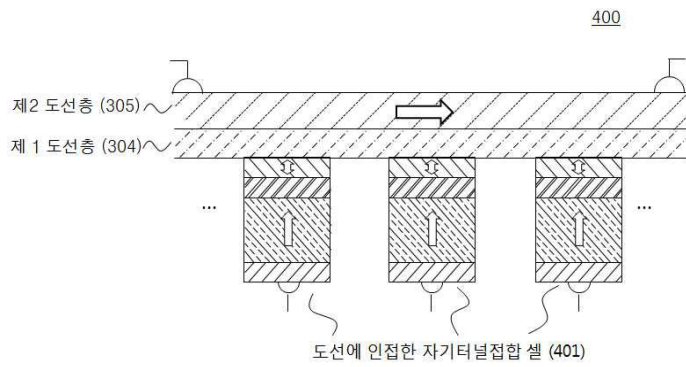
도면2



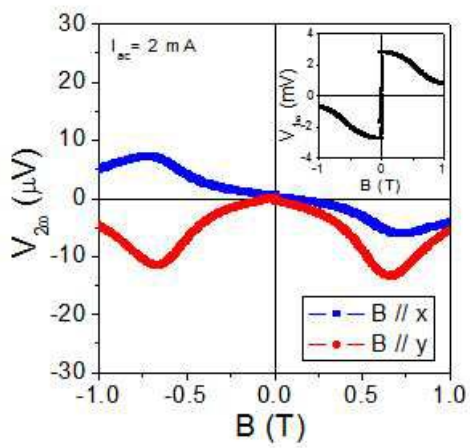
도면3



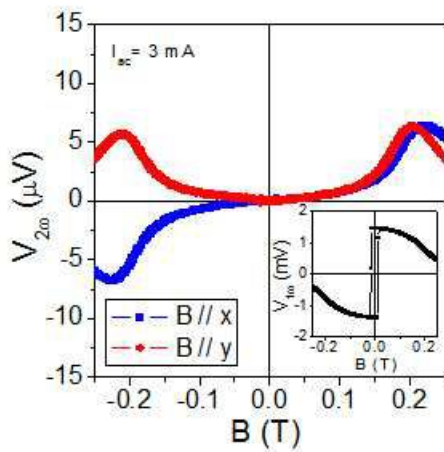
도면4



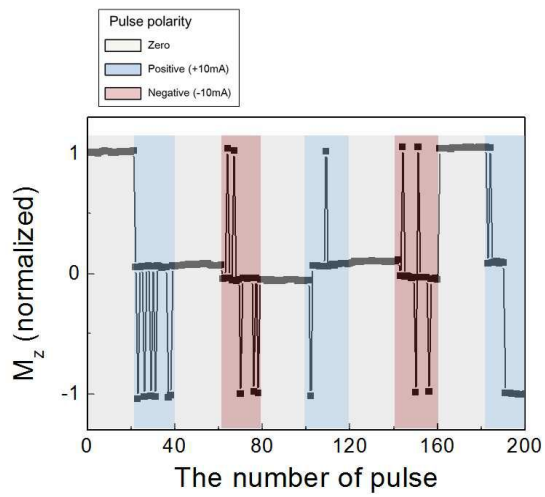
도면5a



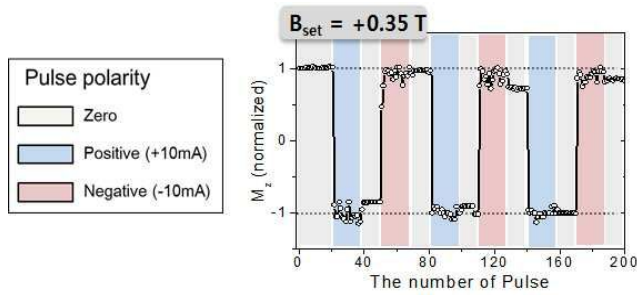
도면5b



도면6



도면7a



도면7b

