

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5813067号

(P5813067)

(45) 発行日 平成27年11月17日(2015.11.17)

(24) 登録日 平成27年10月2日(2015.10.2)

(51) Int.Cl.

F I

H O 4 N 5/378 (2011.01)

H O 4 N 5/335 7 8 0

H O 4 N 5/357 (2011.01)

H O 4 N 5/335 5 7 0

H O 4 N 5/369 (2011.01)

H O 4 N 5/335 6 9 0

H O 4 N 5/374 (2011.01)

H O 4 N 5/335 7 4 0

H O 1 L 27/146 (2006.01)

H O 1 L 27/14 A

請求項の数 23 (全 29 頁)

(21) 出願番号 特願2013-176254 (P2013-176254)  
 (22) 出願日 平成25年8月28日(2013.8.28)  
 (65) 公開番号 特開2014-140152 (P2014-140152A)  
 (43) 公開日 平成26年7月31日(2014.7.31)  
 審査請求日 平成27年2月17日(2015.2.17)  
 (31) 優先権主張番号 特願2012-278320 (P2012-278320)  
 (32) 優先日 平成24年12月20日(2012.12.20)  
 (33) 優先権主張国 日本国(JP)

早期審査対象出願

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100126240  
 弁理士 阿部 琢磨  
 (74) 代理人 100124442  
 弁理士 黒岩 創吾  
 (72) 発明者 武藤 隆  
 東京都大田区下丸子3丁目30番2号キヤ  
 ノン株式会社内  
 (72) 発明者 松野 靖司  
 東京都大田区下丸子3丁目30番2号キヤ  
 ノン株式会社内

最終頁に続く

(54) 【発明の名称】 撮像装置の駆動方法、デジタル信号の補正方法、撮像装置、撮像システムの駆動方法、撮像システム

(57) 【特許請求の範囲】

【請求項1】

画素信号を出力する画素と、

アナログ信号をデジタル信号に変換するA/D変換部と、を有する撮像装置の駆動方法であって、

前記A/D変換部は、アナログ信号と、時間に依存して電位が変化する参照信号と、を比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタとを有し、

前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第1デジタル信号を生成し、

前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第2デジタル信号を生成し、

前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の参照信号と前記

10

20

第 2 の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 3 デジタル信号を生成し、

前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて、前記第 1 の参照信号と前記第 2 の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第 3 デジタル信号に含まれるオフセットを低減するように前記第 3 デジタル信号を補正することを特徴とする撮像装置の駆動方法。

【請求項 2】

さらに、前記カウンタが、前記第 1 の参照信号の電位が変化を開始するタイミングに対応して前記カウントを開始してから、前記第 1 の信号値とは異なる第 2 の信号値のアナログ信号と前記第 1 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 4 デジタル信号を生成し、

前記カウンタが、前記第 2 の参照信号の電位が変化を開始するタイミングに対応して前記カウントを開始してから、前記第 2 の信号値のアナログ信号と前記第 2 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 5 デジタル信号を生成し、

前記第 1 デジタル信号と前記第 4 デジタル信号との信号値の差と、前記第 2 デジタル信号と前記第 5 デジタル信号との信号値の差と、に基づいて、前記第 3 デジタル信号の補正を行うことを特徴とする請求項 1 に記載の撮像装置の駆動方法。

【請求項 3】

前記 A/D 変換部が、

前記第 1 デジタル信号と前記第 2 デジタル信号を生成した後、

前記第 4 デジタル信号と前記第 5 デジタル信号を生成することを特徴とする請求項 2 に記載の撮像装置の駆動方法。

【請求項 4】

前記第 1 デジタル信号の信号値を  $DN1$ 、前記第 2 デジタル信号の信号値を  $DN2$ 、前記第 4 デジタル信号の信号値を  $DS1$ 、前記第 5 デジタル信号の信号値を  $DS2$ 、前記第 1 の変化量に対する前記第 2 の変化量の比を  $G$  として、以下の式で求められる補正值  $\beta$  を用いて、前記第 3 デジタル信号を補正することを特徴とする請求項 2 または 3 に記載の撮像装置の駆動方法。

$$\beta = DS1 - G \times \beta \times DS2$$

【数 1】

$$\beta = \frac{DS1 - DN1}{G \times (DS2 - DN2)}$$

【請求項 5】

前記第 1 デジタル信号の信号値を  $DN1$ 、前記第 2 デジタル信号の信号値を  $DN2$ 、前記第 1 の変化量に対する前記第 2 の変化量の比を  $G$  として、以下の式で求められる補正值を用いて、前記第 3 デジタル信号を補正することを特徴とする請求項 1 ~ 3 のいずれかに記載の撮像装置の駆動方法。

$$\beta = DN1 - G \times DN2$$

【請求項 6】

前記撮像装置は、複数行に設けられた複数の前記画素と、

前記複数の画素を走査する垂直走査回路と、を有し、

前記第 1 デジタル信号と前記第 2 デジタル信号とを生成して前記補正值  $\beta$  を取得する動

10

20

30

40

50

作を、垂直走査回路が前記画素の走査を行わない期間、あるいは、前記画素から前記比較部にノイズ信号が出力されている期間に行うことを特徴とする請求項 4 または 5 に記載の撮像装置の駆動方法。

【請求項 7】

前記 A/D 変換部が前記第 1 デジタル信号を生成した後、

前記画素信号に基づく信号の電位と閾値信号の電位とを前記比較部が比較し、前記第 3 デジタル信号の生成に用いる前記参照信号を、前記閾値信号の電位の方が大きい場合には前記第 1 の参照信号とし、前記閾値信号の電位の方が小さい場合には前記第 2 の参照信号とすることを特徴とする請求項 1 ～ 6 のいずれかに記載の撮像装置の駆動方法。

【請求項 8】

前記撮像装置は、複数の前記画素と、複数の前記 A/D 変換部と、を有し、

前記複数の画素は、前記画素が複数列設けられ、

前記複数の A/D 変換部は、それぞれが、前記画素が設けられた列に対応して設けられ、前記複数の A/D 変換部の各々の、前記第 2 デジタル信号と前記第 1 デジタル信号との差の信号値の平均値を得て、

前記平均値に基づいて、前記複数の A/D 変換部の各々が生成した前記第 3 デジタル信号の補正を行うことを特徴とする請求項 1 ～ 7 のいずれかに記載の撮像装置の駆動方法。

【請求項 9】

前記撮像装置は、複数の前記画素と、複数の前記 A/D 変換部と、を有し、

前記複数の画素は、前記画素が複数列設けられ、

前記複数の A/D 変換部は、それぞれが、前記画素が設けられた列に対応して設けられ、前記複数の A/D 変換部の各々の前記第 2 デジタル信号の平均値と各々の前記第 1 デジタル信号の平均値との差に基づいて、前記複数の A/D 変換部の各々が生成した前記第 3 デジタル信号の補正を行うことを特徴とする請求項 1 ～ 7 のいずれかに記載の撮像装置の駆動方法。

【請求項 10】

前記撮像装置はさらに増幅部を有し、

前記画素信号に基づく信号が、前記増幅部が前記画素信号を増幅して出力した信号であることを特徴とする請求項 1 ～ 9 のいずれかに記載の撮像装置の駆動方法。

【請求項 11】

前記増幅部の入力ノードに前記画素信号が与えられ、

前記第 1 の信号値のアナログ信号が、前記増幅部の前記入力ノードのリセットされた電位に基づいて前記増幅部が出力する信号であることを特徴とする請求項 10 に記載の撮像装置の駆動方法。

【請求項 12】

前記第 1 の信号値のアナログ信号が、前記画素の出力するノイズ信号に基づく信号であることを特徴とする請求項 1 ～ 10 のいずれかに記載の撮像装置の駆動方法。

【請求項 13】

A/D 変換部が、参照信号とアナログ信号との比較によって得られる比較結果信号を出力する比較部と、クロック信号をカウントするカウンタとを有し、

前記 A/D 変換部が前記アナログ信号を A/D 変換して生成するデジタル信号の補正方法であって、

前記カウンタが、第 1 の参照信号の電位が単位時間あたり第 1 の変化量で変化を開始するタイミングに対応して前記カウントを開始し、第 1 の信号値のアナログ信号と前記第 1 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第 1 デジタル信号を生成し、

前記カウンタが、第 2 の参照信号の電位が単位時間あたり第 1 の変化量よりも大きい第 2 の変化量で変化を開始するタイミングに対応して前記カウントを開始し、前記第 1 の信号値のアナログ信号と前記第 2 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第 2 デジタル

10

20

30

40

50

信号を生成し、

前記カウンタが、前記第 1 の参照信号と前記第 2 の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始し、前記第 1 の参照信号と前記第 2 の参照信号の前記少なくとも一方と、前記アナログ信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第 3 デジタル信号を生成し、

前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて、前記第 1 の参照信号と前記第 2 の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第 3 デジタル信号に含まれるオフセットを低減するように前記第 3 デジタル信号を補正することを特徴とするデジタル信号の補正方法。

10

【請求項 1 4】

画素信号を出力する画素と、

アナログ信号をデジタル信号に変換する A/D 変換部と、を有する撮像装置と、

前記撮像装置から出力される信号を処理する信号処理部と、を有し、

前記 A/D 変換部が、アナログ信号と時間に依存して電位が変化する参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタとを有する撮像システムの駆動方法であって、

前記カウンタが、第 1 の参照信号の電位が単位時間あたり第 1 の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第 1 の信号値のアナログ信号と前記第 1 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 1 デジタル信号を生成し、

20

前記カウンタが、第 2 の参照信号の電位が単位時間あたり第 1 の変化量よりも大きい第 2 の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第 1 の信号値のアナログ信号と前記第 2 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 2 デジタル信号を生成し、

前記カウンタが、前記第 1 の参照信号と前記第 2 の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第 1 の参照信号と前記第 2 の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第 3 デジタル信号を生成し、

30

前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて、前記第 1 の参照信号と前記第 2 の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第 3 デジタル信号に含まれるオフセットを低減するように前記第 3 デジタル信号を補正することを特徴とする撮像システムの駆動方法。

【請求項 1 5】

前記撮像装置がさらに補正演算部を有し、

40

前記信号処理部が、前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて補正値を生成するとともに前記補正値を前記補正演算部に出力し、

前記補正演算部が、前記補正値に基づいて前記第 3 デジタル信号の補正を行うことを特徴とする請求項 1 4 に記載の撮像システムの駆動方法。

【請求項 1 6】

前記信号処理部が、前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて、前記第 3 デジタル信号の補正を行うことを特徴とする請求項 1 4 に記載の撮像システムの駆動方法。

【請求項 1 7】

画素信号を出力する画素と、

50

アナログ信号をデジタル信号に変換するＡＤ変換部と、前記ＡＤ変換部に時間に依存して電位が変化する参照信号を供給する参照信号供給部と、を有する撮像装置であって、

前記ＡＤ変換部は、アナログ信号と前記参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタと、メモリ部と、を有し、

前記カウンタが、第１の参照信号の電位が単位時間あたり第１の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第１の信号値のアナログ信号と前記第１の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第１デジタル信号を前記メモリ部が保持し、

10

前記カウンタが、第２の参照信号の電位が単位時間あたり第１の変化量よりも大きい第２の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第１の信号値のアナログ信号と前記第２の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第２デジタル信号を前記メモリ部が保持し、

前記カウンタが、前記第１の参照信号と前記第２の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第１の参照信号と前記第２の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第３デジタル信号を前記メモリ部が保持し、

20

さらに前記撮像装置が、

前記第１デジタル信号と前記第２デジタル信号とに基づいて、前記第１の参照信号と前記第２の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第３デジタル信号に含まれるオフセットを低減するように前記第３デジタル信号を補正する補正部を有することを特徴とする撮像装置。

【請求項１８】

前記撮像装置は、前記比較部に電氣的に接続されたテスト信号供給部をさらに有し、

前記第１の信号値のアナログ信号が、前記テスト信号供給部が前記比較部に出力する信号に基づく信号であることを特徴とする請求項１７に記載の撮像装置。

30

【請求項１９】

前記撮像装置はさらに、前記画素と前記比較部との間の電氣的経路に増幅部を有し、

前記画素信号に基づく信号が、前記増幅部が前記画素信号を増幅して出力した信号であることを特徴とする請求項１７または１８に記載の撮像装置。

【請求項２０】

請求項１７～１９のいずれかに記載の撮像装置と、

前記撮像装置から出力される信号を処理する信号処理部と、を有することを特徴とする撮像システム。

【請求項２１】

40

画素信号を出力する画素と、

アナログ信号をデジタル信号に変換するＡＤ変換部と、前記ＡＤ変換部に時間に依存して電位が変化する参照信号を供給する参照信号供給部と、を有する撮像装置と、

前記撮像装置から出力される信号を処理する信号処理部と、を有する撮像システムであって、

前記ＡＤ変換部は、アナログ信号と前記参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタと、メモリ部と、を有し、

前記カウンタが、第１の参照信号の電位が単位時間あたり第１の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第１の信号値のアナログ信号と前

50

記第 1 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第 1 デジタル信号を前記メモリ部が保持し、

前記カウンタが、第 2 の参照信号の電位が単位時間あたり第 1 の変化量よりも大きい第 2 の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第 1 の信号値のアナログ信号と前記第 2 の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第 2 デジタル信号を前記メモリ部が保持し、

前記カウンタが、前記第 1 の参照信号と前記第 2 の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第 1 の参照信号と前記第 2 の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第 3 デジタル信号を前記メモリ部が保持し、

10

さらに前記撮像システムが、前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて、前記第 1 の参照信号と前記第 2 の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第 3 デジタル信号に含まれるオフセットを低減するように前記第 3 デジタル信号を補正する補正部を有することを特徴とする撮像システム。

#### 【請求項 2 2】

20

前記撮像装置と前記補正部が同一の半導体基板に設けられており、

前記撮像システムは、前記半導体基板とは別の半導体基板に設けられた補正值取得部を有し、

前記補正值取得部が、前記第 1 デジタル信号と前記第 2 デジタル信号とに基づいて補正值を生成するとともに前記補正值を前記補正部に出力し、

前記補正部が、前記補正值に基づいて前記第 3 デジタル信号の補正を行うことを特徴とする請求項 2 1 に記載の撮像システム。

#### 【請求項 2 3】

前記第 1 の信号値とは異なる信号値の第 2 の信号値のアナログ信号と前記第 1 の参照信号とを前記比較部が比較して出力する前記比較結果信号に基づいて、前記メモリ部は第 4 デジタル信号を保持し、

30

前記第 2 の信号値のアナログ信号と前記第 2 の参照信号とを前記比較部が比較して出力する前記比較結果信号に基づいて、前記メモリ部は第 5 デジタル信号を保持し、

前記補正部が、

前記第 1 デジタル信号と前記第 4 デジタル信号との信号値の差と、前記第 2 デジタル信号と前記第 5 デジタル信号との信号値の差と、に基づいて、前記第 3 デジタル信号の補正を行うことを特徴とする請求項 2 1 に記載の撮像システム。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0 0 0 1】

40

本発明は、画素が出力する画素信号をデジタル信号に変換する A/D 変換部を有する撮像装置、撮像システムに関する。

#### 【背景技術】

#### 【0 0 0 2】

画素が出力する画素信号をデジタル信号に変換する A/D 変換部を有する撮像装置がある。特許文献 1 に記載の A/D 変換部は、単位時間当たり第 1 の変化量で変化する第 1 の参照信号と、単位時間当たり第 1 の変化量よりも変化量の大きい第 2 の変化量で電位が変化する第 2 の参照信号と、を出力する参照信号供給部を有する。さらに特許文献 1 に記載の A/D 変換部は、画素信号と第 1 の参照信号との比較と、画素信号と第 2 の参照信号との比較と、をそれぞれ行う比較部を有する。さらに比較部は、ノイズ信号に基づく電位と第 1 の

50

参照信号との比較と、ノイズ信号に基づく電位と第2の参照信号との比較と、をそれぞれ行う。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2011-211535号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

同じ信号値のアナログ信号を、第1の参照信号と第2の参照信号とのそれぞれで変換したデジタル信号間で信号値にオフセットが生じることがある。特許文献1に記載の撮像装置では、このデジタル信号に含まれるオフセットを低減する検討がなされていなかった。

【課題を解決するための手段】

【0005】

本発明は上記の課題を鑑みて為されたものであり、一の態様は、画素信号を出力する画素と、アナログ信号をデジタル信号に変換するAD変換部と、を有する撮像装置の駆動方法であって、前記AD変換部は、アナログ信号と、時間に依存して電位が変化する参照信号と、を比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタとを有し、前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第1デジタル信号を生成し、前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第2デジタル信号を生成し、前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の参照信号と前記第2の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第3デジタル信号を生成し、前記第1デジタル信号と前記第2デジタル信号とに基づいて、前記第1の参照信号と前記第2の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第3デジタル信号に含まれるオフセットを低減するように前記第3デジタル信号を補正することを特徴とする撮像装置の駆動方法である。

【0006】

また、一の態様は、AD変換部が、参照信号とアナログ信号との比較によって得られる比較結果信号を出力する比較部と、クロック信号をカウントするカウンタとを有し、前記AD変換部が前記アナログ信号をAD変換して生成するデジタル信号の補正方法であって、前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始し、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第1デジタル信号を生成し、前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始し、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第2デジタル信号を生成し、前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始

10

20

30

40

50

するタイミングに対応して前記カウントを開始し、前記第1の参照信号と前記第2の参照信号の前記少なくとも一方と、前記アナログ信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって第3デジタル信号を生成し、前記第1デジタル信号と前記第2デジタル信号とに基づいて、前記第1の参照信号と前記第2の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第3デジタル信号に含まれるオフセットを低減するように前記第3デジタル信号を補正することを特徴とするデジタル信号の補正方法である。

【0007】

また、一の態様は、画素信号を出力する画素と、アナログ信号をデジタル信号に変換するAD変換部と、を有する撮像装置と、前記撮像装置から出力される信号を処理する信号処理部と、を有し、前記AD変換部が、アナログ信号と時間に依存して電位が変化する参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタとを有する撮像システムの駆動方法であって、前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第1デジタル信号を生成し、前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第2デジタル信号を生成し、前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の参照信号と前記第2の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって第3デジタル信号を生成し、前記第1デジタル信号と前記第2デジタル信号とに基づいて、前記第1の参照信号と前記第2の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第3デジタル信号に含まれるオフセットを低減するように前記第3デジタル信号を補正することを特徴とする撮像システムの駆動方法である。

【0008】

また、一の態様は、画素信号を出力する画素と、アナログ信号をデジタル信号に変換するAD変換部と、前記AD変換部に時間に依存して電位が変化する参照信号を供給する参照信号供給部と、を有する撮像装置であって、前記AD変換部は、アナログ信号と前記参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタと、メモリ部と、を有し、前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第1デジタル信号を前記メモリ部が保持し、前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第2デジタル信号を前記メモリ部が保持し、前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の参照信号と前記第2の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比

10

20

30

40

50



較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第3デジタル信号を前記メモリ部が保持し、さらに前記撮像装置が、前記第1デジタル信号と前記第2デジタル信号とに基づいて、前記第1の参照信号と前記第2の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第3デジタル信号に含まれるオフセットを低減するように前記第3デジタル信号を補正する補正部を有することを特徴とする撮像装置である。

【0009】

また、一の態様は、画素信号を出力する画素と、アナログ信号をデジタル信号に変換するAD変換部と、前記AD変換部に時間に依存して電位が変化する参照信号を供給する参照信号供給部と、を有する撮像装置と、前記撮像装置から出力される信号を処理する信号処理部と、を有する撮像システムであって、前記AD変換部は、アナログ信号と前記参照信号とを比較した比較結果信号を出力する比較部と、クロック信号のカウントを行うことでカウント信号を生成するカウンタと、メモリ部と、を有し、前記カウンタが、第1の参照信号の電位が単位時間あたり第1の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、第1の信号値のアナログ信号と前記第1の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第1デジタル信号を前記メモリ部が保持し、前記カウンタが、第2の参照信号の電位が単位時間あたり第1の変化量よりも大きい第2の変化量で変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の信号値のアナログ信号と前記第2の参照信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第2デジタル信号を前記メモリ部が保持し、前記カウンタが、前記第1の参照信号と前記第2の参照信号の少なくとも一方の変化を開始するタイミングに対応して前記カウントを開始してから、前記第1の参照信号と前記第2の参照信号の前記少なくとも一方と、前記画素信号に基づく信号との比較によって前記比較部が出力する比較結果信号の信号値が変化するタイミングまで前記カウントを行うことによって生成する前記カウント信号によって生成する第3デジタル信号を前記メモリ部が保持し、さらに前記撮像システムが、前記第1デジタル信号と前記第2デジタル信号とに基づいて、前記第1の参照信号と前記第2の参照信号の一方の電位の変化を開始するタイミングと前記カウンタが前記カウントを開始するタイミングとの差によって生じる、前記第3デジタル信号に含まれるオフセットを低減するように前記第3デジタル信号を補正する補正部を有することを特徴とする撮像システムである。

【発明の効果】

【0010】

単位時間当たりの電位の変化量が互いに異なる複数の参照信号を用いた撮像装置において、デジタル信号に含まれるオフセットを低減できる。

【図面の簡単な説明】

【0011】

【図1】撮像装置の構成の一例を示した図。

【図2】撮像装置の動作の一例を示した図。

【図3】デジタル信号のビットシフト動作の一例を示した図と、参照信号供給部とカウンタの動作の一例を示した図。

【図4】撮像装置の補正動作の一例を示した図。

【図5】撮像装置の構成の他の一例を示した図。

【図6】撮像装置の補正動作の他の一例を示した図。

【図7】撮像システムの一例を示した図。

【図8】撮像装置の構成の他の一例を示した図と、撮像装置の動作の他の一例を示した図。

。

【図9】撮像システムの他の一例を示した図と、撮像装置のDSPの構成の他の一例を示

10

20

30

40

50

した図。

【発明を実施するための形態】

【0012】

(実施例1)

以下、図面を参照しながら本実施例の撮像装置について説明する。

【0013】

図1(a)は、本実施例の撮像装置の模式図である。図1(a)に示す撮像装置100は同一半導体基板上に構成されている。

【0014】

撮像装置100は、画素1が複数行、複数列並んで配された画素部10を有している。画素1の各々は、垂直走査回路15の走査によって画素信号を増幅部20に出力する。画素1は入射光を光電変換する光電変換部を有する。画素信号とは、ノイズ信号と、入射光を光電変換して得た電荷に基づいて出力する光電変換信号と、を含む。垂直走査回路15はタイミングジェネレータ(以下、TGと表記する)70から出力される信号に基づいて、画素1の行ごとの走査を行う。増幅部20は、画素信号を増幅して比較部30が有する比較回路301に出力する。増幅部20は、比較部30と画素1との間の電氣的経路に設けられている。参照信号供給部25は複数の参照信号を各列の選択回路302に出力する。比較回路301は増幅部20の出力する信号と閾値信号とを比較した結果を示す比較結果信号に基づいて、スイッチ303を介して選択回路302に選択信号SELを出力する。選択回路302は選択信号SELに基づいて、複数の参照信号から比較回路301に出力する参照信号を選択する。比較回路301は、増幅部20が出力する信号と参照信号とを比較した結果を示す比較結果信号をメモリ部50と選択回路302に出力する。メモリ部50はフラグメモリ501、第1メモリ502、第2メモリ503を有する。TG70は、フラグメモリ501に信号F<sub>En</sub>を出力する。カウンタ40はクロック信号CLKを計数したカウント信号を、第1メモリ502、第2メモリ503に出力する。TG70は、第1メモリ502、第2メモリ503にそれぞれM1<sub>En</sub>、M2<sub>En</sub>を出力する。水平走査回路60は各列のフラグメモリ501、第1メモリ502、第2メモリ503が保持したデジタル信号を順次DSP80に出力させる。DSP80は、各列のフラグメモリ501、第1メモリ502、第2メモリ503から出力された信号を処理し、出力回路90に出力する。出力回路90はTG70が出力する信号に基づいて、撮像装置の外部に信号を出力する。

【0015】

図1(a)に示した撮像装置では、各列のAD変換部110は、比較部30、メモリ部50を有している。また、AD変換部110の各列は、画素1の各列に対応して設けられている。

【0016】

次に、図1(b)を参照しながら、DSP80の構成について説明する。DSP80は、フラグメモリ501の信号値がLレベルの時に第1メモリ502の信号の各ビットを2ビットずつ上位にシフトするレベルシフト部801を有する。そして、レベルシフト部801は、図4(b)に示す補正動作を行う場合には、補正值取得部802に信号を出力する。さらに、補正值取得部802には、第2メモリ503から信号が出力される。補正值取得部802で生成した補正值は補正演算部803に出力される。補正演算部803は、レベルシフト部801が出力した信号を補正して、S-N部804に補正した信号を出力する。S-N部804は、補正演算部803が出力した信号と第2メモリ503から出力された信号との差を取得し、取得した信号を出力回路90に出力する。DSP80は、本実施例の補正部である。

【0017】

図2を参照しながら、図1(a)に示した撮像装置の動作について説明する。図2に示したOut<sub>Amp</sub>は、増幅部20の出力する信号を示している。Vr1、Vr2はそれぞれ、参照信号供給部25が出力する参照信号である。参照信号Vr1は単位時間当たり

10

20

30

40

50

第 1 の変化量で電位が変化する第 1 の参照信号である。また、参照信号  $V_{r2}$  は単位時間当たり第 1 の変化量よりも大きい第 2 の変化量で電位が変化する第 2 の参照信号である。 $V_{r\_Cmp}$  は、選択回路 302 が参照信号  $V_{r1}$ 、 $V_{r2}$  のいずれかを選択して比較回路 301 に出力する参照信号である。 $CMP$  は、比較回路 301 が  $Out\_Amp$  と参照信号  $V_{r\_CMP}$  とを比較した結果を示す比較結果信号である。 $S1$  はスイッチ 303 の導通を制御する信号であり、 $High$  レベル（以下、 $H$  レベルと表記する）でスイッチ 303 が導通状態となる。 $F\_En$  を  $H$  レベルとすると、フラグメモリ 501 は比較結果信号  $CMP$  を保持する。第 1 メモリ 502 は、 $M1\_En$  が  $H$  レベルの状態にあり、比較結果信号  $CMP$  の信号値が変化した時にカウント信号を保持する。第 2 メモリ 503 は、 $M2\_En$  が  $H$  レベルの状態にあり、比較結果信号  $CMP$  の信号値が変化した時にカウント信号を保持する。

10

【0018】

時刻  $t1$  では、比較結果信号  $CMP$ 、信号  $S1$ 、信号  $F\_En$ 、 $M1\_En$ 、 $M2\_En$  は  $Low$  レベル（以下、 $L$  レベルと表記する）である。選択信号  $SEL$  は  $H$  レベルである。

【0019】

時刻  $t2$  に、画素 1 からノイズ信号が出力される。増幅部 20 はノイズ信号を増幅した信号を出力する。

【0020】

時刻  $t3$  に、参照信号供給部 25 は、参照信号  $V_{r1}$  の時間に依存した電位の変化を開始する。選択回路 302 は、信号  $SEL$  が  $H$  レベルの時、参照信号  $V_{r1}$ 、 $V_{r2}$  のうち参照信号  $V_{r1}$  を比較回路 301 に出力する。また、信号  $M2\_En$  を  $H$  レベルとする。

20

【0021】

時刻  $t4$  に、増幅部 20 の出力する信号と参照信号  $V_{r\_CMP}$  との大小関係が逆転し、比較結果信号  $CMP$  の信号値が変化する。第 2 メモリ 503 は、この時のカウント信号を保持する。

【0022】

時刻  $t5$  に、参照信号供給部 25 は参照信号  $V_{r1}$  の時間に依存した電位の変化を停止し、参照信号  $V_{r1}$  の電位を時刻  $t3$  の時の電位とする。また、 $TG70$  は信号  $M2\_En$  を  $L$  レベルとする。

30

【0023】

時刻  $t6$  に、画素 1 は光電変換信号を出力する。増幅部 20 は光電変換信号を増幅した信号を比較回路 301 に出力する。

【0024】

時刻  $t7$  に、参照信号供給部 25 は参照信号  $V_{r1}$  の電位を閾値信号  $V_{REF}$  とする。閾値信号  $V_{REF}$  の電位は、後述する時刻  $t11$  の参照信号  $V_{r1}$  の電位としている。増幅部 20 の出力する信号が閾値信号  $V_{REF}$  よりも大きい場合には、比較回路 301 は  $L$  レベルの比較結果信号を出力する。逆に、閾値信号  $V_{REF}$  の方が増幅部 20 の出力する信号よりも大きい場合には、比較回路 301 は  $H$  レベルの信号を出力する。ここでは、比較回路 301 の出力する信号が  $L$  レベルであるとして説明する。また、 $TG70$  は信号  $S1$  を  $H$  レベルとする。これにより、時刻  $t7$  の  $L$  レベルの比較結果信号  $CMP$  が選択信号  $SEL$  として選択回路 302 に出力される。選択回路 302 は時刻  $t9$  以降に比較回路 301 に出力する参照信号を、時刻  $t7$  の選択信号  $SEL$  の信号値に基づいて選択する。時刻  $t7$  ~ 時刻  $t9$  の、選択回路 302 の動作と選択信号  $SEL$  の信号値の関係について説明する。時刻  $t7$  に選択信号  $SEL$  が  $L$  レベルとなっても、時刻  $t7$  から時刻  $t8$  の期間、選択回路 302 は参照信号  $V_{r1}$  を比較回路 301 に出力し続ける。そして、時刻  $t9$  以降に出力する参照信号を、選択信号  $SEL$  の信号値に基づいて選択する。また、時刻  $t7$  に、 $TG70$  は信号  $F\_En$  を  $H$  レベルとする。これにより、フラグメモリ 501 は、時刻  $t7$  の比較結果信号  $CMP$ 、つまり、 $L$  レベルの比較結果信号  $CMP$  を保持する。

40

【0025】

50

時刻  $t_8$  に、参照信号供給部 25 は参照信号  $V_{r1}$  の電位を時刻  $t_3$  での電位とする。  
また、TG70 は信号  $F\_En$  を L レベルとする。

【0026】

時刻  $t_9$  に、参照信号供給部 25 は参照信号  $V_{r1}$ 、 $V_{r2}$  の時間に依存した電位の変化を開始する。選択回路 302 は、L レベルの選択信号  $SEL$  に基づいて、参照信号  $V_{r2}$  を比較回路 301 に出力する。TG70 は、信号  $M1\_En$  を H レベルとする。

【0027】

時刻  $t_{10}$  に、増幅部 20 の出力する信号と参照信号  $V_{r\_CMP}$  との大小関係が逆転し、比較結果信号  $CMP$  の信号値が変化する。第 1 メモリ 502 は、この時のカウント信号を保持する。

【0028】

時刻  $t_{11}$  に、参照信号供給部 25 は参照信号  $V_{r1}$ 、 $V_{r2}$  の時間に依存した電位の変化を停止し、参照信号  $V_{r1}$  の電位を時刻  $t_3$  の時の電位とする。TG70 は、信号  $M1\_En$  を L レベルとする。

【0029】

時刻  $t_{11}$  の後、水平走査回路 60 は各列のメモリ部 50 を順次走査し、各列のフラグメモリ 501、第 1 メモリ 502、第 2 メモリ 503 の各々から、各々が保持したデジタル信号を DSP80 に出力させる。

【0030】

次に図 3 (a) を参照しながら、DSP80 のレベルシフト部 801 の動作について説明する。図 3 (a) で DN として示したのは、第 2 メモリが保持したデジタル信号である。DS-1 として示したのは、参照信号  $V_{r1}$  と増幅部 20 の出力する信号との比較によって第 1 メモリ 502 が保持したデジタル信号である。DS-2 として示したのは、参照信号  $V_{r2}$  と増幅部 20 の出力する信号との比較によって、先の DS-1 のデジタル信号を保持した第 1 メモリとは異なる列の第 1 メモリが保持したデジタル信号である。第 2 メモリが保持したデジタル信号は 10 ビット、第 1 メモリが保持したデジタル信号は 12 ビットである。ここでは、参照信号  $V_{r1}$  の単位時間当たりの電位の変化量に対し、参照信号  $V_{r2}$  の単位時間当たりの電位の変化量が 4 倍である例を示している。従って、デジタル信号 DS-2 は、デジタル信号 DS-1 の 4 倍の信号値とする必要がある。 $\log_2 4 = 2$  であるため、デジタル信号 DS-2 の各ビットを上位に 2 ビットずつシフトした信号 ED\_S-2 を生成する。S-N 部 804 は、デジタル信号 DS-1 からデジタル信号 DN を差し引く。そして、Data12、Data13 の信号値を 0 として、14 ビットの信号として出力回路 90 に出力する。また、S-N 部 804 は、デジタル信号 ED\_DS-2 の Data0、Data1 の信号値を 0 とした後、デジタル信号 DN を差し引く。これにより、DSP80 から出力されるデジタル信号は Data0 から Data13 の 14 ビットの信号となる。尚、第 1 メモリ 502 が保持したデジタル信号が参照信号  $V_{r1}$ 、 $V_{r2}$  のどちらの参照信号を用いて得たデジタル信号かは、フラグメモリ 501 が保持した信号によって判別できる。つまり、図 2 に示した動作では、フラグメモリ 501 が保持した信号が H レベルであれば、第 1 メモリ 502 が保持した信号は参照信号  $V_{r1}$  を用いて得た信号である。同様に、フラグメモリ 501 が保持した信号が L レベルであれば、第 1 メモリ 502 が保持した信号は参照信号  $V_{r2}$  を用いて得た信号である。

【0031】

図 3 (b) を参照しながら、参照信号供給部 25 とカウンタ 40 の動作についてさらに述べる。図 3 (b) は、同じ信号値の Out\_Amp を、参照信号  $V_{r1}$ 、 $V_{r2}$  のそれぞれと比較した場合を示した模式図である。時刻  $t_{20}$  に、参照信号供給部 25 は参照信号  $V_{r1}$ 、 $V_{r2}$  の時間に依存した電位の変化を開始する。一方、カウンタ 40 は、参照信号  $V_{r1}$ 、 $V_{r2}$  の電位の変化の開始から遅れて、時刻  $t_{21}$  にクロック信号の計数動作を開始するとする。

【0032】

Out\_Amp を参照信号  $V_{r2}$  と比較する場合には、時刻  $t_{22}$  に比較結果信号が変

10

20

30

40

50

化する。Out\_Ampを参照信号Vr1と比較する場合には、時刻t23に比較結果信号が変化する。時刻t24に、参照信号Vr1、Vr2の時間に依存した電位の変化を停止する。また、カウンタ40はクロック信号の計数動作を停止する。

#### 【0033】

ここで、第1メモリ502が保持したデジタル信号について説明する。まず、参照信号Vr1を用いた形態について説明する。参照信号Vr1が時間に依存した電位の変化を開始してから、比較結果信号CMPの信号値が変化するまでの期間L1は、

$$L1 = t23 - t20 \quad (1)$$

である。

カウンタ40がクロック信号の計数動作を開始してから、比較結果信号CMPの信号値が変化するまでの期間LS1は、

$$LS1 = t23 - t21 \quad (2)$$

である。

さらに、参照信号Vr1が時間に依存した電位の変化を開始してから、カウンタ40が動作を開始するまでの期間L0は、

$$L0 = t21 - t20 \quad (3)$$

である。

LS1をL1、L0を用いて表すと、

$$LS1 = L1 - L0 \quad (4)$$

である。

期間LS1に相当するカウント信号が、参照信号Vr1を用いて生成したデジタル信号である。

#### 【0034】

同様に、参照信号Vr2を用いた形態について説明する。参照信号Vr2が時間に依存した電位の変化を開始してから、比較結果信号CMPの信号値が変化するまでの期間L2は、

$$L2 = t22 - t20 \quad (4)$$

である。

カウンタ40がクロック信号の計数動作を開始してから、比較結果信号CMPの信号値が変化するまでの期間LS2は、

$$LS2 = t22 - t21 \quad (5)$$

である。

LS2をL2、L0を用いて表すと、

$$LS2 = L2 - L0 \quad (6)$$

である。

期間LS2に相当するカウント信号が、参照信号Vr2を用いて生成したデジタル信号である。

#### 【0035】

ここでは、参照信号Vr1の単位時間当たりの電位の変化量に対し、参照信号Vr2の単位時間当たりの電位の変化量が4倍であるとする。この場合、L1とL2は、

$$L1 = 4 \times L2 \quad (7)$$

の関係が成り立つ。

そして、図3(a)に示したように、参照信号Vr2を用いて生成したデジタル信号の各ビットを2ビットずつ上位にシフトする。2ビット上位にシフトしたデジタル信号は期間LS2を4倍したカウント信号に相当する信号値を有する。4LS2をLS1、L0を用いて表すと、

$$4LS2 = 4L2 - 4L0 = L1 - 4L0 = LS1 - 3L0 \quad (8)$$

図3(b)では、同じ信号値の増幅部20の出力する信号を参照信号Vr1、Vr2を用いてそれぞれデジタル信号に変換している。従って、参照信号Vr2を用いて得たデジタル信号を2ビット上位にシフトした信号の信号値は、理想的には参照信号Vr1を用い

10

20

30

40

50

て得たデジタル信号の信号値と一致する。しかし、(8)式に示したように、参照信号  $V_{r1}$ 、 $V_{r2}$  の時間に依存した電位の変化の開始タイミングと、カウンタ 40 のクロック信号の計数の開始タイミングとの差があると、3 L 0 のオフセットが発生する。

【0036】

このオフセットを、図 4 (a) を用いて説明する。図 4 (a) では、後述する本実施例の補正を行わない場合の、DSP 80 が出力するデジタル信号について説明する。図 4 (a) は、横軸に画素 1 の光電変換部への入射光の光量を示し、縦軸に、DSP 80 が出力するデジタル信号の信号値を取っている。(X) は、参照信号  $V_{r1}$  を用いて AD 変換を行った場合、(Y) は、参照信号  $V_{r2}$  を用いて AD 変換を行った場合をそれぞれ示している。I - L は、増幅部 20 の出力する信号と比較する参照信号を  $V_{r1}$  とする領域である。I - H は、増幅部 20 の出力する信号と比較する参照信号を  $V_{r2}$  とする領域である。I O は I - L、I - H との境界である。実線で示したグラフは、領域 I - L では参照信号  $V_{r1}$ 、領域 I - H では、参照信号  $V_{r2}$  を用いて AD 変換を行って生成したデジタル信号と、入射光の光量値との関係を示している。破線で示したグラフは、領域 I - H において、入射光の光量値と、参照信号  $V_{r1}$  を用いて AD 変換して生成したデジタル信号との関係を示している。領域 I - L と領域 I - H との境界 I O の光量値において、3 L 0 のオフセットが生じる。本実施例では、同一の入射光の光量値において、(X) と (Y) との間で生じるデジタル信号の信号値の差を低減する補正動作を行う。

10

【0037】

図 4 (b) は、本実施例の補正動作を示す図である。図 4 (b) に示した補正動作の期間、画素 1 はノイズ信号を出力している。

20

【0038】

時刻  $t_{30}$  において、選択信号 SEL は H レベル、信号  $M1\_En$ 、 $M2\_En$  は L レベルである。

【0039】

時刻  $t_{31}$  に、参照信号供給部 25 は参照信号  $V_{r1}$  の時間に依存した電位の変化を開始する。また、TG 70 は信号  $M2\_En$  を H レベルとする。時刻  $t_{30}$  から期間  $L_0$  だけ遅れた時刻  $t_{32}$  に、カウンタ 40 はクロック信号の計数を開始する。

【0040】

時刻  $t_{33}$  に、比較結果信号 CMP の信号値が変化する。第 2 メモリ 503 は、この時のカウント信号を保持する。この第 2 メモリ 503 が保持したデジタル信号をデジタル信号 DN1 として表す。デジタル信号 DN1 は、第 1 のアナログ信号と、第 1 の参照信号とを比較して比較部 30 が出力する比較結果信号に基づいて AD 変換部 110 が生成した第 1 のデジタル信号である。

30

【0041】

時刻  $t_{34}$  に、参照信号供給部 25 は参照信号  $V_{r1}$  の時間に依存した電位の変化を停止する。

【0042】

時刻  $t_{34}$  から時刻  $t_{35}$  までの期間に、選択信号 SEL が H レベルから L レベルに変化する。

40

【0043】

時刻  $t_{35}$  に、参照信号  $V_{r2}$  の時間に依存した電位の変化を開始する。また、TG 70 は信号  $M1\_En$  を H レベルとする。時刻  $t_{35}$  から期間  $L_0$  だけ遅れた時刻  $t_{36}$  に、カウンタ 40 はクロック信号の計数を開始する。

【0044】

時刻  $t_{37}$  に、比較結果信号 CMP の信号値が変化する。第 1 メモリ 502 はこの時のカウント信号を保持する。この第 1 メモリ 502 が保持したデジタル信号を、デジタル信号 DN2 として表す。デジタル信号 DN2 は、第 1 のアナログ信号と、第 2 の参照信号とを比較して比較部 30 が出力する比較結果信号に基づいて AD 変換部 110 が生成した第 2 のデジタル信号である。

50

## 【 0 0 4 5 】

時刻  $t_{38}$  に、参照信号供給部 25 は参照信号  $V_r2$  の時間に依存した電位の変化を停止する。

## 【 0 0 4 6 】

次に、補正值取得部 802 の動作について説明する。

## 【 0 0 4 7 】

レベルシフト部 801 で、第 1 メモリが保持したデジタル信号  $DN2$  は各ビットが 2 ビットずつ上位にシフトされる。そして、2 ビットずつ上位にシフトされたデジタル信号  $DN2$  が、補正值取得部 802 に出力される。補正值取得部 802 は、補正值 を以下の (9) 式で求める。

## 【 0 0 4 8 】

$$= DN1 - 4 \times DN2 \quad (9)$$

$DN1$  はデジタル信号  $DN1$  の信号値である。  $4 \times DN2$  は、デジタル信号  $DN2$  を 2 ビットずつ上位にビットシフトしたデジタル信号の信号値である。

## 【 0 0 4 9 】

補正值取得部 802 は、取得した補正值 を補正演算部 803 に出力する。フラグメモリ 501 が L レベルの列の第 1 メモリ 502 が保持したデジタル信号は、レベルシフト部 801 によって、2 ビットずつ上位にビットシフトされて補正演算部 803 に出力される。補正演算部 803 は、レベルシフト部 801 がビットシフトした信号に補正值 を加算する。尚、第 1 メモリ 502 が保持したデジタル信号は、画素信号に基づく第 3 のデジタル信号である。

## 【 0 0 5 0 】

一方、フラグメモリ 501 が H レベルの列の第 1 メモリ 502 が保持したデジタル信号は、レベルシフト部 801 でのビットシフト動作と補正演算部 803 での補正值 の加算の動作は行わない。

## 【 0 0 5 1 】

本実施例の撮像装置は、補正值取得部 802、補正演算部 803 を有する。これにより、参照信号の時間に依存した電位の変化の開始とカウンタのクロック信号の計数動作の開始とのタイミング差に起因する、デジタル信号に含まれるオフセットを低減できる。

## 【 0 0 5 2 】

本実施例では、参照信号の時間に依存した電位の変化を開始から遅れてカウンタ 40 が計数動作を開始する形態を説明した。他の形態として、参照信号の時間に依存した電位の変化の開始に先立ってカウンタ 40 が計数動作を開始する形態であっても、本実施例の補正動作を適用することができる。図 4 (a) で説明した (X) と (Y) では、(X) - (Y) とすると +3 L0 のオフセットが生じていた。参照信号の時間に依存した電位の変化を開始に先立ってカウンタ 40 が計数動作を開始する形態では、(X) - (Y) では -3 L0 のオフセットが生じる。この形態でも、図 4 (b) を参照しながら説明した補正動作を行うことにより、参照信号の時間に依存した電位の変化を開始に先立ってカウンタ 40 が計数動作を開始することによって生じるオフセットを低減したデジタル信号を得ることができる。

## 【 0 0 5 3 】

尚、本実施例の補正值 を、各列の AD 変換部 110 毎に設ける形態であっても良い。また、複数列の AD 変換部 110 が出力するデジタル信号を用いて補正值 を求め、平均化した補正值を補正演算部 803 が用いる形態であっても良い。また、全列の AD 変換部 110 を複数のブロックに分割し、ブロックごとに補正值 の平均値を求める形態であっても良い。例えば、このブロックの分割は、複数列の AD 変換部 110 ごとに、カウント信号を中継するバッファが設けられている場合には、バッファごとにブロックを分割する形態としても良い。これは、バッファはカウント信号の遅延の発生原因となる事があるためである。さらに言えば、参照信号の時間に依存した電位の変化の開始と、メモリ部 50 の各列へのカウント信号の入力タイミングとの差が、バッファを境に異なることがある為

10

20

30

40

50

である。補正值を求める際には、複数列のAD変換部110の第1のデジタル信号と第2のデジタル信号をそれぞれ平均化し、平均化したそれぞれの第1のデジタル信号と第2のデジタル信号との差から、複数列のAD変換部110で共通の補正值を求めることも良い。さらに、補正值を複数のフレームのそれぞれで取得することで、複数の補正值を得るようにしても良い。この場合には、複数の補正值を平均化した値を、補正演算部803が用いるようにしてもよい。複数の補正值を平均化することにより、補正值に含まれるランダムノイズが低減できるので、補正演算部803は、入力されるデジタル信号からランダムノイズの影響を低減したデジタル信号を生成することができる。

#### 【0054】

また、本実施例の補正動作は、撮像装置の電源投入直後に行う形態であっても良い。他に、垂直走査回路15が画素部10の全行を走査した後、次に画素部10の走査を開始するまでのブランキング期間に行う形態であっても良い。また本実施例の補正動作は、動画、静止画などの撮像モードを切り替えた時に行う形態であっても良い。

#### 【0055】

本実施例の図4(b)では、画素1がノイズ信号を出力する形態を示した。ノイズ信号以外の形態として、増幅部20の入力ノードの電位をリセットし、リセットされた電位に基づいて増幅部20が出力した信号を用いる形態であっても良い。増幅部20が容量帰還型の増幅回路の場合には、差動アンプの出力ノードから差動アンプの入力ノードへの帰還経路を導通させてリセットする形態とすることができる。ここでいう差動アンプの入力ノードが、増幅部20の入力ノードである。増幅部20の入力ノードの電位がリセットされている形態以外でも、比較回路301に入力される信号が時刻 $t_{31}$ から時刻 $t_{34}$ との間と、時刻 $t_{35}$ と時刻 $t_{38}$ との間とで略一定であれば良い。図4(b)の補正動作で比較回路301に入力される信号が、増幅部20のリセットされた入力ノードの電位に基づく信号の場合には、静止画撮影時の画素1が露光されている露光蓄積期間中に補正值を求める補正動作を行う形態であっても良い。露光蓄積期間に行う場合は、垂直走査回路15が画素部10の画素1の垂直走査を行わない期間、あるいは、画素部10からノイズ信号が出力されている期間に補正值を求める補正動作を行うのが好適である。

#### 【0056】

また、本実施例では、参照信号 $V_{r2}$ の参照信号 $V_{r1}$ に対する単位時間当たりの電位の変化量の比を4倍として説明したが、他の倍率であっても好適に実施することができる。例えば、参照信号 $V_{r2}$ の参照信号 $V_{r1}$ に対する単位時間当たりの電位の変化量の比が8倍であったとする。レベルシフト部801は、フラグメモリ501がLレベルの列の第1メモリ502が保持したデジタル信号を、3ビットずつ上位にシフトして補正演算部803に出力する。補正值取得部802は、補正值を以下の(10)式で求めればよい。

#### 【0057】

$$= DN1 - 8 \times DN2 \quad (10)$$

つまり、参照信号 $V_{r2}$ の参照信号 $V_{r1}$ に対する単位時間当たりの電位の変化量の比がGとすると、補正值を以下の(11)式で求めればよい。

#### 【0058】

$$= DN1 - G \times DN2 \quad (11)$$

また、本実施例では、参照信号 $V_{r2}$ を用いて生成したデジタル信号を補正する形態について述べた。他の形態として、参照信号 $V_{r1}$ を用いて生成したデジタル信号を補正するようにしても良い。つまり、フラグメモリ501がHレベルの列の第1メモリ502が保持したデジタル信号から(9)式で得た補正值を差し引くようにしても良い。この形態であっても、単位時間当たりの電位の変化量が互いに異なる複数の参照信号を用いた撮像装置において、参照信号の時間に依存した電位の変化の開始とカウンタのクロック信号の計数動作の開始とのタイミング差に起因するオフセットを低減できる。また、本実施例では、補正值を第1のデジタル信号と第2のデジタル信号との差に基づいて求める形態について述べたが、他の形態としても良い。例えば、第1のデジタル信号と第2のデジタ

10

20

30

40

50



ル信号の比に基づいて、補正値 を求めるようにしても良い。

【 0 0 5 9 】

特許文献 1 に記載の撮像装置では、光電変換信号に基づく電位と、ノイズ信号に基づく電位とをそれぞれ第 1 の参照信号と第 2 の参照信号のそれぞれと比較していた。一方、本実施例では、第 1 の参照信号と第 2 の参照信号のいずれか一方と、光電変換信号に基づく電位と、の比較とすることができる。また、ノイズ信号に基づく電位と、第 1 の参照信号と、の比較とすることができる。本実施例の撮像装置は、D S P 8 0 がビットシフト動作および、ビットシフト後の下位ビットの信号値を補完する動作を行う。従って、光電変換信号に基づく電位と、ノイズ信号に基づく電位とをそれぞれ第 1 の参照信号と第 2 の参照信号のそれぞれと比較せずとも、光電変換信号に基づくデジタル信号と、ノイズ信号に基づくデジタル信号の解像度を合わせることができる。これにより、本実施例の撮像装置は、特許文献 1 の撮像装置に比して、1 行の画素から出力される画素信号の A D 変換に要する期間を短縮することができる。

10

【 0 0 6 0 】

( 実施例 2 )

以下、図面を参照しながら本実施例の撮像装置を実施例 1 と異なる点を中心に説明する。

【 0 0 6 1 】

本実施例の撮像装置では、実施例 1 の撮像装置で得られた効果に加えて、複数の参照信号間の、単位時間当たりの電位の変化量の比がばらつくことによって生じるデジタル信号の誤差を低減することができる。

20

【 0 0 6 2 】

図 5 ( a ) は本実施例の撮像装置である。図 1 ( a ) に示した撮像装置と同じ機能を有するものについては、図 1 ( a ) で付した符号と同じ符号を図 5 ( a ) でも付している。本実施例の撮像装置は、垂直信号線 2 に電氣的に接続されたテスト信号供給部 2 0 0 を有する。テスト信号供給部 2 0 0 には、T G 7 0 から信号 S 2、S 3 が出力される。

【 0 0 6 3 】

図 5 ( b ) は、テスト信号供給部 2 0 0 の構成の一例を示した図である。テスト信号供給部 2 0 0 は、テスト信号選択部 2 0 1、テスト信号供給線 2 0 2、スイッチ 2 0 3 を有している。テスト信号選択部 2 0 1 は、異なる信号値のテスト信号 V S 1、V S 2 のいずれかを信号 S 2 に基づいてテスト信号供給線 2 0 2 に出力する。本実施例のテスト信号 V S 1 は、実施例 1 の画素 1 のノイズ信号の信号値としている。また、本実施例のテスト信号 V S 2 は、後述する時刻 t 4 8 における参照信号 V r 1 の電位以下の信号値としている。テスト信号供給線 2 0 2 は、スイッチ 2 0 3 を介して各列の垂直信号線 2 に電氣的に接続されている。スイッチ 2 0 3 は信号 S 3 を H レベルとすると導通する。

30

【 0 0 6 4 】

図 6 ( a ) を参照しながら、本実施例の撮像装置の補正動作を説明する。

【 0 0 6 5 】

時刻 t 4 0 において、信号 S 3 は H レベルであり、テスト信号供給線 2 0 2 の信号が各列の垂直信号線 2 に出力されている。選択信号 S E L は H レベルである。

40

【 0 0 6 6 】

時刻 t 4 1 に、信号 S 2 を H レベルとする。これにより、テスト信号 V S 1 が各列の垂直信号線 2 に出力される。

【 0 0 6 7 】

時刻 t 4 2 - 1 に、参照信号供給部 2 5 は、参照信号 V r 1 の時間に依存した電位の変化を開始する。T G 7 0 は、信号 M 2 \_ E n を H レベルとする。続いて、時刻 t 4 2 - 2 に、カウンタ 4 0 はクロック信号の計数動作を開始する。

【 0 0 6 8 】

時刻 t 4 3 に、テスト信号 V S 1 と参照信号 V r 1 の電位との大小関係が逆転し、比較結果信号 C M P の信号値が変化する。第 2 メモリ 5 0 3 は、この時点のカウント信号を保

50

持する。この第2メモリ503が保持したカウント信号を、本実施例でデジタル信号DN1と表記する。デジタル信号DN1は、第1の参照信号と、第1のアナログ信号と、を比較して比較部30が出力する比較結果信号に基づいて、AD変換部110が生成する第1のデジタル信号である。

【0069】

時刻t44に、参照信号供給部25は参照信号Vr1の電位の変化を停止する。

【0070】

時刻t45に、TG70は信号S2をLレベルとする。これにより、テスト信号VS2がテスト信号供給線202、スイッチ203を介して各列の垂直信号線2に出力される。

【0071】

時刻t46-1に、参照信号供給部25は、参照信号Vr1の時間に依存した電位の変化を開始する。また、TG70は信号M1\_\_EnをHレベルとする。続いて、時刻t46-2にカウンタ40はクロック信号の計数動作を開始する。

【0072】

時刻t47に、テスト信号VS2と参照信号Vr1との大小関係が逆転し、比較結果信号CMPの信号値が変化する。第1メモリ502は、この時点のカウント信号を保持する。この第1メモリ502が保持したカウント信号を、本実施例でデジタル信号DS1と表記する。デジタル信号DS1は、第1の参照信号と、第1のアナログ信号とは信号値の異なる第2のアナログ信号と、を比較して比較部30が出力する比較結果信号に基づいて、AD変換部110が生成する第4のデジタル信号である。

【0073】

時刻t48に、参照信号供給部25は参照信号Vr1の時間に依存した電位の変化を停止する。時刻t48から時刻t50までの期間に、水平走査回路60は、各列の第1メモリ502、第2メモリ503のそれぞれが保持した信号を順次、DSP80に転送する。

【0074】

時刻t49に、TG70は信号S2をHレベルとする。これにより、テスト信号VS1がテスト信号供給線202、スイッチ203を介して各列の垂直信号線2に出力される。また、TG70は選択信号SELをLレベルとする。

【0075】

時刻t50-1に、参照信号供給部25は参照信号Vr2の時間に依存した電位の変化を開始する。また、TG70は、信号M2\_\_EnをHレベルとする。続いて、時刻t50-2にカウンタ40はクロック信号の計数動作を開始する。

【0076】

時刻t51に、テスト信号VS1と参照信号Vr2との大小関係が逆転し、比較結果信号の信号値が変化する。第2メモリ503は、この時点のカウント信号を保持する。この第2メモリ503が保持したカウント信号を、本実施例でデジタル信号DN2と表記する。デジタル信号DN2は、第2の参照信号と、第1のアナログ信号と、を比較して比較部30が出力する比較結果信号に基づいて、AD変換部110が生成する第2のデジタル信号である。

【0077】

時刻t52に、参照信号供給部25は参照信号Vr2の時間に依存した電位の変化を停止する。

【0078】

時刻t53に、TG70は信号S2をLレベルとする。

【0079】

時刻t54-1に、参照信号供給部25は、参照信号Vr2の時間に依存した電位の変化を開始する。また、TG70は、信号M1\_\_EnをHレベルとする。続いて、時刻t54-2にカウンタ40はクロック信号の計数動作を開始する。

【0080】

時刻t55に、テスト信号VS2と参照信号Vr2との大小関係が逆転し、比較結果信

10

20

30

40

50

号の信号値が変化する。第 1 メモリ 5 0 2 は、この時点のカウント信号を保持する。この第 1 メモリ 5 0 2 が保持したカウント信号を、本実施例でデジタル信号 D S 2 と表記する。デジタル信号 D S 2 は、第 2 の参照信号と、第 2 のアナログ信号と、を比較して比較部 3 0 が出力する比較結果信号に基づいて、A D 変換部 1 1 0 が生成する第 5 のデジタル信号である。

【 0 0 8 1 】

時刻 t 5 6 に、参照信号供給部 2 5 は参照信号 V r 2 の時間に依存した電位の変化を停止する。

【 0 0 8 2 】

時刻 t 5 6 以降、水平走査回路 6 0 は、各列の第 1 メモリ 5 0 2、第 2 メモリ 5 0 3 のそれぞれの保持した信号を順次、D S P 8 0 に転送する。

【 0 0 8 3 】

本実施例の補正動作を行わない場合に得られるデジタル信号の信号値について、図 6 ( b ) を参照しながら説明する。図 6 ( b ) の ( Y 1 )、( Y 2 ) は共に、参照信号 V r 2 で A D 変換を行った場合について示している。( Y 1 ) は、参照信号 V r 2 の参照信号 V r 1 に対する単位時間当たりの電位の変化量の比が 4 倍になっているものを示している。一方、( Y 2 ) は、参照信号 V r 2 の参照信号 V r 1 に対する単位時間当たりの電位の変化量の比が、誤差により 4 倍よりも小さくなっているものを示している。領域 I - L、領域 I - H 間の境界 I O において、( X ) と ( Y 1 ) では得られるデジタル信号の信号値がそれぞれ D 1、D 2 となることは図 4 ( a ) で述べた通りである。さらに、( Y 2 ) の場合では、参照信号 V r 2 の参照信号 V r 1 に対する単位時間当たりの電位の変化量の比が、誤差により 4 倍よりも小さいことにより、得られるデジタル信号の信号値は、D 2 よりも小さい D 3 となる。本実施例では、同一の入射光の光量値において、( X ) と ( Y 2 ) との間で生じるデジタル信号の信号値の差を低減する補正動作を行う。

【 0 0 8 4 】

次に、本実施例の補正動作を説明する。補正動作を行う D S P 8 0 の構成は、実施例 1 と同様とすることができる。

【 0 0 8 5 】

補正值取得部 8 0 2 は、以下の ( 1 2 ) 式、( 1 3 ) 式により、補正值、 を取得する。

【 0 0 8 6 】

$$= D S 1 - 4 \times \times D S 2 \quad ( 1 2 )$$

【 0 0 8 7 】

【 数 1 】

$$\beta = \frac{D S 1 - D N 1}{4 \times (D S 2 - D N 2)} \quad ( 1 3 )$$

【 0 0 8 8 】

補正值取得部 8 0 2 は、取得した補正值、 を補正演算部 8 0 3 に出力する。フラグメモリ 5 0 1 が L レベルの列の第 1 メモリ 5 0 2 が保持したデジタル信号は、レベルシフト部 8 0 1 によって、2 ビットずつ上位にシフトされて補正演算部 8 0 3 に出力される。補正演算部 8 0 3 は、レベルシフト部 8 0 1 がビットシフトした信号に、以下の ( 1 4 ) 式に基づいて補正を行う。

【 0 0 8 9 】

$$C A L \_ D S = + E D \_ D S \times \quad ( 1 4 )$$

( 1 4 ) 式の E D \\_ D S は、フラグメモリ 5 0 1 が L レベルの列の第 1 メモリ 5 0 2 が保持したデジタル信号を、レベルシフト部 8 0 1 が、2 ビットずつ上位にシフトして補正演算部 8 0 3 に出力した信号である。C A L \\_ D S は、補正演算部 8 0 3 が出力する補正後のデジタル信号である。

【 0 0 9 0 】

10

20

30

40

50

一方、フラグメモリ 501 が H レベルの列の第 1 メモリ 502 が保持したデジタル信号は、レベルシフト部 801 でのビットシフト動作と補正演算部 803 での補正值の加算の動作は行わない。

【0091】

S N 部 804、出力回路 90 の動作は、実施例 1 と同様とすることができる。また、補正值については、(12) 式の代わりに、以下の(15)式からでも取得することができる。

【0092】

$$= DN1 - 4 \times \quad \times DN2 \quad (15)$$

テスト信号 VS2 を用いて生成したデジタル信号を用いる(12)式に対し、(15)式は、テスト信号 VS2 よりも信号値の小さいテスト信号 VS1 を用いて生成したデジタル信号を用いる。よって、(15)式の方がノイズの影響を受けやすく、補正值の精度が低くなる可能性がある為、(12)式を用いるのが好ましい。

【0093】

本実施例の撮像装置においても、実施例 1 と同様の効果を得ることができる。さらに、本実施例の撮像装置では、複数の参照信号間の、単位時間当たりの電位の変化量の比がばらつくことによって生じるデジタル信号の誤差を低減することができる。

【0094】

本実施例の図 6(a) に示した動作では、デジタル信号を生成する順を DN1、DS1、DN2、DS2 としていた。他の形態として、例えば、デジタル信号を生成する順を、DN1、DN2、DS1、DS2 としても良い。この形態の場合には、第 1 メモリ 502 にデジタル信号 DN1、第 2 メモリ 503 にデジタル信号 DN2 を保持させる。そして、水平走査回路 60 が各列のメモリ部 50 から順次 DSP にデジタル信号を転送する。その後、第 1 メモリ 502 にデジタル信号 DS1、第 2 メモリ 503 にデジタル信号 DS2 を保持させる。そして、再び水平走査回路 60 が各列のメモリ部 50 から順次 DSP にデジタル信号を転送する形態とすれば良い。他の撮像装置の例として、2 つの第 1 メモリと 2 つの第 2 メモリを有する形態がある。2 つの第 1 メモリの各々が、デジタル信号 DN1、DN2 をそれぞれ保持する。2 つの第 2 メモリがデジタル信号 DS1、DS2 をそれぞれ保持する。この形態の場合には、4 つのメモリが必要となる。一方、本実施例の撮像装置では、各列の AD 変換部 110 の第 1 メモリ 502 と第 2 メモリ 503 とを、それぞれ 1 つずつとすることができる。これにより、メモリ部 50 の回路規模を、各列の AD 変換部 110 が第 1 メモリ 502 と第 2 メモリとをそれぞれ 2 つずつ設ける場合に比して縮小することができる。

【0095】

先に述べた、デジタル信号 DN1、DN2、DS1、DS2 の順にデジタル信号を得る形態について再び説明する。この形態では、図 6(a) の形態に比して、信号値の揃ったテスト信号 VS1 をデジタル信号に変換できるため、デジタル信号 DN1 とデジタル信号 DN2 に含まれるノイズ成分の変動を低減することができる。これは、テスト信号供給部 200 の出力するテスト信号ではなく、画素 1 の出力する信号を用いる場合も同様である。つまり、画素 1 のノイズ信号に基づく信号を参照信号 Vr1、Vr2 のそれぞれで AD 変換する。その後、画素 1 の光電変換信号に基づく信号を参照信号 Vr1、Vr2 のそれぞれで AD 変換する。この形態であっても、(12)、(13) 式の補正值、を取得できる。そして、図 6(a) の順で AD 変換を行う構成に比して、参照信号 Vr1、Vr2 のそれぞれで AD 変換されるノイズ信号と光電変換信号のそれぞれの信号値に変動が生じにくい。これにより、ノイズ信号、光電変換信号の信号値の変動を低減したデジタル信号を得ることができる。よって、補正值、をより正確に求めることができる。この効果は、デジタル信号 DN1、DN2、DS1、DS2 の順にデジタル信号を得る形態に限定されない。テスト信号 VS1 に基づく 2 つのデジタル信号の生成動作を順に行う。また、テスト信号 VS2 に基づく 2 つのデジタル信号の生成動作を順に行う。例えば、デジタル信号の生成順を、DN2、DN1、DS2、DS1 であっても良い。また、DS1、D

10

20

30

40

50

S 2、D N 2、D N 1であっても良い。つまり、第 1 のデジタル信号と第 2 のデジタル信号の一方を生成した後、第 1 のデジタル信号と第 2 のデジタル信号の他方を生成する。また、第 4 のデジタル信号と第 5 のデジタル信号の一方を生成した後、第 4 のデジタル信号と第 5 のデジタル信号の他方を生成する形態であれば良い。

【 0 0 9 6 】

また、本実施例の撮像装置では、参照信号 V r 2 を用いて生成したデジタル信号を補正する形態を説明した。他の形態として、実施例 1 でも述べた様に、参照信号 V r 1 を用いて生成したデジタル信号を補正するようにしても良い。つまり、フラグメモリ 5 0 1 が H レベルの列の第 1 メモリ 5 0 2 が保持したデジタル信号を補正值 で除した後、補正值を差し引く。これにより、実施例 1 で述べた効果と同様の効果を得ることができる。また、本実施例の撮像装置では、複数の参照信号間の、単位時間当たりの電位の変化量の比がばらつくことによって生じるデジタル信号の誤差を低減することができる。

10

【 0 0 9 7 】

本明細書では、カウンタ 4 0 が各列の A D 変換部 1 1 0 に共通のカウント信号を供給する形態を基に説明した。他の形態として、各列の A D 変換部 1 1 0 が、カウンタを有する形態であっても良い。この形態の一例としては、各列の A D 変換部 1 1 0 が、カウンタ、フラグメモリ、第 1 メモリ、第 2 メモリを有する形態がある。この形態でも、カウンタ、フラグメモリ、第 1 メモリ、第 2 メモリの動作については、各実施例で述べた動作と同様とすることができる。

【 0 0 9 8 】

20

また、本明細書では、参照信号の時間に依存した電位の変化がスロープ状に行われる形態として説明したが、階段状に変化する形態の参照信号であっても良い。階段状に電位が変化する参照信号についても、時間に依存して電位が変化する参照信号の一例である。

【 0 0 9 9 】

( 実施例 3 )

本実施例は、テスト信号供給部 2 0 0 が出力するテスト信号の代わりに、参照信号供給部 2 5 の出力信号を用いて補正值 及び を取得する撮像装置である。

【 0 1 0 0 】

以下、図面を参照しながら実施例 2 と異なる点を中心に説明をする。

【 0 1 0 1 】

30

本実施例の撮像装置の構成は、図 1 と同様である。

【 0 1 0 2 】

本実施例の比較回路 3 0 1 の構成について図 8 ( a ) に示す。

【 0 1 0 3 】

電流源 3 1 1 は、一端は電源電圧 V d d が供給され、他の一端が P M O S トランジスタ 3 1 2、3 1 3 のそれぞれの一方の主ノードに電氣的に接続される。P M O S トランジスタ 3 1 2、3 1 3 のそれぞれの他方の主ノードは、N M O S トランジスタ 3 1 4、3 1 5 のそれぞれの一方の主ノードに電氣的に接続される。N M O S トランジスタ 3 1 4、3 1 5 のそれぞれの他方の主ノードにはグランド電圧が供給される。N M O S トランジスタ 3 1 4、3 1 5 の制御ノードは共通して、N M O S トランジスタ 3 1 4 の一方の主ノードに電氣的に接続される。P M O S トランジスタ 3 1 2、3 1 3 のそれぞれの制御ノードは、容量素子 3 1 8、3 1 9 のそれぞれの一方のノードに電氣的に接続される。容量素子 3 1 8 の他方のノードには、参照信号 V r \_ C m p が入力される。容量素子 3 1 9 の他方のノードには、出力信号 O u t \_ A m p が入力される。

40

【 0 1 0 4 】

P M O S トランジスタ 3 1 2、3 1 3 の制御ノードは、それぞれ N M O S トランジスタ 3 1 6、3 1 7 のそれぞれの一方の主ノードに電氣的に接続されている。また、P M O S トランジスタ 3 1 2 と N M O S トランジスタ 3 1 4 の主ノード同士が電氣的に接続されたノードと、N M O S トランジスタ 3 1 6 の他方の主ノードとが電氣的に接続されている。また、P M O S トランジスタ 3 1 3 と N M O S トランジスタ 3 1 5 の主ノード同士が電氣

50

的に接続されたノードと、NMOSトランジスタ317の他方の主ノードとが電氣的に接続されている。NMOSトランジスタ316、317のそれぞれの制御ノードには、TG70から信号RESETが入力される。TG70が信号RESETをHレベルとすると、PMOSトランジスタ312とNMOSトランジスタ314の主ノード同士が電氣的に接続されたノードと、PMOSトランジスタ312の制御ノードとが短絡される。また、PMOSトランジスタ313とNMOSトランジスタ317の主ノード同士が電氣的に接続されたノードと、PMOSトランジスタ313の制御ノードとが短絡される。これにより、PMOSトランジスタ312、313のそれぞれの制御ノードの電位はほぼ同電位となる。

【0105】

10

比較回路301は、比較出力回路320を有する。

【0106】

PMOSトランジスタ313とNMOSトランジスタ313の主ノード同士が電氣的に接続されたノードは、さらに比較出力回路320に電氣的に接続されている。比較出力回路320は、参照信号Vr\_\_Cmpと出力信号Out\_\_Ampとの比較結果に基づき比較結果信号CMPと選択信号SELを選択回路302に出力する。また、図8(a)では不図示であるが、比較出力回路320が出力する信号SELの信号値は、参照信号Vr\_\_Cmpと出力信号Out\_\_Ampとの比較結果によらず、TG70による制御によって強制的に設定することができる。

【0107】

20

続いて、本実施例の撮像装置の動作について説明する。

【0108】

図8(b)は本実施例の動作を示したタイミング図である。図8(b)に示す期間、画素1はノイズ信号を出力している。出力信号Out\_\_Ampは図8(b)に示す期間、ノイズ信号を増幅した信号レベルである。また、図8(b)に示す期間、比較出力回路320は、TG70の制御に基づく信号値の選択信号SELを選択回路302に出力する。

【0109】

時刻t60において、TG70は選択信号SELをHレベルとしているため、選択回路302は参照信号Vr1を比較回路301に出力している。また、TG70は信号RESETをLレベルとしている。

30

【0110】

時刻t61に、参照信号供給部25は、参照信号Vr1の電位をVros1とする。

【0111】

時刻t62に、TG70は信号RESETをHレベルとした後、時刻t63に信号RESETをLレベルとする。これにより、PMOSトランジスタ312、313の制御ノード同士の電位がほぼ等しくなる。出力信号Out\_\_Ampの信号値は一定のため、参照信号Vr1の電位が、電位Vros1よりも振幅が大きくなった時に、信号CMPの信号値がLレベルからHレベルに変化する。

【0112】

時刻t64に、参照信号供給部25は参照信号Vr1の電位を時刻t60の電位とする。

40

【0113】

時刻t65-1に、参照信号供給部25は、参照信号Vr1の時間に依存した電位の変化を開始する。TG70は、信号M2\_\_EnをHレベルとする。続いて、時刻t65-2に、カウンタ40はクロック信号の計数動作を開始する。

【0114】

時刻t66に、参照信号Vr\_\_Cmpが電位Vros1の振幅よりも大きくなる。この時、比較結果信号CMPの信号値がLレベルからHレベルに変化する。時刻t66に信号CMPの信号値がLレベルからHレベルに変化したことを受けて、第2メモリ503がデジタル信号DN1を保持する。

50

## 【 0 1 1 5 】

時刻 t 6 7 に、参照信号供給部 2 5 は参照信号 V r 1 の電位の変化を終了する。

## 【 0 1 1 6 】

時刻 t 6 8 に、参照信号供給部 2 5 は、参照信号 V r 1 の電位を V r o s 1 より振幅の大きい電位 V r o s 2 とする。時刻 t 6 9 に T G 7 0 は信号 R e s e t を H レベルとした後、時刻 t 6 3 に信号 R e s e t を L レベルとする。出力信号 O u t \_ A m p の信号値は一定のため、参照信号 V r 1 の電位が、電位 V r o s 2 よりも振幅が大きくなった時に、信号 C M P の信号値が L レベルから H レベルに変化する。

## 【 0 1 1 7 】

時刻 t 7 1 に、参照信号供給部 2 5 は参照信号 V r 1 の電位を時刻 t 6 0 の電位とする 10

## 【 0 1 1 8 】

時刻 t 7 2 - 1 に、参照信号供給部 2 5 は、参照信号 V r 1 の時間に依存した電位の変化を開始する。また、T G 7 0 は信号 M 1 \_ E n を H レベルとする。続いて、時刻 t 7 2 - 2 にカウンタ 4 0 はクロック信号の計数動作を開始する。

## 【 0 1 1 9 】

時刻 t 7 3 に、参照信号 V r \_ C m p が V r o s 2 を越える。このとき、比較器 3 0 1 は大小関係が逆転したと判断し、比較結果信号 C M P の信号値が変化する。時刻 t 7 3 に信号 C M P の信号値が L レベルから H レベルに変化したことを受けて、第 1 メモリ 5 0 2 がデジタル信号 D S 1 を保持する。 20

## 【 0 1 2 0 】

時刻 t 7 4 に、参照信号供給部 2 5 は参照信号 V r 1 の時間に依存した電位の変化を終了する。

## 【 0 1 2 1 】

時刻 t 7 4 から時刻 t 7 5 までの期間に、水平走査回路 6 0 は、各列の第 1 メモリ 5 0 2、第 2 メモリ 5 0 3 のそれぞれが保持した信号を順次、D S P 8 0 に転送する。

## 【 0 1 2 2 】

時刻 t 7 5 に、参照信号供給部 2 5 は参照信号 V r 1 の電位を V r o s 1 にする。

## 【 0 1 2 3 】

時刻 t 7 6 に、T G 7 0 は信号 R e s e t を H レベルとした後、時刻 t 7 6 に信号 R e s e t を L レベルとする。出力信号 O u t \_ A m p の信号値は一定のため、後に入力される参照信号 V r 2 の電位が、電位 V r o s 1 よりも振幅が大きくなった時に、信号 C M P の信号値が L レベルから H レベルに変化する。 30

## 【 0 1 2 4 】

時刻 t 7 8 に、参照信号供給部 2 5 は参照信号 V r 1 の電位を時刻 t 6 0 の電位とする。

## 【 0 1 2 5 】

時刻 t 7 9 に、T G 7 0 は選択信号 S E L を L レベルとする。選択回路 3 0 2 は参照信号 V r 2 を比較回路 3 0 1 に出力する。

## 【 0 1 2 6 】

時刻 t 8 0 - 1 に、参照信号供給部 2 5 は、参照信号 V r 2 の時間に依存した電位の変化を開始する。T G 7 0 は、信号 M 2 \_ E n を H レベルとする。続いて、時刻 t 8 0 - 2 に、カウンタ 4 0 はクロック信号の計数動作を開始する。 40

## 【 0 1 2 7 】

時刻 t 8 1 に、参照信号 V r 2 の電位が電位 V r o s 1 よりも振幅が大きくなる。この時、比較結果信号 C M P の信号値が L レベルから H レベルに変化する。時刻 t 8 1 に信号 C M P の信号値が L レベルから H レベルに変化したことを受けて、第 2 メモリ 5 0 3 がデジタル信号 D N 2 を保持する。

## 【 0 1 2 8 】

時刻 t 8 2 に、参照信号供給部 2 5 は参照信号 V r 2 の電位の変化を終了する。 50

## 【 0 1 2 9 】

時刻 t 8 3 に、T G 7 0 は選択信号 S E L を H レベルとなる。選択回路 3 0 2 は参照信号 V r 1 を比較回路 3 0 1 に出力する。

## 【 0 1 3 0 】

時刻 t 8 4 に、参照信号供給部 2 5 は参照信号 V r 1 の電位を V r o s 2 とする。

## 【 0 1 3 1 】

時刻 t 8 5 に T G 7 0 は信号 R e s e t を H レベルとした後、時刻 t 8 6 に信号 R e s e t を L レベルとする。出力信号 O u t \_ A m p の信号値は一定のため、後に入力される参照信号 V r 2 の電位が、電位 V r o s 2 よりも振幅が大きくなった時に、信号 C M P の信号値が L レベルから H レベルに変化する。

10

## 【 0 1 3 2 】

時刻 t 8 7 に、参照信号供給部 2 5 は参照信号 V r 1 の電位を時刻 t 6 0 の電位とする。

## 【 0 1 3 3 】

時刻 t 8 8 に、T G 7 0 は選択信号 S E L を L レベルとする。選択回路 3 0 2 は参照信号 V r 2 を比較回路 3 0 1 に出力する。

## 【 0 1 3 4 】

時刻 t 8 9 - 1 に、参照信号供給部 2 5 は、参照信号 V r 2 の時間に依存した電位の変化を開始する。また、T G 7 0 は信号 M 1 \_ E n を H レベルとする。続いて、時刻 t 8 9 - 2 にカウンタ 4 0 はクロック信号の計数動作を開始する。

20

## 【 0 1 3 5 】

時刻 t 9 0 に、参照信号 V r \_ C m p の電位が電位 V r o s 2 よりも振幅が大きくなる。この時、比較結果信号 C M P の信号値が L レベルから H レベルに変化する。時刻 t 9 0 に信号 C M P の信号値が L レベルから H レベルに変化したことを受けて、第 1 メモリ 5 0 2 にデジタル信号 D S 2 が保持される。

## 【 0 1 3 6 】

時刻 t 9 1 に、参照信号供給部 2 5 は参照信号 V r 2 の時間に依存した電位の変化を停止する。

## 【 0 1 3 7 】

時刻 t 9 1 以降の期間に、水平走査回路 6 0 は、各列の第 1 メモリ 5 0 2、第 2 メモリ 5 0 3 のそれぞれが保持した信号を順次、D S P 8 0 に転送する。

30

## 【 0 1 3 8 】

D S P 8 0 及び出力回路 9 0 は、上記動作で取得したデジタル信号 D N 1、D N 2、D S 1、D S 2 を用いて、実施例 2 と同様の動作を行うことができる。

## 【 0 1 3 9 】

以上述べた通り、本実施例の撮像装置は、テスト信号供給部 2 0 0 の出力するテスト信号の代わりに、参照信号供給部 2 5 の出力信号を用いて補正值 及び を取得することができる。

## 【 0 1 4 0 】

( 実施例 4 )

40

図 7 は、実施例 1 ~ 3 で述べた撮像装置を撮像装置 1 5 4 として用いた撮像システムである。

## 【 0 1 4 1 】

図 7 において、撮像システムはレンズの保護のためのバリア 1 5 1、被写体の光学像を撮像装置 1 5 4 に結像させるレンズ 1 5 2、レンズ 1 5 2 を通った光量を可変にするための絞り 1 5 3 を有する。さらに撮像システムは、撮像装置 1 5 4 より出力される信号の処理を行う出力信号処理部 1 5 5 を有する。撮像装置 1 5 4 から出力される信号は、被写体を撮影した画像を生成するための撮像信号である。出力信号処理部 1 5 5 は撮像装置 1 5 4 から出力される撮像信号を必要に応じて各種の補正、圧縮を行って画像を生成する。レンズ 1 5 2、絞り 1 5 3 は撮像装置 1 5 4 に光を集光する光学系である。

50



## 【 0 1 4 2 】

図 7 に例示した撮像システムはさらに、画像データを一時的に記憶する為のバッファメモリ部 1 5 6、外部コンピュータ等と通信する為の外部インターフェース部 1 5 7 を有する。さらに撮像システムは、撮像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体 1 5 9、記録媒体 1 5 9 に記録または読み出しを行うための記録媒体制御インターフェース部 1 5 8 を有する。さらに撮像システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部 1 5 1 0 を有する。

## 【 0 1 4 3 】

図 7 に示した撮像システムでは、実施例 1 ~ 3 で述べた DSP 8 0 を、撮像装置 1 5 4 の外部に設けられた出力信号処理部 1 5 5 が有する形態とすることができる。この形態の場合には、出力信号処理部 1 5 5 が、補正部を有する信号処理部である。この形態としても、本実施例の撮像システムは、実施例 1 ~ 3 で述べた効果と同様の効果を得ることができる。他の形態として、実施例 1 ~ 3 で述べた DSP 8 0 を、撮像装置 1 5 4 の外部に設けられた全体制御・演算部 1 5 1 0 が有する形態とすることができる。この形態の場合には、全体制御・演算部 1 5 1 0 が、補正部を有する信号処理部である。

## 【 0 1 4 4 】

( 実施例 5 )

図 9 ( a ) は、本実施例の撮像システムである。図 7 と同じ機能を有するものについては、図 7 で付した符号と同じ符号を図 9 ( a ) でも付している。以下では、実施例 4 と異なる部分を中心に説明する。

## 【 0 1 4 5 】

本実施例の撮像システムの撮像装置 1 5 4 の実施例 2 に記載の撮像装置 1 0 0 と異なる点は、補正值取得部 8 0 2 を有さない点である。

## 【 0 1 4 6 】

図 9 ( b ) に本実施例における、撮像装置 1 5 4 内の DSP 8 0 の構成を示す。図 1 で付した符号と同じ機能を有するものについては、図 1 で付した符号と同じ符号を図 9 ( b ) でも付している。DSP 8 0 は、レベルシフト部 8 0 1、補正演算部 8 0 3、S - N 部 8 0 4 から構成される。尚、実施例 2 で述べた補正值取得部 8 0 2 は、本実施例の撮像システムでは出力信号処理部 1 5 5 が有している。撮像装置 1 5 4 は、同一半導体基板上に設けられており、補正值取得部 8 0 2 は、撮像装置 1 5 4 が設けられた半導体基板とは別の半導体基板上に設けられている。

## 【 0 1 4 7 】

DSP 8 0 は、AD 変換部 1 1 0 がテスト信号を AD 変換した際には、得られたデジタル信号 DN 1、DN 2、DS 1、DS 2 を、出力回路 9 0 を介して出力信号処理部 1 5 5 に出力する。出力信号処理部 1 5 5 に設けられた補正值取得部 8 0 2 は、デジタル信号 DN 1、DN 2、DS 1、DS 2 に基づき補正值 及び を取得する。補正值取得部 8 0 2 は、取得された補正值 及び を補正演算部 8 0 3 に出力する。

## 【 0 1 4 8 】

補正演算部 8 0 3 は、出力信号処理部 1 5 5 から出力された補正值 及び を保持する。また、AD 変換部 1 1 0 が画素信号に基づく信号を AD 変換した際には、補正演算部 8 0 3 は、補正值 及び を用いて、実施例 2 と同様の補正動作を行う。つまり、補正演算部 8 0 3 は、補正值取得部 8 0 2 から出力される補正值に基づいて、画素信号に基づくデジタル信号を補正する補正部である。

## 【 0 1 4 9 】

以上述べたように、デジタル信号 DN 1、DN 2、DS 1、DS 2 から補正值 および を取得する回路を、撮像装置と異なる半導体基板上に設けても、実施例 2 と同様の効果を得ることができる。

## 【 0 1 5 0 】

尚、本実施例の撮像システムが有する撮像装置 1 5 4 は、DSP 8 0 の構成を除いて実施例 2 の撮像装置と同様とした。他の例として、本実施例の撮像システムが有する撮像装

置 1 5 4 が、D S P 8 0 の構成を除いて実施例 3 の撮像装置と同様としても良い。この例の撮像システムにおいても、実施例 3 と同様の効果を得ることができる。

【 0 1 5 1 】

また、本実施例では撮像装置 1 5 4 がデジタル信号 D N 1、D N 2、D S 1、D S 2 を生成する例を説明した。他の例として、撮像装置 1 5 4 がデジタル信号 D S 1、D S 2 を生成せず、デジタル信号 D N 1、D N 2 を生成する場合には、実施例 1 と同様の効果を得ることができる。

【符号の説明】

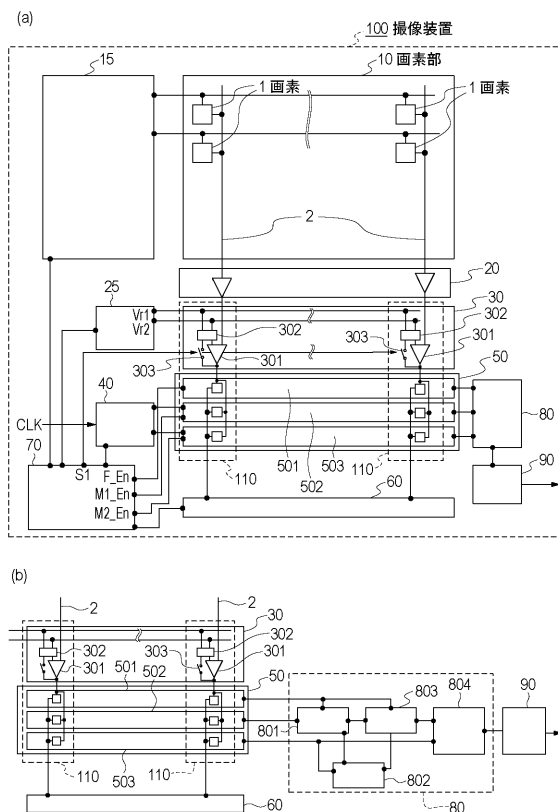
【 0 1 5 2 】

- 1 画素
- 1 0 画素部
- 1 5 垂直走査回路
- 2 0 増幅部
- 3 0 比較部
- 4 0 カウンタ
- 5 0 メモリ部
- 6 0 水平走査回路
- 7 0 タイミングジェネレータ ( T G )
- 8 0 D S P
- 9 0 出力回路
- 1 0 0 撮像装置

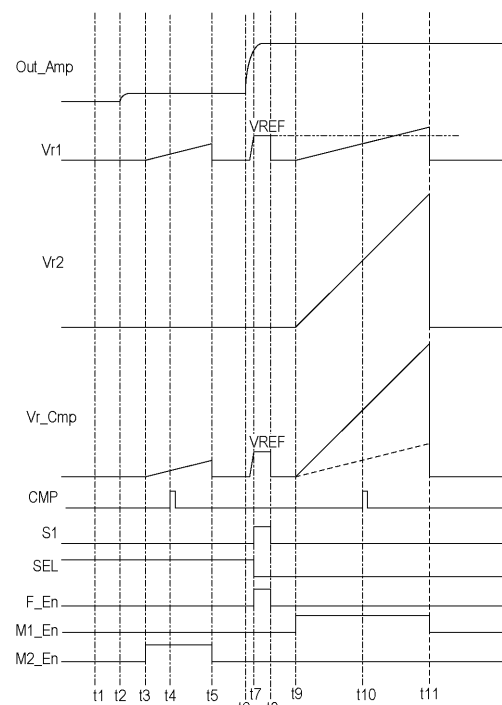
10

20

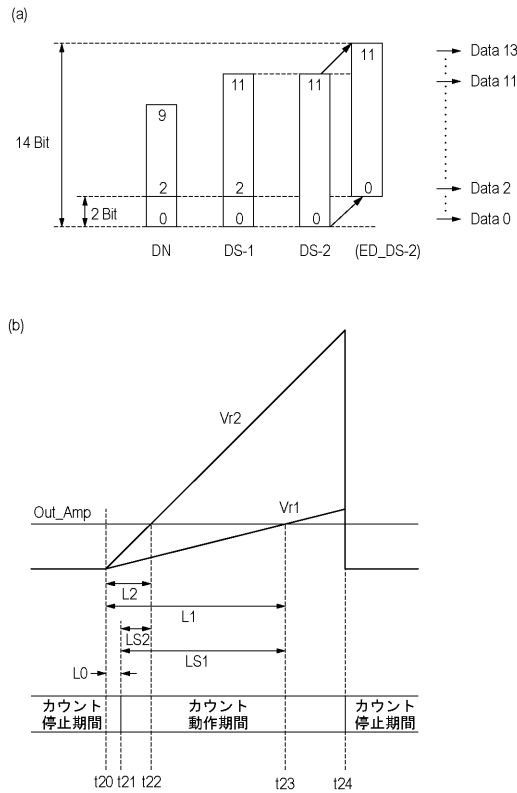
【 図 1 】



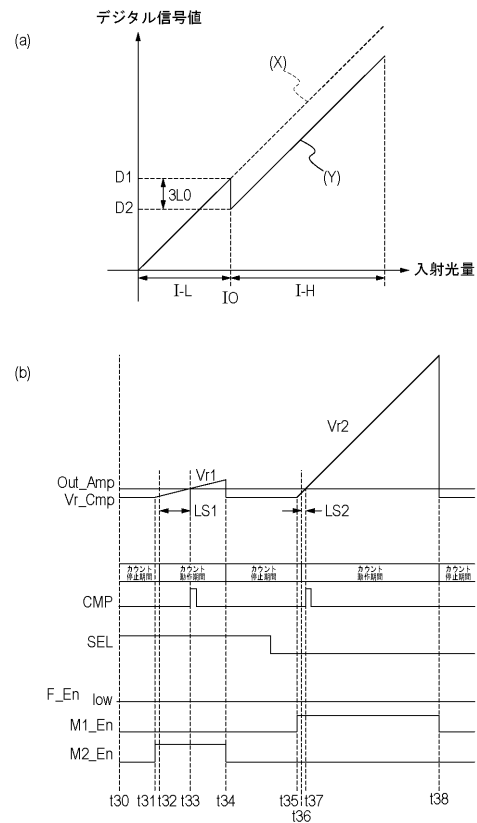
【 図 2 】



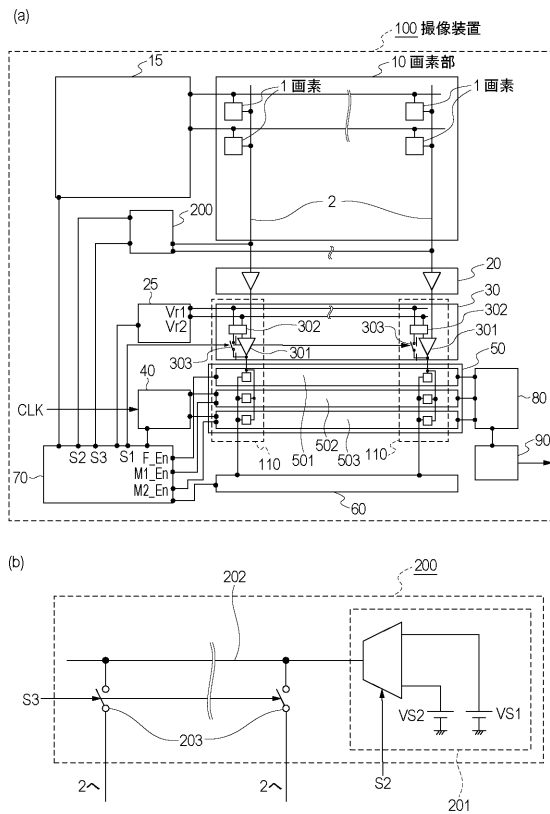
【図 3】



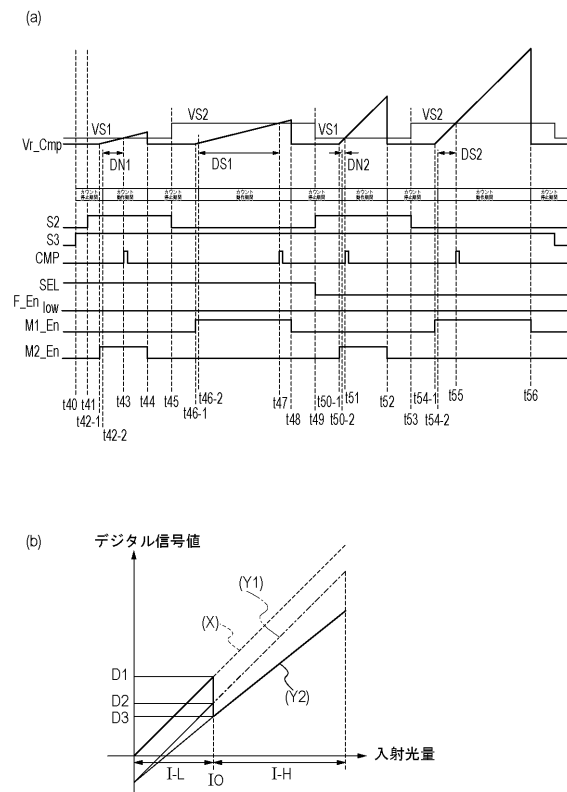
【図 4】



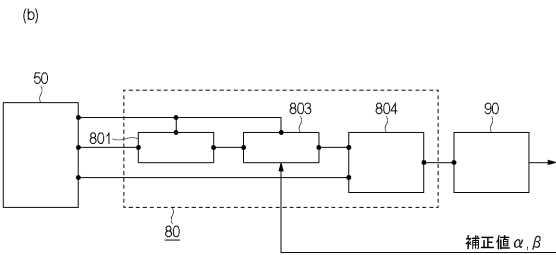
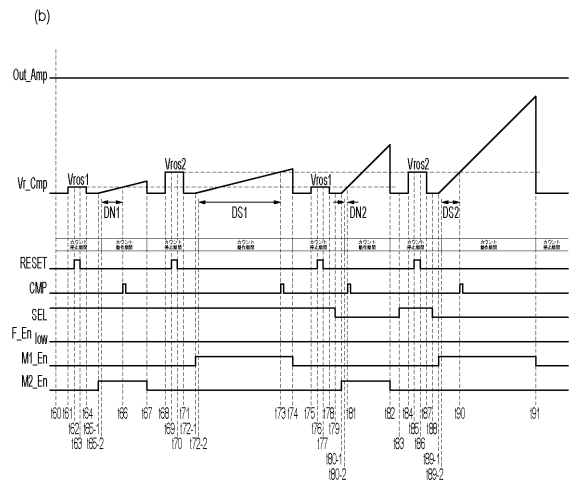
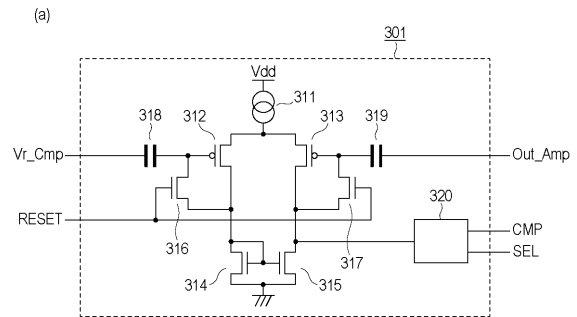
【図 5】



【図 6】



【圖 8】



---

フロントページの続き

- (72)発明者 吉田 大介  
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
- (72)発明者 橋本 誠二  
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 鈴木 肇

- (56)参考文献 特開2013-229852(JP,A)  
特開2011-244249(JP,A)  
特開2009-296423(JP,A)  
特開2008-067357(JP,A)  
特開2003-219279(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- |      |        |   |        |
|------|--------|---|--------|
| H04N | 5/30   | - | 5/378  |
| H01L | 21/339 |   |        |
| H01L | 27/14  | - | 27/148 |
| H01L | 29/762 |   |        |
| H03M | 1/00   | - | 1/88   |