

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 10 月 12 日(12.10.2017)



(10) 国際公開番号
WO 2017/175584 A1

- (51) 国際特許分類:
H03K 17/687 (2006.01) *H02J 7/00* (2006.01)
H02J 1/00 (2006.01)
- (21) 国際出願番号: PCT/JP2017/011413
- (22) 国際出願日: 2017 年 3 月 22 日(22.03.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-075885 2016 年 4 月 5 日(05.04.2016) JP
- (71) 出願人: 株式会社オートネットワーク技術研究所 (AUTONETWORKS TECHNOLOGIES, LTD.) [JP/JP]; 〒5108503 三重県四日市市西末広町 1 番 1 4 号 Mie (JP). 住友電装株式会社 (SUMITOMO WIRING SYSTEMS, LTD.) [JP/JP]; 〒5108503 三重県四日市市西末広町 1 番 1 4 号 Mie (JP). 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目 5 番 3 3 号 Osaka (JP).
- (72) 発明者: 杉沢 佑樹(SUGISAWA, Yuuki); 〒5108503 三重県四日市市西末広町 1 番 1 4 号 株式会社オートネットワーク技術研究所内 Mie (JP).
- (74) 代理人: 河野 英仁, 外(KOHNO, Hideto et al.); 〒5400035 大阪府大阪市中央区釣鐘町二丁目 4 番 3 号 河野特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユー

[続葉有]

(54) Title: POWER SUPPLY CONTROL DEVICE

(54) 発明の名称: 給電制御装置

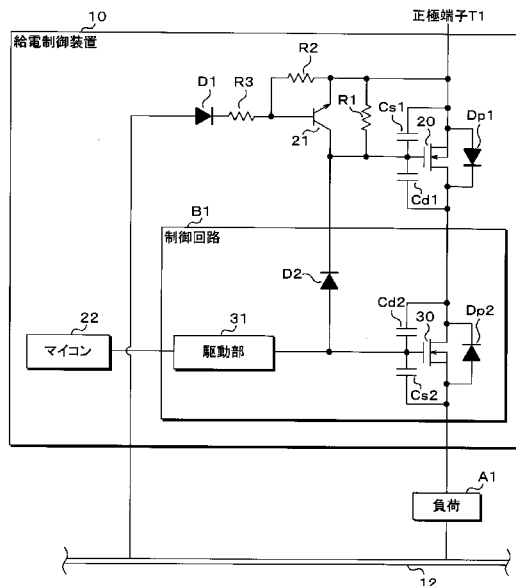


FIG. 2:
10 Power supply control device
22 Microcomputer
31 Drive unit
A1 Load
B1 Control circuit
T1 Positive electrode terminal

(57) Abstract: Provided is a power supply control device (10) in which each of a first semiconductor switch (20) and a second semiconductor switch (30) switch on when a gate voltage is equal to or greater than an on threshold value and switch off when the gate voltage is less than an off threshold value. A resistor (R1) is connected between the source and the gate of the first semiconductor switch (20). A diode (D2) is connected between the gates of the first semiconductor switch (20) and the second semiconductor switch (30). A drive unit (31) adjusts the gate voltage of the second semiconductor switch (30), switches the first semiconductor switch (20) and the second semiconductor switch (30) on or off, and controls the supply of power by way of the second semiconductor switch (30).

(57) 要約: 給電制御装置 (10) において、第 1 半導体スイッチ (20) 及び第 2 半導体スイッチ (30) 夫々は、ゲートの電圧がオン閾値以上である場合にオンに切り替わり、ゲートの電圧がオフ閾値未満である場合にオフに切り替わる。第 1 半導体スイッチ (20) のソース及びゲート間に抵抗 (R1) が接続されている。第 1 半導体スイッチ (20) 及び第 2 半導体スイッチ (30) のゲート間にダイオード (D2) が接続されている。駆動部 (31) は、第 2 半導体スイッチ (30) のゲートの電圧を調整し、第 1 半導体スイッチ (20) 及び第 2 半導体スイッチ (30) をオン又はオフに切り替え、第 2 半導体スイッチ (30) を介した給電を制御する。



ロシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 給電制御装置

技術分野

[0001] 本発明は、スイッチを介した給電を制御する給電制御装置に関する。

背景技術

[0002] 車両のバッテリーから負荷への給電を制御する給電制御装置として、Nチャネル型のFET(Field Effect Transistor)のドレイン及びソース夫々がバッテリーの正極、及び、負荷の一端に接続され、バッテリーの負極が負荷の他端に接続されている給電制御装置がある。この給電制御装置では、FETは半導体スイッチとして機能する。FETは、ゲートの電圧をオン閾値以上に上昇させることによってオンに切替わり、ゲートの電圧をオフ閾値未満に低下させることによってオフに切替わる。FETがオンである場合、バッテリーから負荷に給電され、FETがオフである場合、バッテリーから負荷への給電が停止する。

[0003] しかしながら、FETのドレイン及びソース間には寄生ダイオードが形成されている。Nチャネル型のFETでは、ドレイン及びソース夫々に寄生ダイオードのカソード及びアノードが接続されている。このため、バッテリーの正極及び負極夫々を、誤って、負荷の他端及びFETのドレインに接続した場合、たとえFETがオフであっても負荷の他端から一端に電流が流れ続け、負荷が誤った動作を行う虞がある。

[0004] 特許文献1には、バッテリーの接続を誤った場合に負荷に電流が流れることを防止することができる給電制御装置が開示されている。特許文献1に記載の給電制御装置は、2つのNチャネル型のFETを備え、一方のFETのドレインが他方のFETのドレインに接続されている。バッテリーの正極が一方のFETのソースに接続され、負荷の一端が他方のFETのソースに接続されている。バッテリーの負極は負荷の他端に接続されている。2つのFETを共にオン又はオフに切替えることによって、バッテリーから負荷への給電を制

御する。

- [0005] 一方のFETに形成される寄生ダイオードのカソードは、他方のFETに形成される寄生ダイオードのカソードに接続されている。従って、2つのFETがオフである場合、バッテリーの接続状態に関係なく、バッテリーから負荷に電流が流れることはない。

先行技術文献

特許文献

- [0006] 特許文献1：特許第5772776号公報

発明の概要

発明が解決しようとする課題

- [0007] 特許文献1に記載されているように、2つのNチャネル型のFETを備える給電制御装置として、1つの駆動回路によって2つのFETをオン又はオフに切替える給電制御装置が考えられる。このような給電制御装置では、例えば、駆動回路の出力端に2つのFET夫々のゲートが直接に接続されている。駆動回路は、出力端から出力する電圧を上昇させることによって、2つのFET夫々のゲートの電圧をゼロVから上昇させ、2つのFETをオンに切替える。また、駆動回路は、出力端から出力する電圧を低下させることによって、2つのFET夫々のゲートの電圧をゼロVに下げ、2つのFETをオフに切替える。
- [0008] 以上のように、駆動回路の出力端が2つのFET夫々のゲートに直接に接続されている給電制御装置は、駆動回路が1つであるため、安価に製造される。しかしながら、この給電制御装置では、1つの駆動回路で2つのFETをオン又はオフに切替えなければいけないため、オンへの切替え及びオフへの切替え夫々にかかる時間が長く、スイッチング損失が大きいという問題がある。
- [0009] 本発明は斯かる事情に鑑みてなされたものであり、その目的とするところは、スイッチング損失が小さい安価な給電制御装置を提供することにある。

課題を解決するための手段

- [0010] 本発明に係る給電制御装置は、第1半導体スイッチと、電流入力端が該第1半導体スイッチの電流出力端に接続されている第2半導体スイッチとをオン又はオフに切替える切替え部を備え、該切替え部の切替えにより、前記第2半導体スイッチを介した給電を制御する給電制御装置において、前記第1半導体スイッチ及び第2半導体スイッチ夫々は、制御端の電圧がオン閾値以上である場合にオンに切替わり、該制御端の電圧がオフ閾値未満である場合にオフに切替わり、前記第1半導体スイッチの前記電流入力端及び制御端間に接続される抵抗と、カソードが前記第1半導体スイッチの前記制御端に接続され、アノードが前記第2半導体スイッチの前記制御端に接続されるダイオードとを備え、前記切替え部は、前記第2半導体スイッチの前記制御端の電圧を調整することによって前記切替えを行うことを特徴とする。
- [0011] 本発明にあつては、第1半導体スイッチの電流出力端が第2半導体スイッチの電流入力端に接続され、第1半導体スイッチの電流入力端及び制御端間に抵抗が接続されている。ダイオードのカソード及びアノード夫々が第1半導体スイッチ及び第2半導体スイッチの制御端に接続されている。例えば、バッテリーの正極が第1半導体スイッチの電流入力端に接続され、負荷の一端が第2半導体スイッチの電流出力端に接続され、バッテリーの負極が負荷の他端に接続される。
- [0012] 第2半導体スイッチの制御端の電圧がバッテリーの出力電圧未満である場合、バッテリーの正極から抵抗を介して電流が流れず、第1半導体スイッチの制御端の電圧はバッテリーの出力電圧に維持される。切替え部は、第1半導体スイッチ及び第2半導体スイッチをオンに切替えるため、第1半導体スイッチ及び第2半導体スイッチ夫々の制御端に接続されている寄生容量に電流を供給し、第2半導体スイッチの制御端の電圧を上昇させる。
- [0013] この過程において、第2半導体スイッチの制御端の電圧がバッテリーの出力電圧未満である間、切替え部は、第2半導体スイッチの制御端に接続されている寄生容量のみに電流を供給し、第2半導体スイッチの制御端の電圧を上

昇させる。更に、第2半導体スイッチの制御端の電圧がバッテリーの出力電圧以上となった場合、切替え部は、第1半導体スイッチ及び第2半導体スイッチ夫々の制御端に接続されている寄生容量に電流を供給し、第1半導体スイッチ及び第2半導体スイッチ夫々の制御端の電圧を上昇させる。これにより、第1半導体スイッチ及び第2半導体スイッチはオンに切替わる。第1半導体スイッチの制御端の電圧が予めバッテリーの出力電圧に維持されているため、第1半導体スイッチ及び第2半導体スイッチは短い期間でオンに切替わり、スイッチング損失が小さい。

[0014] 切替え部は、例えば、第2半導体スイッチの制御端を、内部抵抗を介してバッテリーの負極に接続することによって、第2半導体スイッチ夫々の制御端に接続されている寄生容量に放電させ、第2半導体スイッチの制御端の電圧を低下させ、第2半導体スイッチをオフに切替える。第2半導体スイッチの制御端がバッテリーの負極に接続した場合、第1半導体スイッチの制御端に接続されている寄生容量は、抵抗を介して放電し、第1半導体スイッチの制御端の電圧が低下し、第1半導体スイッチはオフに切替わる。第1半導体スイッチの制御端に接続されている寄生容量は抵抗を介して放電するので、切替え部は、第2半導体スイッチの制御端に接続されている寄生容量のみを放電させればよい。このため、第1半導体スイッチ及び第2半導体スイッチは短い期間でオフに切替わり、スイッチング損失が小さい。

[0015] また、第2半導体スイッチの制御端の電圧を調整することによって、第1半導体スイッチ及び第2半導体スイッチをオン又はオフに切替えているので、製造費用が安価である。

[0016] 本発明に係る給電制御装置は、カソード及びアノードが前記第1半導体スイッチの前記電流出力端及び電流入力端に接続される寄生ダイオードと、前記第1半導体スイッチの前記制御端、及び、前記第2半導体スイッチの前記電流出力端の間に接続されるキャパシタとを備えることを特徴とする。

[0017] 本発明にあつては、バッテリーの正極が第1半導体スイッチの電流入力端に接続され、負荷の一端が第2半導体スイッチの電流出力端に接続され、バッ

テリの負極が負荷の他端に接続されている場合において、第1半導体スイッチ及び第2半導体スイッチがオフであるとき、バッテリーによってキャパシタは充電されている。切替え部が第2半導体スイッチの制御端の電圧を上昇させた場合、第2半導体スイッチを介して負荷に流れる電流が上昇し、第2半導体スイッチの電流出力端の電圧が上昇する。これにより、第2半導体スイッチの制御端の電圧がバッテリーの出力電圧未満であっても、キャパシタのバッテリー側の一端における電圧がバッテリーの出力電圧を超え、第1半導体スイッチの制御端に接続されている寄生容量が充電される。結果、第1半導体スイッチが、より速くオンに切替わる。

[0018] 本発明に係る給電制御装置は、前記第2半導体スイッチ及びダイオード夫々の数は、2以上であって同じであり、複数の前記第2半導体スイッチ夫々の前記電流入力端は、前記第1半導体スイッチの電流出力端に接続され、複数の前記ダイオードのカソードは第1半導体スイッチの前記制御端に接続され、前記複数のダイオード夫々のアノードは、前記複数の第2半導体スイッチの制御端に接続され、前記切替え部は、前記複数の第2半導体スイッチの前記制御端の電圧を各別に調整することを特徴とする。

[0019] 本発明にあつては、複数の第2半導体スイッチ夫々の電流入力端は、第1半導体スイッチの電流出力端に接続されている。第1半導体スイッチの制御端には、複数のダイオード夫々のカソードが接続されており、複数のダイオード夫々のアノードは、複数の第2半導体スイッチの制御端に接続されている。切替え部が、複数の第2半導体スイッチ中の少なくとも1つの制御端の電圧を上昇させた場合、第1半導体スイッチと、電圧を上昇させた一又は複数の制御端に対応する一又は複数の第2半導体スイッチとがオンに切替わる。複数の第2半導体スイッチを各別にオン又はオフに切替えることによって、複数の第2半導体スイッチを介した給電を制御する。

[0020] 本発明に係る給電制御装置は、カソード及びアノードが前記第1半導体スイッチの前記電流出力端及び電流入力端に接続される寄生ダイオードと、カソードが前記第1半導体スイッチの前記制御端に接続される複数の第2のダ

イオードと、カソードが前記複数の第2のダイオード夫々のアノードに接続され、アノードが前記第1半導体スイッチの前記電流出力端に接続される複数の第3のダイオードと、一端が前記複数の第2のダイオード夫々のアノードに接続される複数のキャパシタとを備え、前記第2のダイオード、第3のダイオード及びキャパシタ夫々の数は前記第2の半導体スイッチの数と同じであり、前記複数のキャパシタ夫々の他端は、前記複数の第2半導体スイッチの前記電流出力端に接続されることを特徴とする。

[0021] 本発明にあっては、バッテリーの正極が第1半導体スイッチの電流入力端に接続され、負荷の一端が第2半導体スイッチの電流出力端に接続され、バッテリーの負極が負荷の他端に接続されている場合において、第1半導体スイッチ及び第2半導体スイッチがオフであるとき、複数のキャパシタ夫々は、第3のダイオードを介して充電される。第1半導体スイッチ及び第2半導体スイッチがオフである状態で切替え部が一の第2半導体スイッチの制御端の電圧を上昇させた場合、一の第2半導体スイッチの電流出力端の電圧が上昇する。これにより、一の第2半導体スイッチの制御端の電圧がバッテリーの出力電圧未満であっても、一の第2半導体スイッチの電流出力端に一端が接続されているキャパシタのバッテリー側の一端における電圧がバッテリーの出力電圧を超え、第2のダイオードを介して第1半導体スイッチの制御端に接続されている寄生容量が充電される。これにより、第1半導体スイッチが、より速くオンに切替わる。

[0022] 本発明に係る給電制御装置は、前記第1半導体スイッチは、電流入力端の電位を基準とした前記制御端の電圧に基づいてオン又はオフに切替わり、前記第2半導体スイッチは、電流出力端の電位を基準とした前記制御端の電圧に基づいてオン又はオフに切替わることを特徴とする。

[0023] 本発明にあっては、第1半導体スイッチ及び第2半導体スイッチ夫々は、例えば、Nチャネル型のFETであり、第1半導体スイッチのドレインが第2半導体スイッチのドレインに接続されている。

[0024] 本発明に係る給電制御装置は、前記第1半導体スイッチの電流入力端及び

制御端間に接続され、前記第2半導体スイッチの電流出力端の電位を基準として、前記第1半導体スイッチの電流入力端に負の電圧が印加された場合にオンに切替わるスイッチを備え、前記第1半導体スイッチは、電流入力端及び制御端間の電圧が略ゼロVである場合にオフであることを特徴とする。

[0025] 本発明にあっては、第2半導体スイッチの電流出力端の電位を基準として、第1半導体スイッチの電流入力端に負の電圧が印加された場合、スイッチがオンに切替わり、第1半導体スイッチの電流入力端及び制御端間の電圧が略ゼロVとなり、第1半導体スイッチがオフに切替わる。従って、第1半導体スイッチ及び第2半導体スイッチがオンであっても、第2半導体スイッチ夫々の電流出力端の電位を基準として、第1半導体スイッチの電流入力端に負の電圧が印加された場合、第1半導体スイッチは強制的にオフに切替わる。このため、第2半導体スイッチから第1半導体スイッチへ電流が流れることが確実に防止される。

発明の効果

[0026] 本発明によれば、スイッチング損失が小さく、製造費用が安価である。

図面の簡単な説明

[0027] [図1]実施の形態1における電源システムの要部構成を示すブロック図である。

[図2]給電制御装置の回路図である。

[図3]第2半導体スイッチのオンへの切替えを説明するためのタイミングチャートである。

[図4]実施の形態2における給電制御装置の回路図である。

[図5]キャパシタの効果を説明するためのタイミングチャートである。

[図6]実施の形態3における電源システムの要部構成を示すブロック図である。

[図7]給電制御装置の回路図である。

[図8]制御回路の回路図である。

発明を実施するための形態

[0028] 以下、本発明をその実施の形態を示す図面に基づいて詳述する。

(実施の形態 1)

図 1 は、実施の形態 1 における電源システム 1 の要部構成を示すブロック図である。電源システム 1 は、車両に好適に搭載されており、給電制御装置 10、バッテリー 11、導体 12 及び負荷 A 1 を備える。導体 12 は例えば、車両のボディである。

[0029] 給電制御装置 10 は、導体 12、負荷 A 1 の一端、及び、正極端子 T 1 に各別に接続されている。負荷 A 1 の他端、及び、負極端子 T 2 も導体 12 に接続されている。バッテリー 11 は、正極端子 T 1 及び負極端子 T 2 間に着脱可能に接続される。バッテリー 11 の正常な接続状態は、バッテリー 11 の正極及び負極夫々が正極端子 T 1 及び負極端子 T 2 に接続されている状態である。バッテリー 11 の誤った接続状態は、バッテリー 11 の正極及び負極夫々が負極端子 T 2 及び正極端子 T 1 に接続されている状態である。

[0030] バッテリー 11 が正常に接続されている場合、給電制御装置 10 を介して、バッテリー 11 から負荷 A 1 に給電される。給電制御装置 10 は、バッテリー 11 から負荷 A 1 への給電を制御する。負荷 A 1 は、車両に搭載された電気機器であり、給電されている場合に作動し、給電が停止している場合に動作を停止している。

バッテリー 11 の接続を誤った場合、給電制御装置 10 は、負極端子 T 2 から負荷 A 1 に電流が流れることを防止する。

[0031] 図 2 は給電制御装置 10 の回路図である。給電制御装置 10 は、第 1 半導体スイッチ 20、スイッチ 21、マイクロコンピュータ（以下、マイコンという）22、制御回路 B 1、ダイオード D 1 及び抵抗 R 1, R 2, R 3 を有する。

第 1 半導体スイッチ 20 は N チャネル型の FET である。従って、給電制御装置 10 は、更に、第 1 半導体スイッチ 20 の製造時に形成される寄生ダイオード D_{p1} 及び寄生容量 C_{s1}, C_{d1} を有する。寄生ダイオード D_{p1} は、第 1 半導体スイッチ 20 のドレイン及びソース間に接続され、寄生ダ

イオード D_{p1} のカソード及びアノード夫々は第1半導体スイッチ20のドレイン及びソースに接続されている。寄生容量 C_{s1} は第1半導体スイッチ20のゲート及びソース間に接続され、寄生容量 C_{d1} は第1半導体スイッチ20のゲート及びドレイン間に接続されている。スイッチ21はNPN型のバイポーラトランジスタである。

[0032] 制御回路B1は、第2半導体スイッチ30、駆動部31及びダイオードD2を有する。

第2半導体スイッチ30はNチャネル型のFETである。従って、制御回路B1は、更に、第2半導体スイッチ30の製造時に形成される寄生ダイオード D_{p2} 及び寄生容量 C_{s2} 、 C_{d2} を有する。寄生ダイオード D_{p2} は、第2半導体スイッチ30のドレイン及びソース間に接続され、寄生ダイオード D_{p2} のカソード及びアノード夫々は第2半導体スイッチ30のドレイン及びソースに接続されている。寄生容量 C_{s2} は第2半導体スイッチ30のゲート及びソース間に接続され、寄生容量 C_{d2} は第2半導体スイッチ30のゲート及びドレイン間に接続されている。

[0033] 正極端子T1には、第1半導体スイッチ20のソースが接続されている。第1半導体スイッチ20のドレインは、制御回路B1の第2半導体スイッチ30のドレインに接続されている。第2半導体スイッチ30のソースは負荷A1の一端に接続されている。第1半導体スイッチ20のゲートは、制御回路B1のダイオードD2のカソードに接続されている。ダイオードD2のアノードは第2半導体スイッチ30のゲートに接続されている。第2半導体スイッチ30のゲートには、更に、駆動部31が接続されている。駆動部31には、更に、マイコン22が接続されている。

[0034] 第1半導体スイッチ20のソースには、更に、スイッチ21のエミッタ、及び、抵抗 $R1$ 、 $R2$ 夫々の一端が接続されている。スイッチ21のコレクタ、及び、抵抗 $R1$ の他端は第1半導体スイッチ20のゲートに接続されている。このように、スイッチ21及び抵抗 $R1$ 夫々は、第1半導体スイッチ20のソース及びゲート間に接続されている。

抵抗 R_2 の他端は、スイッチ 2_1 のベース、及び、抵抗 R_3 の一端に接続されている。抵抗 R_3 の他端はダイオード D_1 のカソードに接続されている。ダイオード D_1 のアノードは導体 1_2 に接続されている。

[0035] 第1半導体スイッチ 2_0 に関して、ソースの電位を基準としたゲートの電圧がオン閾値 V_{n1} 以上となった場合、ソース及びドレイン間の抵抗値が略ゼロ Ω となる。このとき、第1半導体スイッチ 2_0 はオンに切替わる。また、第1半導体スイッチ 2_0 に関して、ソースの電位を基準としたゲートの電圧がオフ閾値 V_{f1} 未満となった場合、ソース及びドレイン間の抵抗値が十分に大きく、ソース及びドレイン間に電流が流れることは殆どない。このように、第1半導体スイッチ 2_0 において、ソースの電位を基準としたゲートの電圧がオフ閾値 V_{f1} 未満となった場合、第1半導体スイッチ 2_0 はオフに切替わる。オフ閾値 V_{f1} は、正であり、オン閾値 V_{n1} 未満である。

[0036] 同様に、第2半導体スイッチ 3_0 に関して、ソースの電位を基準としたゲートの電圧がオン閾値 V_{n2} 以上となった場合、ソース及びドレイン間の抵抗値が略ゼロ Ω である。このとき、第2半導体スイッチ 3_0 はオンに切替わる。また、第2半導体スイッチ 3_0 に関して、ソースの電位を基準としたゲートの電圧がオフ閾値 V_{f2} 未満である場合、ソース及びドレイン間の抵抗値が十分に大きく、ソース及びドレイン間に電流が流れることは殆どない。このように、第2半導体スイッチ 3_0 において、ソースの電位を基準としたゲートの電圧がオフ閾値 V_{f2} 未満となった場合、第2半導体スイッチ 3_0 はオフに切替わる。オフ閾値 V_{f2} は、正であり、オン閾値 V_{n2} 未満である。

[0037] 更に、スイッチ 2_1 に関して、エミッタの電位を基準としたベースの電圧がオン閾値 V_{n3} 以上となった場合、エミッタ及びコレクタ間の抵抗値が略ゼロ Ω である。このとき、スイッチ 2_1 はオンに切替わる。また、スイッチ 2_1 に関して、エミッタの電位を基準としたベースの電圧がオフ閾値 V_{f3} 未満である場合、エミッタ及びコレクタ間の抵抗値が十分に大きく、エミッタ及びコレクタ間に電流が流れることは殆どない。このように、スイッチ 2

1において、エミッタの電位を基準としたゲートの電圧がオフ閾値 V_{f3} 未満となった場合、スイッチ21はオフに切替わる。オフ閾値 V_{f3} は、正であり、オン閾値 V_{n3} 未満である。

[0038] バッテリ11が正常に接続されている場合、ダイオードD1の作用により、抵抗 R_2 、 R_3 に電流が流れることはない。このため、スイッチ21に関して、エミッタの電位を基準としたベースの電圧は、略ゼロVであり、オフ閾値 V_{f3} 未満である。このため、バッテリ11が正常に接続されている場合、スイッチ21はオフである。

[0039] バッテリ11の接続を誤った場合、言い換えると、制御回路B1が有する第2半導体スイッチ30のソースの電位を基準として、第1半導体スイッチ20のソースに負の電圧が印加された場合、電流が、負極端子T2から導体12、ダイオードD1、抵抗 R_3 、 R_2 及び正極端子T1の順に流れる。このとき、抵抗 R_2 で電圧降下が生じ、スイッチ21に関して、エミッタの電位を基準としたベースの電圧がオン閾値 V_{n3} 以上となり、スイッチ21がオンに切替わる。スイッチ21がオンである場合、第1半導体スイッチ20において、ソースの電位を基準としたゲートの電圧が、略ゼロVであり、オフ閾値 V_{f1} 未満である。このとき、第1半導体スイッチ20はオフである。

[0040] 従って、バッテリ11の接続を誤った場合、スイッチ21がオンに切替わって、第1半導体スイッチ20がオフに切替わる。前述したように、寄生ダイオード D_{p1} のカソードは、第1半導体スイッチ20のドレインに接続されているので、第1半導体スイッチ20がオフである場合、第1半導体スイッチ20においてドレインからソースに電流が流れることはない。このため、バッテリ11の接続を誤った場合に負荷A1に電流が流れることはない。

[0041] 第1半導体スイッチ20がオフである状態でバッテリ11の接続を誤った場合、スイッチ21がオンであるか否かに無関係に、負極端子T2から負荷A1に電流が流れることはない。

また、たとえ第1半導体スイッチ20及び第2半導体スイッチ30がオン

であっても、バッテリー 11 の接続を誤った場合、第 1 半導体スイッチ 20 は強制的にオフに切替わるので、負荷 A 1 に電流が流れることが確実に防止される。

[0042] 以下では、バッテリー 11 は正常に接続されている場合における給電制御装置 10 を説明する。説明を簡単にするため、寄生ダイオード D_{p1} 、 D_{p2} 及びダイオード D_2 夫々の順方向の電圧降下の幅は十分に小さいとみなす。

第 1 半導体スイッチ 20 においては、ゲートから寄生容量 C_{s1} 、 C_{d1} に電流を供給し、ソースの電位を基準としたゲートの電圧をオン閾値 V_{n1} 以上に上昇させる。これにより、第 1 半導体スイッチ 20 をオンに切替える。

また、寄生容量 C_{s1} 、 C_{d1} に放電させることによって、ソースの電位を基準としたゲートの電圧を、オフ閾値 V_{f1} 未満に低下させる。これにより、第 1 半導体スイッチ 20 がオフに切替わる。

[0043] 第 2 半導体スイッチ 30 においては、ゲートから寄生容量 C_{s2} 、 C_{d2} に電流を供給し、ソースの電位を基準としたゲートの電圧をオン閾値 V_{n2} 以上に上昇させる。これにより、第 2 半導体スイッチ 30 をオンに切替える。

また、寄生容量 C_{s2} 、 C_{d2} に放電させることによって、ソースの電位を基準としたゲートの電圧を、オフ閾値 V_{f2} 未満に低下させる。これにより、第 2 半導体スイッチ 30 がオフに切替わる。

[0044] 制御回路 B 1 の駆動部 31 には、マイコン 22 から、負荷 A 1 の駆動を指示する駆動信号と、負荷 A 1 の駆動の停止を指示する停止信号とが入力される。

駆動部 31 は、駆動信号が入力された場合、図示しない内部抵抗を介して、バッテリー 11 の出力電圧 V_b よりも高い駆動電圧を、第 2 半導体スイッチ 30 のゲートと、第 1 半導体スイッチ 20 のゲートとに出力する。駆動部 31 は、内部抵抗及びダイオード D_2 を介して、第 1 半導体スイッチ 20 のゲートに駆動電圧を出力する。

[0045] 駆動部 31 が駆動電圧を出力することによって、第 2 半導体スイッチ 30 のゲートから寄生容量 C_{s2} , C_{d2} に電流が供給されると共に、第 1 半導体スイッチ 20 のゲートから寄生容量 C_{s1} , C_{d1} に電流が供給される。これにより、寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{d2} が充電され、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 夫々において、ソースの電位を基準としたゲートの電圧が上昇する。

[0046] 駆動部 31 が駆動電圧を出力することによって、第 1 半導体スイッチ 20 ではソースの電位を基準としたゲートの電圧がオン閾値 V_{n1} 以上となり、第 2 半導体スイッチ 30 ではソースの電位を基準としたゲートの電圧がオン閾値 V_{n2} 以上となる。これにより、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 がオンに切替わる。

[0047] 第 2 半導体スイッチ 30 がオンである場合、電流は、正極端子 T1 から、第 1 半導体スイッチ 20 のソース及びドレイン、並びに、第 2 半導体スイッチ 30 のドレイン及びソースの順に流れる。

このため、第 1 半導体スイッチ 20 のソースと、第 2 半導体スイッチ 30 のドレインとは電流入力端として機能し、第 1 半導体スイッチ 20 のドレインと、第 2 半導体スイッチ 30 のソースとは電流出力端として機能する。第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 夫々のゲートは制御端として機能する。

[0048] 駆動部 31 は、マイコン 22 から停止信号が入力された場合、第 2 半導体スイッチ 30 のゲートを、内部抵抗を介して導体 12 に接続させる。これにより、寄生容量 C_{s2} , C_{d2} から電流が駆動部 31 に流れ、寄生容量 C_{s2} , C_{d2} は放電し、第 2 半導体スイッチ 30 のゲートの電圧は、オフ閾値 V_{f2} 未満となり、第 2 半導体スイッチ 30 はオフに切替わる。第 2 半導体スイッチ 30 がオフに切替わった場合、負荷 A1 への給電が停止し、負荷 A1 は動作を停止する。

[0049] 第 2 半導体スイッチ 30 のゲートが導体 12 に接続されている状態で放電が終了した時点では、第 2 半導体スイッチ 30 のドレインの電圧は、バッテ

り 1 1 の出力電圧 V_b に略一致しており、第 2 半導体スイッチ 3 0 のゲート及びソース夫々の電圧は略ゼロ V である。

[0050] マイコン 2 2 が駆動部 3 1 に停止信号を出力し、駆動部 3 1 が第 2 半導体スイッチ 3 0 のゲートを導体 1 2 に接続させた場合、駆動部 3 1 から第 1 半導体スイッチ 2 0 のゲートへの電圧の出力が停止する。このため、寄生容量 C_{s1} 、 C_{d1} 夫々では、第 1 半導体スイッチ 2 0 のゲート側の一端から、電流が抵抗 R_1 を介して流れ、第 1 半導体スイッチ 2 0 の寄生容量 C_{s1} 、 C_{d1} 夫々は放電する。これにより、第 1 半導体スイッチ 2 0 において、ソースの電位を基準としたゲートの電圧はオフ閾値 V_{f1} 未満となり、第 1 半導体スイッチ 2 0 はオフに切替わる。

[0051] マイコン 2 2 は、駆動部 3 1 に駆動信号又は停止信号を出力することによって、制御回路 B 1 の動作を制御する。

第 2 半導体スイッチ 3 0 のゲートが駆動部 3 1 の内部抵抗を介して導体 1 2 に接続されている状態で寄生容量 C_{s1} 、 C_{d1} の放電が終了した時点では、寄生容量 C_{s1} 、 C_{d1} 夫々の両端間の電圧は略ゼロ V であり、寄生容量 C_{s1} 、 C_{d1} 夫々が蓄積している電力は略ゼロ W である。

[0052] 以上のように、駆動部 3 1 は、内部抵抗を介して駆動電圧を出力したり、内部抵抗を介して第 2 半導体スイッチ 3 0 のゲートを導体 1 2 に接続させたりすることによって、第 2 半導体スイッチ 3 0 のゲートの電圧を調整し、第 1 半導体スイッチ 2 0 及び第 2 半導体スイッチ 3 0 をオン又はオフに切替える。これにより、第 2 半導体スイッチ 3 0 を介した負荷 A 1 への給電を制御する。駆動部 3 1 は切替え部として機能する。

[0053] 給電制御装置 1 0 において、駆動部 3 1 が第 1 半導体スイッチ 2 0 及び第 2 半導体スイッチ 3 0 をオフからオンに切替える速度が速い。

比較対象の給電制御装置は、抵抗 R_1 が設けられておらず、かつ、第 1 半導体スイッチ 2 0 のゲートがダイオード D 2 を介さずに第 2 半導体スイッチ 3 0 のゲートに接続されている給電制御装置である。比較対象の給電制御装置でも、駆動部 3 1 が駆動電圧を出力することによって、第 1 半導体スイッ

チ 20 及び第 2 半導体スイッチ 30 をオフからオンに切替えることが可能である。

当然のことながら、給電制御装置 10 及び比較対象の給電制御装置夫々において、駆動部 31 が供給する電力は同じである。

[0054] 図 3 は第 2 半導体スイッチ 30 のオンへの切替えを説明するためのタイミングチャートである。図 3 には、第 2 半導体スイッチ 30 におけるソースの電圧 V_{s2} 及びゲートの電圧 V_{g2} 夫々の推移が示されている。以下では、ソースの電圧 V_{s2} 及びゲートの電圧 V_{g2} 夫々をソース電圧 V_{s2} 及びゲート電圧 V_{g2} と記載する。ソース電圧 V_{s2} 及びゲート電圧 V_{g2} 夫々は、導体 12 の電位を基準とした電圧である。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} 夫々の推移は太線及び細線で示されている。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} の推移が重なる部分は太線で示されている。

給電制御装置 10、及び、比較対象の給電制御装置夫々について、ソース電圧 V_{s2} 及びゲート電圧 V_{g2} 夫々の推移の傾向は、変わらない。

[0055] 以下では、駆動部 31 が駆動電圧の出力を開始してからゲート電圧 V_{g2} がオフ閾値 V_{f2} に到達するまでの期間を第 1 期間と記載し、ゲート電圧がオフ閾値 V_{f2} に到達してからソース電圧 V_{s2} がバッテリー 11 の出力電圧 V_b に到達するまでの期間を第 2 期間と記載する。更に、ソース電圧 V_{s2} がバッテリー 11 の出力電圧 V_b に到達してから、ゲート電圧 V_{g2} が駆動電圧に到達するまでの期間を第 3 期間と記載する。給電制御装置 10 における第 1 期間及び第 2 期間夫々の長さは、比較対象の給電制御装置における第 1 期間及び第 2 期間の長さよりも短い。給電制御装置 10 における第 3 期間の長さは、比較対象の給電制御装置における第 3 期間の長さと略同じである。

[0056] まず、比較対象の給電制御装置におけるオンへの切替えについて述べる。比較対象の給電制御装置では、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 がオフである場合、電流が正極端子 T1 から寄生容量 C_{s1} 及び駆動部 31 の順に流れ、更には、電流が端子 T1 から寄生ダイオード D_{p1} 、寄生容量 C_{d1} 及び駆動部 31 の順に流れる。このため、第 1 半導体スイッ

チ 20 において、ゲートの電位を基準としたソース及びドレイン夫々の電圧はバッテリー 11 の出力電圧 V_b と略一致している。従って、第 1 半導体スイッチ 20 において、ソース及びドレイン夫々の電位を基準としたゲートの電圧は負である。

[0057] 第 1 期間では、寄生容量 C_{s1} , C_{s2} が充電される。寄生容量 C_{s1} には、電流が第 1 半導体スイッチ 20 のゲートから供給され、寄生容量 C_{s2} には、電流が第 2 半導体スイッチ 30 のゲートから供給される。寄生容量 C_{s2} の充電により、ゲート電圧 V_{g2} が上昇する。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} の差がオフ閾値 V_{f2} となるまで、ソース電圧 V_{s2} はゼロ V に維持される。

[0058] ゲート電圧 V_{g2} 及びソース電圧 V_{s2} の差がオフ閾値 V_{f2} となった場合、第 2 半導体スイッチ 30 のドレイン及びソース間に電流が流れる。このとき、第 1 半導体スイッチ 20 はオフであるため、電流は、正極端子 T_1 から、第 1 半導体スイッチ 20 の寄生ダイオード D_{p1} を流れる。

[0059] 負荷 A_1 に電流が流れた場合、負荷 A_1 の両端間に電圧が発生し、ソース電圧 V_{s2} が上昇する。また、負荷 A_1 に流れる電流の上昇と共に、負荷 A_1 の両端間の電圧も上昇する。第 2 期間では、寄生容量 C_{s1} , C_{d1} , C_{d2} が充電される。寄生容量 C_{d2} の充電により、ゲート電圧 V_{g2} が上昇する。寄生容量 C_{s1} , C_{d1} に関しては、電流が第 1 半導体スイッチ 20 のゲートから供給される。寄生容量 C_{d2} に関しては、電流が第 2 半導体スイッチ 30 のゲートから供給される。

[0060] ゲート電圧 V_{g2} が上昇した場合、負荷 A_1 に流れる電流が上昇し、ソース電圧 V_{s2} が上昇する。ソース電圧 V_{s2} は、バッテリー 11 の出力電圧 V_b となるまで、ソース電圧 V_{s2} 及びゲート電圧 V_{g2} 間の差をオフ閾値 V_{f2} に維持しながら、ゲート電圧 V_{g2} の上昇と共に上昇する。ソース電圧 V_{s2} は、バッテリー 11 の出力電圧 V_b に到達した後、バッテリー 11 の出力電圧 V_b に維持される。

[0061] 第 3 期間では、寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{d2} が充電される。

寄生容量 C_{s2} 、 C_{d2} の充電により、ソース電圧 V_{s2} がバッテリー11の出力電圧 V_b に維持された状態でゲート電圧 V_{g2} が駆動電圧まで上昇する。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} 間の差がオン閾値 V_{n2} 以上となった時点で、制御回路B1の第2半導体スイッチ30はオンに切替わる。

[0062] 導体12の電位を基準とした第1半導体スイッチ20のゲートの電圧はゲート電圧 V_{g2} と同様に推移し、導体12の電位を基準とした第1半導体スイッチ20のソースの電圧はバッテリー11の出力電圧 V_b と略一致している。第1半導体スイッチ20では、ソースの電位を基準としたゲートの電圧は、負の電圧から上昇する。ソースの電位を基準としたゲートの電圧がオン閾値 V_{n1} 以上となった場合に第1半導体スイッチ20はオンに切替わる。

[0063] 次に、給電制御装置10におけるオンへの切替えについて述べる。給電制御装置10では、第1半導体スイッチ20及び第2半導体スイッチ30がオフである場合、寄生容量 C_{s1} は抵抗 R_1 を介して放電し、寄生容量 C_{d1} は抵抗 R_1 及びダイオード D_{p1} を介して放電する。このため、第1半導体スイッチ20において、ソースの電圧を基準としたゲートの電圧と、ドレインの電圧を基準としたゲートの電圧とは略ゼロVである。導体12の電位を基準とした第1半導体スイッチ20のゲートの電圧はバッテリー11の出力電圧 V_b と略一致している。

[0064] 第1期間では、駆動部31が駆動電圧の出力を開始してから、第2半導体スイッチ30のゲート電圧 V_{g2} がバッテリー11の出力電圧 V_b 以上となるまで、駆動部31から第1半導体スイッチ20のゲートに電圧が出力されることはない。

[0065] 第1期間では、駆動部31の全ての電力が寄生容量 C_{s2} に供給され、寄生容量 C_{s2} のみが充電される。寄生容量 C_{s2} には、電流が第2半導体スイッチ30のゲートから供給される。寄生容量 C_{s2} の充電により、ゲート電圧 V_{g2} が上昇する。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} の差がオフ閾値 V_{f2} となるまで、ソース電圧 V_{s2} はゼロVに維持される。オフ閾値 V_{f2} はバッテリー11の出力電圧 V_b 未満である。

[0066] ゲート電圧 V_{g2} 及びソース電圧 V_{s2} の差がオフ閾値 V_{f2} となった場合、第2半導体スイッチ30のドレイン及びソース間に電流が流れる。このとき、第1半導体スイッチ20はオフであるため、電流は、正極端子T1から、第1半導体スイッチ20の寄生ダイオード D_{p1} を流れる。

なお、第1期間において、ゲート電圧 V_{g2} の上昇によって、第1半導体スイッチ20のドレインの電圧が上昇する。一方で、第1半導体スイッチ20のゲートの電圧はバッテリー11の出力電圧 V_b に維持されている。このため、寄生容量 C_{d1} が充電される。しかしながら、寄生容量 C_{d1} の静電容量は、例えば、寄生容量 C_{s1} の静電容量の10分の1であり、十分に小さいので、第1期間に寄生容量 C_{d1} に供給される電力は無視できる程度に小さい。

[0067] 負荷A1に電流が流れた場合、負荷A1の両端間に電圧が発生し、ソース電圧 V_{s2} が上昇する。また、負荷A1に流れる電流の上昇と共に、負荷A1の両端間の電圧も上昇する。第2期間では、寄生容量 C_{d2} が充電され、ゲート電圧 V_{g2} が上昇する。寄生容量 C_{d2} には、電流が第2半導体スイッチ30のゲートから供給される。

[0068] 給電制御装置10では、比較対象の給電制御装置と同様に、ソース電圧 V_{s2} は、バッテリー11の出力電圧 V_b となるまで、ソース電圧 V_{s2} 及びゲート電圧 V_{g2} 間の差をオフ閾値 V_{f2} に維持しながら、ゲート電圧 V_{g2} の上昇と共に上昇する。ソース電圧 V_{s2} は、バッテリー11の出力電圧 V_b に到達した後、バッテリー11の出力電圧 V_b に維持される。

[0069] 第3期間では、比較対象の給電制御装置と同様に、寄生容量 C_{s1} 、 C_{d1} 、 C_{s2} 、 C_{d2} が充電される。寄生容量 C_{s2} 、 C_{d2} の充電により、ソース電圧 V_{s2} がバッテリー11の出力電圧 V_b に維持された状態でゲート電圧 V_{g2} が駆動電圧まで上昇する。ゲート電圧 V_{g2} 及びソース電圧 V_{s2} 間の差がオン閾値 V_{n2} 以上となった時点で、制御回路Bkの第2半導体スイッチ30はオンに切替わる。

[0070] 導体12の電位を基準とした第1半導体スイッチ20のゲートの電圧は、

ゲート電圧 V_{g2} がバッテリー 11 の出力電圧 V_b 未満である間、バッテリー 11 の出力電圧 V_b に維持され、ゲート電圧 V_{g2} がバッテリー 11 の出力電圧 V_b 以上となった後、ゲート電圧 V_{g2} と同様に推移する。導体 12 の電位を基準とした第 1 半導体スイッチ 20 のソースの電圧はバッテリー 11 の出力電圧 V_b と略一致している。第 1 半導体スイッチ 20 では、ソースの電位を基準としたゲートの電圧は、ゼロ V から上昇する。ソースの電位を基準としたゲートの電圧がオン閾値 V_{n1} 以上となった場合に第 1 半導体スイッチ 20 はオンに切替わる。

[0071] 以上のように、比較対象の給電制御装置では、駆動部 31 が駆動電圧を出力することによって、第 1 期間では寄生容量 C_{s1} , C_{s2} が充電され、第 2 期間では寄生容量 C_{s1} , C_{d1} , C_{d2} が充電され、第 3 期間では寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{s2} が充電される。駆動部 31 が駆動電圧を出力した時点の第 1 半導体スイッチ 20 では、ソース及びドレイン夫々の電位を基準としたゲートの電圧は負である。このため、第 1 期間で寄生容量 C_{s1} を充電し、第 2 期間で寄生容量 C_{s1} , C_{d1} を充電している。

[0072] 一方で、給電制御装置 10 では、駆動部 31 が駆動電圧を出力することによって、第 1 期間では寄生容量 C_{s2} が充電され、第 2 期間では寄生容量 C_{d2} が充電され、第 3 期間では寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{s2} が充電される。駆動部 31 が駆動電圧を出力した時点では、第 2 半導体スイッチ 30 のゲートの電圧はバッテリー 11 の出力電圧 V_b 未満である。第 2 半導体スイッチ 30 のゲートの電圧がバッテリー 11 の出力電圧 V_b 未満である間、第 1 半導体スイッチ 20 のゲートの電圧は、出力電圧 V_b に維持され、ソース及びドレイン夫々の電位を基準とした電圧はゼロ V である。このため、第 1 期間では寄生容量 C_{s1} を充電する必要がなく、第 2 期間では寄生容量 C_{s1} , C_{d1} を充電する必要がない。

[0073] 従って、給電制御装置 10 では、駆動部 31 が駆動電圧を出力してから、第 1 半導体スイッチ 20 と、第 2 半導体スイッチ 30 とがオンに切替わるまでの期間が短い。このため、第 1 半導体スイッチ 20 及び第 2 半導体スイッ

チ 30 をオフからオンに切替える場合に生じるスイッチング損失が小さい。
更に、電流が第 1 半導体スイッチ 20 の寄生ダイオード D_{p1} を流れている
期間が短く、消費電力が小さい。

[0074] また、給電制御装置 10 において、駆動部 31 が、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 をオンからオフに切替える速度も速い。

[0075] 比較対象の給電制御装置では、駆動部 31 が第 2 半導体スイッチ 30 のゲートを、内部抵抗を介して導体 12 に接続した場合、寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{d2} 夫々から電流が駆動部 31 に流れ、寄生容量 C_{s1} , C_{d1} , C_{s2} , C_{d2} 夫々は放電する。前述したように、第 1 半導体スイッチ 20 においてソースの電位を基準としたゲートの電圧がオフ閾値 V_{f1} 未満となった場合、第 1 半導体スイッチ 20 はオフに切替わる。第 2 半導体スイッチ 30 においてソースの電位を基準としたゲートの電圧がオフ閾値 V_{f2} 未満となった場合、第 2 半導体スイッチ 30 はオフに切替わる。

[0076] 給電制御装置 10 では、駆動部 31 が、第 2 半導体スイッチ 30 のゲートを、内部抵抗を介して導体 12 に接続した場合、寄生容量 C_{s2} , C_{d2} 夫々から電流が駆動部 31 に流れ、寄生容量 C_{s2} , C_{d2} 夫々は放電する。寄生容量 C_{s1} , C_{d1} は抵抗 $R1$ を介して放電する。従って、第 2 半導体スイッチ 30 において、駆動部 31 が内部抵抗を介して導体 12 に接続してから、ソースの電位を基準としたゲートの電圧がオフ閾値 V_{f2} 未満となるまでの期間が短い。このため、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 をオンからオフに切替える場合に生じるスイッチング損失も小さい。

また、給電制御装置 10 では、駆動部 31 が第 2 半導体スイッチ 30 のゲートの電圧を調整することによって、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 をオン又はオフに切替えているので、製造費用が安価である。

[0077] (実施の形態 2)

図 4 は実施の形態 2 における給電制御装置 10 の回路図である。

以下では、実施の形態 2 について、実施の形態 1 と異なる点を説明する。後述する構成を除く他の構成については、実施の形態 1 と共通しているため、実施の形態 1 と共通する構成部には実施の形態 1 と同一の参照符号を付してその説明を省略する。

[0078] 実施の形態 2 における電源システム 1 において、給電制御装置 10、バッテリー 11、導体 12 及び負荷 A 1 は実施の形態 1 と同様に接続されている。

実施の形態 2 における給電制御装置 10 を実施の形態 1 における給電制御装置 10 と比較した場合、制御回路 B 1 がキャパシタ C 1 を更に有する点が異なる。キャパシタ C 1 は、第 1 半導体スイッチ 20 のゲートと、第 2 半導体スイッチ 30 のソースとの間に接続されている。このため、駆動部 31 が駆動電圧を第 2 半導体スイッチ 30 のゲートに出力した場合に、第 1 半導体スイッチ 20 は、より速くオフからオンに切替わる。以下では、バッテリー 11 が正常に接続されている場合における給電制御装置 10 を説明する。

[0079] 図 5 は、キャパシタ C 1 の効果を説明するためのタイミングチャートである。図 5 には、図 3 と同様に、第 2 半導体スイッチ 30 のゲート電圧 V_{g2} 及びソース電圧 V_{s2} 夫々が太線及び細線によって示されている。実施の形態 2 における給電制御装置 10 においても、駆動部 31 が駆動電圧の出力を開始した場合、ゲート電圧 V_{g2} 及びソース電圧 V_{s2} 夫々は実施の形態 1 と同様に推移する。

[0080] 図 5 には、第 1 半導体スイッチ 20 におけるソースの電圧 V_{s1} 及びゲートの電圧 V_{g1} 夫々の推移が更に示されている。以下では、ソースの電圧 V_{s1} 及びゲートの電圧 V_{g1} 夫々をソース電圧 V_{s1} 及びゲート電圧 V_{g1} と記載する。ソース電圧 V_{s1} 及びゲート電圧 V_{g1} 夫々は、導体 12 の電位を基準とした電圧である。ゲート電圧 V_{g1} 及びソース電圧 V_{s1} 夫々の推移は太線及び細線で示されている。ゲート電圧 V_{g1} 及びソース電圧 V_{s1} の推移が重なる部分は太線で示されている。

[0081] 第 2 半導体スイッチ 30 がオフである場合、電流が正極端子 T 1 から抵抗 R 1 及びキャパシタ C 1 の順に流れ、キャパシタ C 1 が充電される。キャパ

シタC 1は、キャパシタC 1の両端間の電圧がバッテリー1 1の出力電圧V bと略一致するまで充電される。駆動部3 1が駆動電圧を出力する時点では、キャパシタC 1の両端間の電圧は、バッテリー1 1の出力電圧V bと略一致している。

[0082] 図5に示すように、ゲート電圧V g 2がバッテリー1 1の出力電圧V b未満であり、かつ、ソース電圧V s 2が略ゼロVである場合、ゲート電圧V g 1及びソース電圧V s 1夫々はバッテリー1 1の出力電圧V bに維持されている。

[0083] 実施の形態1で述べたように、第2期間では、ゲート電圧V g 2の上昇と共に、ソース電圧V s 2、即ち、キャパシタC 1の負荷A 1側の一端における電圧が上昇する。このとき、キャパシタC 1の両端間の電圧がバッテリー1 1の出力電圧V bに略一致しているため、キャパシタC 1における抵抗R 1側の一端の電圧がバッテリー1 1の出力電圧V bを超え、キャパシタC 1から第1半導体スイッチ2 0の寄生容量C d 1、C s 1に電流が供給され、寄生容量C d 1、C s 1が充電される。結果、ゲート電圧V g 2がバッテリー1 1の出力電圧V b未満であるにもかかわらず、ゲート電圧V g 1は、ゲート電圧V g 2の上昇と共に上昇する。

[0084] 第1半導体スイッチ2 0のソース電圧V s 1は、バッテリー1 1の出力電圧V bに維持されている。ゲート電圧V g 1及びソース電圧V s 1の差がオン閾値V n 1以上となった場合、第1半導体スイッチ2 0はオンに切替わる。その後、ゲート電圧V g 1は、駆動部3 1が出力している駆動電圧に維持され、安定する。

以上のように、実施の形態2における給電制御装置1 0においては、駆動部3 1が駆動電圧を出力してから第1半導体スイッチ2 0がオンに切替わるまでの期間が更に短い。このように、第1半導体スイッチ2 0は、より速くオンに切替わるため、第1半導体スイッチ2 0において、電流が寄生ダイオードD p 1を流れている期間が更に短く、第1半導体スイッチ2 0で消費される電力が更に小さい。

- [0085] 第1半導体スイッチ20及び第2半導体スイッチ30がオンである場合、第2半導体スイッチ30のソース電圧 V_{s2} はバッテリー11の出力電圧 V_b に略一致しており、第1半導体スイッチ20のゲート電圧 V_{g1} は、駆動部31が出力した駆動電圧に略一致している。
- [0086] 更に、第1半導体スイッチ20のゲートと、第2半導体スイッチ30のソースとの間にキャパシタC1が接続されているので、駆動部31が、第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続した場合に、第1半導体スイッチ20は、より速くオンからオフに切替わる。
- [0087] 駆動部31が、第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続した場合、実施の形態1で述べたように、寄生容量 C_{d2} 、 C_{s2} は放電し、第2半導体スイッチ30のゲート電圧 V_{g2} は低下する。これにより、第2半導体スイッチ30のドレイン及びソース間の抵抗値が上昇し、負荷A1に流れる電流が低下し、第2半導体スイッチ30のソース電圧 V_{g2} が低下する。ソース電圧 V_{s2} の低下と共に、キャパシタC1における抵抗R1側の一端の電圧も低下する。
- [0088] 駆動部31が、第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続した場合、寄生容量 C_{d1} 、 C_{s1} は、実施の形態1と同様に抵抗R1を介して放電する。更に、実施の形態2における給電制御装置10では、キャパシタC1における抵抗R1側の一端の電圧が低下するため、寄生容量 C_{d1} 、 C_{s1} からキャパシタC1にも電流が流れる。これにより、寄生容量 C_{d1} 、 C_{s1} は放電し、キャパシタC1は充電される。
- [0089] 従って、寄生容量 C_{d1} 、 C_{s1} は、抵抗R1を介して放電すると共に、キャパシタC1に放電するため、第1半導体スイッチ20のゲートの電圧が、より速く低下し、第1半導体スイッチ20は、より速くオンからオフに切替わる。
- [0090] 実施の形態2における給電制御装置10は、実施の形態1における給電制御装置10が有する全ての構成部を有しているので、実施の形態1における給電制御装置10が奏する効果を同様に奏する。

[0091] (実施の形態3)

実施の形態2においては、給電制御装置10が給電を制御する負荷の数は1つである。しかしながら、給電制御装置10が給電を制御する負荷の数は2以上であってもよい。

以下では、実施の形態3について、実施の形態2と異なる点を説明する。後述する構成を除く他の構成については、実施の形態2と共通しているため、実施の形態2と共通する構成部には実施の形態2と同一の参照符号を付してその説明を省略する。

[0092] 図6は、実施の形態3における電源システム1の要部構成を示すブロック図である。実施の形態3における電源システム1は、実施の形態2と同様に、給電制御装置10、バッテリー11、導体12及び負荷A1を有する。これらは、実施の形態2と同様に接続されている。実施の形態3における電源システム1は、更に、 $(n-1)$ ($n: 2$ 以上の整数)個の負荷A2, A3, $\dots$, Anを備える。負荷A2, A3, $\dots$, An夫々の一端は給電制御装置10に接続され、負荷A2, A3, $\dots$, An夫々の他端は導体12に接続されている。

[0093] バッテリー11が正常に接続されている場合、給電制御装置10を介して、バッテリー11からn個の負荷A1, A2, $\dots$, Anに給電される。給電制御装置10は、バッテリー11からn個の負荷A1, A2, $\dots$, Anへの給電を各別に制御する。負荷A2, A3, $\dots$, An夫々は、負荷A1と同様に、車両に搭載された電気機器であり、給電されている場合に作動し、給電が停止している場合に動作を停止している。

バッテリー11の接続を誤った場合、給電制御装置10は、負極端子T2からn個の負荷A1, A2, $\dots$, Anに電流が流れることを防止する。

[0094] 図7は給電制御装置10の回路図である。実施の形態3における給電制御装置10は、実施の形態2における給電制御装置10と同様に、第1半導体スイッチ20、スイッチ21、マイコン22、制御回路B1、寄生容量Cd1, Cs1、寄生ダイオードDp1、ダイオードD1及び抵抗R1, R2,

R 3を有する。これらは、実施の形態2と同様に接続されている。

[0095] 実施の形態3における給電制御装置10は、更に、 $(n-1)$ 個の制御回路B 2, B 3, $\dots$, B nを有する。制御回路B 2, B 3, $\dots$, B n夫々は、第1半導体スイッチ20のゲート及びドレインと、マイコン22とに各別に接続されている。制御回路B 2, B 3, $\dots$, B n夫々は、更に、負荷A 2, A 3, $\dots$, A nの一端に接続されている。

[0096] 図8は制御回路B k ($k=1, 2, \dots, n$)の回路図である。実施の形態3における制御回路B kは、実施の形態2における制御回路B 1と同様に、第2半導体スイッチ30、駆動部31、寄生容量C s 2, C d 2、キャパシタC 1、寄生ダイオードD p 2及びダイオードD 2を有する。

[0097] 第2半導体スイッチ30、駆動部31、寄生容量C s 2, C d 2、寄生ダイオードD p 2及びダイオードD 2は、第2半導体スイッチ30のソースの接続先を除いて、実施の形態2と同様に接続されている。

従って、制御回路B kの第2半導体スイッチ30のドレインは、第1半導体スイッチ20のドレインに接続されている。更に、制御回路B kのダイオードD 2のカソードは第1半導体スイッチ20のゲートに接続され、制御回路B kのダイオードD 2のアノードは、制御回路B kの第2半導体スイッチ30のゲートに接続されている。

[0098] 制御回路B kが有する第2半導体スイッチ30のソースは負荷A kの一端に接続されている。

制御回路B kは、更に、ダイオードD 3, D 4を有する。制御回路B kにおいて、ダイオードD 3のカソードは第1半導体スイッチ20のゲートに接続されている。ダイオードD 3のアノードは、ダイオードD 4のカソードと、キャパシタC 1の一端とに接続されている。ダイオードD 4のアノードは、第1半導体スイッチ20のドレインに接続されている。キャパシタC 1の他端は第2半導体スイッチ30のソースに接続されている。寄生ダイオードD p 1, D p 2及びダイオードD 2夫々の順方向の電圧降下の幅と同様に、ダイオードD 3, D 4夫々の順方向の電圧降下の幅も十分に小さいとみなす

。

[0099] 実施の形態3において、給電制御装置10は、前述したように、 n 個の制御回路 $B_1, B_2, \dots, B_n$ を有し、制御回路 B_k ($k=1, 2, \dots, n$)は、第2半導体スイッチ30、キャパシタ C_1 及びダイオード D_2, D_3, D_4 を有する。このため、給電制御装置10が有する第2半導体スイッチ30、キャパシタ C_1 及びダイオード D_2, D_3, D_4 夫々の数は、 n であり、同じである。

ダイオード D_3 は第2のダイオードとして機能し、ダイオード D_4 は第3のダイオードとして機能する。

[0100] 制御回路 B_k ($k=1, 2, \dots, n$)の駆動部31には、マイコン22から、負荷 A_k の駆動を指示する駆動信号と、負荷 A_k の駆動の停止を指示する停止信号とが入力される。

制御回路 B_k の駆動部31は、実施の形態2における駆動部31と同様に、駆動信号が入力された場合、図示しない内部抵抗を介して、駆動電圧を制御回路 B_k の第2半導体スイッチ30のゲートと、第1半導体スイッチ20のゲートとに出力する。これにより、第1半導体スイッチ20、及び、制御回路 B_k の第2半導体スイッチ30夫々のゲートの電圧が上昇し、第1半導体スイッチ20と、制御回路 B_k の第2半導体スイッチ30とがオンに切替わる。

[0101] 制御回路 B_k の第2半導体スイッチ30がオンである場合、電流は、正極端子 T_1 から、第1半導体スイッチ20のソース及びドレイン、並びに、制御回路 B_k の第2半導体スイッチ30のドレイン及びソースの順に流れる。第1半導体スイッチ20と、制御回路 B_k の第2半導体スイッチ30とがオンである場合、負荷 A_k に給電され、負荷 A_k が作動する。

[0102] 制御回路 B_k の駆動部31は、停止信号が入力された場合、実施の形態2における駆動部31と同様に、制御回路 B_k の第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続させる。これにより、制御回路 B_k の寄生容量 C_{s2}, C_{d2} が放電し、制御回路 B_k の第2半導体スイッチ

30のゲートの電圧は、オフ閾値 V_{f2} 未満となり、第2半導体スイッチ30はオフに切替わる。これにより、負荷 A_k への給電が停止し、負荷 A_k は動作を停止する。

マイコン22は、 n 個の制御回路 $B_1, B_2, \dots, B_n$ 夫々の駆動部31に駆動信号又は停止信号を出力することによって、 n 個の制御回路 $B_1, B_2, \dots, B_n$ の動作を各別に制御する。

[0103] マイコン22が n 個の制御回路 $B_1, B_2, \dots, B_n$ 夫々の駆動部31に停止信号を出力し、 n 個の制御回路 $B_1, B_2, \dots, B_n$ 夫々の駆動部31が第2半導体スイッチ30のゲートを導体12に接続させた場合、第1半導体スイッチ20のゲートへの電圧の出力が停止する。この場合、寄生容量 C_{s1}, C_{d1} 夫々は抵抗 R_1 を介して放電する。これにより、第1半導体スイッチ20において、ソースの電位を基準としたゲートの電圧はオフ閾値 V_{f1} 未満となり、第1半導体スイッチ20はオフに切替わる。

[0104] 以上のように、 n 個の制御回路 $B_1, B_2, \dots, B_n$ の駆動部31は、 n 個の第2半導体スイッチ30のゲートの電圧を各別に調整し、 n 個の第2半導体スイッチ30を各別にオン又はオフに切替える。これにより、 n 個の第2半導体スイッチ30夫々を介した負荷 $A_1, A_2, \dots, A_n$ への給電を制御する。実施の形態3では、 n 個の駆動部31が切替え部として機能する。

[0105] n 個の駆動部31中の少なくとも1つが駆動電圧を出力した場合、即ち、 n 個の第2半導体スイッチ30中の少なくとも1つをオンに切替える場合、第1半導体スイッチ20がオンに切替わる。また、 n 個の駆動部31の全てが第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続させた場合、即ち、 n 個の第2半導体スイッチ30の全てをオフに切替える場合、第1半導体スイッチ20がオフに切替わる。

[0106] 更に、複数の第2半導体スイッチ30がオンである場合において、オンである複数の第2半導体スイッチ30中の1つのゲートが駆動部31の内部抵抗を介して導体12に接続されたとき、ダイオード D_2 の作用により、寄生

容量 C_{s1} 、 C_{d1} が放電することはない。このため、1つの駆動部31が第2半導体スイッチ30のゲートを、内部抵抗を介して導体12に接続させた場合であっても、他の駆動部31中の少なくとも1つが駆動電圧を出力している限り、内部抵抗を介して導体12に接続された第2半導体スイッチ30のみがオフに切替わる。

[0107] 第1半導体スイッチ20と、 n 個の第2半導体スイッチ30とがオフである状態で、制御回路Bkの駆動部31が駆動電圧を出力した場合、実施の形態2と同様に、キャパシタC1の作用により、第1半導体スイッチ20がより速くオンに切替わる。

[0108] 制御回路Bkの第2半導体スイッチ30がオフである場合において、第1半導体スイッチ20がオフであるとき、正極端子T1から、電流が寄生ダイオードDp1及びダイオードD4を介してキャパシタC1に流れ、キャパシタC1が充電される。同様の場合において、第1半導体スイッチ20がオンであるとき、正極端子T1から、電流が第1半導体スイッチ20及びダイオードD4を介してキャパシタC1に流れ、キャパシタC1が充電される。制御回路Bkの第2半導体スイッチ30がオフである場合、第1半導体スイッチ20がオンであるか否かに無関係に、キャパシタC1は、キャパシタC1の両端間の電圧がバッテリー11の出力電圧Vbに略一致するまで充電される。

[0109] 第1半導体スイッチ20と、 n 個の第2半導体スイッチ30とがオフである状態で、制御回路Bkの駆動部31が駆動電圧を出力した場合における給電制御装置10の動作を説明する。第2半導体スイッチ30のゲートの電圧がバッテリー11の出力電圧Vb未満であり、かつ、第2半導体スイッチ30のソースの電圧が略ゼロVである場合、実施の形態2と同様に、第1半導体スイッチ20のゲート及びソース夫々の電圧はバッテリー11の出力電圧Vbに維持されている。

[0110] 第2半導体スイッチ30のゲートの電圧の上昇と共に、第2半導体スイッチ30のソースの電圧が上昇する第2期間では、実施の形態2と同様に、キ

キャパシタC 1の両端間の電圧がバッテリー1 1の出力電圧V bに略一致しているため、キャパシタC 1における抵抗R 1側の一端の電圧がバッテリー1 1の出力電圧V bを超える。これにより、キャパシタC 1からダイオードD 3を介して第1半導体スイッチ2 0の寄生容量C d 1, C s 1に電流が供給され、寄生容量C d 1, C s 1が充電される。結果、ゲート電圧V g 2がバッテリー1 1の出力電圧V b未満であるにもかかわらず、ゲート電圧V g 1は、ゲート電圧V g 2の上昇と共に上昇する。

[0111] 第1半導体スイッチ2 0のソースの電圧は、バッテリー1 1の出力電圧V bに維持されている。第1半導体スイッチ2 0のゲート電圧V g 1及びソース電圧V s 1の差がオン閾値V n 1以上となった場合、第1半導体スイッチ2 0はオンに切替わる。その後、ゲート電圧V g 1は、バッテリー1 1の出力電圧V bに維持され、安定する。

[0112] 以上のように、実施の形態3における給電制御装置1 0においては、駆動部3 1が駆動電圧を出力してから第1半導体スイッチ2 0がオンに切替わるまでの期間が更に短い。このように、第1半導体スイッチ2 0は、より速くオンに切替わるため、第1半導体スイッチ2 0において、電流が寄生ダイオードD p 1を流れている期間が短く、第1半導体スイッチ2 0で消費される電力が小さい。

[0113] 実施の形態3においては、ダイオードD 3は、ダイオードD 2と同様に、オンである複数の第2半導体スイッチ3 0中の1つがオフに切替わったと同時に第1半導体スイッチ2 0がオフに切替わることを防止する。制御回路B kにおいて、駆動部3 1が駆動電圧の出力を停止して第2半導体スイッチ3 0のゲートを、内部抵抗を介して導体1 2に接続させた場合、実施の形態2と同様に、寄生容量C s 2, C d 2が放電し、第2半導体スイッチ3 0のゲートの電圧が低下する。これにより、負荷A kを流れる電流が低下するため、第2半導体スイッチ3 0のソースの電圧、即ち、負荷A kの両端間の電圧が低下する。

[0114] 第2半導体スイッチ3 0のソースの電圧が低下した場合、キャパシタC 1

の抵抗 R_1 側の一端の電圧が低下する。しかしながら、制御回路 B_k ではダイオード D_3 が設けられているため、寄生容量 C_{s1} 、 C_{d1} からキャパシタ C_1 に電流が流れることはない。従って、 n 個の駆動部 31 中の 1 つが、駆動電圧の出力を停止して第 2 半導体スイッチ 30 のゲートを、内部抵抗を介して導体 12 に接続した場合であっても、他の駆動部 31 中の少なくとも 1 つが駆動電圧を出力している限り、第 1 半導体スイッチ 20 はオンに維持される。従って、 n 個の負荷 A_1 、 A_2 、 $\dots$ 、 A_n の中で複数の負荷が作動している場合において、作動中の負荷の 1 つの動作を停止させたときに、作動中の他の負荷が不意に動作を停止することはない。

[0115] 実施の形態 3 において、給電制御装置 10 は抵抗 R_1 を有し、制御回路 B_k ($k = 1, 2, \dots, n$) はダイオード D_2 を有するので、実施の形態 $1, 2$ と同様に、第 1 半導体スイッチ 20 及び第 2 半導体スイッチ 30 は短い期間でオン又はオフに切替わり、スイッチング損失が小さい。また、 n 個の駆動部 31 は、 n 個の第 2 半導体スイッチ 30 夫々のゲートの電圧を調整することによって、第 1 半導体スイッチと n 個の第 2 半導体スイッチ 30 とをオン又はオフに切替えるので給電制御装置 10 の製造費用は安価である。更に、バッテリー 11 の接続を誤った場合に第 1 半導体スイッチ 20 がオフに切替わるので、負極端子 T_2 から n 個の負荷 A_1 、 A_2 、 $\dots$ 、 A_n に電流が流れることが確実に防止される。

[0116] なお、実施の形態 $1 \sim 3$ において、スイッチ 21 は、バッテリー 11 の接続を誤った場合にオフからオンに切替わるスイッチであればよいので、NPN型のバイポーラトランジスタに限定されず、PNP型のバイポーラトランジスタ又はFET等であってもよい。

[0117] 開示された実施の形態 $1 \sim 3$ は、全ての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上述の説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。

符号の説明

- [0118] 1 0 給電制御装置
- 2 0 第 1 半導体スイッチ
- 2 1 スイッチ
- 3 0 第 2 半導体スイッチ
- 3 1 駆動部（切替え部の一部）
- C 1 キャパシタ
- D p 1 寄生ダイオード
- D 2 ダイオード
- D 3 ダイオード（第 2 のダイオード）
- D 4 ダイオード（第 3 のダイオード）
- R 1 抵抗

請求の範囲

[請求項1]

第1半導体スイッチと、電流入力端が該第1半導体スイッチの電流出力端に接続されている第2半導体スイッチとをオン又はオフに切替える切替え部を備え、該切替え部の切替えにより、前記第2半導体スイッチを介した給電を制御する給電制御装置において、

前記第1半導体スイッチ及び第2半導体スイッチ夫々は、制御端の電圧がオン閾値以上である場合にオンに切替わり、該制御端の電圧がオフ閾値未満である場合にオフに切替わり、

前記第1半導体スイッチの前記電流入力端及び制御端間に接続される抵抗と、

カソードが前記第1半導体スイッチの前記制御端に接続され、アノードが前記第2半導体スイッチの前記制御端に接続されるダイオードと

を備え、

前記切替え部は、前記第2半導体スイッチの前記制御端の電圧を調整することによって前記切替えを行うこと

を特徴とする給電制御装置。

[請求項2]

カソード及びアノードが前記第1半導体スイッチの前記電流出力端及び電流入力端に接続される寄生ダイオードと、

前記第1半導体スイッチの前記制御端、及び、前記第2半導体スイッチの前記電流出力端の間に接続されるキャパシタと

を備えることを特徴とする請求項1に記載の給電制御装置。

[請求項3]

前記第2半導体スイッチ及びダイオード夫々の数は、2以上であって同じであり、

複数の前記第2半導体スイッチ夫々の前記電流入力端は、前記第1半導体スイッチの電流出力端に接続され、

複数の前記ダイオードのカソードは第1半導体スイッチの前記制御端に接続され、

前記複数のダイオード夫々のアノードは、前記複数の第2半導体スイッチの制御端に接続され、

前記切替え部は、前記複数の第2半導体スイッチの前記制御端の電圧を各別に調整すること

を特徴とする請求項1に記載の給電制御装置。

[請求項4]

カソード及びアノードが前記第1半導体スイッチの前記電流出力端及び電流入力端に接続される寄生ダイオードと、

カソードが前記第1半導体スイッチの前記制御端に接続される複数の第2のダイオードと、

カソードが前記複数の第2のダイオード夫々のアノードに接続され、アノードが前記第1半導体スイッチの前記電流出力端に接続される複数の第3のダイオードと、

一端が前記複数の第2のダイオード夫々のアノードに接続される複数のキャパシタと

を備え、

前記第2のダイオード、第3のダイオード及びキャパシタ夫々の数は前記第2の半導体スイッチの数と同じであり、

前記複数のキャパシタ夫々の他端は、前記複数の第2半導体スイッチの前記電流出力端に接続されること

を特徴とする請求項3に記載の給電制御装置。

[請求項5]

前記第1半導体スイッチは、電流入力端の電位を基準とした前記制御端の電圧に基づいてオン又はオフに切替わり、

前記第2半導体スイッチは、電流出力端の電位を基準とした前記制御端の電圧に基づいてオン又はオフに切替わること

を特徴とする請求項1から請求項4のいずれか1つに記載の給電制御装置。

[請求項6]

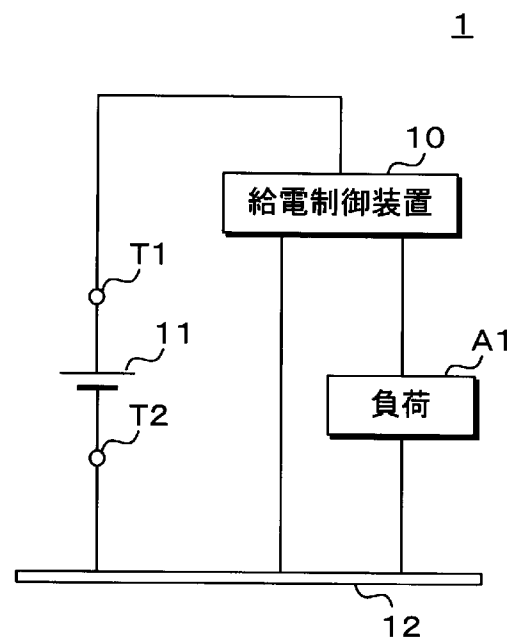
前記第1半導体スイッチの電流入力端及び制御端間に接続され、前記第2半導体スイッチの電流出力端の電位を基準として、前記第1半

導体スイッチの電流入力端に負の電圧が印加された場合にオンに切替わるスイッチを備え、

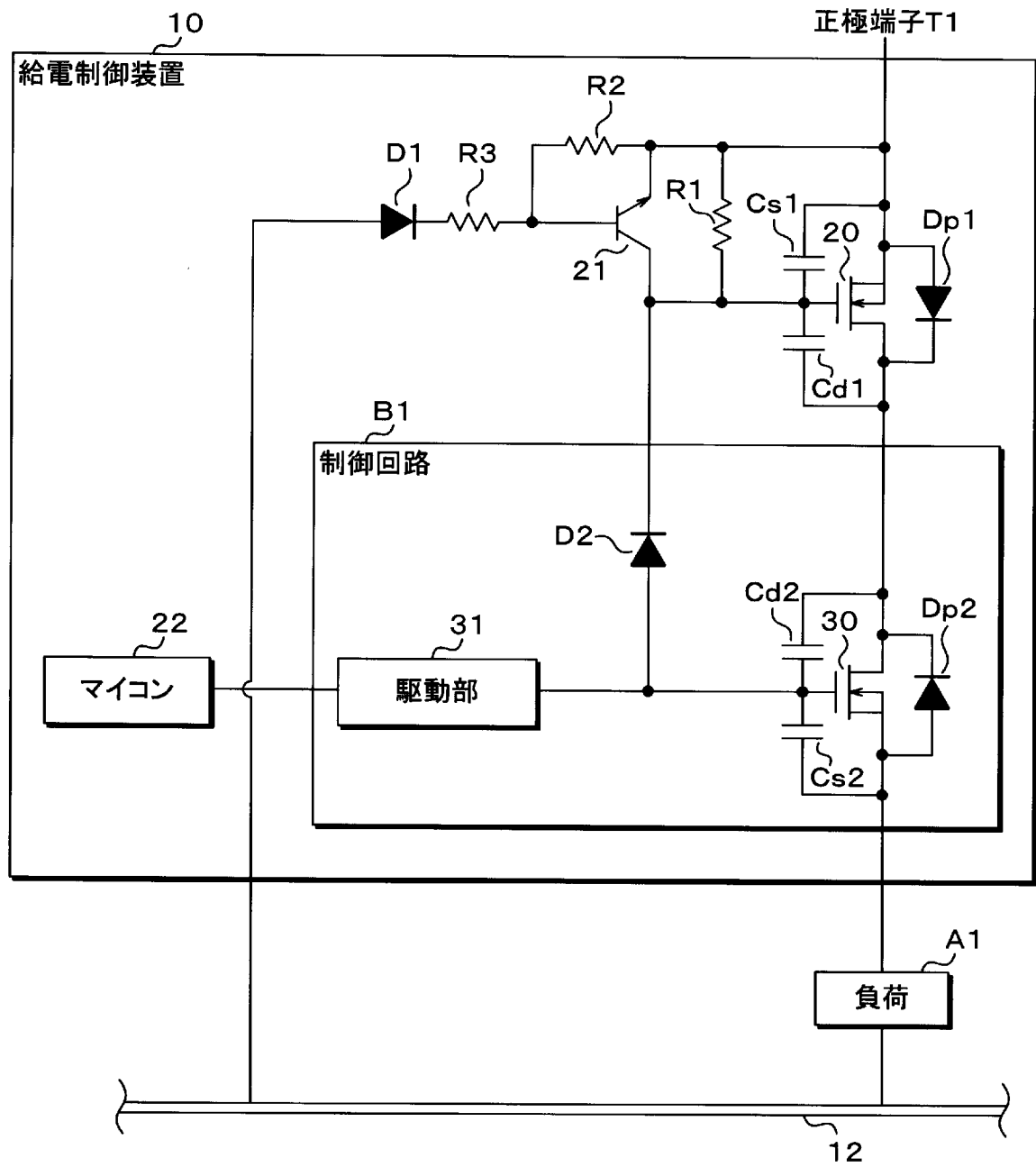
前記第 1 半導体スイッチは、電流入力端及び制御端間の電圧が略ゼロ V である場合にオフであること

を特徴とする請求項 5 に記載の給電制御装置。

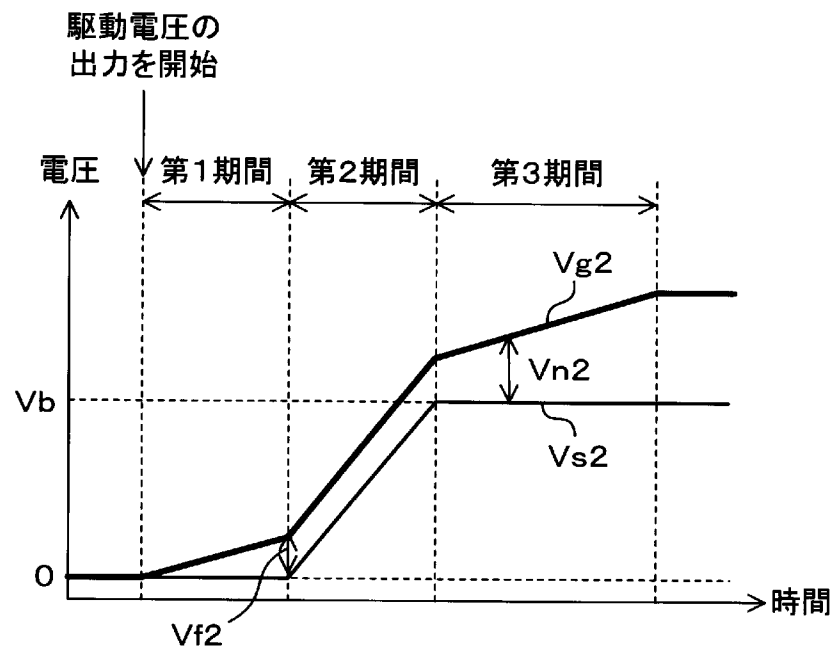
[図1]



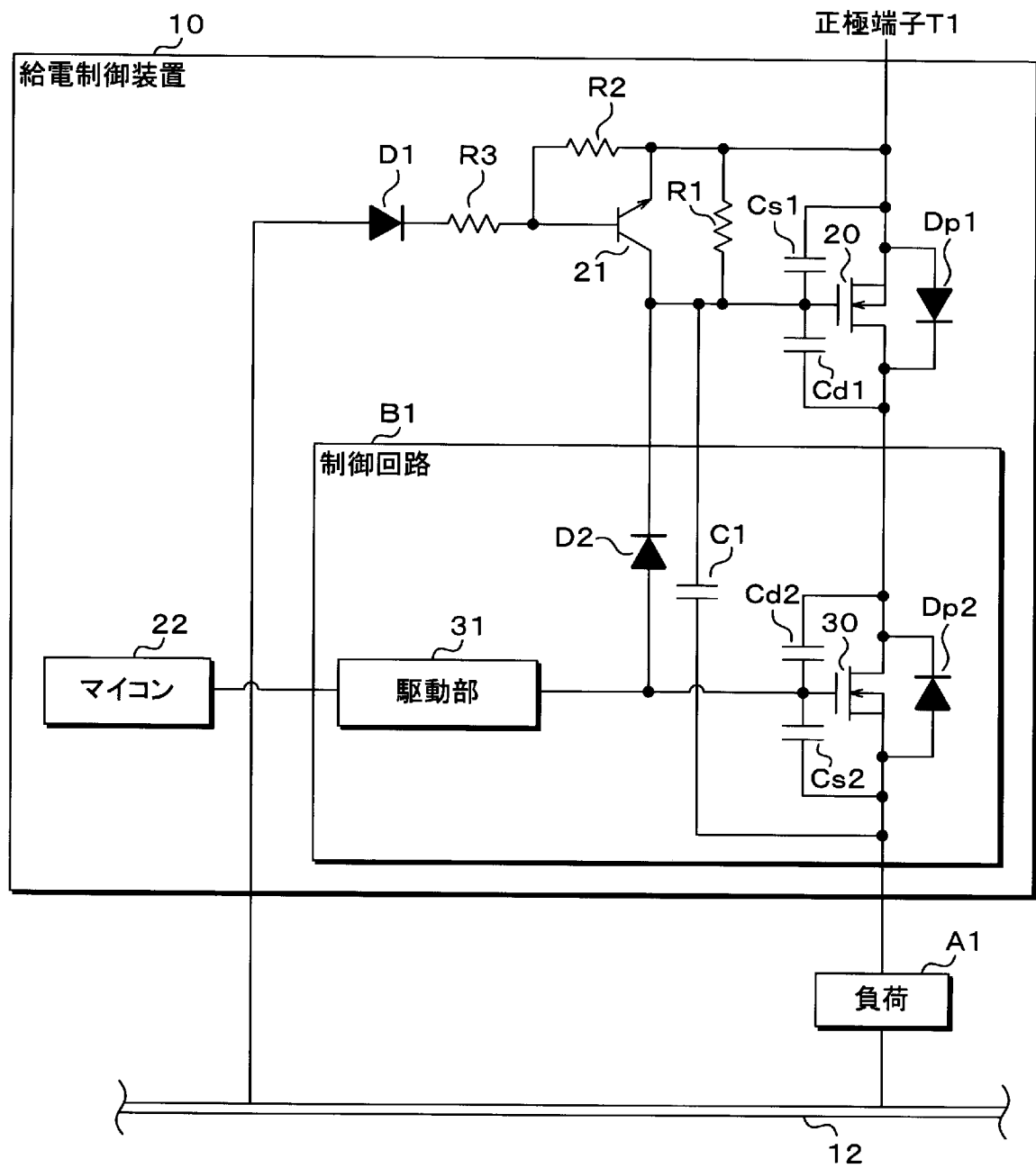
[図2]



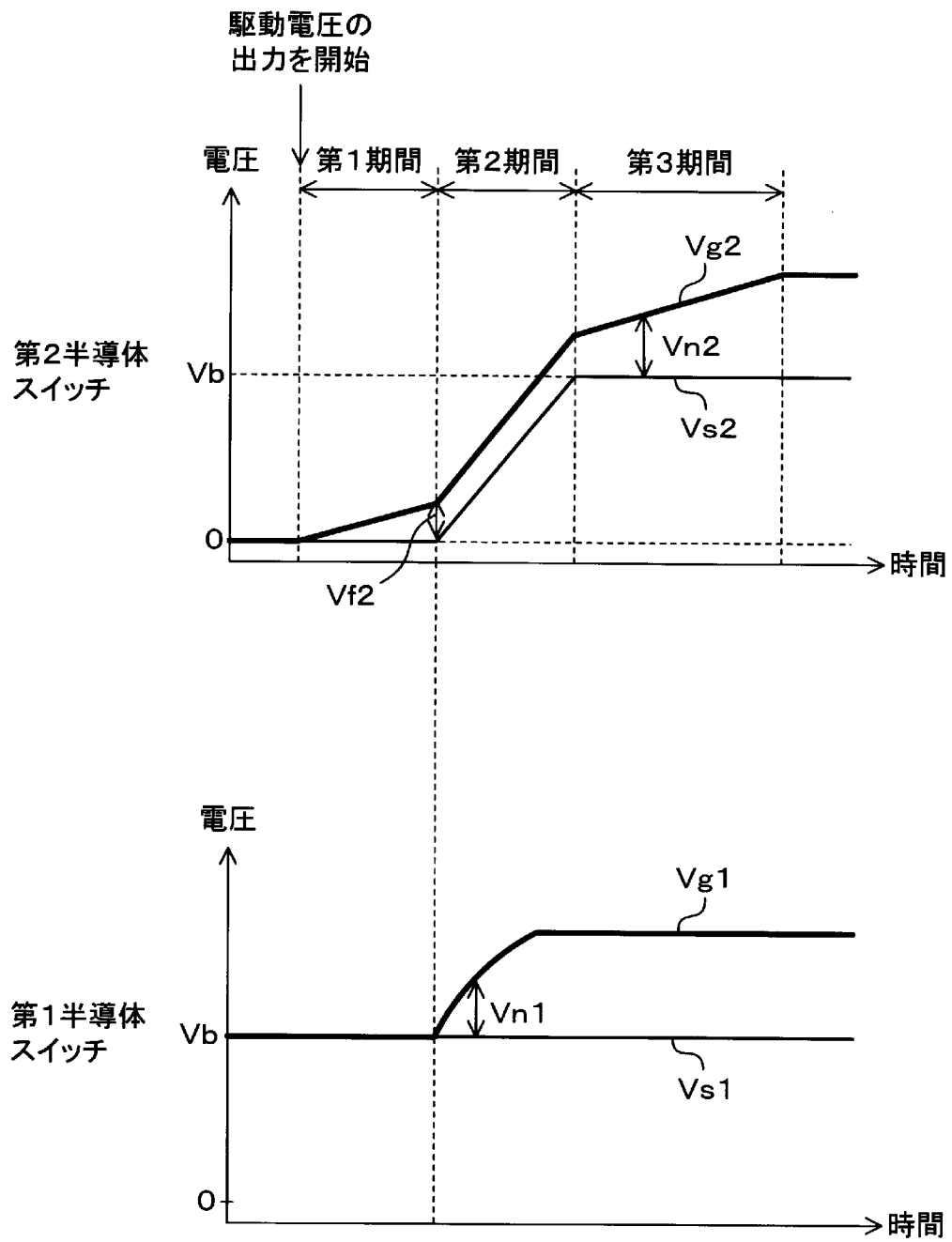
[図3]

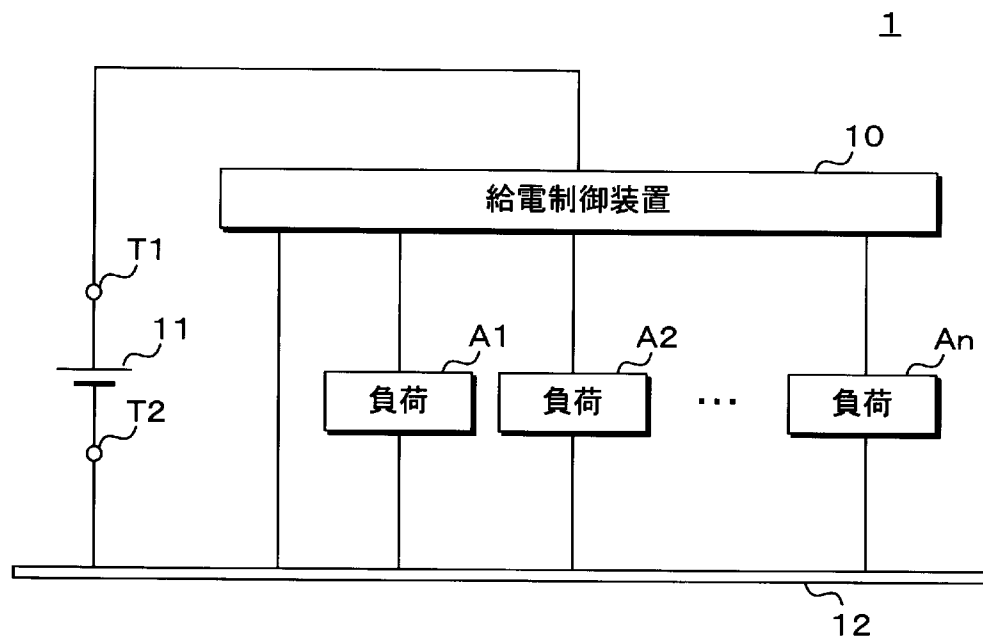


[図4]

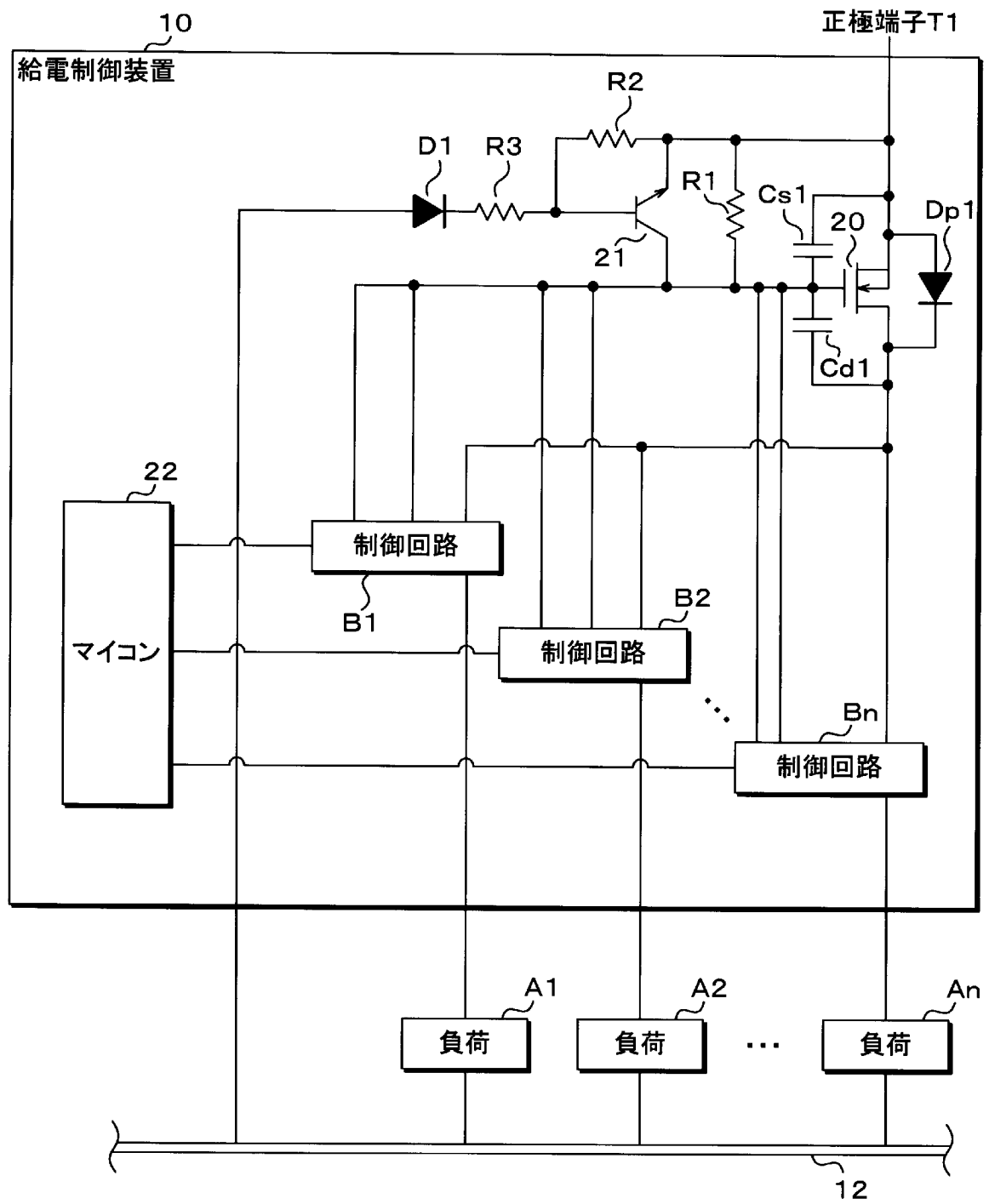


[図5]

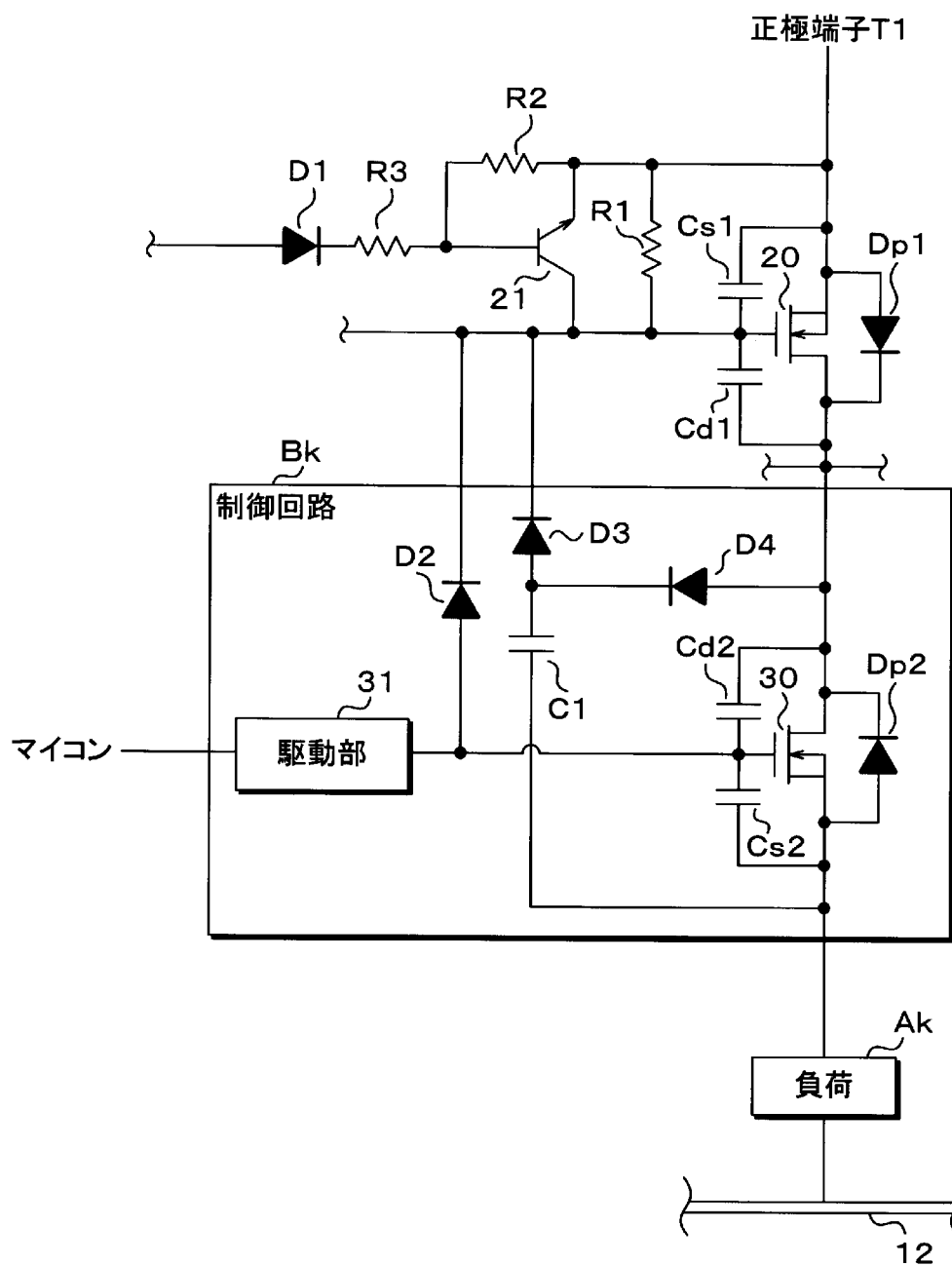




[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/011413

A. CLASSIFICATION OF SUBJECT MATTER

H03K17/687(2006.01)i, H02J1/00(2006.01)i, H02J7/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K17/687, H02J1/00, H02J7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-528938 A (Robert Bosch GmbH), 03 September 2002 (03.09.2002), fig. 1, 2 & WO 2000/024107 A1 fig. 1, 2	1-6
A	WO 2008/108330 A1 (Bosch Corp.), 12 September 2008 (12.09.2008), fig. 2 & US 2010/0103576 A1 fig. 1 & EP 2133554 A1 & KR 10-2009-0108644 A & CN 101631953 A	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 June 2017 (05.06.17)

Date of mailing of the international search report
13 June 2017 (13.06.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/011413

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-072596 A (Autonetworks Technologies, Ltd.), 21 April 2014 (21.04.2014), fig. 4 (Family: none)	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03K17/687(2006.01)i, H02J1/00(2006.01)i, H02J7/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03K17/687, H02J1/00, H02J7/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-528938 A（ローベルト ボツシュ ゲゼルシャフト ミツ ト ベシユレンクテル ハフツング）2002.09.03, 図1, 2 & WO 2000/024107 A1, 図1, 2	1-6
A	WO 2008/108330 A1（ボツシュ株式会社）2008.09.12, 図2 & US 2010/0103576 A1, 図1 & EP 2133554 A1 & KR 10-2009-0108644 A & CN 101631953 A	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

05.06.2017

国際調査報告の発送日

13.06.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

白井 亮

5W

3363

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-072596 A (株式会社オートネットワーク技術研究所) 2014.04.21, 図4 (ファミリーなし)	1-6