



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I395242B1

(45) 公告日：中華民國 102 (2013) 年 05 月 01 日

(21) 申請案號：100146345

(22) 申請日：中華民國 100 (2011) 年 12 月 14 日

(51) Int. Cl. : H01G4/30 (2006.01)

H01G4/228 (2006.01)

H05K1/18 (2006.01)

H05K3/34 (2006.01)

(30) 優先權：2010/12/21 南韓

10-2010-0131716

(71) 申請人：三星電機股份有限公司 (南韓) SAMSUNG ELECTRO-MECHANICS CO., LTD.

(KR)

南韓

(72) 發明人：安永圭 AHN, YOUNG GHYU (KR)；李炳華 LEE, BYOUNG HWA (KR)；朴珉哲 PARK, MIN CHEOL (KR)；朴祥秀 PARK, SANG SOOL (KR)；朴東錫 PARK, DONG SEOK (KR)

(74) 代理人：祁明輝；林素華

(56) 參考文獻：

TW 362226

TW M275523

JP 2004-25991A

審查人員：郭炎淋

申請專利範圍項數：27 項 圖式數：19 共 0 頁

(54) 名稱

對同一印刷電路板焊盤圖形之具有多層陶瓷電容在其上之印刷電路板固定結構及其方法，多層陶瓷電容水平粘貼及排列方法之封裝單元

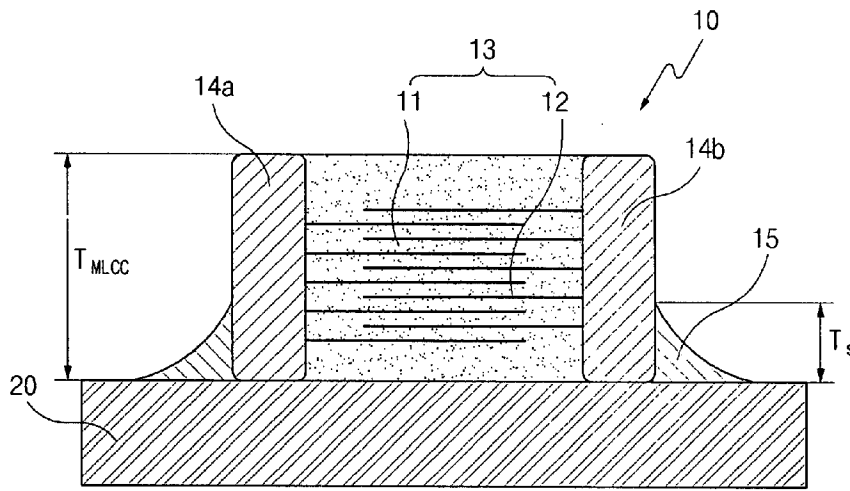
MOUNTING STRUCTURE OF CIRCUIT BOARD HAVING THEREON MULTI-LAYERED CERAMIC CAPACITOR, METHOD THEREOF, LAND PATTERN OF CIRCUIT BOARD FOR THE SAME, PACKING UNIT FOR MULTI-LAYERED CERAMIC CAPACITOR TAPED HORIZONTALLY AND ALIGNING METHOD THEREOF

(57) 摘要

本發明提供一種印刷電路板上之多層陶瓷電容的固定方法，以及一種印刷電路板的焊盤圖形。印刷電路板上多層陶瓷電容之固定方法中，藉由多層具有內部電極的介電質薄片 (Dielectric Sheet) 堆疊而成，並且在介電層的兩端形成外部端點電極，以並聯方式和內部電極連接。這個固定方法藉由電性連接外部端點電極和印刷電路板之焊盤，以使印刷電路板和多層陶瓷電容中之內部電極沿水平方向排列。其中電性連接外部端點電極和焊盤的的導電物質高度 T_s 小於 $1/3$ 的多層陶瓷電容厚度 T_{MLCC} 。

The present invention provides a method of mounting a circuit board having thereon a multi-layered ceramic capacitor and a land pattern of a circuit board for the same. The method of mounting a circuit board having thereon a multi-layered ceramic capacitor on which a plurality of dielectric sheet having internal electrodes formed thereon are stacked and the external terminal electrodes connected to the internal electrodes in parallel are formed on both ends thereof includes conductively connecting lands of a circuit board to the external terminal electrodes in such a way that internal electrode layers of the multi-layered

ceramic capacitor and the circuit board are arranged in a horizontal direction, wherein a height T_s of conductive material to conductively connect the external terminal electrodes to the lands is less than $1/3$ of a thickness T_{MLCC} of multi-layered ceramic capacitor.



第 1 圖

- 10 . . . 多層陶瓷電容
- 11 . . . 介電質薄片
- 12 . . . 內部電極
- 13 . . . 本體
- 14a、14b . . . 外部端點電極
- 15 . . . 導電材料
- 20 . . . 印刷電路板
- T_{MLCC} . . . 多層陶瓷電容厚度
- T_s . . . 導體材料高度

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：(10146345)

※申請日：(100.12.14)

※IPC 分類：

H01G 4/30 (2006.01)

H01G 4/228 (2006.01)

H05K 1/18 (2006.01)

H05K 3/34 (2006.01)

一、發明名稱：(中文/英文)

對同一印刷電路板焊盤圖形之具有多層陶瓷電容在其上之印刷電路板固定結構及其方法，多層陶瓷電容水平粘貼及排列方法之封裝單元/
MOUNTING STRUCTURE OF CIRCUIT BOARD HAVING
THEREON MULTI-LAYERED CERAMIC CAPACITOR,
METHOD THEREOF, LAND PATTERN OF CIRCUIT BOARD
FOR THE SAME, PACKING UNIT FOR MULTI-LAYERED CERAMIC
CAPACITOR TAPED HORIZONTALLY AND ALIGNING METHOD
THEREOF

二、中文發明摘要：

本發明提供一種印刷電路板上之多層陶瓷電容的固定方法，以及一種印刷電路板的焊盤圖形。印刷電路板上多層陶瓷電容之固定方法中，藉由多層具有內部電極的介電質薄片 (Dielectric Sheet) 堆疊而成，並且在介電層的兩端形成外部端點電極，以並聯方式和內部電極連接。這個固定方法藉由電性連接外部端點電極和印刷電路板之焊盤，以使印刷電路板和多層陶瓷電容中之內部電極沿水平方向排列。其中電性連接外部端點電極和焊盤的的導電物質高度 T_s 小於 $1/3$ 的多層陶瓷電容厚度 T_{MLCC} 。

三、英文發明摘要：

The present invention provides a method of mounting a circuit board having thereon a multi-layered ceramic capacitor and a land

TW8323PA

pattern of a circuit board for the same. The method of mounting a circuit board having thereon a multi-layered ceramic capacitor on which a plurality of dielectric sheet having internal electrodes formed thereon are stacked and the external terminal electrodes connected to the internal electrodes in parallel are formed on both ends thereof includes conductively connecting lands of a circuit board to the external terminal electrodes in such a way that internal electrode layers of the multi-layered ceramic capacitor and the circuit board are arranged in a horizontal direction, wherein a height T_s of conductive material to conductively connect the external terminal electrodes to the lands is less than $1/3$ of a thickness T_{MLCC} of multi-layered ceramic capacitor.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10：多層陶瓷電容

11：介電質薄片

12：內部電極

13：本體

14a、14b：外部端點電極

15：導電材料

20：印刷電路板

T_{MLCC} ：多層陶瓷電容厚度

T_s ：導體材料高度

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種印刷電路板上多層陶瓷電容之固定結構及固定方法，以及印刷電路板之焊盤圖形。本發明亦提出一種水平粘貼多層陶瓷電容的封裝單元及其排列方法。本發明可藉由在印刷電路板上形成焊盤圖形以大幅降低多層陶瓷電容所產生的震動噪音。其中多層陶瓷電容電性連接焊盤和多層陶瓷電容上的外部端點電極以使多層陶瓷電容之內部電極層和印刷電路板沿水平方向排列。堆疊多層具有內部電極的介電質薄片(Dielectric Sheet)在印刷電路板上，並且以並聯方式形成外部端點電極在內部電極的兩端，其中導電物質電性連接外部端點電極和焊盤，此導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} 。

【先前技術】

一般來說，多層陶瓷電容通常是一個表面接合裝置型(SMD Type, Surface Mount Device Type)的電容，並且對於多種電路的充電及放電扮演重要角色，例如行動電話、筆記型電腦、桌上型電腦，或是個人數位助理(Personal Digital Assistant, PDA)...

等。

在大部份情況下，多層陶瓷電容具有依序堆疊內部電極層的結構。

這種多層陶瓷電容被廣泛的應用在多種電子產品上，其優點在於易於安裝，具有高容量，以及可以微型化。

具有相對高介電常數的鐵電材料(Ferroelectric Material)，像是鈦酸鋇(Barium Titanate)，通常被用做多層陶

瓷電容中的介電材料。然而，由於這種鐵電材料具有壓電特性及電伸縮特性(Electrostrictive Property)，當施加外加電場在鐵電材料上時，會產生機械應力和形變在鐵電材料上。在這種情形下，當施加週期性電場在多層陶瓷電容上時，多層陶瓷電容會因為本身鐵電材料的壓電特性而產生形變，造成多層陶瓷電容的振動。這種振動藉由印刷電路板上的多層陶瓷電容傳遞至印刷電路板。

也就是當施加交流電壓到多層陶瓷電容上時，在多層陶瓷電容的裝置本身產生對應於 X、Y、Z 軸方向的應力 F_x 、 F_y 、 F_z ，以及對應上述應力產生的振動。這些振動由多層陶瓷電容傳遞至印刷電路板，並且發出噪音。

在上述情形裡，當印刷電路板產生的振動頻率介於人耳可聽見聲波範圍內(20~20,000Hz)時，這種噪音對於使用者會造成不舒服，因此必須解決這個問題。

近年來，為了解決類似這樣的問題，很多種技術被提出以解決振動的問題，例如是避免產生多層陶瓷電容中外部端點電極之彈性變形量的技術，或是利用補充外加元件來抑制壓電特性及電收縮特性產生的振動之傳遞的技術，以及在基板上多層陶瓷電容的周圍形成孔洞，來抑制振動從多層陶瓷電容傳遞至印刷電路板的技術。然而上述所提之技術需要額外的步驟來完成，並且和這些複雜的步驟相比，防止振動噪音的功效卻不夠顯著。

另一方面，在多層陶瓷電容之中，某些多層陶瓷電容中具有和厚度相同或是相近的寬度。當這種具有相近寬度和厚度的多層陶瓷電容被固定在印刷電路板上時，會造成各個多層陶瓷電容中的內部電極排列不具有方向性。造成這種情形的原因在於無法藉

由外觀得知這些具有相近寬度和厚度的多層陶瓷電容中內部電極的方向性。

藉由安裝在印刷電路板上之多層陶瓷電容中內部電極的方向性，可以區分出多層陶瓷電容中電子和機械特徵的差別。同時，利用此方向性更可以特別地區分振動噪音大小的差異。

近期的實驗結果更特別顯示，多層陶瓷電容的安裝方向，以及用來連接多層陶瓷電容之外部端點電極和印刷電路板之焊盤的導電物質之數量，對於振動噪音的特性影響劇烈。

特別的是，可以藉著水平安裝印刷電路板表面上之內部電極的表面，以及減小用來連接多層陶瓷電容中外部端點電極和印刷電路板之焊盤的導電物質之高度，大幅減小振動噪音的產生。因此，有必要利用前述之安裝結構、安裝方法、印刷電路板之焊盤圖形、用來水平粘貼多層陶瓷電容的封裝單元，以及其排列的方式來達到本發明的目的。

【發明內容】

本發明係用來克服前述問題，因此，根據本發明提出一種關於印刷電路板上具有多層陶瓷電容之固定結構，以及提出一種可以減小壓電現象所產生振動噪音的方法，及印刷電路板上之焊盤圖形，以及一種水平粘貼多層陶瓷電容的封裝單元，以及其排列方法。

根據本發明之一實施例，提出一種印刷電路板上多層陶瓷電容之固定結構，其中多層陶瓷電容由多層具有內部電極的介電質薄片(Dielectric Sheet)堆疊而成，外部端點電極依照並聯方式形成於內部電極之兩端。印刷電路板之焊盤和外部端點電極電性連接，以使多層陶瓷電容中多個內部電極層以一水平方向排列。

TW8323PA

其中導電物質電性連接外部端點電極和焊盤，導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} 。

如此一來，利用像是捲軸(Reel)的封裝單元來封裝多層陶瓷電容時，利用粘貼標記來排列具有相近寬度 W_{MLCC} 和厚度 T_{MLCC} 的多層陶瓷電容朝向同一方向，以使多層陶瓷電容中內部電極可以一水平方向排列。因此，這些具有相近的寬度和厚度的多層陶瓷電容並不會造成物理性質上的相近，只有在一般人所見的外型和相似性上相近，其中這些多層陶瓷電容的長寬比大於等於 0.75 ，並且小於等於 1.25 。

另一方面，當多層陶瓷電容中介電層數量較多，或是當多層陶瓷電容中介電層單位厚度之電場強度較高時，多層陶瓷電容中應力及機械形變量也因壓電現象而變大。同時，當介電層超過 200 層，或是介電層厚度小於 $3\mu m$ 時，將會產生顯著的振動噪音。

根據以上內容，介電層可能超過 200 層，介電層厚度也可能小於 $3\mu m$ ，也可能同時發生。

根據本發明之一實施例，提出一種印刷電路板上多層陶瓷電容之固定方法，其中多層陶瓷電容由多層具有內部電極的介電質薄片堆疊而成，而外部端點電極依照並聯方式形成於內部電極之兩端。印刷電路板之焊盤和外部端點電極電性連接，以使多層陶瓷電容中多個內部電極層以一水平方向排列。導電物質電性連接外部端點電極和焊盤，此導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} 。

承上，具有相等或是相近寬度 W_{MLCC} 和厚度 T_{MLCC} 的多層陶瓷電容水平地粘貼在印刷電路板上。

同時如前所述，介電層可能超過 200 層，介電層厚度也可能

小於 $3\mu\text{m}$ ，並且也可能同時發生。

此時，根據本發明之一實施例，提出一種印刷電路板上多層陶瓷電容之固定方法，其中多層陶瓷電容由多層具有內部電極的介電質薄片堆疊而成，而外部端點電極依照並聯方式形成於內部電極之兩端，其中此方法更包括：形成用來排列多層陶瓷電容之多個焊盤在印刷電路板表面上，其中印刷電路板之焊盤和外部端點電極電性連接，以使多層陶瓷電容中多層內部電極層以一水平方向排列。多個焊盤形成在印刷電路板之表面上，並且焊盤分離地設置對應多個形成在多層陶瓷電容上之外部端點電極。當多層陶瓷電容寬度為 W_{MLCC} ，多層陶瓷電容厚度為 L_{MLCC} ，而在印刷電路板上任一個焊盤到另一個焊盤之外圍距離為外圍焊盤寬度 $W_{\text{LAND(a)}}$ 及外圍焊盤長度 $L_{\text{LAND(a)}}$ ，對於其中多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容長度 L_{MLCC} 、外圍焊盤寬度 $W_{\text{LAND(a)}}$ 及外圍焊盤長度 $L_{\text{LAND(a)}}$ 較佳地滿足以下關係： $0 < L_{\text{LAND(a)}}/L_{\text{MLCC}} \leq 1.2$ 以及 $0 < W_{\text{LAND(a)}}/W_{\text{MLCC}} \leq 1.2$ 。其中焊盤代表印刷電路板上未被光阻層覆蓋的暴露部份。

同時，根據本發明之一實施例，提出一種印刷電路板上多層陶瓷電容之固定結構，其中多層陶瓷電容由多層具有內部電極的介電質薄片堆疊而成，而外部端點電極依照並聯方式形成於內部電極之兩端，其中包括：形成用來固定多層陶瓷電容之多個焊盤在印刷電路板表面上，印刷電路板之焊盤和外部端點電極電性連接，以使多層陶瓷電容中多層內部電極層以一水平方向排列。多個焊盤形成在印刷電路板表面上，並且焊盤分離地設置對應多個形成在多層陶瓷電容上外部端點電極之邊緣部份，用以減少焊接的數量。

其中，當多層陶瓷電容寬度為 W_{MLCC} ，多層陶瓷電容長度為 L_{MLCC} ，而在印刷電路板上任一個焊盤到另一個焊盤之外圍距離為外圍焊盤寬度 $W_{LAND(b)}$ 及外圍焊盤長度 $L_{LAND(b)}$ ，對於其中多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容長度 L_{MLCC} 、外圍焊盤寬度 $W_{LAND(b)}$ 及外圍焊盤長度 $L_{LAND(b)}$ 滿足以下關係： $0 < L_{LAND(b)} / L_{MLCC} \leq 1.2$ 以及 $0 < W_{LAND(b)} / W_{MLCC} \leq 1.2$ 。

依據前述之固定電路板方法，其中導電物質電性連接外部端點電極和焊盤，此導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} 。

同時，根據前述之固定電路板方法，當利用例如是捲軸的封裝單元來封裝多層陶瓷電容時，粘貼標記被用來排列具有相近寬度 W_{MLCC} 和厚度 T_{MLCC} 的多層陶瓷電容朝向同一方向，以使多層陶瓷電容中多個內部電極以一水平方向排列。因此，這些具有相近的寬度和厚度的多層陶瓷電容長寬比大於等於 0.75 ，同時小於等於 1.25 。

與此同時，根據本發明之另一實施例提出一種具有多層陶瓷電容的印刷電路板上之焊盤圖形，多層陶瓷電容由多層具有內部電極的介電質薄片堆疊而成。外部端點電極依照並聯方式形成於內部電極之兩端。其中多個焊盤形成在印刷電路板之表面上，並且焊盤分離地設置對應多個多層陶瓷電容上之外部端點電極，其中當多層陶瓷電容寬度為 W_{MLCC} ，多層陶瓷電容長度為 L_{MLCC} ，而在印刷電路板上任一個焊盤到另一個焊盤之外圍距離為外圍焊盤寬度 $W_{LAND(a)}$ 及外圍焊盤長度 $L_{LAND(a)}$ ，對於其中多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容厚度 L_{MLCC} 、外圍焊盤寬度 $W_{LAND(a)}$ 及外圍焊盤長度 $L_{LAND(a)}$ 滿足以下關係： $0 < L_{LAND(a)} / L_{MLCC} \leq 1.2$ ，並且

$$0 < W_{\text{LAND}(a)} / W_{\text{MLCC}} \leq 1.2。$$

相同情況下，根據本發明之另一實施例；提出一種印刷電路板上之焊盤圖形，印刷電路板上多層陶瓷電容由多個具有內部電極的介電質薄片堆疊而成，而外部端點電極依照並聯方式形成於內部電極之兩端。其中多個焊盤形成在印刷電路板之表面上，並且焊盤分別對應多個多層陶瓷電容上之外部端點電極的邊緣部份，用以減少焊接的數量。其中當多層陶瓷電容寬度為 W_{MLCC} ，多層陶瓷電容長度為 L_{MLCC} ，而在印刷電路板上任一個焊盤到另一個焊盤之外圍距離為外圍焊盤寬度 $W_{\text{LAND}(b)}$ 及外圍焊盤長度 $L_{\text{LAND}(b)}$ ，對於其中多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容長度 L_{MLCC} 、外圍焊盤寬度 $W_{\text{LAND}(b)}$ 及外圍焊盤長度 $L_{\text{LAND}(b)}$ 滿足以下關係： $0 < L_{\text{LAND}(b)} / L_{\text{MLCC}} \leq 1.2$ 以及 $0 < W_{\text{LAND}(b)} / W_{\text{MLCC}} \leq 1.2$ 。

同時，根據本發明之另一實施例，提出一種用來封裝多層陶瓷電容的封裝單元，包括：由多層具有內部電極的介電質薄片堆疊而成的多層陶瓷電容，以及封裝板材包括用來容納多層陶瓷電容的容置空間，同時外部端點電極依照並聯方式形成於內部電極之兩端。其中內部電極根據該容置空間中之底面，和底面平行。

在此處用來封裝多層陶瓷電容的封裝單元並包括封裝層，耦接在封裝板材上，並且覆蓋多層陶瓷電容。

這裡多層陶瓷電容在該封裝單元中捲為滾軸的形狀。

另一方面，根據本發明之一實施例，提出一種排列多層陶瓷電容之方法，其中多層陶瓷電容具有多層陶瓷電容厚度 T_{MLCC} 在水平方向等於或是相近於多層陶瓷電容寬度 W_{MLCC} 。此方法包括將多層陶瓷電容固定在傳送單元上並持續地傳送，並且施加一磁場在被傳送單元傳送中之多層陶瓷電容上。

其中多層陶瓷電容中內部電極經過施加磁場之後，沿著傳送單元的底面水平排列。

其中傳送單元更包括一對導向單元，用來排列多層陶瓷電容。

當介於該對導向單元中之間隙為 g ，多層陶瓷電容寬度為 W_{MLCC} ，多層陶瓷電容厚度為 T_{MLCC} ，多層陶瓷電容長度為 L_{MLCC} 時，上述內容符合以下關係：

$$\sqrt{(W_{MLCC}^2 + T_{MLCC}^2)} < g < \min[\sqrt{(L_{MLCC}^2 + T_{MLCC}^2)}, \sqrt{(L_{MLCC}^2 + W_{MLCC}^2)}]。$$

為了對本發明之上述及其他方面有更佳的了解，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

本發明中之較佳實施例，將配合下列圖式作為說明。然其本發明中之較佳實施例並非用以限定本發明。

本說明書中省略了一些習知的組成構件以及處理過程技術，並非用以隱藏本發明中之必要技術。本說明書內容揭露本發明之功能，同時可依據不同使用者或是操作者所需做更動。實施例內容根據本發明中之技術詳述如下。

本發明之技術特徵定義在本說明書中之申請專利範圍，本說明書中的實施例用意在於對於本發明技術領域中具有通常知識者，有效的詳述本發明的技術特徵。

首先，本發明內容將伴隨圖式詳述如下。

第 1 圖繪示本發明一實施例中，用來水平固定多層陶瓷電容

10 於印刷電路板上的結構。

印刷電路板 20 之多層陶瓷電容 10 的固定結構和固定方法，包括堆疊具有內部電極 12 的介電質薄片 11，並以並聯方式形成外部端點電極 14a 及 14b 在多層陶瓷電容 10 的兩端點，用以和內部電極 12 電性連接。形成多個焊盤(第 1 圖中未繪出焊盤)在印刷電路板 20 之表面，水平固定多層陶瓷電容 10 於印刷電路板 20 的表面，並且電性連接焊盤和外部端點電極 14a 及 14b。其中導電物質 15 電性連接外部端點電極 14a、14b 和焊盤 22，導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} 。

如第 1 圖所繪示，多層陶瓷電容 10 包含交替堆疊介電層 11 和內部電極 12 形成的本體 13，以及一對外部端點電極 14a 及 14b。外部端點電極 14a 及 14b 位在本體 13 之兩端，且交替地電性連接平行相對之內部電極 12。

介電層 11 由鐵電材料構成，通常是鈦酸鋇或可由其他類似鐵電材料所構成。

內部電極 12 由一層經過燒結過後之金屬膏(Metal Paste)所成的薄金屬層構成，金屬膏是由例如鎳、鉑、銀-鉑合金、銅，或是類似金屬作為主要組成物。

外部端點電極 14a 及 14b 由例如鎳及銅或是類似的金屬構成，電鍍形成在外部端點電極 14a 及 14b 的表面，用來增進焊料的濕潤性質(Wetting Property)。

焊盤形成於印刷電路板 20 之表面上，用來固定多層陶瓷電容 10，其中焊盤代表金屬墊中暴露出而未被阻焊層覆蓋的部份。印刷電路板 20 可為多層印刷電路板或類似型態，不受限於此。

如第 2 圖所示，多層陶瓷電容 10 中之寬度 W 及厚度 T 相等或

是相近(見第 2a 圖)，以及多層陶瓷電容 10 中之寬度大於厚度(見第 2b 圖)。在以下實施例中，由於多層陶瓷電容 10 的細長外型造成多層陶瓷電容 10 始終水平的固定。然而，多層陶瓷電容隨意地水平或垂直排列。其中，多層陶瓷電容 10 中之相等或是相近的寬度 W_{MLCC} 以及厚度 T_{MLCC} 之間範圍介於 $0.75 \leq T_{MLCC} / W_{MLCC} \leq 1.25$ 。

當導電物質 15，例如是焊料，作為多層陶瓷電容 10 及印刷電路板 20 之間傳遞振動介質時，當降低導電物質 15 的高度，從多層陶瓷電容 10 傳向印刷電路板 20 的振動將會減低。在水平固定印刷電路板上多層陶瓷電容的方式中，多層陶瓷電容的主要振動表面據估計為平行於印刷電路板表面。當導電物質的高度很低時，水平固定的多層陶瓷電容上表面的振動很難傳入印刷電路板中，是因為當導電物質的高度很低時，多層陶瓷電容上表面沒有振動介質可供傳遞振動。因此，當導電物質的高度很低時，水平設置在印刷電路板上之多層陶瓷電容振動所產生的噪音將大幅降低。

另一方面，在垂直固定印刷電路板上多層陶瓷電容的情況下，多層陶瓷電容中主要振動的表面據估計為垂直於印刷電路板表面。由於多層陶瓷電容振動的側表面具有傳遞振動介質在側表面的底部，垂直固定的多層陶瓷電容振動的側表面同樣能在導電物質高度很低的情況下傳遞振動。因此，儘管導電物質的高度降低，垂直固定的多層陶瓷電容產生的噪音降低的很慢，但是水平固定的多層陶瓷電容相較之下降低較多振動產生的噪音。

據此，為了降低多層陶瓷電容 10 產生的振動噪音，較佳地方式為選擇水平固定多層陶瓷電容 10。這代表多層陶瓷電容 10 中的內部電極 12 和印刷電路板 20 的表面平行，並且導電物質 15 的高

度減低。

多層陶瓷電容 10 的尺寸可以是 0603(長 X 寬=0.6mmX0.3mm)、1005、1608、2012、3216 及 3225 或是例如根據第 2 圖中多層陶瓷電容 10 的寬度 W 和長度 L。當多層陶瓷電容 10 的尺寸等於或是相似於 3216 時，由於導電物質 15 的高度相對於多層陶瓷電容 10 來說很低，導電物質 15 的高度較佳地為 1/4 之多層陶瓷電容的高度，用以增進降低噪音的能力。

雖然導電物質 15 並未被明確限定為一種用以電性連接印刷電路板 20 和多層陶瓷電容 10 的物質，然而通常使用焊料作為導電物質。

第 3 圖繪示本發明另一實施例中具有焊盤圖形之印刷電路板俯視圖。

在此，多層陶瓷電容 10 固定於印刷電路板 20 上之焊盤 21 及焊盤 22 上，並且焊盤 21 及焊盤 22 可以形成多個且分離地對應第 1 圖中多層陶瓷電容 10 之外部端點電極 14a 及 14b 所在位置。其中焊盤 21 及焊盤 22 為印刷電路板上裸露出未受到阻焊層覆蓋的部位。

第 3 圖雖繪示一實施例中兩個形狀為矩形的焊盤，但並非限制其形狀。然而由於焊盤 21 及焊盤 22 上導電物質 15 的高度如之前內容所述影響到噪音產生，可以藉由第 4 圖中限制被焊盤 21 及焊盤 22 所佔據面積來減小導電物質 15 的高度。

第 4 圖繪示根據本發明之另一實施例中之多層陶瓷電容 10 以及焊盤 21 及焊盤 22 中長寬關係的模擬圖。多層陶瓷電容 10 的長和寬分別定義為 L_{MLCC} 及 W_{MLCC} ，如第 4 圖所繪示。當定義基板上焊盤 21 到另一個焊盤 22 之外圍距離為一外圍焊盤寬度 $W_{LAND(a)}$

TW8323PA

及一外圍焊盤長度 $L_{LAND(a)}$ ，其中較佳地多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容長度 L_{MLCC} 、外圍焊盤寬度 $W_{LAND(a)}$ 及外圍焊盤長度 $L_{LAND(a)}$ 滿足以下關係：

$$0 < L_{LAND(a)} / L_{MLCC} \leq 1.2 \quad \text{以及} \quad 0 < W_{LAND(a)} / W_{MLCC} \leq 1.2$$

在外圍長寬超出上述範圍的情形下，位於焊盤 21 及焊盤 22 表面大量的導電物質 15 增進了由多層陶瓷電容 10 傳遞至印刷電路板 20 的振動。

第 5 圖繪示本發明另一實施例中印刷電路板俯視圖。

第 5 圖中多層陶瓷電容 10 固定於印刷電路板 20 上之焊盤 21a、21b、22a、22b，並且焊盤 21a、21b、22a、22b 可以形成多個並分離地對應第 1 圖中每一個多層陶瓷電容 10 之外部端點電極 14a 及 14b 的邊緣部位，用以減少焊接量。

第 5 圖中雖然顯示其中四個焊盤之形狀為矩形，但用意並非在於限定其形狀。然而由於焊盤 21a、焊盤 21b、焊盤 22a、焊盤 22b 上導電物質 15 的高度如之前內容所述影響到噪音產生，可以藉由第 6 圖中限制被焊盤 21a、焊盤 21b、焊盤 22a、焊盤 22b 所佔據面積來減小導電物質 15 的高度。

第 6 圖繪示本發明另一實施例中多層陶瓷電容 10 之焊盤 21a、焊盤 21b、焊盤 22a、焊盤 22b 長寬關係之模擬圖。多層陶瓷電容 10 之寬、長度分別定義為 W_{MLCC} 及 L_{MLCC} ，如第 6 圖所示。當定義基板上焊盤 21a(或是 22a)到另一個焊盤 21b(或是 22b)之一側外圍距離為外圍焊盤寬度 $W_{LAND(b)}$ 及一側外圍焊盤長度 $L_{LAND(b)}$ ，其中較佳地多層陶瓷電容寬度 W_{MLCC} 、多層陶瓷電容長度 L_{MLCC} 、外圍焊盤寬度 $W_{LAND(b)}$ 及外圍焊盤長度 $L_{LAND(b)}$ 滿足以下關係：

$$0 < L_{LAND(b)} / L_{MLCC} \leq 1.2 \quad \text{以及} \quad 0 < W_{LAND(b)} / W_{MLCC} \leq 1.2。$$

在超出上述式子範圍的情況下，焊盤 21a、焊盤 21b、焊盤 22a、焊盤 22b 之表面上大量的導電物質 15 將增加更多振動由多層陶瓷電容 10 傳至印刷電路板 20。

換句話說，在此情況下，導電物質 15 較佳地電性連接外部端點電極 14a 及 14b 和焊盤 21 及焊盤 22，導電物質高度 T_s 小於 $1/3$ 之多層陶瓷電容厚度 T_{MLCC} ，較佳地小於 $1/4$ 之多層陶瓷電容厚度 T_{MLCC} 。導電物質可以僅形成於多層陶瓷電容 10 上外部端點電極 14a 及 14b 之底部部份，而導電物質 15 的高度接近於 0。

另一方面，在本發明中，多層陶瓷電容 10 以水平方向粘貼並且寬度 W_{MLCC} 及厚度 T_{MLCC} 彼此相等或是相近。雖然一般來說很難在粘貼過程中使得多層陶瓷電容 10 之間方向性皆相同，本發明可以藉由均勻地在水平方向粘貼多層陶瓷電容在印刷電路板上，獲得降低印刷電路板上振動的效果。

關於多層陶瓷電容之封裝單元。

爲了達成將多層陶瓷電容 10 均勻地粘貼於前述之水平方向上，本發明提供一個用來從水平方向均勻排列多層陶瓷電容 10 的封裝單元。

第 7 圖繪示依據本發明之一實施例中水平設置多層陶瓷電容的封裝單元。第 8 圖繪示本發明之一實施例中多層陶瓷電容在封裝單元中纏繞為滾軸形狀。

回到第 7 圖，本發明實施例中多層陶瓷電容封裝單元 40 能包括封裝薄片 42，其中具有容置空間 45，用來容納多層陶瓷電容 10。

封裝薄片 42 中容置空間 45 依據多層陶瓷電容 10 而成型。在內部電極 12 依據容置空間 45 底部表面水平地設置後，多層陶瓷

TW8323PA

電容 10 從傳送單元上移到封裝單元 40 之容置空間 45。

多層陶瓷電容封裝單元 40 更可進一步包括封裝層 44，用來覆蓋封裝薄片 42 及封裝薄片 42 中的多層陶瓷電容 10，其中內部電極 12 水平設置於容置空間 45 底部表面。

第 8 圖繪示捲為捲軸形狀之多層陶瓷電容中封裝單元，可利用收集滾軸(Collecting Roll，未繪示)來連續地包捲第 7 圖實施例中之多層陶瓷電容封裝單元 40。

關於水平方向排列多層陶瓷電容的方法

為了能使多層陶瓷電容中的封裝單元依照前述之本發明中均勻地在水平方向排列，本發明提供一種水平方向排列多層陶瓷電容 10 之方法，其中多層陶瓷電容 10 之寬度相等或相近於其厚度。

其中，多層陶瓷電容 10 中相等或是相近的寬度及厚度可介於以下範圍： $0.75 \leq T_{MLCC}/W_{MLCC} \leq 1.25$ 。

如上所述，為了大幅降低寬度相等或相近於厚度之多層陶瓷電容中因為壓電現象產生的噪音，使用者必須在封裝過程中在水平方向排列多層陶瓷電容 10，藉此確保多層陶瓷電容 10 中內部電極表面能在印刷電路板表面上維持在水平方向。

據此，本發明提供一種利用磁場來排列的方法，請參照第 9 圖。本發明利用此磁場的性質，當磁鐵接近多層陶瓷電容時，多層陶瓷電容僅會依照如第 9a 圖及第 9b 圖中多層陶瓷電容 10 及 10' 的形式吸附在磁鐵上，以此方式降低磁阻(Magnetic Reluctance)，同時多層陶瓷電容並不會以第 9c 圖中多層陶瓷電容 10'' 的形式吸附在磁鐵上。

為了將具有相等或相近寬度及厚度的多層陶瓷電容 10 利用磁

場的性質水平放置在封裝單元上，在傳送過程中磁鐵可設置於傳送單元之一側，如第 10 圖所示。

第 9c 圖中的多層陶瓷電容 10'' 被磁力旋轉排列於傳送單元 100 的水平方向。

然而，雖然在傳送過程中可能會造成如第 9b 圖中多層陶瓷電容 10' 成為如第 11 圖所示之排列方式，但可藉由增加具有預定間隙的一對導向單元 110(如第 12 圖所示)在傳送單元 100 上來解決這個問題。

假設定義此導向單元之間隙為 g ，而多層陶瓷電容 10 之寬度、厚度、長度分別為 W_{MLCC} 、 T_{MLCC} 、 L_{MLCC} 時，以上內容符合以下關係： $\sqrt{(W_{MLCC}^2 + T_{MLCC}^2)} < g < \min[\sqrt{(L_{MLCC}^2 + T_{MLCC}^2)}, \sqrt{(L_{MLCC}^2 + W_{MLCC}^2)}]$ 。

本發明提出兩個例子來幫助理解實施例。

第一例中，評估將多層陶瓷電容水平和垂直固定在印刷電路板的情況下，導電物質高度對於噪音產生的影響。

首先，當多層陶瓷電容水平或是垂直固定在印刷電路板時，為了評估焊料高度對產生噪音的影響，並量測振動所產生的噪音，利用一個微鑽頭(Micro Drill)來減低焊料的高度。

第 13a 圖繪示多層陶瓷電容水平固定在印刷電路板上的模擬圖，第 13b 圖繪示多層陶瓷電容垂直固定在印刷電路板上的模擬圖。第 14 圖繪示在多層陶瓷電容水平及垂直固定在印刷電路板上量測噪音的結果。

如第 14 圖所示，在水平及垂直之固定方式下，產生之噪音隨著焊料高度的降低而減小。特別的是，水平固定的方式比垂直固定方式更能有效降低噪音。

檢視前述之結果，導電材料 15，例如是焊料，在多層陶瓷電

容 10 及印刷電路板 20 中擔任傳遞振動介質的角色。因此，降低導電材料 15 的高度將減低由多層陶瓷電容傳遞到印刷電路板的振動。在多層陶瓷電容水平固定在印刷電路板上的情形裡，多層陶瓷電容中的主要振動平面和印刷電路板的平面平行。當多層陶瓷電容水平固定在印刷電路板上時，由於導電材料的高度很低，造成多層陶瓷電容的上表面並不具有傳遞振動的介質，因此多層陶瓷電容上表面的振動很難傳遞到印刷電路板上。由此可知，多層陶瓷電容水平固定在印刷電路板上的情形裡，當導電材料的高度降低時，噪音也大幅降低。另一方面，在多層陶瓷電容垂直固定在印刷電路板上的情形裡，多層陶瓷電容主要振動表面垂直於印刷電路板的表面，在多層陶瓷電容垂直固定在印刷電路板的情況下，由於在多層陶瓷電容的底部部份還是具有傳遞振動的介質，因此即便是導電材料的高度很低，多層陶瓷電容的側表面還是能夠傳遞振動到印刷電路板上。由此可知，即便當導電材料的高度降低時，在多層陶瓷電容垂直固定在印刷電路板的情況下，降低振動的效果較水平固定多層陶瓷電容的情況小。根據以上結論，使用者將多層陶瓷電容 10 較佳地水平固定在印刷電路板 20 上，並且令焊料的數量(高度)很小，用以減低噪音的產生。

第二例中，評估將多層陶瓷電容水平和垂直固定在印刷電路板的情況下，焊盤尺寸對於噪音產生的影響。

根據第一例中焊料高度對於噪音的所造成的改變，噪音另一方面可依據焊盤的尺寸來做量測，如第 15 圖所繪示。

如第 15 圖所繪示內容，當焊盤的尺寸變小時，由於焊料的高度同樣也減小，造成由多層陶瓷電容傳遞到印刷電路板的振動效能也降低，因此產生的噪音也相對變小。經過證實，當焊盤尺寸

變小時，在多層陶瓷電容垂直固定在印刷電路板的情況下，降低振動的效果較水平固定多層陶瓷電容的情況小。

另一方面，多層陶瓷電容 10 的尺寸可以為 0603(長 X 寬 = 0.6mm X 0.3mm)、1005、1608、2012、3216，以及 3225 或是其他依據第 2 圖中之多層陶瓷電容 10 的寬度 W 和長度 L。當多層陶瓷電容 10 的尺寸等於或是大於 3216 時，可由前述例子得知多層陶瓷電容在所有前述尺寸下水平固定在印刷電路板上，同時焊盤的尺寸都很小，因此降低噪音的現象顯著。然而，當多層陶瓷電容 10 的尺寸等於或是大於 3216 時，由於導電材料 15 的總量很大，儘管導電材料 15 的相對高度對多層陶瓷電容 10 的厚度來說相對低，還是必須將導電材料 15 的相對高度降至更低，用以增加降低噪音的效果。

和本發明中固定多層陶瓷電容在印刷電路板上之方法及印刷電路板上之焊盤圖形一致，此方法和焊盤圖形利用一個簡單的原理阻止多層陶瓷電容傳遞振動到基板，有效地減少噪音的產生。

綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

第 1 圖繪示本發明實施例中，用來水平固定多層陶瓷電容於印刷電路板上的結構。

第 2a 圖繪示多層陶瓷電容中之寬度 W 及厚度 T 相等或是相近。

第 2b 圖繪示多層陶瓷電容中之寬度大於厚度。

第 3 圖繪示本發明另一實施例中具有焊盤圖形之印刷電路板俯視圖。

第 4 圖繪示和本發明之實施例一致之多層陶瓷電容以及焊盤 21 及焊盤 20 中長寬關係的模擬圖。

第 5 圖繪示本發明另一實施例中之印刷電路板俯視圖。

第 6 圖繪示本發明另一實施例中多層陶瓷電容之焊盤、焊盤、焊盤長寬關係之模擬圖。

第 7 圖繪示依據本發明實施例中水平設置多層陶瓷電容的封裝單元。

第 8 圖繪示本發明實施例中多層陶瓷電容在封裝單元中纏繞為滾軸形狀。

第 9a 圖繪示多層陶瓷電容以此形式吸附在磁鐵上。

第 9b 圖繪示多層陶瓷電容以此形式吸附在磁鐵上。

第 9c 圖繪示多層陶瓷電容以此形式吸附在磁鐵上。。

第 10 圖繪示傳送過程中磁鐵設置於傳送單元之一側。

第 11 圖繪示多層陶瓷電容在傳送單元上之排列方式。

第 12 圖繪示導向單元設置在傳送單元之示意圖。

第 13a 圖繪示多層陶瓷電容水平固定在印刷電路板上的模擬圖。

第 13b 圖繪示多層陶瓷電容垂直固定在印刷電路板上的模擬圖。

第 14 圖繪示在多層陶瓷電容水平及垂直固定在印刷電路板上量測噪音的結果。

第 15 圖繪示焊盤尺寸對噪音的關係圖。

【主要元件符號說明】

- 10、10'、10''：多層陶瓷電容
- 11：介電質薄片
- 12：內部電極
- 13：本體
- 14a、14b：外部端點電極
- 15：導電材料
- 20：印刷電路板。
- 21、21a、21b、22、22a、22b：焊盤
- 40：多層陶瓷電容封裝單元
- 42：封裝薄片
- 44：封裝層
- 45：容置空間
- 100：傳送單元
- 110：導向單元
- W_{MLCC} ：多層陶瓷電容寬度
- T_{MLCC} ：多層陶瓷電容厚度
- L_{MLCC} ：多層陶瓷電容長度
- $L_{LAND(a)}$ 、 $L_{LAND(b)}$ ：外圍焊盤長度
- $W_{LAND(a)}$ 、 $W_{LAND(b)}$ ：外圍焊盤寬度
- T_s ：導體材料高度

七、申請專利範圍：

1. 一種印刷電路板之固定結構，該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片(Dielectric Sheet)堆疊而成，其中該些介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極(External Terminal Electrodes)，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，該固定結構包括：

複數個焊盤，設置在該印刷電路板上，該焊盤和該些外部端點電極電性連接，以使該多層陶瓷電容中該些內部電極層以一水平方向排列，

其中，一導電物質電性連接該些外部端點電極和該些焊盤，該導電物質高度(T_s)小於 $1/3$ 之該多層陶瓷電容厚度(T_{MLCC})。

2. 如申請專利範圍第 1 項所述之固定結構，其中該多層陶瓷電容沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度(T_{MLCC})等於或是相近於該多層陶瓷電容寬度(W_{MLCC})。

3. 如申請專利範圍第 1 項或第 2 項所述之固定結構，其中該多層陶瓷電容中具有複數個介電層，並且該些介電層數量多於 200 層。

4. 如申請專利範圍第 1 項或第 2 項所述之固定結構，其中該多層陶瓷電容中之一介電層厚度小於 $3\mu m$ 。

5. 如申請專利範圍第 1 項或第 2 項所述之固定結構，其中該多層陶瓷電容之介電層數量多於 200 層，並且介電層厚度小於 $3\mu m$ 。

6. 一種印刷電路板的固定方法，其中該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片

(Dielectric Sheet)堆疊而成，其中該些介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，該固定方法包括：

電性連接印刷電路板之複數個焊盤和複數個外部端點電極，以使該多層陶瓷電容中該些內部電極以一水平方向排列，

其中，一導電物質電性連接該些外部端點電極和該些焊盤，該導電物質高度(T_s)小於 $1/3$ 之該多層陶瓷電容高度(T_{MLCC})。

7. 如申請專利範圍第 6 項所述之固定方法，其中該多層陶瓷電容之設置沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度(T_{MLCC})等於或是相近於該多層陶瓷電容寬度 (W_{MLCC})。

8. 如申請專利範圍第 6 項或第 7 項所述之固定方法，其中該多層陶瓷電容中具有複數個介電層，並且該些介電層數量多於 200 層。

9. 如申請專利範圍第 6 項或第 7 項所述之固定方法，其中該多層陶瓷電容中之一介電層厚度小於 $3\mu\text{m}$ 。

10. 如申請專利範圍第 6 項或第 7 項所述之方法，其中該多層陶瓷電容中之介電層數量多於 200 層，並且介電層厚度小於 $3\mu\text{m}$ 。

11. 一種印刷電路板的固定方法，其中該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片 (Dielectric Sheet)堆疊而成，其中該些介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，該固定方法包括：

形成複數個焊盤，用來固定該多層陶瓷電容在該印刷電路板之一表面上，

其中，該印刷電路板之該些焊盤和該些外部端點電極電性連接，以使該多層陶瓷電容中該些內部電極層以一水平方向排列；該些焊盤具有複數個數量，形成在該印刷電路板之一表面上，並且該些焊盤分別對應形成在該多層陶瓷電容上之該些外部端點電極；以及

定義該多層陶瓷電容寬度為 W_{MLCC} ，該多層陶瓷電容長度為 L_{MLCC} ，並定義在該印刷電路板上任一個焊盤到另一個焊盤之外圍距離為一外圍焊盤寬度 $W_{LAND(a)}$ 及一外圍焊盤長度 $L_{LAND(a)}$ ；其中該多層陶瓷電容寬度 W_{MLCC} 、該多層陶瓷電容長度 L_{MLCC} 、該外圍焊盤寬度 $W_{LAND(a)}$ 及該外圍焊盤長度 $L_{LAND(a)}$ 滿足以下關係：

$$0 < L_{LAND(a)} / L_{MLCC} \leq 1.2 \text{ 以及 } 0 < W_{LAND(a)} / W_{MLCC} \leq 1.2$$

12. 一種印刷電路板的固定方法，其中該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片 (Dielectric Sheet) 堆疊而成，其中該介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，該固定方法包括：

形成複數個焊盤，用來固定該多層陶瓷電容在該印刷電路板之一表面上，

其中，該印刷電路板之該些焊盤和該些外部端點電極電性連接，以使該多層陶瓷電容中該些內部電極以一水平方向排列；以及

該焊盤具有複數個數量，形成在該印刷電路板之一表面

上，並且該些焊盤分別對應形成在該多層陶瓷電容之該些外部端點電極的邊緣部分，用以減少焊接量。

13. 如申請專利範圍第 12 項所述之固定方法，其中定義該多層陶瓷電容寬度為 W_{MLCC} ，該多層陶瓷電容長度為 L_{MLCC} ，並定義在該印刷電路板上任一個焊盤到另一個焊盤之外圍距離為一外圍焊盤寬度 $W_{LAND(b)}$ 及一外圍焊盤長度 $L_{LAND(b)}$ ；其中該多層陶瓷電容寬度 W_{MLCC} 、該多層陶瓷電容長度 L_{MLCC} 、該外圍焊盤寬度 $W_{LAND(b)}$ 及該外圍焊盤長度 $L_{LAND(b)}$ 滿足以下關係：

$$0 < L_{LAND(b)} / L_{MLCC} \leq 1.2 \text{ 以及 } 0 < W_{LAND(b)} / W_{MLCC} \leq 1.2$$

14. 如申請專利範圍第 11~13 項其中之一所述之固定方法，其中一導電物質電性連接該些外部端點電極和該些焊盤，該導電物質高度 (T_s) 小於 $1/3$ 之該多層陶瓷電容厚度 (T_{MLCC})。

15. 如申請專利範圍第 11~13 項其中之一所述之固定方法，其中該多層陶瓷電容沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度 (T_{MLCC}) 等於或是相近於一多層陶瓷電容寬度 (W_{MLCC})。

16. 如申請專利範圍第 14 項所述之固定方法，其中該多層陶瓷電容沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度 (T_{MLCC}) 等於或是相近於該多層陶瓷電容寬度 (W_{MLCC})。

17. 一種焊盤圖形，設置在一印刷電路板，該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片 (Dielectric Sheet) 堆疊而成，其中該介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，

其中，該焊盤圖形具有複數個的數量，形成在該印刷電

路板之一表面上，並且該焊盤圖形分別對應形成在該多層陶瓷電容上之該些外部端點電極，

其中，當定義該多層陶瓷電容寬度為 W_{MLCC} ，該多層陶瓷電容長度為 L_{MLCC} ，並定義在該印刷電路板上任一個焊盤到另一個焊盤之外圍距離為一外圍焊盤寬度 $W_{LAND(a)}$ 及一外圍焊盤長度 $L_{LAND(a)}$ 時，其中該多層陶瓷電容寬度 W_{MLCC} 、該多層陶瓷電容長度 L_{MLCC} 、該外圍焊盤寬度 $W_{LAND(a)}$ 及該外圍焊盤長度 $L_{LAND(a)}$ 滿足以下關係：

$$0 < L_{LAND(a)} / L_{MLCC} \leq 1.2 \quad \text{以及} \quad 0 < W_{LAND(a)} / W_{MLCC} \leq 1.2$$

18. 一種焊盤圖形，設置在一印刷電路板上，該印刷電路板上具有一多層陶瓷電容，該多層陶瓷電容係由複數個介電質薄片(Dielectric Sheet)堆疊而成，其中該介電層薄片具有複數個內部電極，該多層陶瓷電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該些內部電極電性連接，

其中，該焊盤圖形具有複數個數量，形成在該印刷電路板之一表面上，並且該焊盤圖形分別對應形成在該多層陶瓷電容上之該些外部端點電極，用以減少焊接量，

其中，當定義該多層陶瓷電容寬度為 W_{MLCC} ，該多層陶瓷電容厚度為 T_{MLCC} ，並定義在該印刷電路板上任一個焊盤到另一個焊盤之外圍距離為一外圍焊盤寬度 $W_{LAND(b)}$ 及一外圍焊盤長度 $L_{LAND(b)}$ ；其中該多層陶瓷電容寬度 W_{MLCC} 、該多層陶瓷電容長度 L_{MLCC} 、該外圍焊盤寬度 $W_{LAND(b)}$ 及該外圍焊盤長度 $L_{LAND(b)}$ 滿足以下關係：

$$0 < L_{LAND(b)} / L_{MLCC} \leq 1.2 \quad \text{以及} \quad 0 < W_{LAND(b)} / W_{MLCC} \leq 1.2$$

19. 一種多層陶瓷電容的封裝單元，包括：

由複數個介電質薄片(Dielectric Sheet)堆疊而成之多層陶瓷電容，其中該些介電層薄片具有複數個內部電極，該多層陶瓷

電容具有複數個外部端點電極，在該些內部電極的兩端以並聯方式和該內些部電極電性連接；以及

一封裝薄片(Packing Sheet)，包括一容置空間，用來容納該多層陶瓷電容；其中該些內部電極水平排列於該容置空間中之一底面。

20. 如申請專利範圍第 19 項所述之封裝單元，更包括：

一封裝層，耦接在該封裝薄片上，並且覆蓋該多層陶瓷電容。

21. 如申請專利範圍第 19 項或第 20 項所述之封裝單元，其中該多層陶瓷電容在該封裝單元中纏繞為一滾軸形狀。

22. 如申請專利範圍第 19 項或第 20 項所述之封裝單元，其中該多層陶瓷電容沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度 T_{MLCC} 等於或是相近於該多層陶瓷電容寬度 W_{MLCC} 。

23. 如申請專利範圍第 21 項所述之封裝單元，其中該多層陶瓷電容沿著一水平方向粘貼固定，並且該多層陶瓷電容厚度 T_{MLCC} 等於或是相近於該多層陶瓷電容寬度 W_{MLCC} 。

24. 一種在水平方向排列多層陶瓷電容之方法，其中該多層陶瓷電容厚度 T_{MLCC} 等於或是相近於該多層陶瓷電容寬度 W_{MLCC} ，該排列方法包括：

固定該多層陶瓷電容在一傳送單元上，以持續地傳送該多層陶瓷電容；以及

施加一磁場在該傳送單元上傳送中之該多層陶瓷電容上，用來排列內部電極層於相同方向上。

TW8323PA

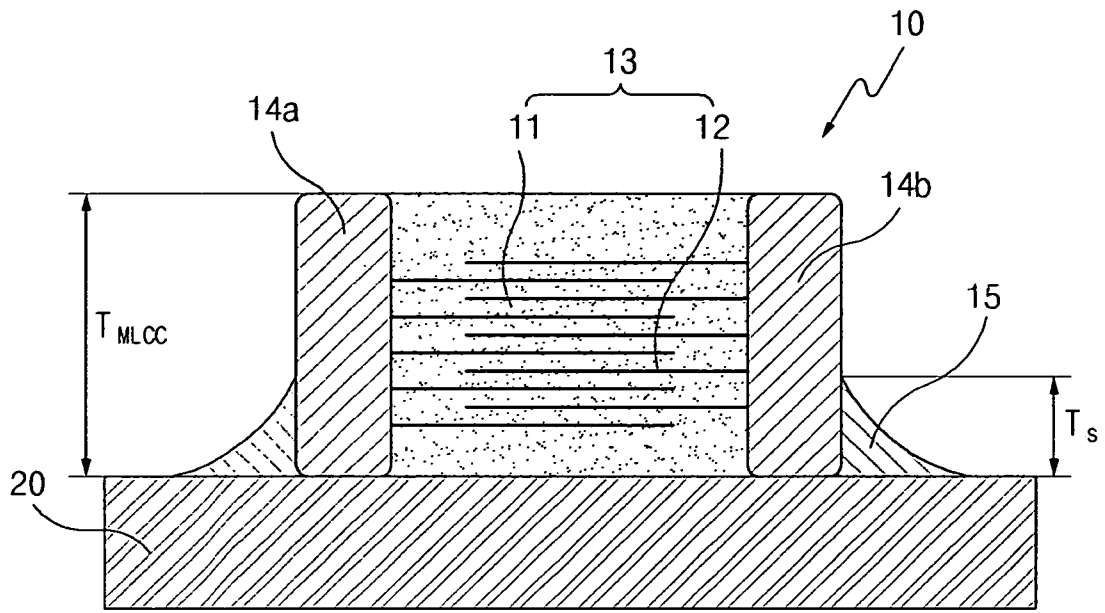
25. 如申請專利範圍第 24 項所述之排列方法，其中該多層陶瓷電容中之該內部電極層利用該施加磁場，水平設置在該傳送單元中一底部平面。

26. 如申請專利範圍第 24 項所述之排列方法，其中該傳送單元更包括：

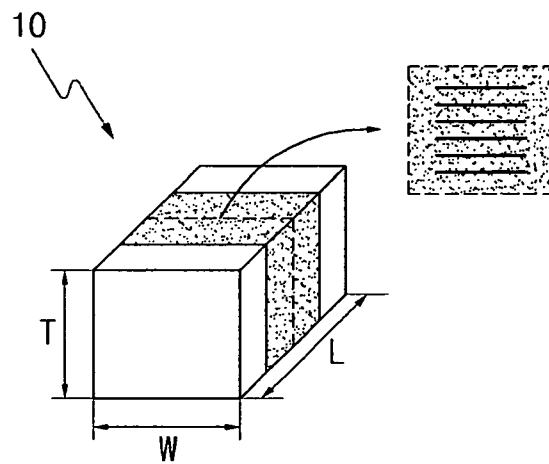
一對導向單元，用來排列該多層陶瓷電容中之該內部電極層。

27. 如申請專利範圍第 26 項所述之排列方法，其中當定義介於該對導向單元中之一間隙為 g ，該多層陶瓷電容寬度為 W_{MLCC} ，該多層陶瓷電容厚度為 T_{MLCC} ，該多層陶瓷電容長度為 L_{MLCC} 時，符合以下關係：

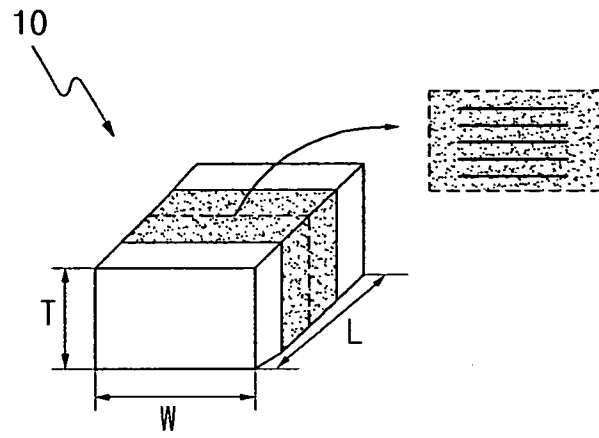
$$\sqrt{(W_{MLCC}^2 + T_{MLCC}^2)} < g < \min[\sqrt{(L_{MLCC}^2 + T_{MLCC}^2)}, \sqrt{(L_{MLCC}^2 + W_{MLCC}^2)}]。$$



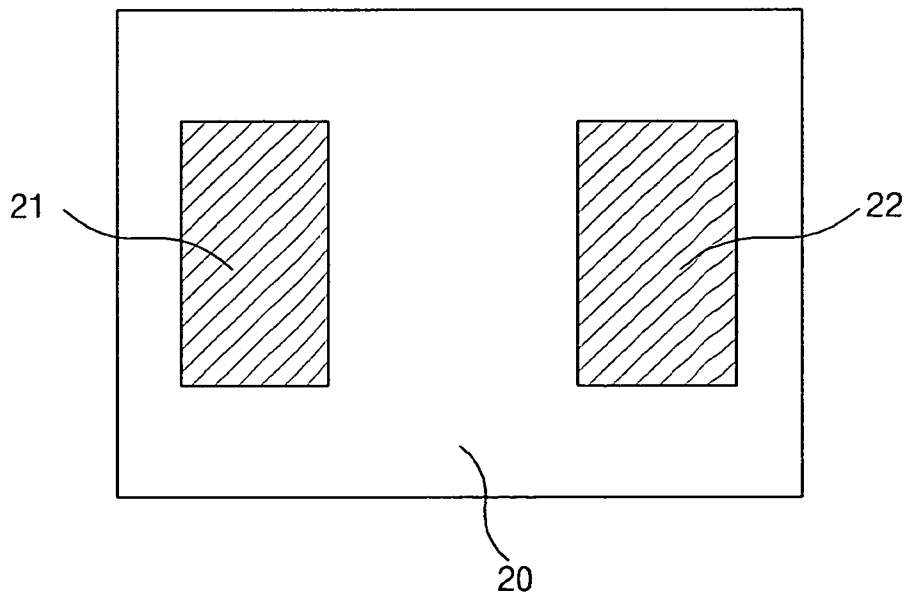
第 1 圖



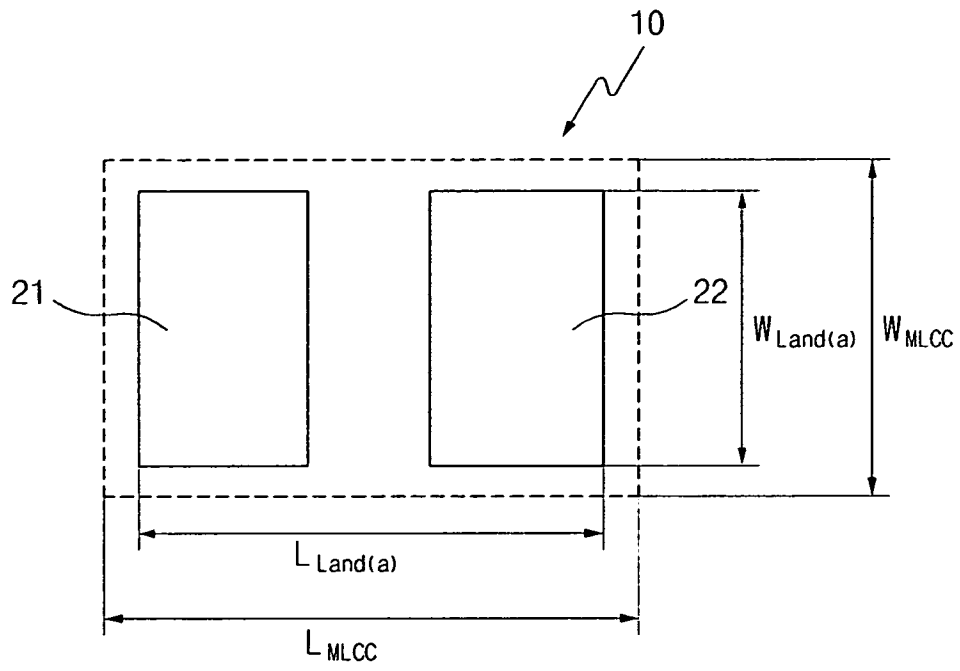
第 2a 圖



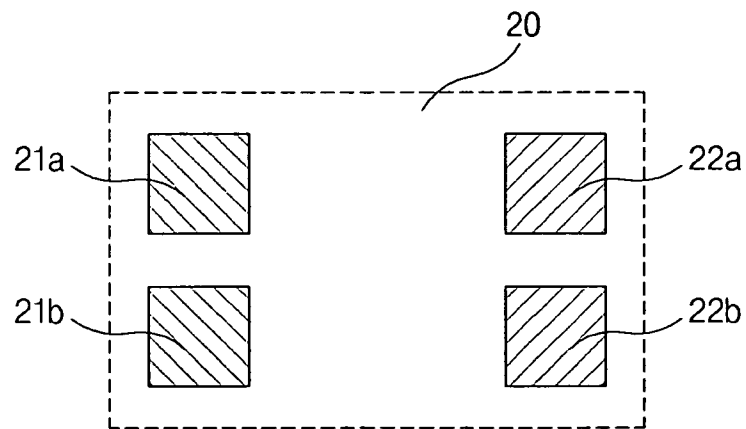
第 2b 圖



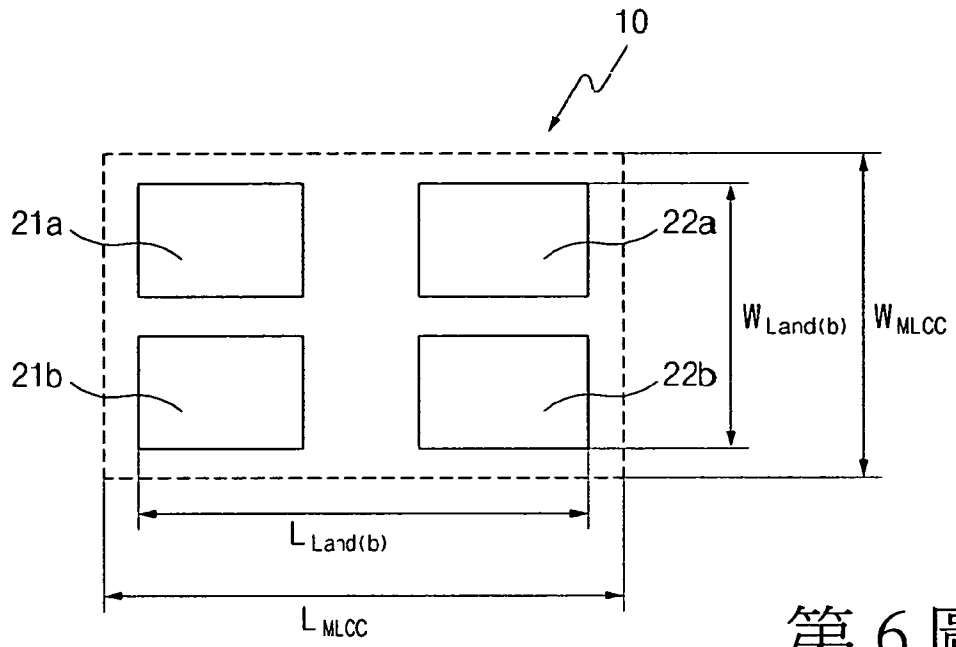
第 3 圖



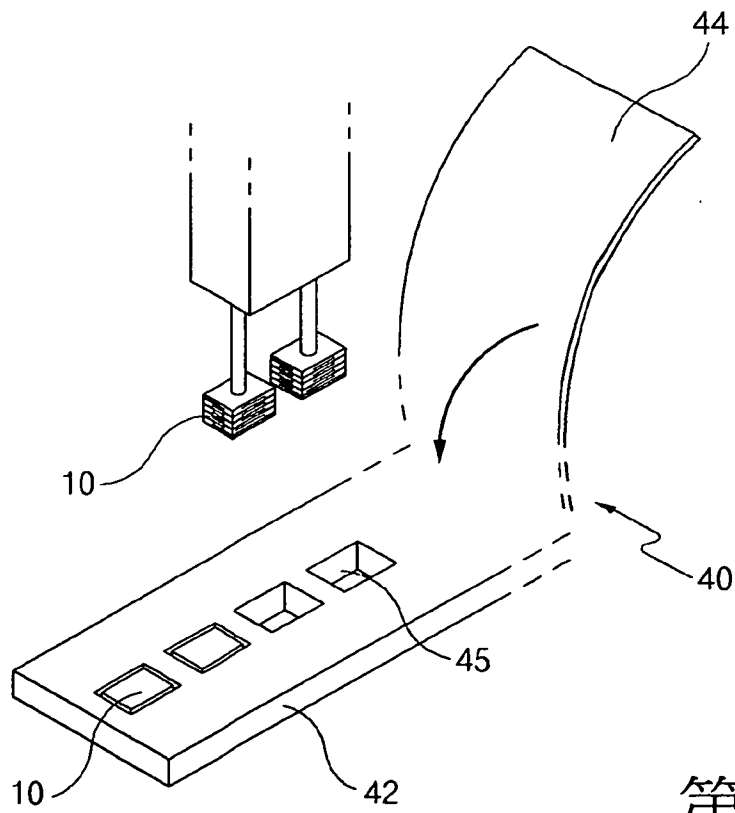
第 4 圖



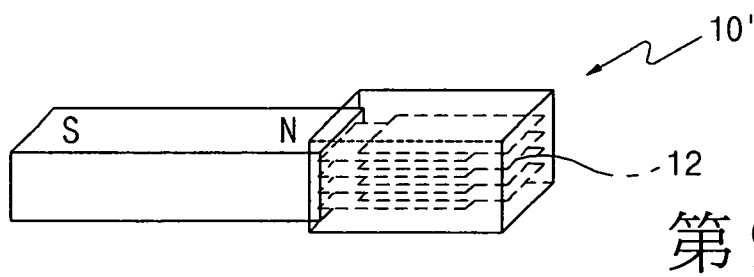
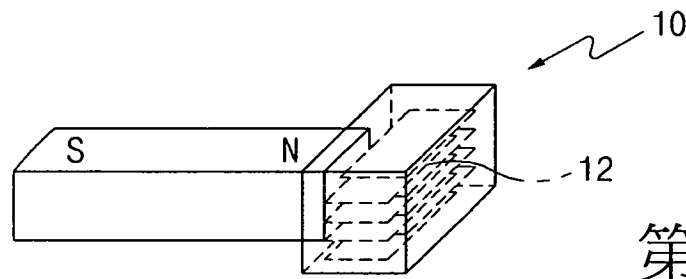
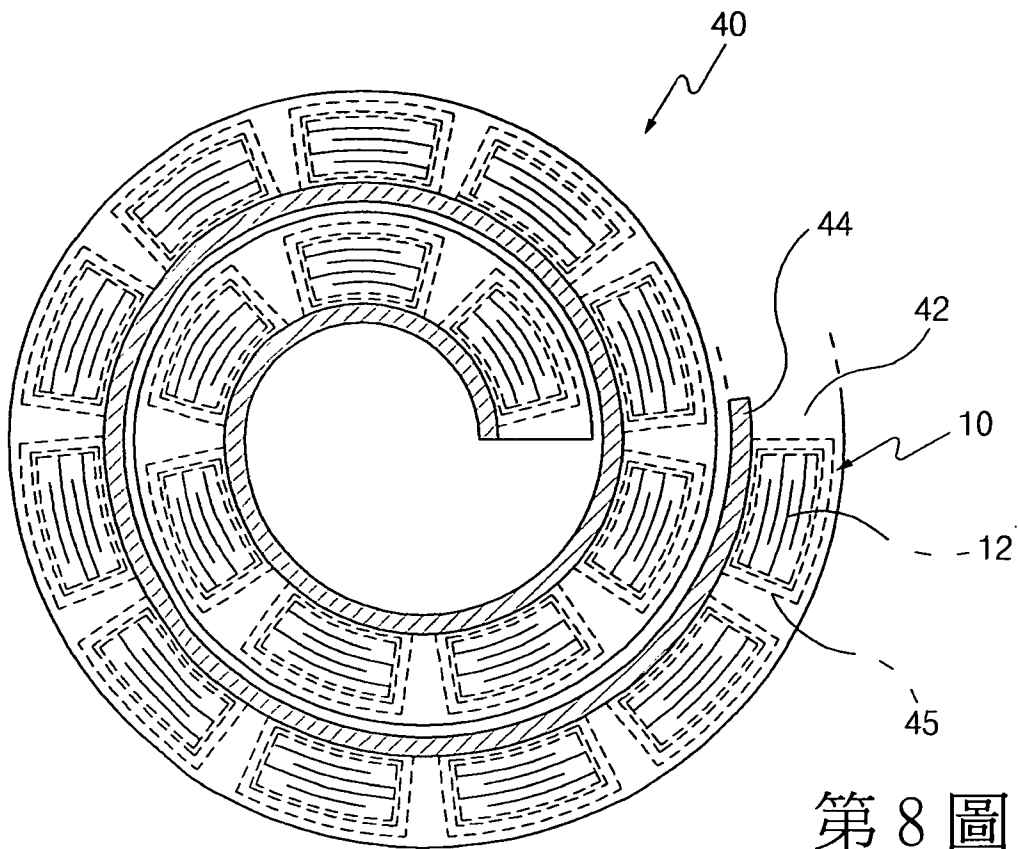
第 5 圖

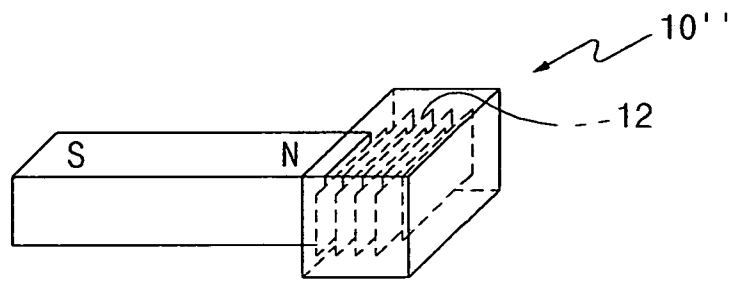


第 6 圖

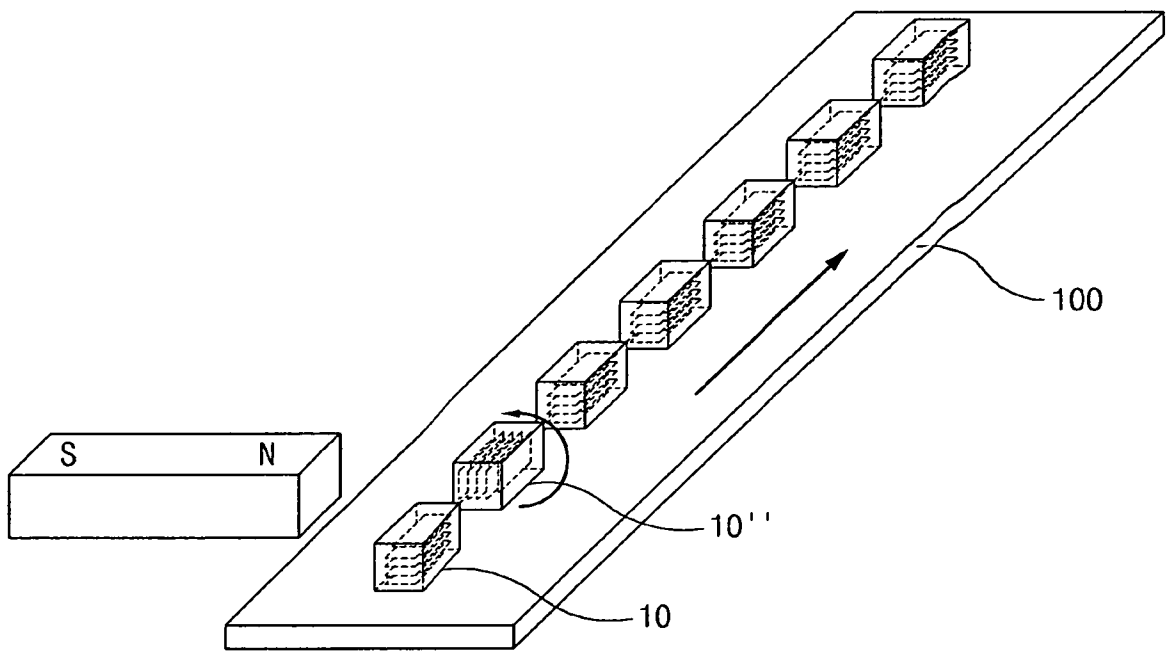


第 7 圖

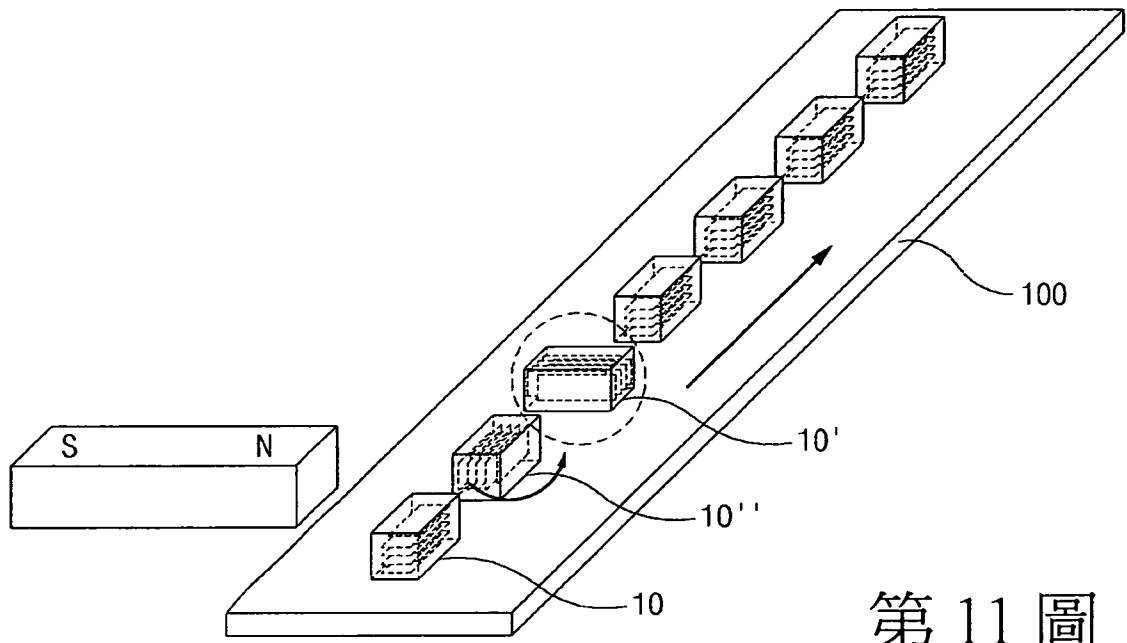




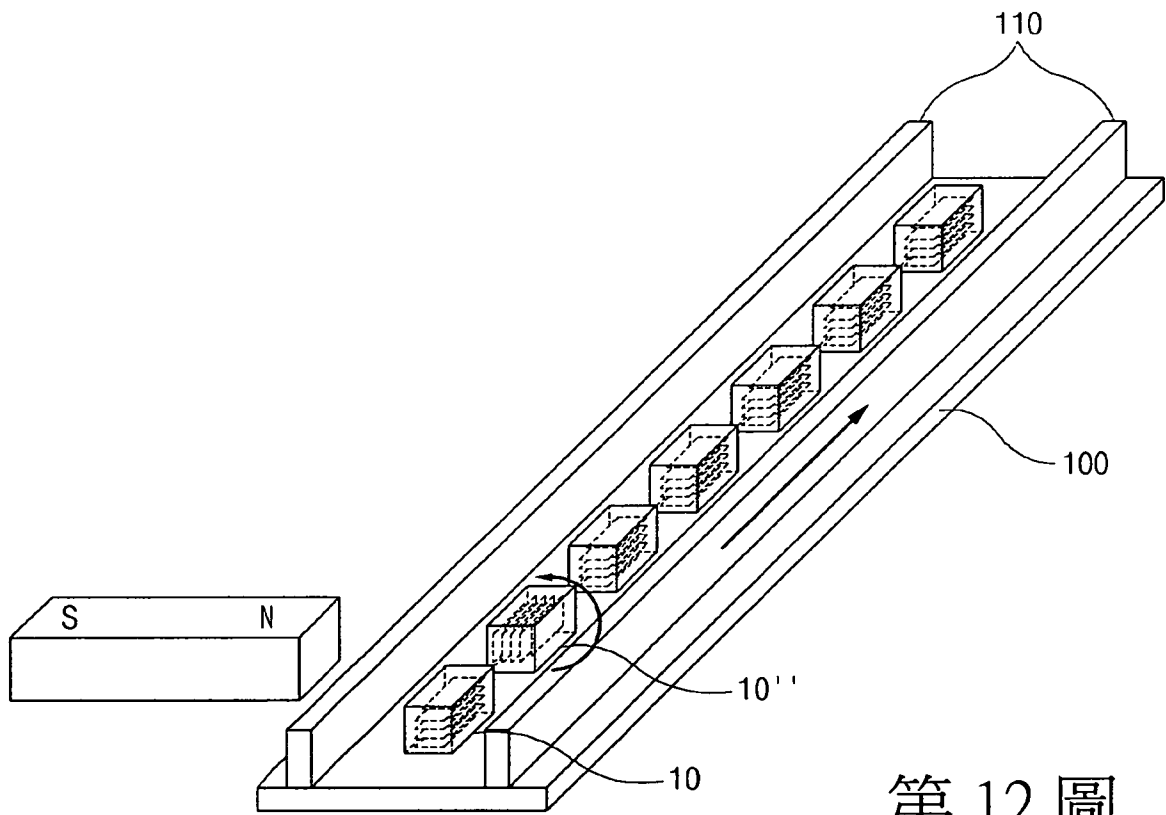
第 9c 圖



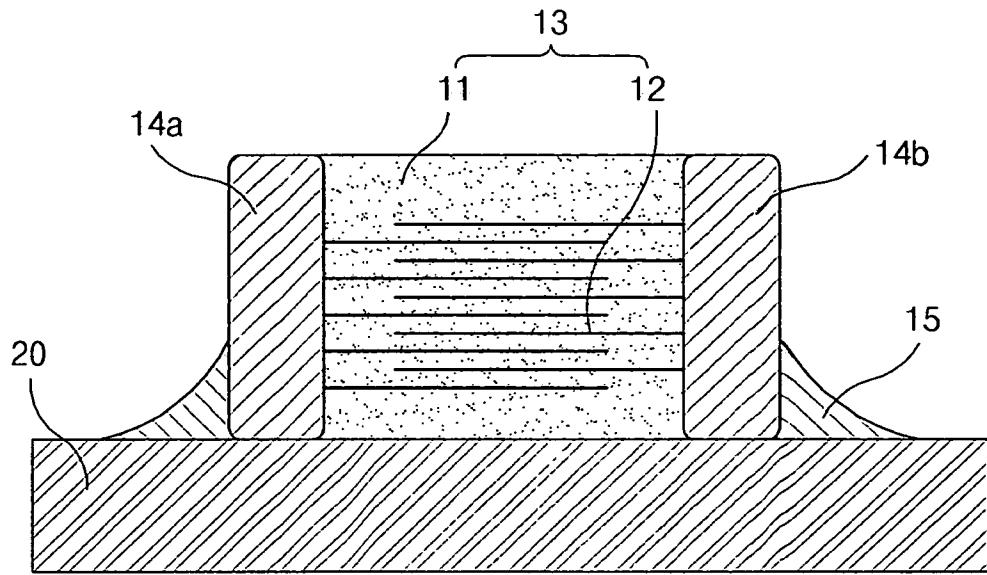
第 10 圖



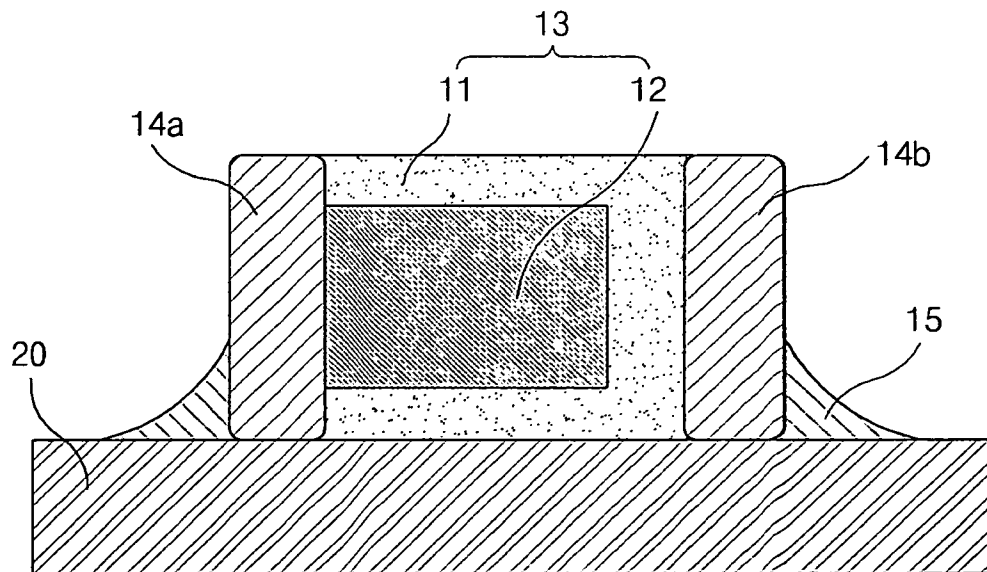
第 11 圖



第 12 圖

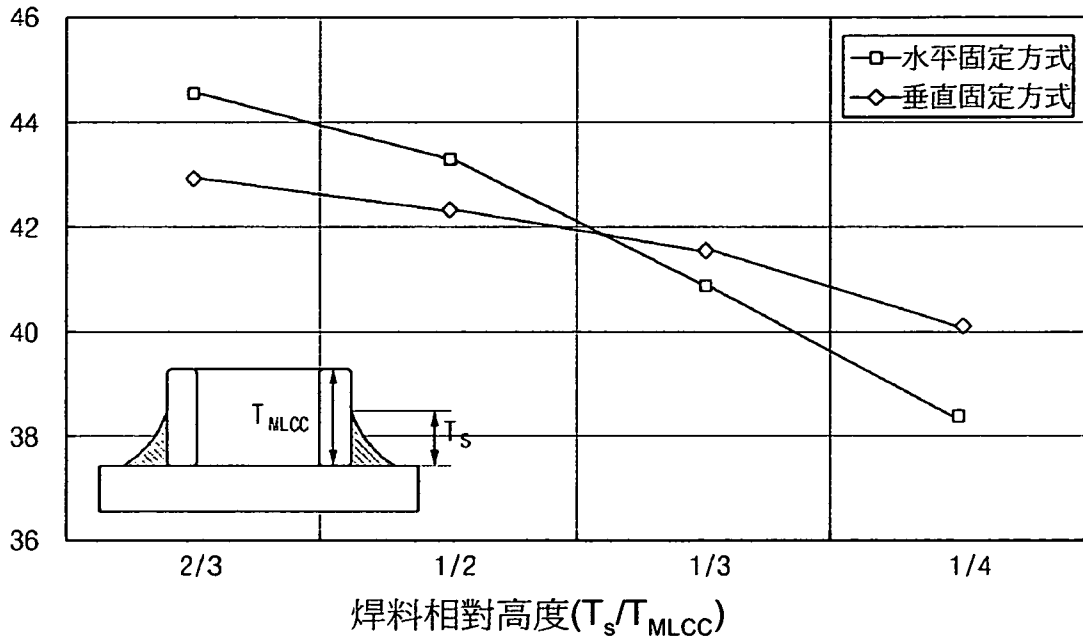


第 13a 圖

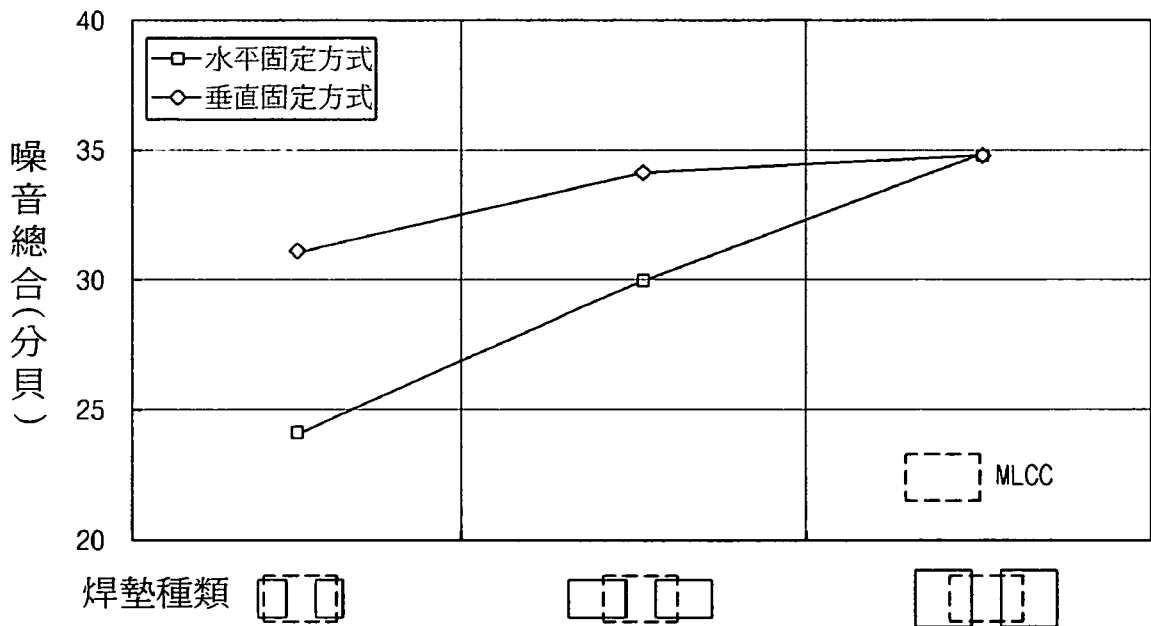


第 13b 圖

Y 軸敘述改為噪音總合(分貝)



第 14 圖



第 15 圖