



Republik
Österreich
Patentamt

(11) Nummer: **AT 398 014 B**

PATENTCHRIFT

(12)

(21) Anmeldenummer: 1924/90

(22) Anmeldetag: 21. 9.1990

(42) Beginn der Patentdauer: 15.12.1993

(45) Ausgabetag: 25. 8.1994

(51) Int.Cl.⁵ : **H01L 21/225**
C23C 14/58

(30) Priorität:

21. 9.1989 US 410323 beansprucht.

(56) Entgegenhaltungen:

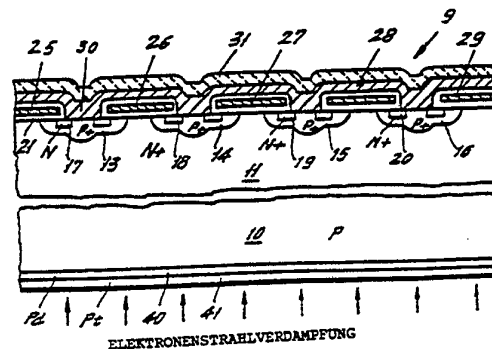
| | | | |
|----------------|---------------|--------------|---------------|
| US-A 3640783 | US-A 3728592 | US-A 3963523 | US-A 4206540= |
| GB-A 2022318 | US-A 4322453= | EP-A 53712 | US-A 4376286 |
| US-A 4398344 | US-A 4593302 | US-A 4777149 | US-A 4791074 |
| US-A 4855799 | EP-A 165547 | DE-A 2735769 | |
| JP-A-54-106178 | | | |

(73) Patentinhaber:

INTERNATIONAL RECTIFIER CORPORATION
EL SEGUNDO (US).

(54) VERFAHREN ZUR DIFFUNDIERUNG VON DIE LEBENSDAUER DER MINORITÄTSTRÄGER VERRINGERNDEN PLATINATOMEN

(57) Platinatome werden in einer pn-Übergänge enthaltenen Siliziumscheibe (9) gleichmäßig verteilt, indem eine Palladiumschicht (40) auf eine Oberfläche der Siliziumscheibe (9) und eine Platinschicht (41) auf die Palladiumschicht aufgetragen werden, wonach die Siliziumscheibe (9) auf etwa 500 ° C erhitzt wird, um ein Palladiumsilicid zu bilden, wobei Platinatome in der ganzen Palladiumsilicidschicht gleichmäßig verteilt sind. Die Siliziumscheibe (9) wird dann für eine kurze Zeit auf etwa 900 ° C erhitzt, was hoch genug ist, um ein Diffundieren der Platinatome in die Siliziumscheibe (9) zu bewirken, aber zu niedrig ist und eine zu kurze Zeit dauert, um eine Änderung der Lage der pn-Übergänge in der Siliziumscheibe (9) zu bewirken.



AT 398 014 B

Die Erfindung betrifft ein Verfahren zur Diffundierung von die Lebensdauer der Minoritätsträger verringernenden Platinatomen in einen pn-Übergänge enthaltenden Siliziumkörper bei einer Temperatur, die zu niedrig zur Änderung der Lage der pn-Übergänge ist.

Es ist oft wünschenswert, die Minoritätsträger-Lebensdauer in Halbleiterscheiben, -Komponenten oder -Körpern etc. zu verringern. Oft wird Gold zur Verkürzung der Minoritätsträger-Lebensdauer verwendet, doch neigt Gold dazu, bei hohen Temperaturen den Leckstrom von Halbleitereinrichtungen zu erhöhen. Es ist auch bekannt, Halbleiterscheiben zwecks Verringerung der Minoritätsträger-Lebensdauer zu bestrahlen, doch zeigte sich, daß die durch Strahlung bewirkte Steuerung der Lebensdauer der Minoritätsträger nicht beständig ist und im Laufe der Zeit aufhören kann.

Innerhalb einer Halbleiterscheibe verteilte Platinatome würden eine besonders wirksame Beschränkung der Lebensdauer von Minoritätsträgern schaffen, vergehen nicht, wie bei mit Strahlung behandelten Halbleiterscheiben, und verursachen keinen hohen Leckstrom bei Hitze, wie es bei Gold der Fall ist. So werden bei derselben Form, derselben Siliziumspezifizierung und etwa gleicher Lebensdauer verringern durch Hitze bewirkte Leckströme von 20 Mikroampere bzw. 400 Mikroampere bzw. 3500 Mikroampere bei Platin bzw. Elektronenbestrahlung bzw. Gold erhalten.

Die Verwendung von Platin zur Verkürzung der Lebensdauer der Minoritätsträger ist an sich in der US-A-3 640 783 geoffenbart, wobei hier beschrieben ist, daß eine Siliziumscheibe auf eine Temperatur erhitzt werden kann, die geeignet ist, um ein Diffundieren von Platin durch den gesamten Körper einer Siliziumscheibe zu bewirken, wobei die Temperatur aber nicht ausreicht, um eine wesentliche Änderung der Lage der pn-Übergänge zu verursachen. Die Verwendung von Platin zur Verkürzung der Minoritätsträger-Lebensdauer ist auch in der US-A-3 963 523 geoffenbart. Dabei wird eine Platinschicht auf einer Oberfläche eines Siliziumsubstrats angebracht, wonach eine Nickelschicht angebracht und eine Erhitzungsbehandlung durchgeführt wird, damit das Platin in das Siliziumsubstrat eindiffundiert. Ein Zweck der Platinschicht ist dabei, eine verbesserte Haftung der Nickelschicht herbeizuführen, ein weiterer Zweck die Verbesserung der schaltcharakteristik durch Verringerung der Lebensdauer der Minoritätsträger.

Es ist auch bekannt, daß Platin durch Zerstäubung aufgebracht oder zusammen mit Wolfram-Silicid aufgedampft werden kann, vgl. die US-A-4 322 453, wo jedoch Platin nicht zur Verkürzung der Minoritätsträger-Lebensdauer verwendet wird, sondern nur den Zweck hat, die Leitfähigkeit einer Wolfram-Silicid-Schicht zu erhöhen. Weiters geht aus der US-A-4 777 149 und aus der US-A-4 855 799 hervor, wie erwünscht Platin zur Lebensdauer verkürzung ist, wobei Platin direkt auf die Oberfläche eines Siliziumkörpers aufgetragen und bei einer Temperatur nicht höher als 900 °C eindiffundiert wird.

Aus der US-A-4 398 344 ist es ferner bekannt, eine Platin-Palladium-Kombination als Kontakt für eine Schottky-Diode vorzusehen, wobei ein Einsintern in das Silizium bei einer Sintertemperatur von ungefähr 500 °C erfolgt und das Silicid wieder von der Oberfläche weggeätzt wird.

Ein ähnliches Verfahren, gemäß welchem Palladium oder Platin ein in Silizium eingesintert wird, ist aus der US-A-4 206 540 bekannt.

Bei der Durchführung von Verfahren, bei welchen Platin in eine Siliziumscheibe diffundiert werden soll, stellte es sich heraus, daß eine sehr dünne Oxidschicht, selbst eine, die einige Atome dick ist, die wirksame Diffundierung in einen Siliziumkörper blockiert. Man glaubt, daß dieses Problem die Verwendung von Platin zur Minoritätsträger-Lebensdauer verkürzung bei handelsüblichen Produkten verhindert hat.

Es ist nun Ziel der Erfindung, ein Verfahren der eingangs angeführten Art vorzusehen, mittels welchem Platinatome in einen Siliziumkörper diffundiert werden können, wobei die Möglichkeit der Bildung einer Siliziumdioxid-Sperrschicht vermieden wird.

Das erfindungsgemäße Verfahren der eingangs angeführten Art ist gekennzeichnet durch die Aufbringung von Palladium als Silicid-bildendes Metall auf eine Oberfläche des Siliziumkörpers, wobei das Palladium bei einer höheren Temperatur in das Silizium diffundiert als jener Temperatur, bei der das Platin in Silizium diffundiert; die Aufbringung einer Platinschicht auf diesem Silicid-bildenden Palladium und die nachfolgende Erhitzung des Siliziumkörpers auf eine erste Temperatur von etwa 500 °C, die ausreicht, um ein Palladiumsilicid zu bilden, wodurch sich Platinatome im ganzen Palladiumsilicid verteilen, und die nachfolgende Erhitzung des Siliziumkörpers für eine kurze Zeitdauer auf eine zweite Temperatur, die höher ist als die erste Temperatur, insbesondere höher ist als ungefähr 850 °C, und die ausreicht, um zu bewirken, daß die Platinatome in den Siliziumkörper diffundieren, wobei aber die Zeitdauer bzw. die Temperatur zu gering ist, um eine Änderung der Lage der pn-Übergänge im Siliziumkörper zu bewirken; und durch die Entfernung des Palladiumsilicids vom Siliziumkörper nach dem Diffundieren der Platinatome in den Siliziumkörper.

Dabei ist es zur Erzielung besonders guter Ergebnisse vorteilhaft, wenn die zweite Temperatur etwa 900 °C beträgt.

Bei der erfindungsgemäßen Vorgangsweise können Platinatome zur Verringerung der Lebensdauer der Minoritätsträger in den Siliziumkörper eingebracht werden, ohne daß die Ausbildung und Funktion des Siliziumkörpers beeinträchtigt würden. Vor allem ist von Bedeutung, daß das Platin in das Silizium frei von jedweder möglichen Oxidgrenze an der Oberfläche des Siliziumkörpers eindiffundieren kann, und daß
 5 bereits gebildete pn-Übergänge nicht beeinträchtigt werden. Beispielsweise kann die Siliziumscheibe 15 Minuten lang auf 900 °C erhitzt werden. Die Temperatur von 900 °C ist ungefähr die Grenze, an welcher eine Wanderung der pn-Übergänge beginnt, doch verhindert die kurze Zeitdauer, daß eine bedeutende Änderung der Lage der pn-Übergänge stattfindet.

Die Erfindung wird nachstehend anhand von in der Zeichnung veranschaulichten Ausführungsbeispielen
 10 noch weiter erläutert. Es zeigen: Fig.1 eine stark vergrößerte schematische Querschnittsansicht einiger Zellen einer Halbleiterscheibe mit darin enthaltenen pn-Übergängen zur Bildung eines bipolaren Isolierschicht-Transistors (insulated gate bipolar transistor-IGBT); Fig.2 eine schematische Seitenansicht einer ganzen Halbleiterscheibe, worin das mit dem Kreis "A" markierte Detail die Lage der vergrößerten Querschnittsansicht gemäß Fig.1 veranschaulicht; und Fig.3 eine Seitenansicht der Halbleiterscheibe gemäß
 15 Fig.2 nach Beendigung der Bearbeitung, nachdem das Silicid von der hinteren Oberfläche entfernt und ein hinterer Kontakt angebracht worden ist.

In Fig.1 ist ein Muster von pn-Übergängen für einen bipolaren Isolierschicht-Transistor in einer Halbleiterscheibe 9 dargestellt, das dem Muster für den in den US-PSen 4 376 286 und 4 593 302 geoffenbarten Leistungs-MOS-FET ähnlich ist. Das vorliegende Verfahren kann für jede Halbleitereinrich-
 20 tung verwendet werden, die eine Verringerung der Minoritätsträger-Lebensdauer erfordert, und kann bei MOS-FETs, Transistoren mit isolierter Torelektrode, schnellen Dioden, Thyristoren, bipolaren Transistoren und dergl. verwendet werden.

Bei der in Fig.1 veranschaulichten Halbleitereinrichtung ist ein Substrat 10 vom p-Leitfähigkeitstyp mit einer dünnen, epitaxialen Schicht 11 versehen, die verschiedene Übergänge erhält, die von der Oberfläche
 25 in das Innere der Halbleiterscheibe 9 reichen.

Im Querschnitt schematisch veranschaulicht sind hexagonale Basis- oder Kanalzonen 13 bis 16, von welchen eine jede eine entsprechende ringförmige Source-Zone 17 bis 20 enthält, die vom n-Leitfähigkeitstyp sind, wenn eine n-Kanal-Halbleitereinrichtung hergestellt wird. Der Leitfähigkeitstyp der verschiedenen Zonen kann für eine p-Kanal-Halbleitereinrichtung umgekehrt werden. Alle Übergänge sind eben und
 30 reichen bis zur vorderen Oberfläche 21 der Halbleiterscheibe 9.

Die Halbleitereinrichtung enthält Polysilizium-Steuerelektrodensegmente 25 bis 29, die beispielsweise auf die in der oben erwähnten US-A-4 593 302 geoffenbarte Weise gebildet worden sind, wobei ein geeignetes Oxid die Steuerelektrodensegmente 25 bis 29 von der vorderen Oberfläche 21 trennt. Eine allgemeine Source- oder Kathodenelektrode 30 wird dann oben auf der ganzen Halbleitereinrichtung
 35 gebildet und kontaktiert die Source-Zonen 17 bis 20 bzw. die p+-leitenden Basiszonen 13 bis 16. Die gesamte vordere Oberfläche der Halbleiterscheibe wird durch ein geeignetes Zwischenschicht-Oxid 31 abgedeckt, welches durch chemisches Aufdampfen oder dergl. gebildet werden kann. In Fig.1 sind nur einige Zellen gezeigt, und selbstverständlich sind viele Tausend solcher Zellen in der vorderen Oberfläche 21 der Halbleiterscheibe 9 enthalten.

Die Fig.2 und 3 zeigen schematische Seitenansichten der Halbleiterscheibe 9, wobei wiederum der Deutlichkeit halber die Dimensionen stark übertrieben sind.

Es wird nun beschrieben, wie eine gleichmäßige Verteilung von Platinatomen in der ganzen Halbleiterscheibe 9 der Fig.1 ermöglicht wird, um die Minoritätsträger-Lebensdauer zu verringern, ohne irgendeine Verschiebung der vorgeformten pn-Übergänge innerhalb der Halbleiterscheibe 9 zu bewirken.

Es zeigte sich, daß normalerweise ein extrem dünnes Oxid die Diffusion von Platinatomen in die Halbleiterscheibe 9 blockiert. Mit der vorliegenden Technik kann die Bildung einer dünnen Siliziumdioxid-Sperrschicht vermieden und die Diffusion von Platinatomen in die Halbleiterscheibe 9 bei einer Temperatur ermöglicht werden, die zu niedrig ist, um vorher bestehende pn-Übergänge zu ändern.
 45

Es wird eine Schicht 40 aus Palladium auf einer reinen hinteren Oberfläche der Halbleiterscheibe 9 bis zu einer nichtkritischen Dicke, beispielsweise etwa 50 nm gebildet. Vorzugsweise wird die Palladiumschicht 40 in einem Elektronenstrahl-Verdampfungsvorgang gebildet. Palladium haftet an der Halbleiterscheibe 9 selbst dann, wenn ein Oxidfilm auf der Halbleiterscheibe 9 vorhanden ist.
 50

Danach wird auf der Palladiumschicht 40 eine Platinschicht 41 gebildet, und zwar wiederum bis zu einer nicht-kritischen Dicke von etwa 50 nm.

Die Halbleiterscheibe 9 mit den Schichten 40 und 41 wird dann einem Silicidbildungszyklus unterzogen und zu diesem Zweck beispielsweise etwa 30 Minuten lang auf eine Temperatur von 500 °C in einer Atmosphäre von Wasserstoff- und Stickstoffgas erhitzt. Am Ende dieses Silicidbildungsschrittes ist ein Palladiumsilicid an der unteren Oberfläche der Halbleiterscheibe 9 mit darin gleichmäßig aufgelösten
 55

Platinatomen ausgebildet.

Danach wird die Halbleiterscheibe 9 einem Platindiffundierungsschritt unterzogen, wozu sie etwa 15 Minuten lang auf eine Temperatur von etwa 900 °C in einer Stickstoffgas- oder kombinierten Stickstoff- und Sauerstoffgasatmosphäre gebracht wird.

5 Der Platindiffundierungsschritt wird mit der schnellsten praktisch durchführbaren Abkühlgeschwindigkeit beendet. So fand man, daß die Leistung der erhaltenen Halbleitereinrichtungen hinsichtlich eines kleineren Betriebs-Widerstandes und Schaltverlustes umso besser ist, je schneller die Abkühlung erfolgt.

Während des Erhitzungsschrittes diffundiert Platin aus dem Palladiumsilicid in die Halbleiterscheibe 9 und verteilt sich gleichmäßig innerhalb derselben. Daher ist Platin in der ganzen Halbleiterscheibe 9 richtig
10 verteilt, um die Minoritätsträger-Lebensdauer während des Betriebes der Halbleitereinrichtung zu verringern.

Da das Platin bei 900 °C diffundiert, werden die Lagen der zuvor gebildeten pn-Übergänge in der Halbleiterscheibe 9 während des Platindiffundierungsschrittes nicht geändert. Weiters diffundiert das Palladium im Silicid während des Diffusionsschrittes nicht in die Halbleiterscheibe 9, da Palladium erst bei etwa
15 1120 °C diffundiert. Weiters wäre, würde man Palladium als Schwermetall zur Beschränkung der Lebensdauer der Minoritätsträger wählen, die benötigte Diffusionstemperatur so hoch, daß sie eine Änderung der Lage der zuvor gebildeten pn-Übergänge verursachen würde. Daher ist Palladium hier nicht geeignet.

Durch die Anwesenheit der Zwischenschicht 31 wird eine Verunreinigung der oberen Oberfläche der Halbleitereinrichtung durch Palladium oder Platin verhindert.

20 Das Silicid und Platin an der unteren Oberfläche der Halbleiterscheibe 9 werden beispielsweise durch Sandstrahlen und Ätzen entfernt, und ein herkömmlicher hinterer Kontakt 42, in Fig.3 gezeigt, wird an der Rückseite der Halbleitereinrichtung angebracht. Alternativ kann die untere oder hintere Oberfläche der Halbleiterscheibe 9 zur Entfernung des Silicids abgeschliffen werden. Die vordere Oberfläche der Halbleiterscheibe 9 wird vor diesem Vorgang zweckmäßig mit einer Schutzschicht beschichtet, und die Beschichtung
25 wird später entfernt. Es ist wünschenswert, das Palladiumsilicid zu entfernen, da sonst nach der Platindiffusion herkömmliche Metallisierungen an der unveränderten hinteren Oberfläche nicht verlässlich anhaften. Der hintere Kontakt 42 entspricht dem in der US-A-4 593 302 gezeigten Drain-Kontakt. Er kann als Anodenkontakt eines IGBT fungieren.

Der genaue Zeitpunkt, wann das Platin aufgebracht wird, ist vorzugsweise gerade vor dem Anbringen
30 der Fenster für die Source- und Gate-Metallisierung, da zu diesem Zeitpunkt die gesamte vordere Oberfläche der Siliziumscheibe 9 mit einem dicken Glasüberzug - der Oxidschicht 31 - überzogen ist. Diese ist vorzugsweise von einem weiteren dicken organischen (nicht dargestellten) Film verstärkt, der aus in einem Lösungsmittel gelöstem Wachs besteht, der als Beschichtung auf die Oxidschicht 31 aufgetragen wird. Das Lösungsmittel wird durch Lufttrocknen entfernt, dem ein Einbrennen folgt. Alternativ könnte ein
35 Photolack ohne Muster auf die Oxidschicht 31 aufgetragen werden.

Um eine sauerstofffreie hintere Oberfläche zu gewährleisten, wird das Oxid zuerst von der Rückseite der Halbleiterscheibe 9 mittels einer geeigneten, gepufferten Oxidätzlösung weggeätzt. Alternativ kann verdünnte Flußsäure als Ätzlösung verwendet werden. Einige µm Silizium werden von der hinteren Oberfläche in einem nachfolgenden Ätzschritt entfernt. Beispielsweise können 8 µm Silizium mittels einer
40 60-Sekunden-Ätzung in 9:2:4 (Salpetersäure/Fluorwasserstoffsäure/Essigsäure) entfernt werden. Das Entfernen dieser Oberflächenschicht garantiert die Entfernung von gelöstem Sauerstoff und Spuren von Phosphor und Arsen sowie von strukturellen Fehlern an der Oberfläche. Es wird auch die seichte, borarme Oberflächenschicht, die durch Ausdiffundieren von Bor während des Wachstums thermischer Oxide gebildet werden kann, entfernt. Dieser Ätzschritt gewährleistet die Wirksamkeit des nachfolgenden Silicidbildungsschrittes.
45

Nach der Ätzung wird der Wachsfilm abgezogen. In einem ersten Dampf-Behandlungsschritt wird fast das gesamte Wachs entfernt, gefolgt von mehreren geeigneten Lösungsmittelbädern zur Entfernung des gesamten restlichen Wachses.

Es wird dann ein herkömmlicher Vor-Verdampfungs-Reinigungsvorgang durchgeführt. Beispielsweise
50 kann die Halbleiterscheibe 9 in einer frischen Mischung aus 1:1 konzentrierter Schwefelsäure zu 30%igem Wasserstoffperoxid 15 Minuten lang eingeweicht werden. Diese Mischung erhitzt sich nach dem Mischen selbst auf etwa 120 °C und hat stark oxidierende Eigenschaften. Die Halbleiterscheibe 9 wird dann in entionisiertem Wasser gespült.

Dünne chemische Oxide wachsen auf der hinteren Oberfläche der Halbleiterscheibe 9 während der Vor-
55 Verdampfungs-Reinigung, und diese werden durch eine kurze Ätzung in hochverdünnter Flußsäure, beispielsweise 1 zu 100 (HF zu Wasser) während 15 Sekunden entfernt. Die Halbleiterscheibe 9 wird dann in entionisiertem Wasser gespült und nach dem Trockenschleudern sofort in einen Verdampfer eingebracht, und das Auspumpen für die nachfolgende Platin-Ablagerung wird sofort begonnen.

Nach dem Einbringen der Halbleiterscheibe 9 in den Verdampfer und nach der Erreichung des Vakuums wird die Halbleiterscheibe 9 vorzugsweise auf etwa 150 °C erhitzt. Dadurch werden Feuchtigkeit und Gase desorbiert und wird ein innigerer Kontakt zwischen dem Silizium und dem abgelagerten Metall ermöglicht. Außerdem wird die kinetische Energie der sich ablagernden Platinatome durch die Wärmeenergie des Siliziumsubstrats verstärkt. Das aufgetragene Metall wird dann auf etwa 500 °C erhitzt, um das Silicid auf der hinteren Oberfläche, die frei von einer Oxidsperre gegen die Halbleiterscheibe 9 ist, zu bilden.

Es ist besonders wichtig, daß die Schritte zwischen der endgültigen Reinigung der hinteren Oberfläche bis zur Silicidbildung nicht unterbrochen werden und unmittelbar aufeinanderfolgen. Es folgt dann der Platindiffusionsschritt.

Danach wird die Rückseite der Halbleiterscheibe 9 durch Sandstrahlen und Ätzen zur Entfernung des Silicids und Platins behandelt, wobei die vordere Oberfläche während dieses Vorganges mit einer Schutzschicht überzogen ist. Alternativ kann die Rückseite geschliffen werden. In jedem Fall kann danach eine herkömmliche Chrom-Nickel-Silber-Kontaktschicht 42 auf der hinteren Oberfläche der Halbleiterscheibe 9 aufgebracht werden.

Patentansprüche

1. Verfahren zur Diffundierung von die Lebensdauer der Minoritätsträger verringernden Platinatomen in einen pn-Übergänge enthaltenden Siliziumkörper bei einer Temperatur, die zu niedrig zur Änderung der Lage der pn-Übergänge ist, gekennzeichnet durch die Aufbringung von Palladium als Silicid-bildendes Metall auf eine Oberfläche des Siliziumkörpers, wobei das Palladium bei einer höheren Temperatur in das Silizium diffundiert als jener Temperatur, bei der das Platin in Silizium diffundiert; die Aufbringung einer Platinschicht auf diesem Silicid-bildenden Palladium und die nachfolgende Erhitzung des Siliziumkörpers auf eine erste Temperatur von etwa 500 °C, die ausreicht, um ein Palladiumsilicid zu bilden, wodurch sich Platinatome im ganzen Palladiumsilicid verteilen, und die nachfolgende Erhitzung des Siliziumkörpers für eine kurze Zeitdauer auf eine zweite Temperatur, die höher ist als die erste Temperatur, insbesondere höher ist als ungefähr 850 °C, und die ausreicht, um zu bewirken, daß die Platinatome in den Siliziumkörper diffundieren, wobei aber die Zeitdauer bzw. die Temperatur zu gering ist, um eine Änderung der Lage der pn-Übergänge im Siliziumkörper zu bewirken; und durch die Entfernung des Palladiumsilicids vom Siliziumkörper nach dem Diffundieren der Platinatome in den Siliziumkörper.
2. Verfahren nach Anspruch 1, **dadurch gekennzeichnet**, daß die zweite Temperatur etwa 900 °C beträgt.

Hiezu 1 Blatt Zeichnungen

