

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6263769号
(P6263769)

(45) 発行日 平成30年1月24日(2018.1.24)

(24) 登録日 平成30年1月5日(2018.1.5)

(51) Int.Cl.

H05B 37/02 (2006.01)

F 1

H05B 37/02

J

請求項の数 6 (全 15 頁)

(21) 出願番号 特願2013-254691 (P2013-254691)
 (22) 出願日 平成25年12月10日 (2013.12.10)
 (65) 公開番号 特開2015-115127 (P2015-115127A)
 (43) 公開日 平成27年6月22日 (2015.6.22)
 審査請求日 平成28年10月18日 (2016.10.18)

(73) 特許権者 000000192
 岩崎電気株式会社
 東京都中央区日本橋馬喰町一丁目4-16
 (74) 代理人 100160967
 弁理士 ▲濱▼口 岳久
 (72) 発明者 西沢 義男
 埼玉県鴻巣市赤城台362-26 岩崎電
 気株式会社 川里工場内
 (72) 発明者 白木 知広
 埼玉県鴻巣市赤城台362-26 岩崎電
 気株式会社 川里工場内
 (72) 発明者 永瀬 徹
 埼玉県鴻巣市赤城台362-26 岩崎電
 気株式会社 川里工場内

最終頁に続く

(54) 【発明の名称】 LED電源装置及びLED照明装置

(57) 【特許請求の範囲】

【請求項 1】

LED電源装置であって、

第1の入力端、第2の入力端、第1の出力端及び第2の出力端を有し、前記第1及び第2の入力端に交流電圧が入力される全波整流器と、

前記第1の入力端と前記第1の出力端との間に接続された第1の入力コンデンサ及び前記第2の入力端と前記第1の出力端との間に接続された第2の入力コンデンサを有し、前記第1の入力コンデンサ及び前記第2の入力コンデンサの容量が等しく、該容量は入力功率が99.0%以上となるように設定された入力コンデンサ回路と、

前記第1の入力コンデンサ及び前記第2の入力コンデンサの電圧をスイッチング、変圧、整流及び平滑化して直流電流をLEDに供給するように構成されたDC/DCコンバータと

を備え、

前記全波整流器がリード挿入型のブリッジダイオードからなり、前記第1及び第2の入力コンデンサがそれぞれ第1及び第2のフィルムコンデンサからなり、前記ブリッジダイオード、前記第1及び第2のフィルムコンデンサ並びに前記DC/DCコンバータの各素子が実装された基板において、

前記第1及び第2の入力端にそれぞれ接続される第1及び第2の交流パターンが前記ブリッジダイオードの主面に対して第1の方向に延在するように配線され、前記第1及び第2の出力端にそれぞれ接続される第1及び第2の直流パターンが前記主面に対して前記第

10

20

1の方向とは逆の第2の方向に延在するように配線され、

前記基板の上面視において、前記ブリッジダイオードと前記第1及び第2の直流パター
ンで画定される領域において、前記第1のフィルムコンデンサの長手方向及び前記第2の
フィルムコンデンサの長手方向が前記ブリッジダイオードの正面に対して垂直になるよう
に前記第1及び第2のフィルムコンデンサが配置された、LED電源装置。

【請求項2】

LED電源装置であって、

第1の入力端、第2の入力端、第1の出力端及び第2の出力端を有し、前記第1及び第
2の入力端に交流電圧が入力される全波整流器と、

前記第1の入力端と前記第1の出力端との間に接続された第1の入力コンデンサ及び前
記第2の入力端と前記第1の出力端との間に接続された第2の入力コンデンサを有し、前
記第1の入力コンデンサ及び前記第2の入力コンデンサの容量が等しく、該容量は入力力
率が99.0%以上となるように設定された入力コンデンサ回路と、

10

前記第1の入力コンデンサ及び前記第2の入力コンデンサの電圧をスイッチング、変圧
、整流及び平滑化して直流電流をLEDに供給するように構成されたDC/DCコンバー
タと

を備え、

前記全波整流器がリード挿入型のブリッジダイオードからなり、前記第1及び第2の入
力コンデンサがそれぞれ第1及び第2のフィルムコンデンサからなり、前記ブリッジダイ
オード、前記第1及び第2のフィルムコンデンサ並びに前記DC/DCコンバータの各素
子が実装された基板の上面視において、

20

前記ブリッジダイオードの長手方向を挟んで対向する位置において、前記第1のフィル
ムコンデンサの長手方向及び前記第2のフィルムコンデンサの長手方向が前記ブリッジダ
イオードの長手方向に垂直となるように前記第1及び第2のフィルムコンデンサが配置さ
れた、LED電源装置。

【請求項3】

請求項1又は2に記載のLED電源装置において、前記第1の出力端が高電位側であり
、前記第2の出力端が低電位側である、LED電源装置。

【請求項4】

請求項1から3のいずれか一項に記載のLED電源装置において、前記第1の入力コン
デンサ及び前記第2の入力コンデンサの容量がそれぞれ0.01μF以上1μF以下である、
LED電源装置。

30

【請求項5】

請求項1から4のいずれか一項に記載のLED電源装置において、前記DC/DCコン
バータが、前記第1及び第2の出力端のうちの一方が接続される1次巻線及び該一次巻線
から絶縁された2次巻線を有するトランスと、前記1次巻線をスイッチングするスイッチ
ング素子と、前記2次巻線の出力を整流するダイオードと、前記LEDに並列接続されて
該ダイオードの出力を平滑化する平滑コンデンサと、前記スイッチング素子を駆動する制
御回路を含むLED電源装置。

【請求項6】

40

請求項1から5のいずれか一項に記載のLED電源装置と、前記LEDとを備えたLE
D照明装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はLED電源装置及びそれを用いたLED照明装置に関する。

【背景技術】

【0002】

特許文献1はいわゆるコンデンサインプット型の照明用電源回路を開示する。同文献の
電源回路(1)は、交流電源が入力される全波整流器(DB1)と、全波整流器の出力端

50

に並列接続された平滑コンデンサ（C2）と、平滑コンデンサを電源としてLED電流を生成するDC/DCコンバータ（33）を備える。このようなコンデンサインプット型の回路においては、交流電源電圧のピーク付近でしか入力電流が発生しないため、入力力率が低い。

【0003】

特許文献2はいわゆる力率改善型のLED点灯回路を開示する。同文献のLED点灯回路は、交流電源が入力される全波整流器（DB）と、全波整流器の出力端に並列接続された第1のコンデンサ（C1）と、第1のコンデンサを電源としてLED電流を生成するスイッチング電源部（1）と、LED電流を平滑化する第2のコンデンサ（C2）を備える。第1のコンデンサが 1μ 未満に設定されることにより、交流電源電圧のほぼ全範囲で入力電流が発生し、特許文献1のようなコンデンサインプット型の回路に比べて入力力率が改善される。10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2007-227155号

【特許文献2】特許第5140203号

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、特許文献2に開示されるような構成によると、全波整流器の出力端に並列接続されるコンデンサ（以下、「入力コンデンサ」という）の小容量化によって、入力コンデンサの寿命設計が難しくなる。具体的には、入力コンデンサには、通常動作時にはDC/DCコンバータのスイッチング動作による高周波電流が流れ、交流電源投入時には突入電流が流れる。一般的に、コンデンサの容量値の減少に対して許容電流も減少するため、入力コンデンサの低容量化によって許容電流に対するディレーティングが困難となる。ここで、一般に同じ種類のコンデンサに関して、容量を半分とすると許容電流は半分以上となる。従って、入力コンデンサを2つのコンデンサの並列回路として、各コンデンサの容量を1つのコンデンサの場合の半分にすれば入力力率を維持しつつコンデンサのディレーティングの問題を解決できるかのようにみえる。しかし、実際には、コンデンサ容量のばらつき、電流源からコンデンサまでの経路のインピーダンスの差等に起因して、並列接続された2つのコンデンサに電流は均等には流れない。従って、より多くの電流が流れる方のコンデンサが先に寿命に達することになる。その結果として、所期の回路寿命設計が実現されない場合がある。30

【0006】

そこで、本発明は、高い入力力率を実現しつつも入力コンデンサのディレーティングを確保し、かつ入力コンデンサに流れる電流を均等に分流して回路の正確な寿命設計を可能とするLED電源装置及びそれを用いたLED照明装置を提供することを課題とする。

【課題を解決するための手段】

【0007】

本発明のLED電源装置は、第1の入力端、第2の入力端、第1の出力端及び第2の出力端を有し、第1及び第2の入力端に交流電圧が入力される全波整流器と、第1の入力端と第1の出力端との間に接続された第1の入力コンデンサ及び第2の入力端と第1の出力端との間に接続された第2の入力コンデンサを有し、第1の入力コンデンサ及び第2の入力コンデンサの容量が等しく、その容量は入力力率が99.0%以上となるように設定された入力コンデンサ回路と、第1の入力コンデンサ及び第2の入力コンデンサの電圧をスイッチング、変圧、整流及び平滑化して直流電流をLEDに供給するように構成されたDC/DCコンバータとを備える。40

【0008】

上記のLED電源装置によると、全波整流器の1つの出力端から一方の入力端に第1の

10

20

30

40

50

入力コンデンサが接続され、同出力端から他方の入力端に第2の入力コンデンサが接続され、入力力率が99.0%となるように双方の入力コンデンサの容量が設定される。従って、高い入力力率が実現されるとともに、DC/DCコンバータのスイッチングによる高周波電流及び交流電源投入時の突入電流が第1及び第2のコンデンサに均等に流れる構成が実現され、入力コンデンサのディレーティングの確保及び回路の正確な寿命設計が可能となる。

【0009】

ここで、第1の出力端は高電位側であり、第2の出力端は低電位側とすることが好ましい。これにより、全波整流器とDC/DCコンバータの間の低電位側の電流経路にコンデンサが接続されないので、低電位側の直流ラインに接続されるシグナルグランドの設計自由度が増し、回路の配線設計が容易となる。また、コモンモードの雷サージが印加されて高電位側出力端から交流電源に向かうサージ電流が発生した場合でも、サージ電流は全波整流器を経由せずに第1及び第2の入力コンデンサを経由して流れるので、全波整流器が故障することはない。これにより、LED電源装置の信頼性が向上する。

10

【0010】

また、第1の入力コンデンサ及び第2の入力コンデンサの容量はそれぞれ0.01μF以上1μF以下であることが好ましい。これにより、第1及び第2のコンデンサがDC/DCコンバータの電源として機能し、かつ高い入力力率が実現される。

【0011】

ここで、全波整流器がリード挿入型のブリッジダイオードからなり、第1及び第2の入力コンデンサがそれぞれ第1及び第2のフィルムコンデンサからなり、ブリッジダイオード、第1及び第2のフィルムコンデンサ並びにDC/DCコンバータの各素子が実装された基板において、第1及び第2の入力端にそれぞれ接続される第1及び第2の交流パターンがブリッジダイオードの主面に対して第1の方向に延在するように配線され、第1及び第2の出力端にそれぞれ接続される第1及び第2の直流パターンが上記主面に対して第1の方向とは逆の第2の方向に延在するように配線され、基板の上面視において、ブリッジダイオードと第1及び第2の直流パターンで画定される領域において、第1のフィルムコンデンサの長手方向及び第2のフィルムコンデンサの長手方向がブリッジダイオードの主面に対して垂直になるように第1及び第2のフィルムコンデンサが配置された。これにより、比較的短いパターンによる第1及び第2の入力コンデンサの接続が可能となるとともに、第1及び第2の入力コンデンサが全波整流器及びDC/DCコンバータから受ける輻射熱の影響が均一化される。

20

30

【0012】

また、全波整流器がリード挿入型のブリッジダイオードからなり、第1及び第2の入力コンデンサがそれぞれ第1及び第2のフィルムコンデンサからなり、ブリッジダイオード、第1及び第2のフィルムコンデンサ並びにDC/DCコンバータの各素子が実装された基板の上面視において、ブリッジダイオードの長手方向を挟んで対向する位置において、第1のフィルムコンデンサの長手方向及び第2のフィルムコンデンサの長手方向がブリッジダイオードの長手方向に垂直となるように第1及び第2のフィルムコンデンサが配置されるようにしてよい。これにより、第1及び第2の入力コンデンサが全波整流器及びDC/DCコンバータから受ける輻射熱の影響が均一化及び軽減される。

40

【0013】

上記において、DC/DCコンバータが、第1及び第2の出力端のうちの一方が接続される1次巻線及び該一次巻線から絶縁された2次巻線を有するトランスと、1次巻線をスイッチングするスイッチング素子と、2次巻線の出力を整流するダイオードと、LEDに並列接続されてダイオードの出力を平滑化する平滑コンデンサと、スイッチング素子を駆動する制御回路を含む。これにより、少ない部品点数で小型かつ低コストなLED電源装置が構成される。

【0014】

本発明のLED照明装置は、上記のLED電源装置とLEDとを備える。これにより高

50

い入力力率でかつ寿命が確保されたLED照明装置を得ることができる。

【図面の簡単な説明】

【0015】

【図1】本発明の第1の実施形態によるLED電源装置を含むLED照明装置を示す図である。

【図2】図1のLED電源装置の動作を説明する図である。

【図3】図1のLED電源装置の動作を説明する図である。

【図4】使用するコンデンサの電気特性を示す図である。

【図5】本発明の第2の実施形態によるLED電源装置の基板実装例を示す図である。

【図6】実装されるブリッジダイオード及びフィルムコンデンサの概略図である。 10

【図7】本発明の第3の実施形態によるLED電源装置の基板実装例を示す図である。

【図8】本発明の第4の実施形態によるLED電源装置を含むLED照明装置を示す図である。

【図9】本発明のLED電源装置のDC/DCコンバータ部分の変形例を示す図である。

【図10】比較例のLED電源装置を示す図である。

【図11】図10のLED電源装置の動作を説明する図である。

【発明を実施するための形態】

【0016】

実施形態1.

図1に、本発明の実施形態1に係るLED電源装置1を含むLED照明装置3の回路構成図を示す。LED照明装置3はLED電源装置1及びLED2を含む。LED電源装置1には交流電源ACが入力され、LED電源装置1から直流出力がLED2に供給される。LED2は直列接続された複数のLED素子2aからなるLEDモジュール等であればよい。図1においては、3個のLED素子2aを示しているが、LED素子2aの接続数は任意である。 20

【0017】

LED電源装置1は、入力回路10、全波整流器20、入力コンデンサ回路30及びDC/DCコンバータ40を含む。なお、本明細書における説明において、各回路又は構成要素が上記のどのブロックに属するかは便宜的なものであり、本発明を拘束するものではない。また、同様の構成要素には同じ符号を付し、重複する説明を省略する。 30

【0018】

入力回路10は、フィルタコンデンサ11及び12、コモンモードチョークコイル13並びにノーマルモードチョークコイル14を含み、全体としてノイズフィルタを構成する。なお、入力回路10は、必要に応じて電流ヒューズ、バリスタ等をさらに含んでいてよい。

【0019】

全波整流器20はダイオードD1、D2、D3及びD4を含むダイオードブリッジからなる。以降の説明において、ダイオードD1のアノードとダイオードD2のカソードの接続点を入力端Taといい、ダイオードD3のアノードとダイオードD4のカソードの接続点を入力端Tbというものをとする。入力端Taはノーマルモードチョークコイル14側の交流ラインL_aに接続され、入力端Tbは他方の交流ラインL_bに接続される。また、ダイオードD1のカソードとダイオードD3のカソードの接続点を高電位側出力端T+といい、ダイオードD2のアノードとダイオードD4のアノードの接続点を低電位側出力端T-というものをとする。高電位側出力端T+は直流ラインL+に接続され、低電位側出力端T-は直流ラインL-に接続される。交流電源ACからの入力電圧が全波整流器20によって全波整流され、全波整流出力が直流ラインL+及びL-を介してDC/DCコンバータ40に入力される。 40

【0020】

入力コンデンサ回路30は入力コンデンサ31及び32を含む。入力コンデンサ31は全波整流器20の高電位側出力端T+と入力端Tbの間に接続され、入力コンデンサ32

10

20

30

40

50

は高電位側出力端 T + と入力端 T a の間に接続される。入力コンデンサ 3 1 は、交流ライン L a が交流ライン L b に対して正側となる場合に、後述する DC / DC コンバータ 4 0 にスイッチング電流を供給する役割を担う（すなわち、DC / DC コンバータ 4 0 の電源となる）。具体的には、入力コンデンサ 3 1 は、交流ライン L a ダイオード D 1 入力コンデンサ 3 1 交流ライン L b に電流が流れることにより充電され、入力コンデンサ 3 1 直流ライン L + DC / DC コンバータ 4 0 直流ライン L - ダイオード D 4 に電流が流れることにより放電される。一方、入力コンデンサ 3 2 は、入力端 T b が入力端 T a に対して正側となる場合に DC / DC コンバータ 4 0 の電源となる。具体的には、入力コンデンサ 3 2 は、交流ライン L b ダイオード D 3 入力コンデンサ 3 2 交流ライン L a に電流が流れることにより充電され、入力コンデンサ 3 2 直流ライン L + DC / DC コンバータ 4 0 直流ライン L - ダイオード D 2 に電流が流れることにより放電される。
10

【0021】

入力コンデンサ 3 1 と入力コンデンサ 3 2 の容量は等しく、その容量は、適用される交流電源電圧範囲において入力力率が 99.0% 以上となるように設定される。特に、適用される交流電源電圧が 100 V ac ~ 242 V ac である場合に、入力力率が 99.0% 以上となるように入力コンデンサ 3 1 及び 3 2 の容量が設定されることが好ましい。なお、LED 電源装置 1 の入力電力が 1 W 以上 150 W 以下の範囲において、入力コンデンサ 3 1 及び 3 2 の容量はそれぞれ 1 μF 以下であることが好ましい。これは、入力コンデンサ 3 1 及び 3 2 の容量がそれぞれ 1 μF を超える場合、電源電圧の谷部での入力電流が減少する一方で電源電圧のピーク付近での入力電流が増加し、特に高い交流電源電圧でかつ入力電力が小さい場合に入力力率が低くなるからである。また、LED 電源装置 1 の入力電力が 1 W 以上 150 W 以下の範囲において、入力コンデンサ 3 1 及び 3 2 の容量は許容実効電流値を満たす範囲でそれぞれ 0.01 μF 以上であることが好ましい。これは、入力コンデンサ 3 1 及び 3 2 の容量が 0.01 μF 未満の場合、特に低い交流電源電圧でかつ入力電力が大きい場合に DC / DC コンバータ 4 0 の電源として機能しなくなるからである。
20

【0022】

DC / DC コンバータ 4 0 は、トランジスタ 4 1、スイッチング素子 4 2、ダイオード 4 3、平滑コンデンサ 4 4、制御回路 4 5、フォトカプラ 4 6、誤差増幅器 4 7 及び電流検出抵抗 4 8 を含む。DC / DC コンバータ 4 0 は絶縁型フライバックコンバータからなり、力率改善機能を持つ、いわゆるワンコンバータ方式のフライバック降圧回路を構成する。これにより、少ない部品点数で小型かつ低コストな LED 電源装置が実現される。概略として、DC / DC コンバータ 4 0 は入力コンデンサ 3 1 及び 3 2 の電圧をスイッチング、変圧、整流及び平滑化して直流電流を LED 2 に供給し、その直流出力は以下に説明するように定電流制御される。
30

【0023】

DC / DC コンバータ 4 0 において、スイッチング素子 4 2 のオン期間にトランジスタ 4 1 の一次巻線 N 1 によってエネルギーが蓄積され、スイッチング素子 4 2 のオフ期間にそのエネルギーがトランジスタ 4 1 の二次巻線 N 2 側からダイオード 4 3 を介して平滑コンデンサ 4 4 に充電される。降圧比は一次巻線 N 1 に対する二次巻線 N 2 の巻数比によって決まり、出力電流はスイッチング素子 4 2 の PWM 制御におけるオンデューティ（オン幅）によって決まる。平滑コンデンサ 4 4 は LED 2 に並列接続され、ダイオード 4 3 からの整流出力を平滑化する。平滑コンデンサ 4 4 は、許容される光リップルに応じて 100 μF ~ 1000 μF 程度であればよい。
40

【0024】

制御回路 4 5 はドライバ IC 及びその周辺回路を含み、スイッチング素子 4 2 を 100 kHz 程度の高周波で PWM 駆動する。制御回路 4 5 はフォトカプラ 4 6 のフォトトランジスタ 4 6 b の出力状態に応じたパルス幅（すなわち、オンデューティ）の PWM 駆動信号を生成し、それをスイッチング素子 4 2 のゲート電圧として出力する。フォトカプラ 4
50

6のフォトダイオード46aのアノードには所定の電流又は電圧が供給され、フォトトランジスタ46bには、フォトダイオード46aに流れる電流(発光)に応じた出力電流が流れる。誤差増幅器47において、電流検出抵抗48に発生する電圧(電流検出値)が負入力端子に入力され、基準電圧Vrefが正入力端子に入力される。なお、誤差増幅器47の負入力端子と出力端子間には不図示の帰還素子(抵抗、コンデンサ、又はこれらの直列回路若しくは並列回路)が接続されるものとする。誤差増幅器47は、負入力端子の入力値と正入力端子の入力値との誤差を増幅して出力し、その誤差がなくなる方向にPWM制御のパルス幅が決定される。すなわち、制御回路45、フォトカプラ46、誤差増幅器47等の協働によってDC/DCコンバータ40の出力電流がフィードバック制御され、LED電流が設定値で一定となるように制御される。

10

【0025】

DC/DCコンバータ40は、スイッチング電流に休止期間がある不連続モード、又はスイッチング電流に休止期間がなくかつスイッチング電流がゼロまで低下する臨界モードのいずれかで動作され得るが、本実施形態では不連続モードが採用される。図2に、スイッチング素子42に流れるスイッチング電流と交流電源ACからの入力電流の関係を、電源電圧の半波分について示す。交流電源ACの電圧位相の全域にわたってスイッチング素子42が高周波(例えば100kHz程度)で駆動される。なお、図2は各波形を模式的に示すものであり、電源電圧の半波波形中に10波のスイッチング電流のみを示しているが、実際には、交流電源ACが50Hzでスイッチング周波数が100kHzである場合に、電源電圧の半波波形中に1000波のスイッチング電流が含まれることになる。これにより、交流電源電圧に応じて交流入力電流が平均化されて入力電流波形がほぼ正弦波となり、高い入力効率が得られるとともに電源高調波が抑制される。

20

【0026】

ここで、以降の説明において比較例となるLED電源装置について説明する。図10は比較例のLED電源装置4を含むLED照明装置5の回路構成図である。図1に示すLED電源装置1からの相違は、図1の入力コンデンサ31及び32の代わりに入力コンデンサ33が全波整流器20の高電位側出力端T+(直流ラインL+)と低電位側出力端T-(直流ラインL-)の間に接続された点である。入力コンデンサ33には、全波整流器20からの全波整流出力である全波の脈流電圧が印加され、その充電電圧がDC/DCコンバータ40の電源となる。

30

【0027】

図11に、入力コンデンサ33を流れる電流を交流電源電圧の2周期分について示す。図11に示すように、入力コンデンサ33には、全波脈流電圧の高周波スイッチングの結果として、全波整流器20の全波整流出力を包絡線とする高周波電流が流れる。

【0028】

一方、図3に、LED電源装置1の入力コンデンサ31及び32を流れる電流を交流電源電圧の2周期分について示す。半波脈流電圧の高周波スイッチングの結果として、入力コンデンサ31及び32には、全波整流器20の半波整流出力を包絡線とする高周波電流が半波ごとに流れる。入力コンデンサ31及び32の各々における電流の通電時間は入力コンデンサ33における通電時間の1/2であるので、入力コンデンサ31及び32の各々における実効電流値は入力コンデンサ33における実効電流値の1/2となる。

40

【0029】

表1に本実施形態によるLED電源装置1の一設計例の電気特性を示し、表2に比較例によるLED電源装置4の電気特性を示す。LED電源装置1及びLED電源装置4に共通する要素としてフィルタコンデンサ11及び12をそれぞれ0.1μF、コモンモードチョークコイル13を9mH、ノーマルモードチョークコイル14を560μHとした。LED電源装置1においては、入力コンデンサ31及び32をそれぞれ0.15μFとし、LED電源装置4においては、入力コンデンサ33を0.15μFとした。表1及び表2において、 V_{in} は電源電圧、 I_{in} は入力電流、 P_{in} は入力電力、 PF_{in} は入力効率、 V_{LED} はLED2のLED電圧、 I_{LED} はLED電流、 P_{LED} はLED電力

50

、₃は変換効率、 I_{C31} 、 I_{C32} は入力コンデンサ31及び32の各々に流れる実効電流値、 I_{C33} は入力コンデンサ33に流れる実効電流値を表す。電源電圧 V_{in} は100V ac、200V ac及び242V acであり、LED電圧 V_{LED} は120V、LED電流 I_{LED} は500mA、すなわちLED電力 P_{LED} は60Wであり、負荷出力(LED電流及びLED電力)は一定に制御される。スイッチング素子42は100kHz近傍で駆動される。

【0030】

表1 . LED電源装置1の電気特性

V_{in} (V)	I_{in} (mA)	P_{in} (W)	PF_{in} (%)	V_{LED} (V)	I_{LED} (mA)	P_{LED} (W)	η (%)	$I_{C31,C32}$ (A)
100	684	68.3	99.9	120	500	60.5	88.6	1.13
200	339	67.4	99.4	120	500	60.4	89.6	0.76
240	283	67.9	99.1	120	500	60.4	89.0	0.75

表2 . LED電源装置4の電気特性

V_{in} (V)	I_{in} (mA)	P_{in} (W)	PF_{in} (%)	V_{LED} (V)	I_{LED} (mA)	P_{LED} (W)	η (%)	I_{C33} (A)
100	686	68.5	99.8	120	500	60.6	88.5	1.60
200	340	67.6	99.4	120	500	60.6	89.6	1.11
240	284	68.1	99.1	120	500	60.6	89.0	1.08

【0031】

表1及び表2からわかるように、全ての電源電圧範囲において入力力率は99.0%以上となる。このように、LED電源装置1及びLED電源装置4では、同様に高い入力力率が得られることが分かる。

【0032】

ところで、表2に示すように、LED電源装置4の入力コンデンサ33には1.60Aの実効電流が流れる。ここで、図4に、フィルムコンデンサの中でも比較的大電流を流せるメタライズドフィルムコンデンサ(日通工エレクトロニクス製、FPBシリーズ、DC 650V)の許容実効電流値を示す。図4から分かるように、容量が0.15μFの場合、スイッチング周波数100kHzにおける許容実効電流値は1.2A程度であることから、1つの入力コンデンサ33の代わりに、容量が0.75μFの2つのコンデンサの並列回路を使用してディレーティングを確保する等の対策が必要となる。なお、LED電源装置1においては、入力コンデンサ31及び32に流れる電流の実効値は、許容実効電流値1.2A未満の1.13Aであり、ディレーティングが確保される。

【0033】

参照として、入力コンデンサ33に流れる電流がその許容実効電流値以下となるように入力コンデンサ33の容量を選定する場合、0.33μFの容量が必要となる。表3に、表2の測定条件から入力コンデンサ33の容量のみを0.15μFから0.33μFに変更した場合の電気特性を示す。

【0034】

表3 . LED電源装置4の電気特性

V_{in} (V)	I_{in} (mA)	P_{in} (W)	PF_{in} (%)	V_{LED} (V)	I_{LED} (mA)	P_{LED} (W)	η (%)	I_{C33} (A)
100	685	68.3	99.7	120	500	60.5	88.6	1.61
200	345	67.3	97.6	120	500	60.5	89.9	1.12
240	291	67.7	96.1	120	500	60.4	89.2	1.09

【0035】

表3に示すように、入力コンデンサ33の容量を増加させたことにより、入力力率が低

10

20

30

40

50

下し、特に高い電源電圧（200V a c、242V a c）において入力力率は99%未満となってしまうことが分かる。このように、入力コンデンサ33として1つのコンデンサを用いる構成では、高い入力力率とコンデンサのディレーティングを両立させるのが難しいことが分かる。

【0036】

以上より、本実施形態のLED電源装置1によると、以下(1)乃至(4)の有利な効果が得られる。

【0037】

(1) 高周波電流の均等な分流

図1に戻り、DC/DCコンバータ40のスイッチングによる高周波電流の分流について再度説明すると、入力コンデンサ31が電源となる電源電圧半周期には、高周波電流は、入力コンデンサ31トランス41の1次巻線N1スイッチング素子42ダイオードD4に流れる。一方、入力コンデンサ32が電源となる電源電圧半周期には、高周波電流は、入力コンデンサ32トランス41の1次巻線N1スイッチング素子42ダイオードD2に流れる。このように、高周波電流は入力コンデンサ31及び32に時分割的に均等に分流される。このような時分割的に均等な分流は、入力コンデンサ31及び32の間の容量ばらつき、スイッチング素子42から入力コンデンサ31及び32までの経路のインピーダンスの差等に依存せず実現される。従って、本実施形態によるLED電源装置1は、高い入力力率を実現しつつも入力コンデンサ31及び32のディレーティングを確保し、入力コンデンサ31及び32に流れる電流を均等に分流して回路の正確な寿命設計を実現することを可能とする。

【0038】

(2) 突入電流の均等な分流

交流電源ACの投入時の突入電流について、交流ラインL_aが交流ラインL_bに対して正側の場合には、突入電流は、交流ラインL_aダイオードD1入力コンデンサ31交流ラインL_bに流れる。一方、交流ラインL_bが交流ラインL_aに対して正側の場合には、突入電流は、交流ラインL_bダイオードD3入力コンデンサ32交流ラインL_aに流れる。従って、長期的な視点において、突入電流が入力コンデンサ31及び32の各々に流れ込む機会（確率）は1/2となる。このような突入電流の均等な分流も、入力コンデンサ31及び32の間の容量ばらつき等によらず実現される。

【0039】

(3) シグナルグランドの設計容易性

低電位側の直流ラインL-は、主電流回路の基準電位（以下、「パワーグランド」という）となる一方で、制御回路45等の小信号回路の基準電位（以下、「シグナルグランド」という）が接続される。ここで、比較例のLED電源装置4（図10）において、全波整流器20の低電位側出力端T-からスイッチング素子42のソース端子（ソース端子に電流検出抵抗が接続される場合には電流検出抵抗の低電位側電極、以下同じ）までの直流ラインL-がパワーグランドとなる。ここで、低電位側出力端T-から入力コンデンサ33の低電位側電極までの配線には入力電流による低周波電流が主に流れる一方で、入力コンデンサ33の低電位側電極からスイッチング素子42のソース端子までの配線にはDC/DCコンバータ40のスイッチングによる高周波電流が主に流れる。このように、同じパワーグランドにおいても区間によって流れる電流が異なる。そのため、シグナルグランドとパワーグランドの接続点によっては、得られるシグナルグランドにおける電位の安定性、すなわち制御回路45等の制御の安定性が異なる。従って、比較例のLED電源装置4においては、シグナルグランドとパワーグランドの接続点を直流ラインL-のどのポイントとするかについての検討に時間と労力がかかる。

【0040】

一方、本実施形態のLED電源装置1においては、低電位側の直流ラインL-に入力コンデンサが接続されないため、直流ラインL-には一様に電流が流れる。従って、シグナルグランド（図1のG_s）が直流ラインL-のどのポイントに接続されても電位の安定性

10

20

30

40

50

、すなわち制御回路 4 5 等の制御の安定性は同じである。このように、パワーグランドである直流ライン L - に入力コンデンサ 3 1 及び 3 2 が接続されないため、シグナルグランドに関する設計が容易となり、設計の省力化が可能となる。

【 0 0 4 1 】

(4) 雷サージ耐性

L E D 電源装置 1 及び 4 の筐体（不図示）は接地される。ここで、コモンモード（交流電源と接地間）の雷サージが筐体に印加されて筐体と全波整流器 2 0 の高電位側出力端 T + の間で絶縁破壊が起こったとする。この場合、比較例による L E D 電源装置 4 においては、サージ電流が、高電位出力端 T + 入力コンデンサ 3 3 低電位出力端 T - 全波整流器 2 0 のダイオード D 2 及び D 4 交流ライン L a 及び L b に流れ、全波整流器 2 0 が故障する可能性がある。一方、本実施形態による L E D 電源装置 1 においては、サージ電流は、高電位出力端 T + 入力コンデンサ 3 1 及び 3 2 交流ライン L b 及び L a に流れ、全波整流器 2 0 のいずれのダイオードも通過しない。従って、L E D 電源装置 1 においては、雷サージに対する耐性が増し、高い信頼性が得られる。10

【 0 0 4 2 】

実施形態 2 .

上記実施形態 1 においては、2つの入力コンデンサに流れる電流を均等化して双方の寿命が均一化される構成を示したが、本実施形態においてはさらに、2つの入力コンデンサの温度条件が略同一となるようにして双方の寿命が均一化される構成を示す。これは、コンデンサの寿命は通電される電流だけでなく周囲温度にも依存することに基づく。20

【 0 0 4 3 】

図 5 に L E D 電源装置 1 の要部の基板実装例を示す。なお、図は模式図であり、寸法通りではない。基板 1 0 1 上に、上述したフィルタ回路 1 0 （不図示）、全波整流器 2 0 、入力コンデンサ回路 3 0 及び D C / D C コンバータ 4 0 が実装される。D C / D C コンバータ 4 0 内のトランジスタ 4 1 以外の素子及び配線は不図示であるが適宜実装されるものとする。L E D 電源装置 1 と L E D 2 が別置される場合には、入力コンデンサ 3 1 及び 3 2 は主にトランジスタ 4 1 及び全波整流器 2 0 からの輻射熱によって昇温される。L E D 電源装置 1 と L E D 2 が一体化される場合には、入力コンデンサ 3 1 及び 3 2 は主に L E D 2 、トランジスタ 4 1 及び全波整流器 2 0 からの輻射熱によって昇温される。30

【 0 0 4 4 】

図 6 に、全波整流器 2 0 に使用される例示的なリード実装型のブリッジダイオード 2 0 0 （新電元製、D 3 S B A 6 0 ）並びに入力コンデンサ 3 1 及び 3 2 に使用される例示的なフィルムコンデンサ 3 0 0 （日通工エレクトロニクス製、F P B シリーズ、D C 6 5 0 V、0 . 1 ~ 0 . 1 5 μ F ）の概略図を示す。図 6 に示すように、ブリッジダイオード 2 0 0 はそのボディ 2 0 0 a から同一方向に平行に延在する 4 本のリード 2 0 1 、2 0 2 、2 0 3 及び 2 0 4 を有する。内側のリード 2 0 2 及び 2 0 3 がそれぞれ入力端 T a 及び T b に対応し、外側のリード 2 0 1 及び 2 0 4 がそれぞれ高電位側出力端 T + 及び低電位側出力 T - に対応する。また、フィルムコンデンサ 3 0 0 は、ボディ 3 0 0 a から略同一方向に延在する 2 本のリード 3 0 1 及び 3 0 2 を有するディスクリート部品である。以降において、入力コンデンサ 3 1 及び 3 2 に対応するフィルムコンデンサをそれぞれフィルムコンデンサ 3 1 0 及び 3 2 0 というものとする。40

【 0 0 4 5 】

パターン間の絶縁距離を考慮しつつ効率的な配置で回路全体の部品を実装するために、図 5 に示すように、ブリッジダイオード 2 0 0 の交流ライン L a 及び L b に対応する交流パターン P a 及び P b と、直流ライン L + 及び L - に対応する直流パターン P + 及び P - とはブリッジダイオード 2 0 0 を挟んで反対方向に延在するように引き出される。なお、各パターンは基板 1 0 1 の上面視において背面側（すなわち、紙面裏側）に形成されているものとする。以降において、交流パターン P a 及び P b が延在する方向を第 1 の方向とし、その反対方向を第 2 の方向というものとする。

【 0 0 4 6 】

10

20

30

40

50

基板 101 の上面視において、フィルムコンデンサ 310 及び 320 は、ブリッジダイオード 200 と直流パターン P+ 及び P- で画定される領域において、フィルムコンデンサ 310 及び 320 の各長手方向がブリッジダイオード 200 の正面 S に対して垂直になるように配置される。フィルムコンデンサ 310 及び 320 は、効率的なパターン形成のため、好ましくは長手方向に端部を揃えて配置される。

【0047】

フィルムコンデンサ 310 及び 320 の各一端は接続パターン Pc を介して直流パターン P+ に接続される。フィルムコンデンサ 310 の他端は、交流パターン Pb の第 2 の方向に突出して形成された部分に接続され、フィルムコンデンサ 320 の他端は、交流パターン Pa の第 2 の方向に突出して形成された部分に接続される。これにより、フィルムコンデンサ 310 及び 320 が比較的短いパターンによって交流入力端 Ta、交流入力端 Tb 及び高電位出力端 T+ に接続される。10

【0048】

このような配置により、入力コンデンサ 31 及び 32 (フィルムコンデンサ 310 及び 320) は、発熱部品であるトランス 41 及び全波整流器 20 (ブリッジダイオード 200) から均等に輻射熱を受けることになる。従って、入力コンデンサ 31 及び 32 の寿命の均一性が高まる。

【0049】

実施形態 3 .

実施形態 2 では、入力コンデンサの使用温度を均一化する構成を示したが、本実施形態ではさらに、入力コンデンサの使用温度を低い状態で均一化する構成を示す。20

【0050】

図 7 に LED 電源装置 1 の要部の基板実装例を示す。なお、図は模式図であり、寸法通りではない。基板 102 上に、上述したフィルタ回路 10 (不図示) 、全波整流器 20 、入力コンデンサ回路 30 及び DC / DC コンバータ 40 が実装される。DC / DC コンバータ 40 内のトランス 41 以外の素子及び配線は不図示であるが適宜実装されているものとする。なお、全波整流器 20 並びに入力コンデンサ 31 及び 32 に使用される部品は実施形態 2 のものと同様であるものとし、第 1 の方向及び第 2 の方向の定義も実施形態 2 のものと同様であるものとする。

【0051】

図 7 に示すように、基板 102 の上面視において、フィルムコンデンサ 310 とフィルムコンデンサ 320 は、ブリッジダイオード 200 を挟んで対向する位置において、フィルムコンデンサ 310 及び 320 の各長手方向がブリッジダイオード 200 の長手方向に垂直となるように配置される。より具体的には、フィルムコンデンサ 310 がブリッジダイオード 200 のリード 204 の端部側に配置され、フィルムコンデンサ 320 がブリッジダイオード 200 のリード 201 の端部側に配置される。好ましくは、ダイオードブリッジ 200 の長手方向の中心軸がフィルムコンデンサ 310 及び 320 に交差するように、これらの部品が配置される。

【0052】

フィルムコンデンサ 310 及び 320 の各一端は接続パターン Pc を介して直流パターン P+ に接続される。フィルムコンデンサ 310 の他端は交流パターン Pb に接続され、フィルムコンデンサ 320 の他端は交流パターン Pa に接続される。なお、直流パターン P- はフィルムコンデンサ 310 のリード間、すなわち、交流パターン Pb と接続パターン Pc の間に、両パターンに平行に形成される。これにより、ジャンパー線等を用いずに各パターンが形成される。40

【0053】

このような配置により、実施形態 2 と同様に、入力コンデンサ 31 及び 32 (フィルムコンデンサ 310 及び 320) は、発熱部品であるトランス 41 及び全波整流器 20 (ブリッジダイオード 200) から均等に輻射熱を受けることになる。これにより、入力コンデンサ 31 及び 32 の寿命の均一性が得られる。またさらに、入力コンデンサ 31 及び 32 が、50

2 (フィルムコンデンサ310及び320)が、上記発熱部品(特にトランジスタ41)から受ける輻射熱が軽減されるので、入力コンデンサ31及び32の長寿命化が可能となる。

【0054】

実施形態4.

実施形態1では、入力コンデンサ31及び32の共通の一端が全波整流器20の高電位側出力端T+に接続される構成を示したが、本実施形態では、入力コンデンサ31及び32の共通の一端が全波整流器20の低電位側出力端T-に接続される構成を示す。

【0055】

図8に本実施形態に係るLED電源装置1を含むLED照明装置3の回路構成図を示す。入力コンデンサ回路30において、入力コンデンサ31は低電位側出力端T-と入力端Taの間に接続され、入力コンデンサ32は低電位側出力端T-と入力端Tbの間に接続される。入力コンデンサ31は、入力端Taが入力端Tbに対して正側となる場合にDC/DCコンバータ40の電源となる。具体的には、入力コンデンサ31は、交流ラインLa 入力コンデンサ31 ダイオードD4 交流ラインLbに電流が流れることにより充電され、入力コンデンサ31 ダイオードD1 直流ラインL+ DC/DCコンバータ40 直流ラインL-に電流が流れることにより放電される。一方、入力コンデンサ32は、入力端Tbが入力端Taに対して正側となる場合にDC/DCコンバータ40の電源となる。具体的には、入力コンデンサ32は、交流ラインLb 入力コンデンサ32 ダイオードD2 交流ラインLaに電流が流れることにより充電され、入力コンデンサ32 ダイオードD3 直流ラインL+ DC/DCコンバータ40 直流ラインL-に電流が流れることにより放電される。

10

【0056】

本実施形態の作用は実質的に図1の実施形態1のものと同様である。そして、本実施形態によると、実施形態1と同様に、上述した(1)高周波電流の均等な分流、及び(2)突入電流の均等な分流の効果が得られる。

【0057】

変形例.

以上に本発明の好適な実施形態を示したが、本発明は、例えば以下に示すように種々の態様に変形可能である。

【0058】

30

例えば、上記実施形態においては、DC/DCコンバータ40として絶縁型フライバックコンバータを示したが、DC/DCコンバータ40は、例えば図9に示すような非絶縁型の降圧チョッパ回路であってもよい。図9において、DC/DCコンバータ40はコイル49、スイッチング素子42、ダイオード43、平滑コンデンサ44、制御回路45'及び電流検出抵抗48を含む。図9に示すDC/DCコンバータ40では、スイッチング素子42のオン期間に、電流が入力部(全波整流器20の高電位出力端T+) LED2(不図示) コイル49 スイッチング素子42 グランド(低電位側出力端T-)に流れ、コイル49にエネルギーが蓄積される。スイッチング素子42のオフ期間に、そのエネルギーをもとに電流がコイル49 ダイオード43 LED2(不図示)に流れる。LED電流はスイッチング素子42のPWM制御におけるオンデューティ(パルス幅)によって決まり、平滑コンデンサ44によって平滑化される。本変形例では、制御回路45'に誤差増幅器等が含まれ、電流検出抵抗48に発生する電圧が所定値で一定となるよう、制御回路45'がスイッチング素子42をスイッチングする。これにより、DC/DCコンバータ40の出力が定電流制御される。

40

【0059】

また、上記実施形態及び変形例では、DC/DCコンバータ40において定電流制御が採用される構成を示したが、定電力制御が採用される構成としてもよい。例えば、DC/DCコンバータ40(平滑コンデンサ44)の出力電圧を検出する電圧検出回路(不図示)による電圧検出値と電流検出抵抗48による電流検出値とが乗算され、乗算値が設定値で一定となるように制御される構成としてもよい。これにより、LED電力がフィードバ

50

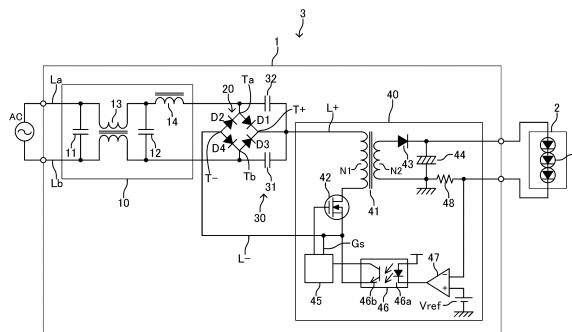
ック制御される。また、DC / DCコンバータ40において、フィードバック制御ではなくフィードフォワード制御が採用されてもよい。この場合、PWM制御におけるパルス幅は制御回路45又は45'において決定され、図1の実施形態においてはフォトカプラ46、誤差増幅器47及び電流検出抵抗48が不要となり、図9の変形例においては電流検出抵抗48が不要となる。

【符号の説明】

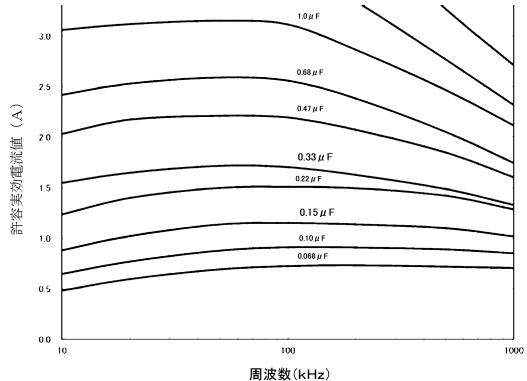
【0060】

1	L E D 電源装置	
2	L E D	
3	L E D 照明装置	10
20	全波整流器	
30	入力コンデンサ回路	
31、32	入力コンデンサ	
40	DC / DC コンバータ	
41	トランス	
42	スイッチング素子	
43	ダイオード	
44	平滑コンデンサ	
45、45'	制御回路	
101、102	基板	20
200	ブリッジダイオード	
300、310、320	フィルムコンデンサ	
T a、T b	入力端	
T +	高電位側出力端	
T -	低電位側出力端	
L a、L b	交流ライン	
L +、L -	直流ライン	
P a、P b	交流パターン	
P +、P -	直流パターン	
S	主面	30

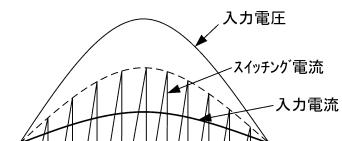
【図1】



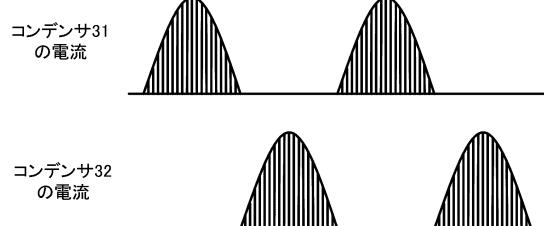
【図4】



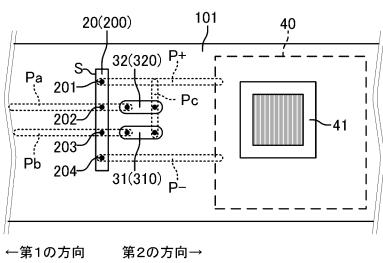
【図2】



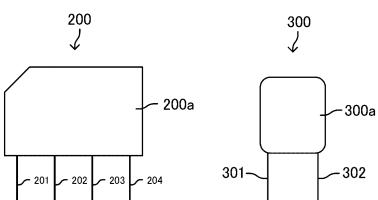
【図3】



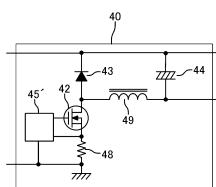
【図5】



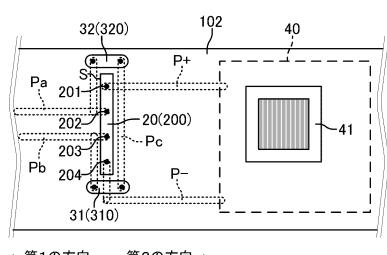
【図6】



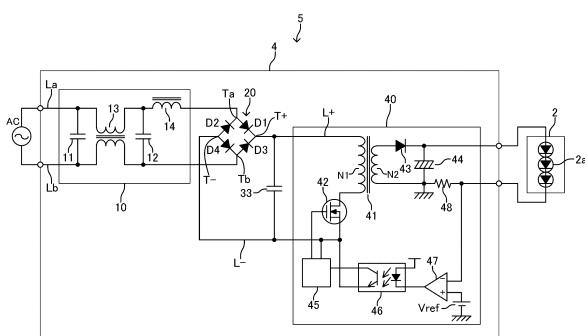
【図9】



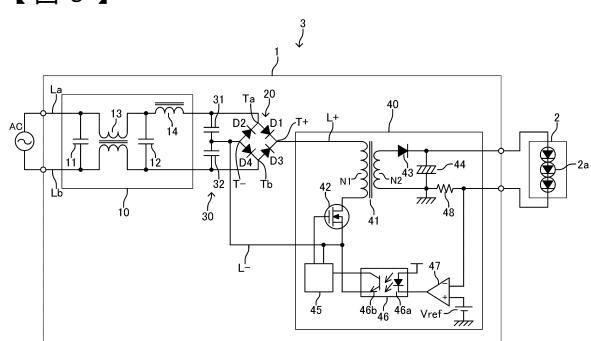
【図7】



【図10】



【図8】



【図11】

コンデンサ33の電流



フロントページの続き

審査官 安食 泰秀

(56)参考文献 米国特許出願公開第2002/0122325(US,A1)

特開2011-125177(JP,A)

特開2011-062043(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05B 37/02