

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和2年10月22日(2020.10.22)

【公開番号】特開2019-57889(P2019-57889A)

【公開日】平成31年4月11日(2019.4.11)

【年通号数】公開・登録公報2019-014

【出願番号】特願2017-182591(P2017-182591)

【国際特許分類】

H 03M 3/02 (2006.01)

H 03M 1/08 (2006.01)

H 03F 3/217 (2006.01)

【F I】

H 03M 3/02

H 03M 1/08 B

H 03F 3/217

【手続補正書】

【提出日】令和2年9月10日(2020.9.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本発明の一態様は、第1のクロック信号の整数倍の周期毎に制御信号を出力する信号出力処理と、クロック周波数が前記第1のクロック信号より高い第2のクロック信号をカウントし、そのカウント値に応じて、入力されるデジタルデータに対する演算が実行中であるか否かを判別する判別処理と、前記信号出力処理により前記制御信号が出力された際に、前記判別処理により前記演算が実行中ではないと判別された場合、入力されるデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始する演算処理と、前記判別処理で前記演算が実行中であると判別された場合に、入力されるデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始しないように制御する制御処理と、前記演算処理での演算結果をアナログ信号に変換して出力する出力処理と、を実行する。

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のクロック信号の整数倍の周期毎に制御信号を出力する信号出力処理と、クロック周波数が前記第1のクロック信号より高い第2のクロック信号をカウントし、そのカウント値に応じて、入力されるデジタルデータに対する演算が実行中であるか否かを判別する判別処理と、

前記信号出力処理により前記制御信号が出力された際に、前記判別処理により前記演算が実行中ではないと判別された場合、入力されるデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始する演算処理と、

前記判別処理で前記演算が実行中であると判別された場合に、入力されるデジタル

データに対して、前記第2のクロック信号に基づく前記 演算を開始しないように制御する制御処理と、

前記 演算処理での演算結果をアナログ信号に変換して出力する出力処理と、
を実行するD/A変換装置。

【請求項2】

前記デジタルデータは、入力されたデジタル信号が示す楽音のデジタルデータであり、
前記制御処理は、前記判別処理で前記 演算が実行中であると判別された場合に、前
記判別処理により前記 演算が実行中ではないと判別されるまで、入力されたデジタル
信号が示す楽音のデジタルデータに対して、前記第2のクロック信号に基づく前記 演
算を開始しないように制御し、

前記出力処理は、入力されたデジタル信号が示す楽音に対応するアナログ信号を出力す
る、

請求項1記載のD/A変換装置。

【請求項3】

前記出力処理は、前記 演算処理での演算結果をPWM信号に変換し、変換された前
記PWM信号に基づいて、入力されたデジタル信号が示す楽音のアナログ信号を出力する
、請求項1または2記載のD/A変換装置。

【請求項4】

前記出力処理は、変換された前記PWM信号から得たアナログ連続量を差動増幅する増
幅処理をさらに実行して前記アナログ信号を出力する、請求項3記載のD/A変換装置。

【請求項5】

演奏操作子と、
前記演奏操作子の操作に応じて、前記出力処理によりアナログ信号に変換された楽音を
出力するスピーカと、
を更に備える、請求項1乃至4のいずれか一項に記載のD/A変換装置。

【請求項6】

前記第1のクロック信号から前記第2のクロック信号を発生する、スペクトラム拡散クロ
ック発振器を用いた位相同期処理をさらに実行する、請求項1乃至5いずれか記載のD
/A変換装置。

【請求項7】

前記請求項1乃至6いずれか記載のD/A変換装置を用いた音源部を備える電子楽器。

【請求項8】

前記請求項1乃至6いずれか記載のD/A変換装置を用いた音源部を備える情報処理装
置。

【請求項9】

第1のクロック信号の整数倍の周期毎に制御信号を出力する信号出力工程と、
クロック周波数が前記第1のクロック信号より高い第2のクロック信号をカウントし、
そのカウント値に応じて、入力されるデジタルデータに対する 演算が実行中であるか
否かを判別する判別工程と、

前記信号出力工程により前記制御信号が出力された際に、前記判別工程により前記
演算が実行中ではないと判別された場合、入力されるデジタルデータに対して、前記第2
のクロック信号に基づく前記 演算を開始する 演算工程と、

前記判別工程で前記 演算が実行中であると判別された場合に、入力されるデジタル
データに対して、前記第2のクロック信号に基づく前記 演算を開始しないように制御
する制御工程と、

前記 演算工程での演算結果をアナログ信号に変換して出力する出力工程と、
を有するD/A変換方法。

【請求項10】

コンピュータに実行させるプログラムであって、前記コンピュータに、
第1のクロック信号の整数倍の周期毎に制御信号を出力する信号出力処理と、

クロック周波数が前記第1のクロック信号より高い第2のクロック信号をカウントし、そのカウント値に応じて、入力されるデジタルデータに対する演算が実行中であるか否かを判別する判別処理と、

前記信号出力処理により前記制御信号が出力された際に、前記判別処理により前記演算が実行中ではないと判別された場合、入力されるデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始する演算処理と、

前記判別処理で前記演算が実行中であると判別された場合に、入力されるデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始しないように制御する制御処理と、

前記演算処理での演算結果をアナログ信号に変換して出力する出力処理と、を実行させるプログラム。

【請求項11】

演奏操作子と、

入力されたデジタル信号が示す楽音のデジタルデータをアナログ信号に変換するデジタルアナログ変換装置と、

前記演奏操作子の操作に応じて、前記デジタルアナログ変換装置により前記アナログ信号に変換された楽音を出力するスピーカと、

を含み、

前記デジタルアナログ変換装置は、

第1のクロック信号における第1周期の整数倍の第2周期で制御信号を出力する信号出力処理と、

クロック周波数が前記第1のクロック信号より高い第2のクロック信号をカウントして、カウント値を記憶するカウント処理と、

前記カウント処理により記憶されたカウント値に応じて、入力されたデジタル信号が示す楽音のデジタルデータに対する演算が実行中であるか否かを判別する判別処理と、

前記信号出力処理により前記制御信号が出力された際に、前記判別処理により前記演算が実行中ではないと判別された場合、入力されたデジタル信号が示す楽音のデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始する演算処理と、

前記判別処理で前記演算が実行中であると判別された場合に、前記判別処理により前記演算が実行中ではないと判別されるまで、入力されたデジタル信号が示す楽音のデジタルデータに対して、前記第2のクロック信号に基づく前記演算を開始しないように制御する制御処理と、

前記演算処理での演算結果をアナログ信号に変換して出力する出力処理と、を実行する、電子楽器。