



(12) 发明专利

(10) 授权公告号 CN 103630854 B

(45) 授权公告日 2016. 01. 13

(21) 申请号 201310506956. 4

(22) 申请日 2013. 10. 24

(73) 专利权人 黑龙江大学

地址 150080 黑龙江省哈尔滨市南岗区学府路 74 号

(72) 发明人 赵晓峰 温殿忠 宋宇 吕美薇

(74) 专利代理机构 北京康思博达知识产权代理
事务所(普通合伙) 11426

代理人 路永斌 余光军

(51) Int. Cl.

H01L 27/22(2006. 01)

(56) 对比文件

US 2012007597 A1, 2012. 01. 12,

CN 103261905 A, 2013. 08. 21,

CN 102916007 A, 2013. 02. 06,

CN 201716405 U, 2011. 01. 19,

CN 101325210 A, 2008. 12. 17,

JP H08194038 A, 1996. 07. 30,

CN 203502576 U, 2014. 03. 26,

US 6933717 B1, 2005. 08. 23,

JP H07159501 A, 1995. 06. 23,

S KORDIC. Integrated 3-D Magnetic Sensor Based on an n-p-n Transistor.《IEEE ELECTRON DEVICE LETTERS》. 1986, (第 3 期),

赵晓峰等. 基于 MEMS 技术新型硅磁敏三极管负阻-振荡特性.《半导体学报》. 2005, 第 26 卷(第 6 期),

审查员 许艳丽

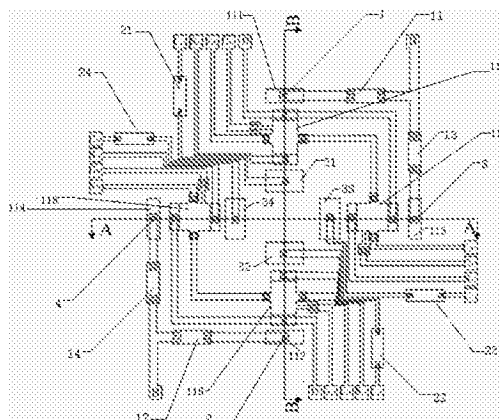
权利要求书 2 页 说明书 9 页 附图 2 页

(54) 发明名称

空间三维磁场检测传感器

(57) 摘要

本发明公开了空间三维磁场检测传感器,包括:单晶硅衬底,第一硅磁敏晶体管,第二硅磁敏晶体管,第三硅磁敏晶体管,第四硅磁敏晶体管,第一薄膜晶体管,第二薄膜晶体管,第三薄膜晶体管和第四薄膜晶体管;根据本发明提供的空间三维磁场检测传感器,具有灵敏度高,不受温度漂移的影响,同时该传感器有利于集成化和小型化。



1. 空间三维磁场检测传感器,其特征在于,该传感器包括四个硅磁敏晶体管和四个薄膜晶体管;

其中,在单晶硅衬底(41)上表面设置所述四个硅磁敏晶体管的集电极和基极,

在单晶硅衬底(41)下表面上,在分别与四个硅磁敏晶体管的集电区相对的位置分别设置四个C型硅杯,在四个C型硅杯面上分别设置N型掺杂区,分别构成四个硅磁敏晶体管的发射区,并在N型掺杂区上设置金属层(42),形成公共发射极,

在所述四个硅磁敏晶体管中,第一硅磁敏晶体管(111)与第二硅磁敏晶体管(112)的磁敏感方向相反,并且第一硅磁敏晶体管的集电极的输出电压与第二硅磁敏晶体管的集电极的输出电压形成第一差分输出结构;第三硅磁敏晶体管(113)与第四硅磁敏晶体管(114)的磁敏感方向相反,并且第三硅磁敏晶体管的集电极的输出电压与第四硅磁敏晶体管的集电极的输出电压形成第二差分输出结构;

第一硅磁敏晶体管的基极与第三硅磁敏晶体管的基极相连,形成基极第一公共端B1,第二硅磁敏晶体管的基极与第四硅磁敏晶体管的基极相连,形成基极第二公共端B2;

在单晶硅衬底(41)上表面设置所述四个薄膜晶体管;

在所述四个薄膜晶体管中,第一薄膜晶体管(115)的一个霍尔输出端与第三薄膜晶体管(117)的一个霍尔输出端串联,第一薄膜晶体管的另一个霍尔输出端和第三薄膜晶体管的另一个霍尔输出端分别输出第一电压和第三电压;第一薄膜晶体管的漏极和第三薄膜晶体管的漏极相连,形成第一公共漏极D1;第一薄膜晶体管的源极和第三薄膜晶体管的源极相连,形成第一公共源极S1;

第二薄膜晶体管(116)的一个霍尔输出端与第四薄膜晶体管(118)的一个霍尔输出端串联,第二薄膜晶体管的另一个霍尔输出端与第四薄膜晶体管的另一个霍尔输出端分别输出第二电压和第四电压;第二薄膜晶体管的漏极和第四薄膜晶体管的漏极相连形成第二公共漏极D2;第二薄膜晶体管的源极和第四薄膜晶体管的源极相连,形成第二公共源极S2。

2. 根据权利要求1所述的空间三维磁场检测传感器,其特征在于,在单晶硅衬底(41)上表面分别埋置第一、第二、第三和第四硅磁敏晶体管的第一、第二、第三和第四集电极的第一、第二、第三和第四集电区(31、32、33和34),并在其上设置金属电极,形成第一、第二、第三和第四集电极,其中,该第一、第二、第三和第四集电区由N型掺杂硅构成,

在单晶硅衬底(41)上表面分别埋置第一、第二、第三和第四硅磁敏晶体管的第一、第二、第三和第四基极的第一、第二、第三和第四基区(1、2、3和4),并在其上设置金属电极,形成第一、第二、第三和第四基极,该第一、第二、第三和第四基区由P型掺杂硅构成。

3. 根据权利要求1所述的空间三维磁场检测传感器,其特征在于,

第一硅磁敏晶体管的基极通过第一基极电阻(11)与基极第一公共端B1相连,

第三硅磁敏晶体管的基极通过第三基极电阻(13)与基极第一公共端B1相连,

第二硅磁敏晶体管的基极通过第二基极电阻(12)与基极第二公共端B2相连,

第四硅磁敏晶体管的基极通过第四基极电阻(14)与基极第二公共端B2相连,

第一硅磁敏晶体管的集电极通过第一负载电阻(21)与电源VDD相连,

第二硅磁敏晶体管的集电极通过第二负载电阻(22)与电源VDD相连,

第三硅磁敏晶体管的集电极通过第三负载电阻(23)与电源VDD相连,

第四硅磁敏晶体管的集电极通过第四负载电阻(24)与电源VDD相连。

4. 根据权利要求 1 或 3 所述的空间三维磁场检测传感器,其特征在于,
基极第一公共端 B1 和基极第二公共端 B2 均接地 GND ;
第一公共漏极 D1 与电源相连 ;
第一公共源极 S1 接地 GND ;
第二公共漏极 D2 与电源相连 ;
第二公共源极 S2 接地 GND。
5. 根据权利要求 2 所述的空间三维磁场检测传感器,其特征在于,
第一、第二、第三和第四集电区由掺杂磷的硅构成 ;
第一、第二、第三和第四基区由掺杂硼的硅构成。
6. 根据权利要求 1 所述的空间三维磁场检测传感器,其特征在于,
在四个 C 型硅杯面上分别掺杂磷,构成第一、第二、第三和第四发射区 (51、52、53 和 54)。
7. 根据权利要求 1 或 6 所述的空间三维磁场检测传感器,其特征在于,
除了四个 C 型硅杯面以外,在单晶硅衬底下表面的其它部位与金属层 (42) 之间设置二氧化硅层 (43)。
8. 根据权利要求 1 所述的空间三维磁场检测传感器,其特征在于,第一、第二、第三和第四薄膜晶体管结构相同,
其中,第一薄膜晶体管包括纳米多晶硅层 (45),其底部与单晶硅衬底 (41) 上表面相接,在纳米多晶硅层 (45) 顶部设置第一栅氧化层 (81),在第一栅极的两端沿垂直方向分别穿设有第一源极 (71) 和第一漏极 (61),在第一栅氧化层顶部设置多晶硅层 (44),并且该多晶硅层与第一源极和第一漏极之间均存在间隙。
9. 根据权利要求 1 所述的空间三维磁场检测传感器,其特征在于,
四个硅磁敏晶体管通过双极型工艺和硅各向异性腐蚀方法制成 ;四个薄膜晶体管通过 CMOS 工艺制成。
10. 根据权利要求 1 所述的空间三维磁场检测传感器,其特征在于,通过硅各向异性腐蚀方法制成硅磁敏晶体管发射区的 C 型硅杯。

空间三维磁场检测传感器

技术领域

[0001] 本发明属于传感器技术领域,特别涉及空间三维磁场检测传感器。

背景技术

[0002] 磁敏晶体管是具有长基区双极型结构的磁电转换器件。磁敏晶体管又称磁敏三极管或磁三极管,是70年代发展起来的新型半导体磁电转换器件,主要用于磁检测、无触点开关和近接开关等。

[0003] 薄膜晶体管(英文名称为Thin-film transistor,简称TFT)是场效应晶体管的种类之一,制作方式是在基板上沉积各种不同的薄膜,如半导体主动层、介电层和金属电极层。薄膜晶体管是液晶显示器的关键器件,对显示器件的工作性能具有十分重要的作用。

[0004] 磁场测量的发展有着悠久的历史,早在两千多年前,人们就用司南来探测磁场,用于指示方向。随着物理学、材料科学和电子技术的不断发展,磁场测量技术取得了很大进展,磁场测量方法也越来越多。当前,磁场测量技术已广泛应用于地球物理学、空间科学、生物医学、军事技术、工业探伤等领域,成为不可或缺的手段。磁场测量常以磁场强度的大小作为度量标准,针对不同场合下磁场强度的不同,需要采用不同的测量方法。

[0005] 现今测量磁场的方法有磁通门法、霍尔效应法、磁阻效应法、磁共振法和超导效应法等方法,然而对于由霍尔效应法制作的磁场检测传感器具有如下缺陷即目前通过新型敏感材料和新型结构,实现三维磁场检测,因传感器结构和制作工艺条件限制,传感器存在灵敏度低、温度漂移等问题,同时该类传感器很难实现芯片的集成化、小型化。

[0006] 现有专利中存在的薄膜晶体管,如中国专利申请CN201110093983.4中所公开的纳米硅薄膜晶体管压力传感器中应用了薄膜晶体管,然而这类传感器用于测量压力而不是用于测量磁场;

[0007] 对于中国专利CN200810209819.3中所公开的方法,应用了硅薄膜晶体管测量磁场,然而通过该方法制作的传感器通过单个硅薄膜晶体管测量磁场,这样使得该传感器受温度等外界因素影响大,容易产生温度漂移现象,并且灵敏度低;

[0008] 对于中国专利申请CN85103006公开的二维磁矢量磁敏器件中,应用到了磁敏晶体管,然而,该文献中公开的这类磁敏感器件只能对二维磁场进行测量,当需要对三维磁场进行测量时,这类磁敏感器件是不能顺利完成工作的;并且这类磁敏感器件中用到的磁敏晶体管的集电极、基极和发射极均设置在硅芯片的同一面上,这样使得该器件占用的空间大,不利于小型化或集成化;

[0009] 此外,由于磁敏晶体管(双极型三极管)和薄膜晶体管(场效应晶体管)二者均存在优缺点,然而现有技术中并未存在一种可以同时兼具两种晶体管优点的磁场检测传感器。

[0010] 由于上述问题的存在,本发明人对现有的磁场检测传感器进行研究和分析,以便能制作出灵敏度高、不受温度漂移、易于芯片集成化和小型化、同时兼具磁敏晶体管和薄膜晶体管二者共同优点的空间三维磁场检测传感器。

发明内容

[0011] 为了解决上述问题,本发明人进行了锐意研究,结果发现:在单晶硅衬底的上设置第一硅磁敏晶体管、第二硅磁敏晶体管、第三硅磁敏晶体管、第四硅磁敏晶体管、第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管;第一硅磁敏晶体管与第二硅磁敏晶体管的磁敏感方向相反;并且第一硅磁敏晶体管的集电极与第二硅磁敏晶体管的集电极形成第一差分输出结构;第三硅磁敏晶体管与第四硅磁敏晶体管的磁敏感方向相反,并且第三硅磁敏晶体管的集电极与第四硅磁敏晶体管的集电极形成第二差分输出结构;通过第一差分输出结构和第二差分输出结构可以测量水平面上的二维磁场,通过此种设置提高了传感器磁灵敏度,使得该传感器不受温度漂移影响;四个硅磁敏晶体管的集电极均与电源 V_{DD} 相连;第一薄膜晶体管的一个霍尔输出端与第三薄膜晶体管的一个霍尔输出端串联;第一薄膜晶体管的另一个霍尔输出端与第三薄膜晶体管的另一个霍尔输出端分别输出第一电压和第三电压,第二薄膜晶体管的一个霍尔输出端与第四薄膜晶体管的一个霍尔输出端串联,第二薄膜晶体管的另一个霍尔输出端与第四薄膜晶体管的另一个霍尔输出端分别输出第二电压和第四电压;通过四个薄膜晶体管测量垂直芯片表面磁场且使得该传感器灵敏度提高、不受温度漂移的影响。从而完成本发明。

[0012] 本发明的目的在于提供以下方面:

[0013] (1) 空间三维磁场检测传感器,其特征在于,该传感器包括四个磁敏晶体管和四个薄膜晶体管;

[0014] 其中,在单晶硅衬底 41 上表面设置所述四个硅磁敏晶体管的集电极和基极,

[0015] 在单晶硅衬底 41 下表面上,在分别与四个硅磁敏晶体管的集电区相对的位置分别设置四个 C 型硅杯,在四个 C 型硅杯面上分别设置 N 型掺杂区,分别构成四个硅磁敏晶体管的发射区,并在 N 型掺杂区上设置金属层 42,形成公共发射极,

[0016] 在所述四个硅磁敏晶体管中,第一硅磁敏晶体管 111 与第二硅磁敏晶体管 112 的磁敏感方向相反,并且第一硅磁敏晶体管的集电极的输出电压与第二硅磁敏晶体管的集电极的输出电压形成第一差分输出结构;第三硅磁敏晶体管 113 与第四硅磁敏晶体管 114 的磁敏感方向相反,并且第三硅磁敏晶体管的集电极的输出电压与第四硅磁敏晶体管的集电极的输出电压形成第二差分输出结构;

[0017] 第一硅磁敏晶体管的基极与第三硅磁敏晶体管的基极相连,形成基极第一公共端 B1,第二硅磁敏晶体管的基极与第四硅磁敏晶体管的基极相连,形成基极第二公共端 B2;

[0018] 在单晶硅衬底 41 上表面设置所述四个薄膜晶体管;

[0019] 在所述四个薄膜晶体管中,第一薄膜晶体管 115 的一个霍尔输出端与第三薄膜晶体管 117 的一个霍尔输出端串联,第一薄膜晶体管的另一个霍尔输出端和第三薄膜晶体管的另一个霍尔输出端分别输出第一电压和第三电压;第一薄膜晶体管的漏极和第三薄膜晶体管的漏极相连,形成第一公共漏极 D1;第一薄膜晶体管的源极和第三薄膜晶体管的源极相连,形成第一公共源极 S1;

[0020] 第二薄膜晶体管 116 的一个霍尔输出端与第四薄膜晶体管 118 的一个霍尔输出端串联,第二薄膜晶体管的另一个霍尔输出端与第四薄膜晶体管的另一个霍尔输出端分别输出第二电压和第四电压;第二薄膜晶体管的漏极和第四薄膜晶体管的漏极相连形成第二公共漏极 D2;第二薄膜晶体管的源极和第四薄膜晶体管的源极相连,形成第二公共源极 S2。

[0021] (2) 根据上述(1)所述的空间三维磁场检测传感器,其特征在于,在单晶硅衬底 41 上表面分别埋置第一、第二、第三和第四硅磁敏晶体管的第一、第二、第三和第四集电极的第一、第二、第三和第四集电区 31、32、33 和 34,并在其上设置金属电极,形成第一、第二、第三和第四集电极,其中,该第一、第二、第三和第四集电区由 N 型掺杂硅构成,

[0022] 在单晶硅衬底 41 上表面分别埋置第一、第二、第三和第四硅磁敏晶体管的第一、第二、第三和第四基极的第一、第二、第三和第四基区 1、2、3 和 4,并在其上设置金属电极,形成第一、第二、第三和第四基极,该第一、第二、第三和第四基区由 P 型掺杂硅构成。

[0023] (3) 根据上述(1)所述的空间三维磁场检测传感器,其特征在于,

[0024] 第一硅磁敏晶体管的基极通过第一基极电阻 11 与基极第一公共端 B1 相连,

[0025] 第三硅磁敏晶体管的基极通过第三基极电阻 13 与基极第一公共端 B1 相连,

[0026] 第二硅磁敏晶体管的基极通过第二基极电阻 12 与基极第二公共端 B2 相连,

[0027] 第四硅磁敏晶体管的基极通过第四基极电阻 14 与基极第二公共端 B2 相连,

[0028] 第一硅磁敏晶体管的集电极通过第一负载电阻 21 与电源 V_{DD} 相连,

[0029] 第二硅磁敏晶体管的集电极通过第二负载电阻 22 与电源 V_{DD} 相连,

[0030] 第三硅磁敏晶体管的集电极通过第三负载电阻 23 与电源 V_{DD} 相连,

[0031] 第四硅磁敏晶体管的集电极通过第四负载电阻 24 与电源 V_{DD} 相连。

[0032] (4) 根据上述(1)或(3)所述的空间三维磁场检测传感器,其特征在于,

[0033] 基极第一公共端 B1 和基极第二公共端 B2 均接地 GND;

[0034] 第一公共漏极 D1 与电源相连;

[0035] 第一公共源极 S1 接地 GND;

[0036] 第二公共漏极 D2 与电源相连;

[0037] 第二公共源极 S2 接地 GND。

[0038] (5) 根据上述(2)所述的空间三维磁场检测传感器,其特征在于,

[0039] 第一、第二、第三和第四集电区由掺杂磷的硅构成;

[0040] 第一、第二、第三和第四基区由掺杂硼的硅构成。

[0041] (6) 根据上述(1)所述的空间三维磁场检测传感器,其特征在于,

[0042] 在四个 C 型硅杯面上分别掺杂磷,构成第一、第二、第三和第四发射区 51、52、53 和 54。

[0043] (7) 根据上述(1)和(6)所述的空间三维磁场检测传感器,其特征在于,

[0044] 除了四个 C 型硅杯面以外,在单晶硅衬底下表面的其它部位与金属层 42 之间设置二氧化硅层 43。

[0045] (8) 根据上述(1)所述的空间三维磁场检测传感器,其特征在于,第一、第二、第三和第四薄膜晶体管结构相同,

[0046] 其中,第一薄膜晶体管包括纳米多晶硅层 45,其底部与单晶硅衬底 41 上表面相接,在纳米多晶硅层 45 顶部设置第一栅氧化层 81,在第一栅氧化层的两端沿垂直方向(Z 轴方向)分别穿设有第一源极 71 和第一漏极 61,在第一栅氧化层顶部设置多晶硅层 44,并且该多晶硅层与第一源极和第一漏极之间均存在间隙。

[0047] (9) 根据权利要求 1 所述的空间三维磁场检测传感器,其特征在于,四个硅磁敏晶体管通过双极型工艺和硅各向异性腐蚀方法制成;四个薄膜晶体管通过 CMOS 工艺制成。

[0048] (10)根据上述(1)所述的空间三维磁场检测传感器,其特征在于,通过硅各向异性腐蚀方法制成硅磁敏晶体管发射区的C型硅杯。

[0049] 根据本发明提供的空间三维磁场检测传感器,具有灵敏度高,不受温度漂移的影响,同时该传感器有利于集成化和小型化,该传感器具体具有以下有益效果:

[0050] 第一、该传感器通过两对硅磁敏晶体管和四个薄膜晶体管分别对三维磁场进行测量,提高了该传感器的灵敏度,同时也使得该传感器不受温度漂移的影响;

[0051] 第二、该传感器将硅磁敏晶体管和薄膜晶体管有机结合在一起,结合两种类型晶体管的优点,提高该传感器的灵敏度;

[0052] 第三、该传感器中将硅磁敏晶体管的发射区设置在单晶硅衬底的下表面,这样设置节约空间,便于该传感器芯片的小型化和集成化。

附图说明

[0053] 图1示出根据本发明一种优选实施方式的空间三维磁场检测传感器的结构示意图;

[0054] 图2示出根据本发明一种优选实施方式的空间三维磁场检测传感器的剖面图;

[0055] 图3示出根据本发明一种优选实施方式的空间三维磁场检测传感器的剖面图;

[0056] 图4示出根据本发明一种优选实施方式的空间三维磁场检测传感器的测试水平平面磁场电路图;

[0057] 图5a示出根据本发明一种优选实施方式的空间三维磁场检测传感器的测试Z轴方向磁场电路图;

[0058] 图5b示出根据本发明一种优选实施方式的空间三维磁场检测传感器的测试Z轴方向磁场电路图。

[0059] 附图标号说明:

[0060] 1- 第一基区

[0061] 2- 第二基区

[0062] 3- 第三基区

[0063] 4- 第四基区

[0064] 11- 第一基极电阻

[0065] 12- 第二基极电阻

[0066] 13- 第三基极电阻

[0067] 14- 第四基极电阻

[0068] 21- 第一负载电阻

[0069] 22- 第二负载电阻

[0070] 23- 第三负载电阻

[0071] 24- 第四负载电阻

[0072] 31- 第一集电区

[0073] 32- 第二集电区

[0074] 33- 第三集电区

[0075] 34- 第四集电区

- [0076] 41- 单晶硅衬底
- [0077] 42- 金属层
- [0078] 43- 二氧化硅层
- [0079] 44- 多晶硅
- [0080] 45- 纳米多晶硅
- [0081] 51- 第一发射区
- [0082] 52- 第二发射区
- [0083] 53- 第三发射区
- [0084] 54- 第四发射区
- [0085] 61- 第一漏极
- [0086] 62- 第二漏极
- [0087] 63- 第三漏极
- [0088] 64- 第四漏极
- [0089] 71- 第一源极
- [0090] 72- 第二源极
- [0091] 73- 第三源极
- [0092] 74- 第四源极
- [0093] 81- 第一栅极氧化层
- [0094] 82- 第二栅极氧化层
- [0095] 83- 第三栅极氧化层
- [0096] 84- 第四栅极氧化层
- [0097] 111- 第一硅磁敏晶体管
- [0098] 112- 第二硅磁敏晶体管
- [0099] 113- 第三硅磁敏晶体管
- [0100] 114- 第四硅磁敏晶体管
- [0101] 115- 第一薄膜晶体管
- [0102] 116- 第二薄膜晶体管
- [0103] 117- 第三薄膜晶体管
- [0104] 118- 第四薄膜晶体管

具体实施方式

[0105] 下面通过对本发明进行详细说明,本发明的特点和优点将随着这些说明而变得更加清楚、明确。

[0106] 在这里专用的词“示例性”意为“用作例子、实施例或说明性”。这里作为“示例性”所说明的任何实施例不必解释为优于或好于其它实施例。尽管在附图中示出了实施例的各种方面,但是除非特别指出,不必按比例绘制附图。

[0107] 在根据本发明的一个优选实施方式中,如图 1 中所示,提供空间三维磁场检测传感器,该传感器由单晶硅衬底、第一硅磁敏晶体管、第二硅磁敏晶体管、第三硅磁敏晶体管、第四硅磁敏晶体管、第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管

构成；四个硅磁敏晶体管和四个薄膜晶体管均设置在单晶硅衬底；

[0108] 其中，四个硅磁敏晶体管的集电极分别通过负载电阻与电源 V_{DD} 相连；第一硅磁敏晶体管与第二硅磁敏晶体管的磁敏感方向相反；并且第一硅磁敏晶体管的集电极的输出电压与第二硅磁敏晶体管的集电极的输出电压形成第一差分输出结构；第三硅磁敏晶体管与第四硅磁敏晶体管的磁敏感方向相反，并且第三硅磁敏晶体管的集电极的输出电压与第四硅磁敏晶体管的集电极的输出电压形成第二差分输出结构；

[0109] 第一硅磁敏晶体管的基极与第三硅磁敏晶体管的基极相连形成基极第一公共端 B1，第二硅磁敏晶体管的基极与第四硅磁敏晶体管的基极相连形成基极第二公共端 B2，基极第一公共端 B1 和基极第二公共端 B2 均接地 GND；

[0110] 在单晶硅衬底的下表面设置四个 C 型硅杯，单晶硅衬底上位于四个 C 型硅杯内侧的硅晶体中均掺杂浓磷，四个 C 型硅杯分别用以作为四个硅磁敏晶体管的发射区，四个硅磁敏晶体管的发射区相连；

[0111] 其中，第一薄膜晶体管的一个霍尔输出端与第三薄膜晶体管的一个霍尔输出端串联，第一薄膜晶体管的另一个霍尔输出端和第三薄膜晶体管的另一个霍尔输出端分别输出第一电压 V_{H1} 和第三电压 V_{H3} ；第一薄膜晶体管的漏极和第三薄膜晶体管的漏极相连，形成第一公共漏极 D1，第一公共漏极 D1 与电源 V_{DD} 相连；第一薄膜晶体管的源极和第三薄膜晶体管的源极相连，形成第一公共源极 S1，第一公共漏极 S1 接地 GND；

[0112] 第二薄膜晶体管的一个霍尔输出端与第四薄膜晶体管的一个霍尔输出端串联，第二薄膜晶体管的另一个霍尔输出端与第四薄膜晶体管的另一个霍尔输出端分别输出第二电压 V_{H2} 和第四电压 V_{H4} ；第二薄膜晶体管的漏极和第四薄膜晶体管的漏极相连形成第二公共漏极 D2，第二公共漏极 D2 与电源 V_{DD} 相连；第二薄膜晶体管的源极和第四薄膜晶体管的源极相连，形成第二公共源极 S2，第二公共源极 S2 接地 GND；

[0113] 在一个优选的实施方式中，如图 1-4 中所示，所述第一硅磁敏晶体管、第二硅磁敏晶体管、第三硅磁敏晶体管和第四硅磁敏晶体管为同一种晶体管即为磁敏三极管，本发明中磁敏三极管使用硅 NPN 三极管；

[0114] 其中，第一硅磁敏晶体管与第二硅磁敏晶体管磁敏感方向相反；第三硅磁敏晶体管和第四硅磁敏晶体管磁敏感方向相反。当外界没有磁场作用时，第一硅磁敏晶体管的输出电压与第二硅磁敏晶体管的输出电压方向相等，因此两个输出电压的差值为零。由于第一硅磁敏晶体管与第二硅磁敏晶体管磁敏感方向相反，所以当在与 A 轴平行磁场作用下，第一硅磁敏晶体管的集电极输出电压与第二硅磁敏晶体管的集电极输出电压的方向相反数值相同，此时第一差分输出结构（第一差分输出结构 = 第一硅磁敏晶体管的集电极输出电压 V_1 - 第二硅磁敏晶体管的集电极输出电压 V_2 ）不为零，此时可以通过该传感器测量到磁场。第一硅磁敏晶体管与第二硅磁敏晶体管用于测量与 A 轴平行的水平磁场。

[0115] 同理，当外界没有磁场作用时，第三硅磁敏晶体管的集电极的输出电压与第四硅磁敏晶体管集电极的输出电压相等，因此两个输出电压的差值为零。因为第三硅磁敏晶体管与第四硅磁敏晶体管磁敏感方向相反，所以当在来自与 B 轴平行磁场作用下，第三硅磁敏晶体管集电极的输出电压与第四硅磁敏晶体管集电极的输出电压方向相反数值相同，此时第二差分输出结构（第二差分输出结构 = 第三硅磁敏晶体管的集电极输出电压 V_3 - 第四硅磁敏晶体管的集电极输出电压 V_4 ）不为零，此时可以通过该传感器测量到磁场。第三硅

磁敏晶体管与第四硅磁敏晶体管用于测量与 B 轴平行的磁场。

[0116] 由于第一差分输出结构数值和第二差分输出结构数值分别由两个硅磁敏晶体管决定,因此,该传感器避免因使用单一硅磁敏晶体管而产生灵敏度低、温度漂移等问题,使得该传感器灵敏度提高,不受温度漂移的影响。

[0117] 在进一步优选的实施方式中,如图 2-3 中所示,将每个硅磁敏晶体管的发射区设置在单晶硅衬底的下部,这样有利于节省空间,使得该传感器的芯片利于集成化和小型化。

[0118] 在一个优选的实施方式中,如图 1、5a、5b 中所示,第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管四个晶体管结构相同,并且通过这四个晶体管可以测出 Z 轴方向的磁场,所述 Z 轴方向为如图 1 中与 A 轴和 B 轴所在平面垂直的方向。本发明中使用四个薄膜晶体管测量 Z 轴方向的磁场,使得该传感器灵敏度提高、不受温度漂移的影响;其中,一个薄膜晶体管可以实现 Z 轴磁场测量,采用两只薄膜晶体管,使其霍尔输出端构成串联输出,磁灵敏度提高;若由四只薄膜晶体管同时测量 Z 轴磁场,灵敏度是单只薄膜晶体管的 4 倍。

[0119] 在一个优选的实施方式中,如图 2 或 3 中所示,第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管结构相同;

[0120] 第二薄膜晶体管包括:第二源极 72、第二漏极 62 和第二栅极氧化层 82;

[0121] 第三薄膜晶体管包括:第三源极 73、第三漏极 63 和第三栅极氧化层 83;

[0122] 第四薄膜晶体管包括:第四源极 74、第四漏极 64 和第四栅极氧化层 84;

[0123] 在一个优选的实施方式中,如图 2 和 3 中所示,所述单晶硅衬底为常规的高电阻率硅衬底,用于作为该传感器的载体,并且对给部件具有支撑作用。

[0124] 在一个优选的实施方式中,如图 1 中所示,本发明将四个硅磁敏晶体管和四个薄膜晶体管集成在一个单晶硅衬底上,本发明提供的传感器兼具硅磁敏晶体管优点和薄膜晶体管的优点;采用硅磁敏晶体管实现对水平二维磁场的测量,采用薄膜晶体管实现对 Z 轴方向(与芯片表面垂直方向)磁场的检测。二者结合可实现空间三维磁场检测。其中,在本发明中,四个硅磁敏晶体管和四个薄膜晶体管集成在一个单晶硅衬底上,各晶体管之间信号独立输出,不存在信号干扰问题。

[0125] 以下结合优选的实施方式对根据本发明优选实施方式的空间三维磁场检测传感器的制作过程进行说明:

[0126] 实施例 1

[0127] 步骤一:采用热氧化方法在厚度为 400 μm 的单晶硅衬底上双面生长 300nm SiO_2 层;

[0128] 步骤二:采用 LPCVD (低压化学气相沉积)在单晶硅衬底的下表面 SiO_2 层上单面生长 200nm Si_3N_4 ,一次光刻,在单晶硅衬底上表面光刻深度 300nm,形成四个集电区窗口;

[0129] 步骤三:在集电区窗口采用浓磷扩散工艺,制作高掺杂集电区,形成集电区,干法刻蚀,去掉单晶硅衬底上表面 SiO_2 层;

[0130] 步骤四:采用热氧化方法在单晶硅衬底上表面单面生长 300nm SiO_2 层,覆盖集电区,二次光刻,在单晶硅衬底上表面光刻深度 300nm,形成四个基区窗口;

[0131] 步骤五:在基区窗口采用浓硼(浓硼浓度为 $5\text{E}18\text{cm}^{-3}$) 扩散工艺,制作高掺杂基区,形成基区,干法刻蚀,去掉单晶硅衬底上表面 SiO_2 层;

[0132] 步骤六:采用热氧化方法在单晶硅衬底上单面生长 500nmSiO₂层,覆盖集电区和基区;

[0133] 步骤七:采用 PECVD(等离子体化学气相沉积)方法,以高纯 SiH₄ 和磷烷作为气源,在单晶硅衬底上表面 SiO₂层上生长低掺杂的纳米多晶硅薄膜,三次光刻,光刻纳米多晶硅薄膜,形成四个薄膜晶体管的纳米多晶硅薄膜沟道层;

[0134] 步骤八:采用 PECVD 方法,在沟道层上生长 50-100nm 厚度的 SiO₂层作为栅氧;

[0135] 步骤九:采用 LPCVD 方法,在作为栅氧的 SiO₂层上生长多晶硅层,四次光刻,形成多晶硅栅极;

[0136] 步骤十:采用离子注入,在多晶硅栅极两端形成薄膜晶体管源区和漏区;

[0137] 步骤十一:采用 PECVD 方法,在多晶硅栅极上生长 SiO₂层作为绝缘层,五次光刻,刻蚀硅磁敏晶体管集电极、基极和薄膜晶体管源极、漏极、霍尔输出端和栅极引线孔;

[0138] 步骤十二:六次光刻,光刻单晶 Si 衬底下表面与集电区相对的 Si₃N₄层和 SiO₂层,露出四个单晶硅区,继续采用 KOH 各向异性腐蚀技术,腐蚀单晶区硅,形成四个 C 型硅杯窗口, C 型硅杯窗口的深度为 370 μm。

[0139] 步骤十三:采用浓磷(浓磷浓度为 5E19cm³)扩散工艺,掺杂 C 型硅杯窗口,形成高掺杂发射区;

[0140] 步骤十四:采用真空镀膜方法在单晶 Si 衬底上表面蒸镀 0.8 微米厚度铝层,六次光刻,形成铝电极及互连线,

[0141] 其中,所述连接为如图 1 中所示的,连接到两个元器件之间的金属线;

[0142] 步骤十五:采用真空镀膜方法在单晶 Si 衬底下表面蒸镀 0.8 微米厚度铝层,铝层覆盖单晶硅衬底的整个下表面,便于该传感器封装;

[0143] 步骤十六:420℃铝电极合金化,形成欧姆接触;

[0144] 步骤十七:芯片中测及划片;

[0145] 步骤十八:芯片封装。

[0146] 对于实施例一,在水平方向二维磁场检测中,A 轴方向和 B 轴方向分别由两个硅磁敏晶体管进行检测,磁灵敏度是两个硅磁敏晶体管磁灵敏度和,灵敏度显著提高;两个硅磁敏晶体管构成差分结构,温度漂移是两个硅磁敏晶体管的差,可实现无温度漂移测量;

[0147] Z 方向(与芯片垂直的方向)采用薄膜晶体管测量,两只薄膜晶体管霍尔输出端串联,灵敏度是单只薄膜晶体管的两倍;四只薄膜晶体管的霍尔输出端串联,灵敏度是单只薄膜晶体的四倍;因采用宽禁带宽度纳米多晶硅薄膜作为敏感层,温度特性得到显著改善。

[0148] 该传感器的芯片尺寸 400×600×600 μm³。

[0149] 根据本发明提供的空间三维磁场检测传感器,具有灵敏度高,不受温度漂移的影响,同时该传感器有利于集成化和小型化,该传感器具体具有以下有益效果:

[0150] 第一、该传感器通过两对硅磁敏晶体管和四个薄膜晶体管分别对三维磁场进行测量,提高了该传感器的灵敏度,同时也使得该传感器不受温度漂移的影响;

[0151] 第二、该传感器将硅磁敏晶体管和薄膜晶体管有机的结合在一起,结合两种类型晶体管的优点,提高该传感器的灵敏度;

[0152] 第三、该传感器中将硅磁敏晶体管的发射区设置在单晶硅衬底的下部,这样设置节约空间,便于该传感器芯片的小型化和集成化。

[0153] 以上结合具体实施方式和范例性实例对本发明进行了详细说明,不过这些说明并不能理解为对本发明的限制。本领域技术人员理解,在不偏离本发明精神和范围的情况下,可以对本发明技术方案及其实施方式进行多种等价替换、修饰或改进,这些均落入本发明的范围内。本发明的保护范围以所附权利要求为准。

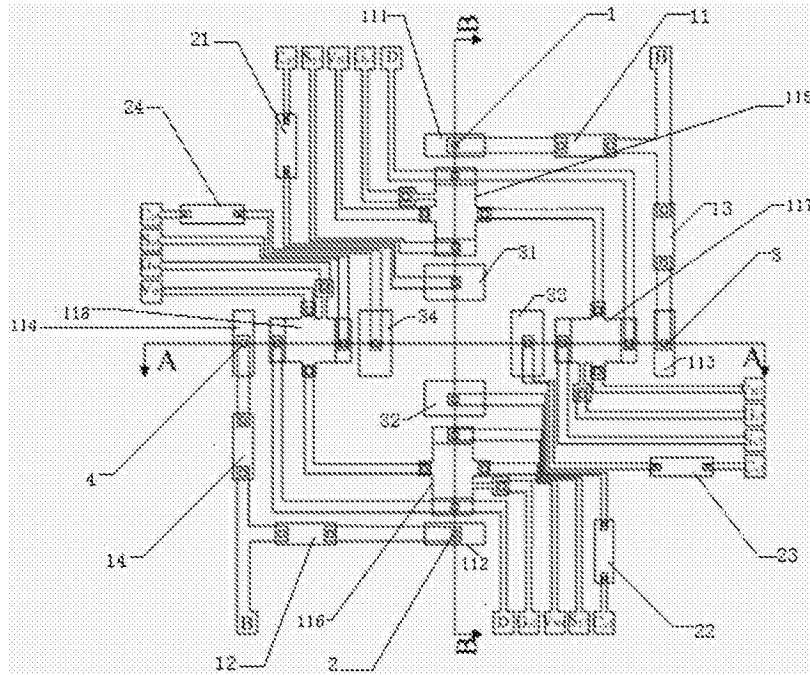


图 1

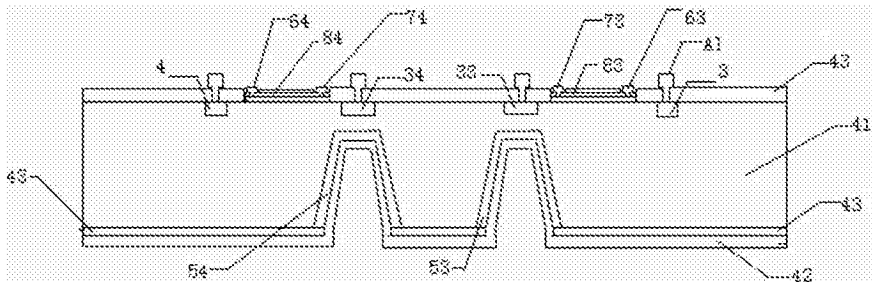


图 2

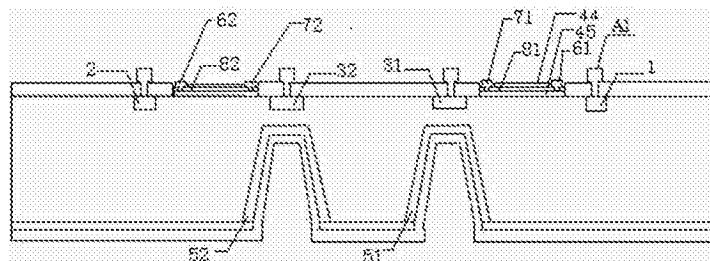


图 3

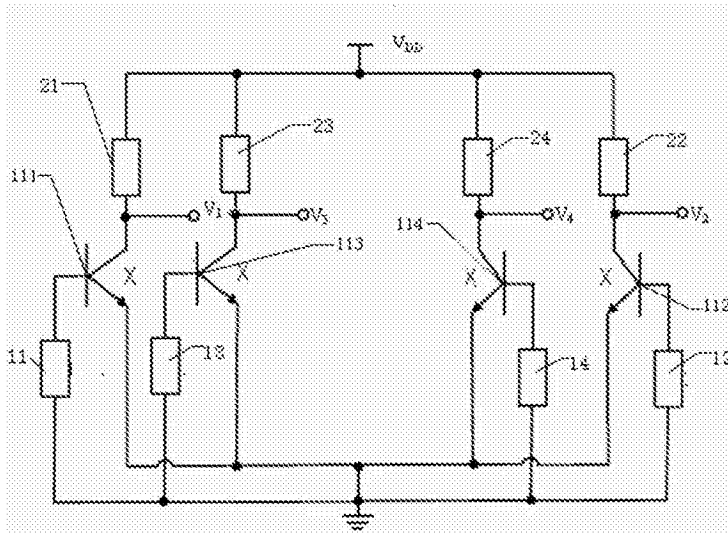


图 4

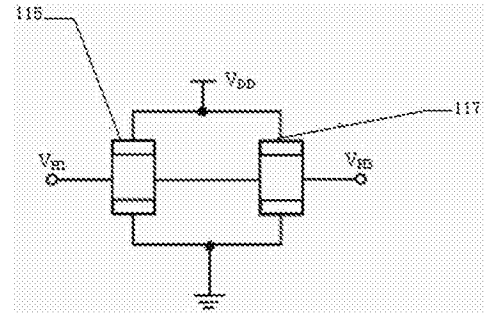


图 5a

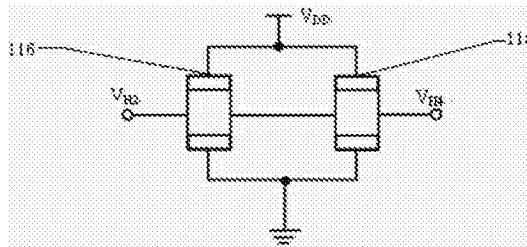


图 5b