

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4527345号
(P4527345)

(45) 発行日 平成22年8月18日(2010.8.18)

(24) 登録日 平成22年6月11日(2010.6.11)

(51) Int.Cl.

F I

H04L 27/38 (2006.01)

H04L 27/00 G

H03G 3/20 (2006.01)

H03G 3/20 A

H03G 3/30 (2006.01)

H03G 3/30 B

H04B 1/16 (2006.01)

H04B 1/16 A

H04B 1/18 (2006.01)

H04B 1/18 C

請求項の数 22 (全 14 頁)

(21) 出願番号 特願2001-570041 (P2001-570041)
 (86) (22) 出願日 平成12年10月6日(2000.10.6)
 (65) 公表番号 特表2003-528542 (P2003-528542A)
 (43) 公表日 平成15年9月24日(2003.9.24)
 (86) 国際出願番号 PCT/US2000/027616
 (87) 国際公開番号 W02001/071999
 (87) 国際公開日 平成13年9月27日(2001.9.27)
 審査請求日 平成19年9月10日(2007.9.10)
 (31) 優先権主張番号 09/533,342
 (32) 優先日 平成12年3月23日(2000.3.23)
 (33) 優先権主張国 米国(US)

(73) 特許権者 591016172
 アドバンスト・マイクロ・ディバイズ・
 インコーポレイテッド
 ADVANCED MICRO DEVI
 CES INCORPORATED
 アメリカ合衆国、94088-3453
 カリフォルニア州、サニペール、ピー・
 オウ・ボックス・3453、ワン・エイ・
 エム・ディ・プレイス、メイル・ストップ
 ・68 (番地なし)
 (74) 代理人 100064746
 弁理士 深見 久郎
 (74) 代理人 100085132
 弁理士 森田 俊雄

最終頁に続く

(54) 【発明の名称】 データネットワークにおいて複数の信号フォーマットのための入力利得を調整するための装置および方法

(57) 【特許請求の範囲】

【請求項1】

ネットワーク媒体を介して別のネットワーク送受信機から変調キャリア信号を受信するよう構成されたネットワーク受信機であって、

a) 複数の増幅器利得設定のうち1つに従い、受信された変調キャリア信号を増幅し、増幅されたキャリア信号を出力するための入力増幅器と、

b) 前記増幅されたキャリア信号に応答して包絡線信号を出力するよう構成された包絡線検波器と、

c) 前記包絡線信号に応答して第1の利得設定を選択するよう構成された第1の利得制御回路とを含み、前記第1の利得設定はパルス位置変調キャリア信号を受信するのに最適であり、前記ネットワーク受信機はさらに

d) 前記包絡線信号に応答して第2の利得制御設定を選択するよう構成された第2の利得制御回路を含み、前記第2の利得設定は直交振幅変調信号を受信するのに最適であり、前記ネットワーク受信機はさらに

e) 前記包絡線信号がパルス位置変調キャリアを表わすのか、または振幅変調キャリアを表わすのかを判断し、前記増幅器利得設定をそれぞれ前記第1の利得設定に設定するか、または第2の利得設定に設定するかを判断するよう構成された、選択回路を含む、ネットワーク受信機。

【請求項2】

前記増幅されたキャリア信号に応答してデジタルキャリア信号を発生するアナログ - デ

ジタル変換器をさらに含み、前記包絡線検波器は前記デジタルキャリア信号に応答する、請求項 1 に記載のネットワーク受信機。

【請求項 3】

前記増幅されたキャリア信号に応答してデジタル I チャンネルキャリア信号およびデジタル Q チャンネルキャリア信号を発生するヒルベルト変換器をさらに含み、前記包絡線検波器は、前記デジタル I チャンネルキャリア信号および前記デジタル Q チャンネルキャリア信号に応答する、請求項 2 に記載のネットワーク受信機。

【請求項 4】

前記選択回路は、前記包絡線信号の中の電力パルスの持続時間を検出するためのキャリアアセス回路を含む、請求項 3 に記載のネットワーク受信機。

10

【請求項 5】

前記選択回路は、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間未満である場合に前記第 1 の利得設定を選択する、請求項 4 に記載のネットワーク受信機。

【請求項 6】

前記選択回路は、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間よりも大きい場合に前記第 2 の利得設定を選択する、請求項 5 に記載のネットワーク受信機。

【請求項 7】

前記包絡線信号は、前記 I チャンネルキャリア信号の平方と、前記 Q チャンネルキャリア信号の平方との和の平方根を表わす、請求項 6 に記載のネットワーク受信機。

20

【請求項 8】

前記第 1 の利得制御回路は複数の比較器を含み、各々の比較器は前記包絡線信号を複数の参照信号のうち 1 つと比較するよう構成され、前記第 1 の利得設定は、複数の利得設定の各々を反復的にテストする際に少なくとも 1 つの比較器の飽和を検出することにより決定される、請求項 7 に記載のネットワーク受信機。

【請求項 9】

前記第 2 の利得制御回路は、前記包絡線信号を表わす対数信号を発生する対数ルックアップテーブルと、前記対数信号を参照信号と比較して差信号を発生する比較器と、前記差信号をループ利得定数で乗じて積を発生する乗算器と、前記積を積分して前記第 2 の利得設定を発生する積分器とを含む、請求項 8 に記載のネットワーク受信機。

30

【請求項 10】

前記ループ利得定数は、検出された電力パルスの第 1 の部分のためには或る大きな値、検出された電力パルスの第 2 の部分のためにはより小さな値、および検出された電力パルスの残りの持続時間のためには 0 となるよう選択される、請求項 9 に記載のネットワーク受信機。

【請求項 11】

ネットワーク媒体から変調キャリア信号を受信するよう構成された受信機において、増幅されたキャリア信号を発生する入力増幅器のための利得設定を決定する方法であって、

a) 前記増幅されたキャリア信号の電力を表わす前記増幅されたキャリア信号から包絡線信号を発生するステップと、

40

b) 前記包絡線信号に応答して第 1 の利得設定を決定するステップとを含み、前記第 1 の利得設定はパルス位置変調キャリア信号を受信するために選択され、前記方法はさらに

c) 前記包絡線信号に応答して第 2 の利得設定を決定するステップを含み、前記第 2 の利得設定は直交振幅変調キャリア信号を受信するために選択され、前記方法はさらに

d) 前記変調キャリア信号がパルス位置変調キャリアであるか、または直交振幅変調キャリアであるかを判断するステップと、

e) 前記変調キャリア信号がパルス位置変調キャリアであると判断された場合に前記入力増幅器の利得を前記第 1 の利得設定に設定し、前記変調キャリア信号が直交振幅変調

50

キャリアであると判断された場合に前記入力増幅器利得を前記第 2 の利得設定に設定するステップとを含む、方法。

【請求項 1 2】

前記増幅されたキャリア信号をデジタルキャリア信号へと変換するステップをさらに含み、前記包絡線信号は前記デジタルキャリア信号から発生される、請求項 1 1 に記載の方法。

【請求項 1 3】

前記デジタルキャリア信号から I チャネル信号および Q チャネル信号を発生するステップをさらに含み、前記包絡線信号は前記 I チャネル信号および前記 Q チャネル信号から発生される、請求項 1 2 に記載の方法。

10

【請求項 1 4】

前記入力増幅器の利得を設定する前記ステップは、前記包絡線信号の中の電力パルスの持続時間を検出するステップを含む、請求項 1 3 に記載の方法。

【請求項 1 5】

電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間未満である場合に前記入力増幅器の利得は前記第 1 の利得設定に設定される、請求項 1 4 に記載の方法。

【請求項 1 6】

電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間よりも大きい場合に前記入力増幅器の利得は前記第 2 の利得設定に設定される、請求項 1 5 に記載の方法。

20

【請求項 1 7】

前記包絡線信号は、前記 I チャネル信号の平方と前記 Q チャネル信号の平方との和の平方根を表わす、請求項 1 6 に記載の方法。

【請求項 1 8】

前記第 1 の利得設定は、前記包絡線信号を複数の参照レベルと比較し、複数の利得設定の各々を、少なくとも 1 つの参照レベルで飽和が生じているかどうかに関し反復的にテストして前記第 1 の利得設定を決定することにより決定される、請求項 1 7 に記載の方法。

【請求項 1 9】

30

前記第 2 の利得設定は、前記包絡線信号を、前記包絡線信号を表わす対数信号に変換し、前記対数信号を参照レベルと比較して差を求め、前記差をループ利得定数で乗じて積を求め、前記積を積分して前記第 2 の利得設定を決定することにより決定される、請求項 1 8 に記載の方法。

【請求項 2 0】

前記ループ利得定数は、検出された電力パルスの第 1 の部分のためには或る大きな値、検出された電力パルスの第 2 の部分のためにはより小さな値、および検出された電力パルスの残りの持続時間のためには 0 となるよう選択される、請求項 1 9 に記載の方法。

【請求項 2 1】

ネットワーク媒体を介して別のネットワーク送受信機から変調キャリア信号を受信するよう構成されたネットワーク受信機であって、

40

a) 複数の増幅器利得設定のうち 1 つに従い、受信された変調キャリア信号を増幅し、増幅されたキャリア信号を出力するための入力増幅器と、

b) 第 1 の変調方法に従って変調されたキャリア信号に基づき、第 1 の増幅器利得設定を与えるための第 1 の利得制御回路と、

c) 第 2 の変調方法に従って変調されたキャリア信号に基づき、第 2 の増幅器利得設定を与えるための第 2 の利得制御回路と、

d) 前記キャリア信号を分析し、前記キャリア信号が前記第 1 の変調方法に従って変調されたか、または前記第 2 の変調方法に従って変調されたかを自動的に識別し、利得制御信号を前記入力増幅器に与えて、選択回路によって識別される前記変調方法に基づき前

50

記第 1 の増幅器利得設定または前記第 2 の増幅器利得設定で前記キャリア信号を増幅するための、選択回路とを含み、前記選択回路は前記包絡線信号の中の電力パルスの持続時間を検出するための包絡線検波回路を含み、前記選択回路は、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間未満である場合に、前記第 1 の増幅器利得設定を前記入力増幅器に結合する利得制御信号を与える、ネットワーク受信機。

【請求項 2 2】

前記選択回路は、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間よりも大きい場合に、前記第 2 の増幅器利得設定を前記入力増幅器に結合する利得制御信号を与える、請求項 2 1 に記載のネットワーク受信機。

【発明の詳細な説明】

10

【0001】

【発明の分野】

この発明は一般的にネットワークインターフェイスに関し、より特定的には、ネットワーク媒体に接続されたネットワークステーション間のデータ伝送を制御するためのシステムと、データネットワークにおいて複数の信号フォーマットのための入力利得を調整するための装置および方法とに関するものである。

【0002】

【発明の背景】

さまざまな種類のデジタルデータをコンピュータ間で伝送することが重要性を増し続けている。このようなデジタルデータを伝送する一般的な方法は、デジタルデータを低周波のベースデータ信号に符号化するステップと、ベースデータ信号を高周波のキャリア信号上に変調するステップとを含む。次に高周波のキャリア信号は、ネットワークケーブル媒体にわたって、RF 信号、変調された光照射、またはその他のネットワーク媒体を介し、遠隔の計算ステーションへと送信される。

20

【0003】

高周波のキャリア信号は遠隔の計算ステーションで受信されて復調され、こうして最初のベースデータ信号が回復されることになる。ネットワーク媒体にわたってキャリア信号に歪が全く生じなければ、受信されたキャリアは位相、振幅、および周波数に関して送信されたキャリアと同一であり、これを公知の混合の技術を用い復調してベースデータ信号を回復できるはずである。次に、公知のサンプリングアルゴリズムを用いてベースデータ信号をデジタルデータへと回復できるはずである。

30

【0004】

しかしながら、ネットワークトポロジーは高周波キャリア信号を歪める傾向にあり、これは、数々の分岐接続およびこれら分岐の異なる長さが、伝送されたキャリアの数々の反射を引起こすことによる。高周波のキャリアはさらに、ケーブル媒体付近で動作する電気機器により引起こされるスプリアス雑音によって歪められる。これらの問題は、家庭用電話配線をネットワークケーブル媒体として用いたネットワークにおいてより顕著となるが、これは、数々の分岐および接続は典型的には、3 - 3 . 4 キロヘルツの周波数の単純旧式電話システム POTS 信号の伝送用に設計されたものであり、7 メガヘルツのオーダの高周波キャリア信号の伝送用に設計されたものではないからである。さらにまた、高周波キャリア信号は、ネットワークケーブルを利用している POTS のオンフック雑音パルスおよびオフフック雑音パルスによるターンオン過渡によってもまた歪められる。

40

【0005】

このように高周波キャリア信号の周波数、振幅および位相が歪むことは、ネットワークの性能を低下させ、よりデータレートの高いネットワークの設計を妨げる傾向にあり、設計者に対し変調技術およびデータ回復技術を絶えず向上させてデータレートを向上させることを要求する。たとえば HPNA 1 . 0 規格の下ではキャリアのパルス位置変調 (PPM) を用いて 1 メガビットのデータレートが達成され、一方でより最近の 2 . 0 規格は、周波数分散直交振幅変調 (QAM) を利用する複雑な変調方式を用いて 10 メガビットのデータレートを達成する。

50

【 0 0 0 6 】

規格の進歩およびデータレートが増加に関連する 1 つの問題は、H P N A の例におけるように、変調技術が同じでないことである。このため、旧版との互換性は、より新しいシステムの設計に固有のものとはならない。たとえば H P N A システムにおいて、旧版との互換性を保とうとすれば、より新しい 2 . 0 式受信機は、1 . 0 規格に従う P P M 変調キャリアと、2 . 0 規格に従う周波数分散 Q A M 変調キャリアとの両方を復調できなければならない。このため、受信機における機能の多くを、P P M 用の 1 回路と Q A M 用の 1 回路との 2 つの別個の回路において実現しなければならず、受信機のコストおよび複雑さを増加させる。

【 0 0 0 7 】

たとえば、典型的に受信機は変調キャリア信号をサンプリングし、或るサンプリング周波数で生じる一連のサンプルを発生させるための、A / D 変換器を含む。これら一連のサンプルは、典型的にデジタル信号プロセッサ (D S P) 上で実現される受信機回路の残りへと入力される。

【 0 0 0 8 】

信号パラメータが A / D 変換器のダイナミックレンジ内にあるよう A / D 変換器が保証するのに先立ち、増幅器がその利得設定に従い信号を調節する。典型的に増幅器の利得は、閉ループフィードバックシステムを用いて設定される。1 つの問題は、P P M 変調キャリア信号と Q A M 変調キャリア信号との電力包絡線が著しく異なることに存する。より具体的には、P P M 変調キャリア上の電力は 3 μ s e c のオーダの短いパルスで生じ、Q A M 変調キャリア上の電力は伝送フレーム全体にわたる連続的なものである。パルス化した電力の環境で入力利得を設定するのに用いられ得るフィードバック回路は、連続的な電力の環境で入力利得を設定するのに用いられ得るフィードバック回路と根本的に異なる。このため、P P M 信号と Q A M 信号との両方のための急速利得調整に対処するためには複雑なフィードバック回路が必要となる。このような回路は受信機のサイズおよびコストを著しく増加させるであろう。

【 0 0 0 9 】

したがって、サイズおよびコストの低減という業界で認知された目標に基づき、複数の変調技術を用いて変調された変調キャリア信号を受信できる受信機において増幅器のための入力利得を調整するための装置および方法が必要とされている。

【 0 0 1 0 】

【 発明の概要 】

この発明の第 1 の局面は、ネットワーク媒体を介して別のネットワーク送受信機から変調キャリア信号を受信するよう構成されたネットワーク受信機を提供することである。ネットワーク受信機は、a) 受信された変調キャリア信号を複数の増幅器利得設定の 1 つに従い増幅し、増幅されたキャリア信号を出力するための入力増幅器と、b) 増幅されたキャリア信号にตอบสนองして包絡線信号を出力するよう構成された包絡線検波器と、c) 包絡線信号にตอบสนองして第 1 の利得設定を選択するよう構成された第 1 の利得制御回路とを含み、第 1 の利得設定はパルス位置変調キャリア信号を受信するのに最適であり、ネットワーク受信機はさらに、d) 包絡線信号にตอบสนองして第 2 の利得制御設定を選択するよう構成された第 2 の利得制御回路を含み、第 2 の利得設定は直交振幅変調信号を受信するのに最適であり、ネットワーク受信機はさらに、e) 包絡線信号がパルス位置変調キャリアを表わすのか、または振幅変調キャリアを表わすのかを判断し、増幅器利得設定をそれぞれ第 1 の利得設定または第 2 の利得設定に設定するよう構成された選択回路を含む。

【 0 0 1 1 】

ネットワーク受信機はさらに、増幅されたキャリア信号にตอบสนองしてデジタルキャリア信号を発生するアナログ - デジタル変換器と、増幅されたキャリア信号にตอบสนองしてデジタル I チャネルキャリア信号およびデジタル Q チャネルキャリア信号を発生するヒルベルト変換器とを含むことができ、包絡線検波器は、I チャネルキャリア信号および Q チャネルキャリア信号にตอบสนองする。

【 0 0 1 2 】

選択回路は、包絡線信号中の電力パルスの持続時間を検出するためのキャリアセンス回路を含み、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間未満である場合に第 1 の利得設定を選択し、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間よりも大きい場合に第 2 の利得設定を選択することができる。

【 0 0 1 3 】

包絡線信号は、I チャネルキャリア信号の平方と、Q チャネルキャリア信号の平方との和の平方根を表わし得る。第 1 の利得制御回路は複数の比較器を含むことができ、各々の比較器は包絡線信号を複数の参照信号のうち 1 つと比較するよう構成され、第 1 の利得設定は、複数の利得設定の各々を反復的にテストする際に少なくとも 1 つの比較器の飽和を検出することにより決定される。第 2 の利得制御回路は、包絡線信号を表わす対数信号を発生する対数ルックアップテーブルと、対数信号を参照信号と比較して差信号を発生する比較器と、差信号をループ利得定数で乗じて積を発生する乗算器と、積を積分して第 2 の利得設定を発生する積分器とを含み得る。ループ利得定数は、検出された電力パルスの第 1 の部分のためには或る大きな値、検出された電力パルスの第 2 の部分のためにはより小さな値、および検出された電力パルスの残りの持続時間のためには 0 となるよう選択され得る。

【 0 0 1 4 】

この発明の第 2 の局面は、ネットワーク媒体から変調キャリア信号を受信するよう構成された受信機において、増幅されたキャリア信号を発生する入力増幅器のための利得設定を決定する方法を提供することである。この方法は、a) 増幅されたキャリア信号電力を表わす増幅されたキャリア信号から包絡線信号を発生するステップと、b) 包絡線信号にตอบสนองして第 1 の利得設定を決定するステップとを含み、第 1 の利得設定はパルス位置変調キャリア信号を受信するために選択され、この方法はさらに、c) 包絡線信号にตอบสนองして第 2 の利得設定を決定するステップを含み、第 2 の利得設定は直交振幅変調キャリア信号を受信するために選択され、この方法はさらに、d) 変調キャリア信号がパルス位置変調キャリアであるのか、または直交振幅変調キャリアであるのかを判断するステップと、e) 変調キャリア信号がパルス位置変調キャリアであると判断された場合に入力増幅器利得を第 1 の利得設定に設定し、変調キャリア信号が直交振幅変調キャリアであると判断された場合に入力増幅器利得を第 2 の利得設定に設定するステップとを含み得る。

【 0 0 1 5 】

この方法はさらに、増幅されたキャリア信号をデジタルキャリア信号へと変換するステップと、デジタルキャリア信号から I チャネル信号および Q チャネル信号を発生するステップとを含むことができ、I チャネル信号および Q チャネル信号から包絡線信号が発生される。

【 0 0 1 6 】

入力増幅器の利得を設定するステップは、包絡線信号の中の電力パルスの持続時間を検出するステップと、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間未満である場合に入力増幅器利得を第 1 の利得設定に設定するステップと、電力パルスの持続時間がパルス位置変調電力パルスの持続時間のオーダの持続時間よりも大きい場合に入力増幅器利得を第 2 の利得設定に設定するステップとを含み得る。包絡線信号は、I チャネル信号の平方と Q チャネル信号の平方との和の平方根を表わし得る。

【 0 0 1 7 】

第 1 の利得設定は、包絡線信号を複数の参照レベルと比較し、複数の利得設定の各々を、少なくとも 1 つの参照レベルで飽和が生じているかどうかに関し反復的にテストして第 1 の利得設定を決定することにより決定され得る。第 2 の利得設定は、包絡線信号を、包絡線信号を表わす対数信号に変換し、対数信号を参照レベルと比較して差を求め、この差をループ利得定数で乗じて積を求め、この積を積分して第 2 の利得設定を決定することにより決定され得る。ループ利得定数は、検出された電力パルスの第 1 の部分のためには或る

大きな値、検出された電力パルスの第2の部分のためにはより小さな値、および検出された電力パルスの残りの持続時間のためには0となるよう選択され得る。

【0018】

【好ましい実施例の説明】

次に、図面を参照しながらこの発明を詳細に説明する。図面においては、同じ参照番号は全体を通じて同じ要素を示すのに用いられる。

【0019】

図1は、燃対ネットワーク媒体を用いた家庭における環境で実現される、この発明の実施例に従うローカルエリアネットワーク10の図である。図1に示すように、ネットワーク10はネットワークステーション12(a) - 12(c)を含み、これらはそれぞれRJ-11電話ジャック14(a) - 14(c)を介して電話回線(燃対)配線18に接続される。電話16がRJ-11電話ジャック14(d)に接続され、ネットワーク装置12(a) - 12(c)がネットワークデータの通信を行なっている間でも通話を続けることができる。

【0020】

図1に示すように、各々のネットワーク装置12は、パーソナルコンピュータ、プリンタ、サーバ、またはその他の民生用情報機器であることができ、各々のネットワーク装置は、ネットワーク媒体18を介し他のネットワーク装置12(a) - 12(c)と通信を行なうための送受信機13(a) - 13(c)をそれぞれ含む。

【0021】

ネットワーク装置12(a) - 12(c)の各々は、ネットワークデータで変調されたキャリア信号を含むアナログネットワーク信号を伝送することにより通信を行なう。ネットワーク装置12(a) - 12(c)の一部はパルス位置変調(PPM)を利用でき、ネットワークデータは離散的な帯域制限されたパルスを利用したキャリア上で変調される。ネットワーク装置12(a) - 12(c)の別の部分はPPM変調または直交振幅変調(QAM)を選択的に利用でき、ネットワークデータは、複雑な符号化コンステレーションに従いキャリアの振幅と位相との両方を変化させることによりキャリア上で変調される。好ましい実施例においてPPM変調は、カリフォルニア州、サニイベイル(Sunnyvale, California)のアドバンスド・マイクロ・デバイシズ・インコーポレイテッド(Advanced Micro Devices, Inc.)社を含むネットワーク設備プロバイダの企業共同体によって公表されているホーム・フォンライン・ネットワーク・アライアンス(Home Phoneline Network Alliance)(HPNA)1.0規格に準拠して1メガビットのデータレートに備えるものであり、QAM変調はHPNA2.0規格に準拠して10メガビットのデータレートに備える。このため、PPM変調のみが可能であるネットワーク装置12とその他のあらゆる装置との間のデータ通信はPPM変調キャリアを利用することが認められるであろう。しかしながらPPM変調とQAM変調との両方が可能である2つの装置間のデータ通信は、より早いQAM変調キャリアのデータレートを利用することになる。したがって受信ネットワーク装置においては、PPMとQAMとの両方が可能である送受信機13(a) - 13(c)は、PPM変調キャリアとQAM変調キャリアとの両方を利用したデータを受信できなければならない、これは、このようなキャリアの各々の存在を検出することと、このようなキャリアの各々を区別することと、このようなキャリアの各々を受信および復調することとを含むことが認められるであろう。

【0022】

さらに、HPNA1.0装置とHPNA2.0装置との両方を含むネットワーク10において装置12(a) - 12(c)間の通信を容易にするために、互換性モード(CM)と呼ばれる第3の動作モードが存在する。互換性モードフレームは、QAM変調データのすぐ前にあるPPM変調ヘッダを利用する。送受信機13(a) - 13(c)はさらに、PPMフレームと互換性モードフレームとを区別して各々を適当に受信できなければならない。

【0023】

上で論じたように、PPMを利用して変調されたキャリアの電力包絡線と、QAMを用いて変調されたキャリアの電力包絡線とは根本的に異なる。図2aを参照して、PPM変調キャリア20の電力包絡線は複数の別個の電力パルス22(a) - 22(c)を含み、各フレーム内でこれらパルスは電力休止24(a) - 24(c)により分離される。図2bを参照して、QAM変調キャリア26の電力包絡線は、フレーム間に生じる電力休止30を有するフレーム28の持続時間中の連続的な電力キャリアを含む。

【0024】

さらに、先に論じたように、ネットワーク媒体の配線トポロジー(図1)は著しい歪を引起し、このため信号の強さが著しく変動し、受信されたキャリア信号に複数の局所化した極大値および極小値が生じる恐れがある。送受信機13(a) - 13(c)の各々にある各々の受信機15(a) - 15(c)は、キャリアの存在の検出、およびQAM変調キャリアとPPM変調キャリアとの区別に加え、ネットワークデータ受信時に上のような歪に対処しなければならない。受信されたアナログ変調キャリアがA/D変換器でサンプリングされてこのようなキャリアのデジタル表現を発生するデジタル環境で実現される受信機15(a) - 15(c)においては、上のような歪への対処は、入力増幅器を利用してキャリア信号を増幅し、こうしてA/D変換器のダイナミックレンジを適当に利用することを含む。

【0025】

図3を参照して、入力増幅器34の利得を設定してA/D変換器38のダイナミックレンジをいっぱい利用するのに用いられ得る回路32が示される。動作において、入力増幅器34は受信された信号36を利得設定35に基づき増幅する。次に、増幅された信号37はA/D変換器38に入力される。A/D変換器は増幅された信号37をサンプリングし、変調キャリアを表わす一連のデジタルサンプル値を発生するよう機能する。次に、デジタルサンプル値はヒルベルト変換器40に入力され、これは公知の技術を用いてデジタルサンプル値からのIチャネル信号42(I)とQチャネル信号42(Q)とを分離するよう機能する。Iチャネル信号42(I)およびQチャネル信号42(Q)は包絡線検波器44に入力され、これは公知の技術を利用して $I^2 + Q^2$ の和の平方根を算出し、これを表わす包絡線信号46を発生する。

【0026】

Iチャネル信号42(I)およびQチャネル信号42(Q)はさらに、線41(I)および線41(Q)上のQAM変調データを回復するための受信機(図示せず)に結合され、一方で包絡線信号46はPPM変調データを回復するための受信機(図示せず)に結合される。

【0027】

包絡線信号46はさらに、QAM自動利得制御(QAM AGC)回路48とPPM自動利得制御(PPM AGC)回路50との各々にも結合される。QAM AGC回路48はQAM利得値(QAM Rx Gain)を発生するよう機能し、一方でPPM AGC回路50はPPM利得値(PPM Rx Gain)を発生するよう機能する。マルチプレクサ52は、受信された信号36を線61上の利得選択信号に従い増幅するために、QAM Rx GainとPPM Rx Gainとのうちいずれを用いるかを選択するよう動作する。マルチプレクサ52からの選択された利得信号、QAM Rx GainまたはPPM Rx Gainのいずれかは、対数D/A変換器54に入力され、これはアナログ利得信号35を発生し、これが入力増幅器34の利得を設定する。

【0028】

包絡線信号46はさらにローパスフィルタ56にも入力され、これはフィルタ処理された包絡線信号を発生し、これが今度は利得選択回路58に結合されるが、この利得選択回路は、PPMフレーム、QAMフレームおよび互換性モードフレームの検出に従いQAM Rx GainまたはPPM Rx Gainを選択するためのものである。

【0029】

図4を参照して、利得選択回路58は典型的に、線57上のフィルタ処理された包絡線信

10

20

30

40

50

号を受信するためのスライサ 9 2 またはその他のしきい値検出器を含む。スライサ 9 2 はフィルタ処理された包絡線信号をしきい値と比較し、線 9 4 上にスライサ出力信号を発生し、この信号は、フィルタ処理された包絡線信号がしきい値以上である場合には論理 H であり、フィルタ処理された包絡線信号がしきい値未満の場合には論理 L である。

【 0 0 3 0 】

スライサ出力信号は一連の遅延要素 9 6 (a) - 9 6 (g) に逐次入力される。遅延要素 9 6 (a) - 9 6 (g) は各々がスライサ出力信号を 0 . 5 μ s e c だけ遅延させるよう機能する。スライサ 9 2 および遅延要素 9 6 (a) - 9 6 (g) の各々からのスライサ出力信号は、タップ線 1 0 0 (a) - 1 0 0 (h) を通じて論理回路 9 8 に入力される。

【 0 0 3 1 】

遅延要素 9 6 (a) - 9 6 (g) は各々がスライサ出力信号における 0 . 5 μ s e c の遅延を表わすので、スライサ出力信号が 3 μ s e c の持続時間だけ論理 H であり続ける場合、タップ線 1 0 0 (a) - 1 0 0 (h) により論理回路に入力される 6 つの逐次の遅延要素の出力が論理 H となることが理解されるであろう。

【 0 0 3 2 】

線 9 4 上のスライサ出力信号はさらにタイムアウト回路 1 0 2 にも結合される。タイムアウト回路 1 0 2 は線 6 3 上にタイムアウト信号を与え、これは、スライサ出力信号が論理 H から論理 L に遷移した後、3 . 5 μ s e c を超える期間キャリアが検出されなかったことを示すものである。

【 0 0 3 3 】

論理回路 9 8 は利得選択信号を線 6 1 上に発生するよう動作し、これは図 5 に示す利得選択ステートマシン 1 0 3 に従う P P M R x G a i n および Q A M R x G a i n を表わす。

【 0 0 3 4 】

図 5 のステートマシン図を参照して、1 0 4 は、利得選択信号が Q A M R x G a i n を表わす状態を表わし、状態 1 0 6 は、利得選択信号が P P M R x G a i n を表わす状態を表わす。

【 0 0 3 5 】

論理回路 9 8 が状態 1 0 4 にあるとき、検出されたパルス幅が 3 μ s e c 未満でない（たとえばタップ線 1 0 0 (a) - 1 0 0 (h) 上で 3 μ s e c の間パルスが検出されない、または連続的なパルスが検出される）限り、または、受信機によって互換性モードが線 6 0 上に示される限り、論理回路 9 8 はループ 1 1 2 を通じて状態 1 0 4 にとどまる。これに対応して、検出されたパルス幅が 3 μ s e c 未満であり、かつ線 6 0 上に互換性モードが示されない場合、ステートマシン 1 0 3 は遷移 1 1 4 を通じて状態 1 0 6 へと遷移する。

【 0 0 3 6 】

ステートマシン 1 0 3 は、P P M モードが受信機からの線 6 0 上に示される限り、ループ 1 0 8 を通じて状態 1 0 6 にとどまることになる。これに対応して、P P M モードが受信機からの線 6 0 上に示されなければ、ステートマシンは遷移 1 1 0 を通じて遷移し状態 1 0 4 へと戻る。

【 0 0 3 7 】

図 6 を参照して、C R S ステートマシンの例示の動作を示すタイミング図が示される。キャリア信号 1 1 6 は、P P M フレーム 1 1 8、Q A M フレーム 1 2 0、および互換性モードフレーム 1 2 2 を含み、互換性モードフレームは P P M ヘッドおよびこれに続く Q A M データから構成される。図 5 を参照して論じたように、利得選択信号 1 2 4 は、3 μ s e c 未満のパルスが検出されず、かつ互換性モードが示されない限り、Q R M R x G a i n 状態にとどまる。P P M フレーム 1 1 8 の始まりに近い遷移 1 2 6 は、3 μ s e c 未満の持続時間のパルスの検出時における P P M R x G a i n への遷移を示す。同様に、互換性モードフレーム 1 2 2 の始まりに近い遷移 1 3 0 は、3 μ s e c 未満の持続時間のパルスの検出時における P P M R x G a i n への遷移を表わす。しかしながら遷移 1 3 2

10

20

30

40

50

は、互換性モードが受信機により示されるとすぐに遷移しQAM利得に戻ることを表わす。受信機が遷移130前に互換性モードを検出しかつ示すことができる場合には、遷移130は生じないことが認められるであろう。

【0038】

PPMフレーム118の完了時に、QAM Rx Gainへの遷移128は遷移110（図5）と同時に生じる。

【0039】

図7を参照して、QAM AGC回路48を表わすブロック図が示される。包絡線信号46が対数ルックアップテーブル62に入力され、これは包絡線信号46の20Logを表わす対数信号を発生する。対数信号は次に比較器68により予め定められた参照レベル64と比較され、参照レベル64と対数信号との差は乗算器70においてループ利得定数67で乗じられ、積信号を発生する。積信号は次に積分器72に入力され、これが今度はQAM Rx Gain信号を発生する。積分器72は典型的に、当業者に公知のように、遅延要素74、フィードバック回路76、および加算器78を含む。

【0040】

ループ利得定数67はループ利得定数回路66により発生される値であり、ループ利得定数回路は以下のステートマシン規則に従うステートマシンとして機能する。

【0041】

フレームの最初の0.5μsecの間K1を選択（QAMキャリアが線60上に示される）

0.5μsecから1.5μsecまでK2を選択

1.5μsec後、フレームの終わりまで0（たとえば固定利得）を選択（線63上にタイムアウト信号）

図8を参照して、PPM AGC回路50を表わすブロック図が示される。包絡線信号46は4つの比較器82（a）- 82（d）のバンクに入力され、これら比較器の各々は包絡線信号46を4つの参照レベルRL（1）-（4）のうち1つと比較する。マイクロコントローラ80が比較器82（a）- 82（c）の各々からの値を受信し、これから各々の参照レベル信号RL（1）- RL（4）およびPPM Rx Gain信号を発生する。

【0042】

図8との関連で図9を参照して、マイクロコントローラ80の動作を示すフローチャートが示される。ステップ84において、マイクロコントローラ80はPPM Rx Gainを最大利得に設定し、参照レベルRL（1）- RL（4）の各々を予め定められた参照レベルに設定する。好ましい実施例では、Rx Gainは3ビット信号であり、こうして8つの可能な離散利得設定を表わし、ここで最大設定は2進数の111で表わされる。ステップ86でマイクロコントローラ80は、飽和があるかどうか、より具体的には、包絡線信号45が4つの参照レベルRL（1）- RL（4）のうち1つを一貫して上回っているかどうかを判断する。飽和が検出されると、ステップ88で利得が調整される。利得調整は、反復的なプロセスで最上位ビットから最下位ビットまで、正しい利得設定へと急速に収束するようにして達成される。マイクロコントローラ80によりキャリア上に検出される各PPMパルスにつき1つの反復が行われる。したがってステップ88において、利得は2進数の011に調整される。利得がステップ88で調整された後、ステップ90において、最適利得を選択するのに必要となり得る反復の最大数とカウンタが比較され、もしカウンタがより小さければ、これはステップ92でインクリメントされ、マイクロコントローラは利得調整を停止させ、こうして利得を固定する。ステップ86で飽和が検出されなければ、マイクロコントローラは直接ステップ86からステップ90に進む。

【0043】

上述の装置および方法は、ネットワーク環境で動作する受信機のための入力増幅器利得設定を選択するための単純化されたシステムを提供するものであり、ここで受信機は複数の変調技術を利用したデータを区別および受信しなければならないことが認められるであろう。

10

20

30

40

50

【 0 0 4 4 】

この発明を或る好ましい実施例に関して示しかつ説明したが、当業者がこの明細書を読みかつ理解すれば均等物および変形例に思い至ることは明らかである。たとえば、例示の実施例は PPM 変調および QAM 変調に向けられたものであるが、周波数変調、位相シフトキーイング、およびその他の変調技術が容易に代用される。さらに、例示の実施例は変調技術を区別するための包絡線検波器を利用するものであるが、区別のための他の技術が、選択された変調技術を利用して変調されたキャリア信号の特性を区別することに基づいて容易に用いられる。この発明はこのような均等物および変形例をすべて含み、前掲の特許請求の範囲の範囲内によってのみ限定される。

【図面の簡単な説明】

10

【図 1】 この発明の一実施例に従うローカルエリアネットワークのブロック図である。

【図 2 a】 この発明の一実施例に従うパルス位置変調キャリアの図である。

【図 2 b】 この発明の一実施例に従う直交振幅変調キャリアの図である。

【図 3】 この発明の一実施例に従う利得制御フィードバックループのブロック図である。

【図 4】 この発明の一実施例に従う利得選択回路のブロック図である。

【図 5】 図 4 の利得選択回路の動作を示すステートマシン図である。

【図 6】 図 5 のステートマシンの例示の動作を示す図である。

【図 7】 この発明の一実施例に従う、直交振幅変調キャリアのための増幅器利得設定を決定するのに用いられ得る利得制御回路のブロック図である。

20

【図 8】 この発明の一実施例に従う、パルス位置変調キャリアのための増幅器利得設定を決定するのに用いられ得る利得制御回路のブロック図である。

【図 9】 図 8 の回路で用いられ得るマイクロコントローラの動作を示すフローチャートである。

【図 1】

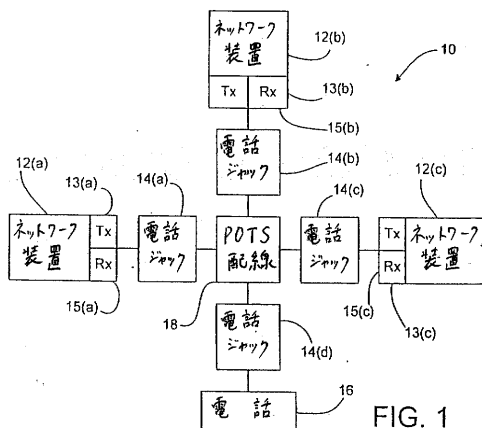


FIG. 1

【図 2 b】

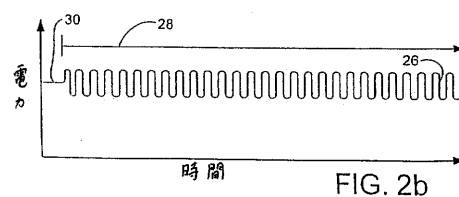


FIG. 2b

【図 2 a】

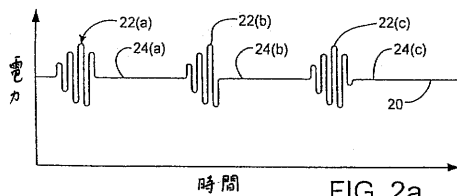


FIG. 2a

【図3】

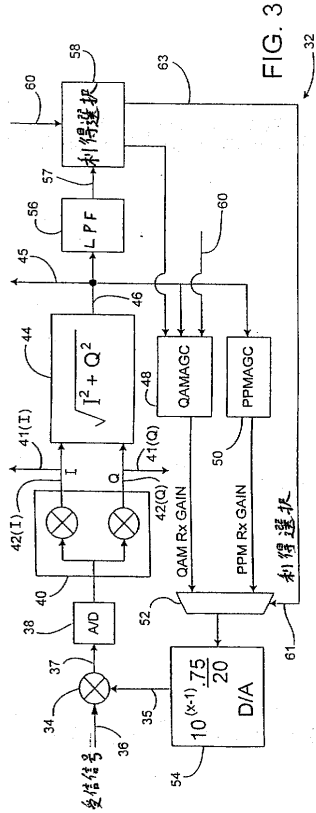


FIG. 3

【図4】

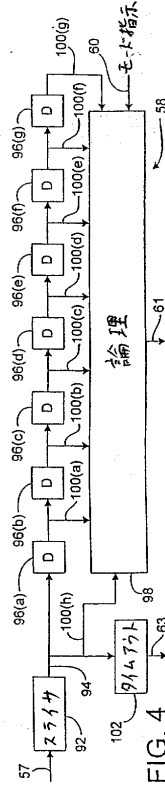


FIG. 4

【図5】

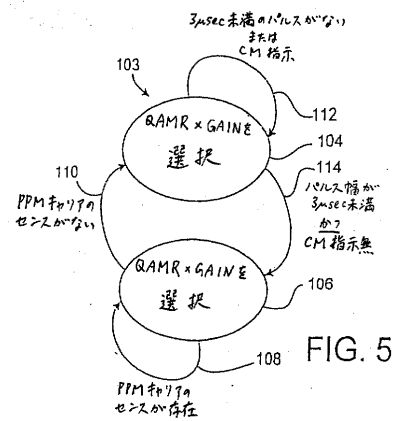


FIG. 5

【図6】

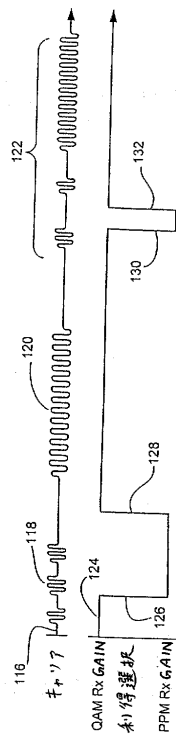
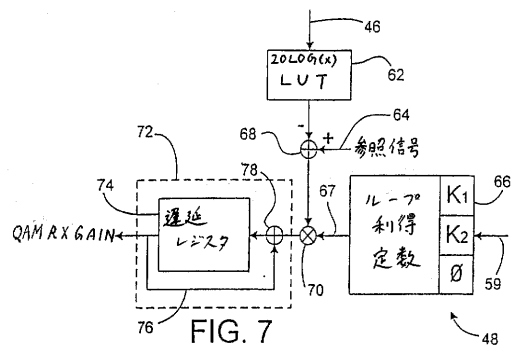
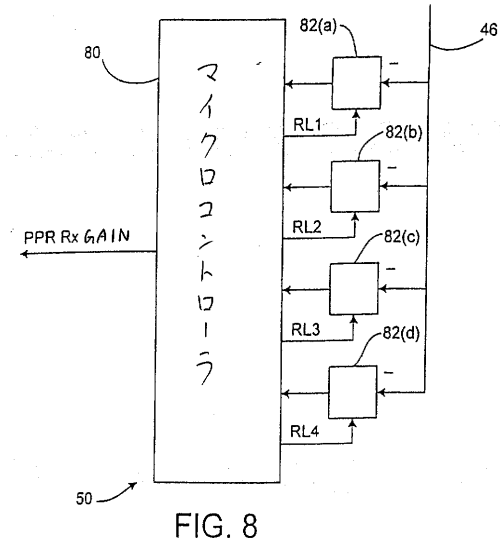


FIG. 6

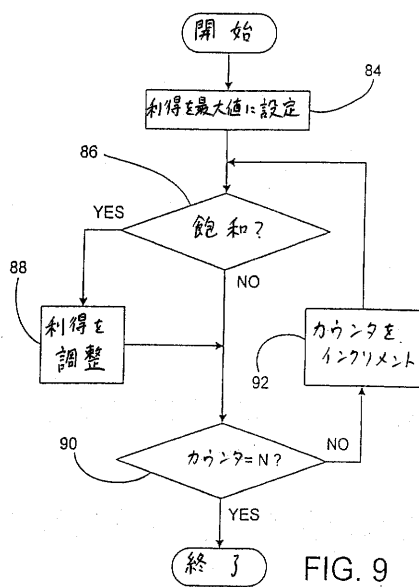
【図 7】



【図 8】



【図 9】



フロントページの続き

- (74)代理人 100083703
弁理士 仲村 義平
- (74)代理人 100096781
弁理士 堀井 豊
- (74)代理人 100098316
弁理士 野田 久登
- (74)代理人 100109162
弁理士 酒井 將行
- (72)発明者 ネイラー, コリン・ディ
アメリカ合衆国、9 4 0 8 7 カリフォルニア州、サニibel、オンタリオ・コート、6 9 1、
ナンバー・1

審査官 羽岡 さやか

- (56)参考文献 特開平9 - 2 0 0 2 8 6 (J P , A)
特開2 0 0 0 - 0 0 4 4 0 9 (J P , A)
特開平8 - 3 1 7 0 1 2 (J P , A)
特開2 0 0 0 - 1 3 4 2 7 1 (J P , A)
特開2 0 0 0 - 2 8 6 9 0 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H04L 27/00-27/38
H03G 3/20
H03G 3/30
H04B 1/16
H04B 1/18