

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年7月12日(12.07.2018)



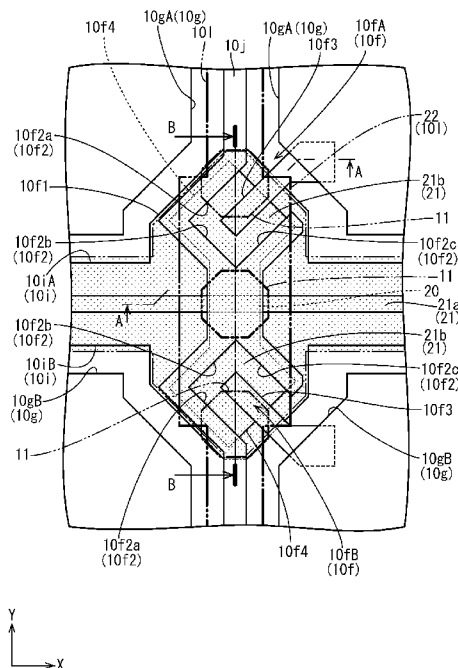
(10) 国際公開番号

WO 2018/128106 A1

- (51) 国際特許分類:
G02F 1/1333 (2006.01) G09F 9/30 (2006.01)
G02F 1/1368 (2006.01)
- (21) 国際出願番号: PCT/JP2017/046302
- (22) 国際出願日: 2017年12月25日(25.12.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-001129 2017年1月6日(06.01.2017) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5908522 大阪府堺市堺区匠町1番地 Osaka (JP).
- (72) 発明者: 吉田 昌弘(YOSHIDA Masahiro).
- (74) 代理人: 特許業務法人暁合同特許事務所(AKATSUKI UNION PATENT FIRM); 〒4600008 愛知県名古屋市中区栄二丁目1番1号 日土地名古屋ビル5階 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: CURVED DISPLAY PANEL

(54) 発明の名称: 湾曲表示パネル



(57) Abstract: A curved liquid crystal panel 10 has a display surface 10DS which curves about a curve axis CAX, and is equipped with: a pair of substrates 10a, 10b disposed in a manner such that their surfaces are mutually facing with a space therebetween; a first TFT 10fA provided to the array substrate 10b; a second TFT 10fB provided to the array substrate 10b and disposed so as to be adjacent to the first TFT 10fA with respect to a curving direction along the display surface 10DS and orthogonal to the curve axis CAX; and a spacer 11 which is provided to the CF substrate 10a and maintains the gap between the pair of substrates 10a, 10b by abutting the array substrate 10b side, and which is disposed in a manner overlapping at least either of the mutually adjacent first TFT 10fA and second TFT 10fB.

(57) 要約: 湾曲液晶パネル10は、表示面10DSが湾曲軸CAX周りに湾曲していて、互いの板面が間隔を空けて対向する形で配される一対の基板10a、10bと、アレイ基板10bに設けられる第1TFT10fAと、アレイ基板10bに設けられて第1TFT10fAに対して一湾曲軸CAXと直交し且つ表示面10DSに沿う湾曲方向について隣り合う形で配される第2TFT10fBと、CF基板10aに設けられてアレイ基板10b側に当接されることで一対の基板10a、10bの間の間隔を保持するスペーサ部11であって、互いに隣り合う第1TFT10fA及び第2TFT10fBの少なくともいずれか一方と重畳する形で配されるスペーサ部11と、を備える。

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：湾曲表示パネル

技術分野

[0001] 本発明は、湾曲表示パネルに関する。

背景技術

[0002] 従来、表示面が湾曲した液晶表示装置の一例として下記特許文献 1 に記載されたものが知られている。特許文献 1 に記載の液晶表示装置は、画素構造の長辺を表示面の湾曲方向に沿って配置し、対向基板側に、表示面の湾曲方向の長さ寸法を L 、アレイ基板の厚み寸法を T_1 、対向基板の厚み寸法を T_2 、アレイ基板と対向基板との間隙の寸法を d 、湾曲した表示面の曲率半径を R 、画素構造内に設けられる画素電極の長辺の長さ寸法を E としたとき、ブラックマトリクス開口部の湾曲方向の長さ寸法が、 $E - L \{ (T_1 / 2) + (T_2 / 2) + d \} / R$ 以下であるブラックマトリクスを設ける。

先行技術文献

特許文献

[0003] 特許文献1：特開 2009-150982 号公報

[0004] (発明が解決しようとする課題)

ところで、上記した特許文献 1 に記載された液晶表示装置では、アレイ基板と対向基板との間の間隔、つまりセルギャップを保持するために球状の樹脂製スペーサ剤を使用しているが、球状の樹脂製スペーサ剤以外にも柱状のフォトスペーサを用いる場合がある。この柱状のフォトスペーサは、例えば対向基板側に設けられた場合には、その先端部がアレイ基板に当接されることで、セルギャップを保持するものとされる。ところが、表示面が湾曲されると、アレイ基板に対するフォトスペーサの当接位置にばらつきが生じてしまい、それに起因してセルギャップが不均一化し、結果として表示不良が生じるおそれがあった。

発明の概要

[0005] 本発明は上記のような事情に基づいて完成されたものであって、表示不良の発生を抑制することを目的とする。

[0006] (課題を解決するための手段)

本発明の湾曲表示パネルは、画像を表示する表示面が少なくとも一湾曲軸周りに湾曲した湾曲表示パネルであって、互いの板面が間隔を空けて対向する形で配される一对の基板と、前記一对の基板のうちの一方の基板に設けられる第1スイッチング素子と、前記一方の基板に設けられて前記第1スイッチング素子に対して前記一湾曲軸と直交し且つ前記表示面に沿う湾曲方向について隣り合う形で配される第2スイッチング素子と、前記一对の基板のうちの他方の基板に設けられて前記一对の基板の間の間隔を保持するスペーサ部であって、互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子の少なくともいずれか一方と重畳する形で配されるスペーサ部と、を備える。

[0007] このようにすれば、湾曲した表示面には、第1スイッチング素子及び第2スイッチング素子の駆動に基づいて画像が表示される。互いの板面が間隔を空けて対向する一对の基板のうちの他方の基板に設けられたスペーサ部によって一对の基板の間の間隔を保持することができる。ここで、一方の基板に対するスペーサ部の位置は、当該湾曲表示パネルが一湾曲軸周りに湾曲されることに起因して湾曲方向についてばらつき得るものとされ、それに起因してスペーサ部によって保持される一对の基板間の間隔にもばらつきが生じるおそれがある。

[0008] その点、一方の基板には、第1スイッチング素子に対して湾曲方向について隣り合う形で配される第2スイッチング素子が設けられており、これら第1スイッチング素子及び第2スイッチング素子の少なくともいずれか一方に対してスペーサ部が重畳する形で配されている。これにより、当該湾曲表示パネルが一湾曲軸周りに湾曲されることに起因して一方の基板に対するスペーサ部の位置が湾曲方向についてばらついても、スペーサ部が第1スイッチング素子及び第2スイッチング素子のいずれに対しても非重畳の配置となる

事態が生じ難く、スペーサ部が第1スイッチング素子及び第2スイッチング素子のいずれかと重畳する配置となる確実性が高いものとされる。従って、一方の基板において第1スイッチング素子及び第2スイッチング素子と重畳する領域と、第1スイッチング素子及び第2スイッチング素子とは非重畳となる領域と、の間に段差が生じていても、スペーサ部によって保持される一対の基板の間の間隔にばらつきが生じ難くなって安定化するので、表示面に表示される画像にムラが生じ難くなる。

[0009] 本発明の実施態様として、次の構成が好ましい。

(1) 前記スペーサ部は、前記表示面の面内に複数が分散して配されており、複数の前記スペーサ部のうち、前記湾曲方向について前記一湾曲軸に最も近い位置に配される前記スペーサ部は、前記一方の基板のうち、互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子の中間に位置する。このようにすれば、表示面の面内に分散して配される複数のスペーサ部によって一対の基板の間の間隔が良好に保持される。複数のスペーサ部のうち、湾曲方向について一湾曲軸に最も近い位置に配されるスペーサ部は、当該湾曲表示パネルが湾曲される前と後とで一方の基板に対する位置が湾曲方向について殆ど変化することがなく、仮に変化が生じたとしてもその変化量は最小とされる。そして、この湾曲方向について一湾曲軸に最も近い位置に配されるスペーサ部が、一方の基板のうち、互いに隣り合う第1スイッチング素子及び第2スイッチング素子の中間に位置しているので、一湾曲軸に対する湾曲方向についての各スペーサ部の配置に応じて一方の基板に対する位置が変化しても、第1スイッチング素子及び第2スイッチング素子の少なくともいずれか一方と重畳する確実性が高いものとなる。これにより、複数のスペーサ部によって保持される一対の基板の間の間隔がよりばらつき難くなる。

[0010] (2) 互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子は、間に間隔を空けて配されていて、その間隔が前記スペーサ部における前記湾曲方向についての寸法よりも小さい。互いに隣り合う第1スイッチ

ング素子と第2スイッチング素子との間となる部分は、第1スイッチング素子及び第2スイッチング素子に対して段差状をなしている。スペーサ部が第1スイッチング素子と第2スイッチング素子との間となる部分に対して重畳する配置となった場合でも、スペーサ部の一部については第1スイッチング素子及び第2スイッチング素子の少なくともいずれか一方に対して重畳する配置となる。従って、スペーサ部による間隔保持機能が適切に発揮され、もって一对の基板間の間隔がよりばらつき難くなる。

[0011] (3) 前記第1スイッチング素子及び前記第2スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャンネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャンネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、前記チャンネル部を介して接続される前記ソース電極及び前記ドレイン電極は、その間隔が前記スペーサ部における前記湾曲方向についての寸法よりも小さい。このようにすれば、ソース電極に供給された画像信号は、半導体材料からなるチャンネル部を介してドレイン電極へと供給される。チャンネル部を介して接続されるソース電極とドレイン電極との間となる部分は、ソース電極及びドレイン電極に対して段差状をなしている。スペーサ部がソース電極とドレイン電極との間となる部分に対して重畳する配置となった場合でも、スペーサ部の一部についてはソース電極とドレイン電極との少なくともいずれか一方に対して重畳する配置となる。従って、スペーサ部による間隔保持機能が適切に発揮され、もって一对の基板間の間隔がよりばらつき難くなる。

[0012] (4) 前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第1スイッチング素子に接続される第1配線部と、前記第1配線部に並行する形で延在して前記第1配線部との間に前記湾曲方向について間隔を空けて隣り合う形で配されるとともに前記第2スイッチング素子に接続される第2配線部と、前記第1配線部及び前記第2配線部に並行する形で延在し前記第1配線部と前記第2配線部との双方に跨る形で配される配線間遮光部と

、が設けられている。このようにすれば、第1スイッチング素子及び第2スイッチング素子には、第1配線部及び第2配線部を介して信号が供給される。湾曲方向について第1配線部と第2配線部との間となる部分は、第1配線部及び第2配線部に並行する形で延在してそこから光漏れが生じるおそれがある。この光漏れは、例えば当該湾曲表示パネルを液晶表示装置に用いた場合には、ノーマリホワイトモードで顕著であるが、ノーマリブラックモードにおいても、生じる可能性がある。ここで、上記のように配線間遮光部は、第1配線部及び第2配線部に並行する形で延在し第1配線部と第2配線部との双方に跨る形で配されているから、第1配線部と第2配線部との間となる部分から光が漏れ難くなる。また、仮に他方の基板側に上記と同様の配線間遮光部を設けるようにした場合に比べると、開口率を高く保つことができる。

[0013] (5) 前記一方の基板には、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合う形で配されて前記第1スイッチング素子に接続される第1画素電極と、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合う形で配されて前記第2スイッチング素子に接続される第2画素電極と、前記第1画素電極及び前記第2画素電極に対して絶縁膜を介して重畳する形で配されて基準電位が供給される共通電極と、が設けられており、前記配線間遮光部は、遮光性及び導電性を有する材料からなり、前記共通電極に接する形で配されている。このようにすれば、第1画素電極及び第2画素電極は、第1スイッチング素子及び第2スイッチング素子の駆動に基づいてそれぞれ充電される。基準電位が供給された共通電極と第1画素電極及び第2画素電極の間には、第1画素電極及び第2画素電極に充電された電圧値に基づく電位差が生じ、その電位差に基づいて表示面に所定の階調の表示がなされる。第1配線部及び第2配線部に並行する形で延在する配線間遮光部は、遮光性及び導電性を有する材料からなり、共通電極に接する形で配されているので、共通電極の低抵抗化を図ることができる。これにより、共通電極が基準電位に安定的に保たれるので、

シャドウイングなどの表示不良の発生が抑制される。

[0014] (6) 前記第1スイッチング素子及び前記第2スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャンネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャンネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、前記一方の基板には、前記ソース電極と前記ドレイン電極との双方に跨る形で配される一方側電極間遮光部が設けられている。このようにすれば、ソース電極に供給された画像信号は、半導体材料からなるチャンネル部を介してドレイン電極へと供給される。一方の基板に設けられた一方側電極間遮光部は、ソース電極とドレイン電極との双方に跨る形で配されているから、ソース電極とドレイン電極との間となる部分に位置する半導体材料からなるチャンネル部に外光が照射されるのを抑制することができる。これにより、各スイッチング素子の特性変動、特にオフ状態とされた各スイッチング素子において生じ得るリーク電流を低減できる。

[0015] (7) 前記第1スイッチング素子及び前記第2スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャンネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャンネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、前記他方の基板には、前記ソース電極と前記ドレイン電極との双方に跨る範囲に対して重畳する形で他方側電極間遮光部が設けられている。このようにすれば、ソース電極に供給された画像信号は、半導体材料からなるチャンネル部を介してドレイン電極へと供給される。他方の基板に設けられた他方側電極間遮光部は、ソース電極とドレイン電極との双方に跨る範囲と重畳する形で配されているから、ソース電極とドレイン電極との間となる部分に位置する半導体材料からなるチャンネル部に外光が照射されるのを抑制することができる。これにより、各スイッチング素子の特性変動、特にオフ状態とされた各スイッチング素子において生じ得るリーク電流を低減できる。

[0016] (8) 前記一方の基板には、前記湾曲方向と交差する方向に沿って並ぶ複数

の画素電極が設けられているのに対し、前記他方の基板には、前記湾曲方向に沿って延在して隣り合う前記画素電極の間となる位置に配される画素間遮光部が設けられており、前記他方側電極間遮光部は、前記画素間遮光部を部分的に拡幅してなる。このようにすれば、湾曲方向と交差する方向に沿って並ぶ複数の画素電極の間となる位置に画素間遮光部が配されることで、隣り合う画素電極の間となる部分から光が漏れ難くなる。他方側電極間遮光部が画素間遮光部を部分的に拡幅してなるので、他方側電極間遮光部を設置するためのコストを低廉化させることができる。

[0017] (9) 前記一方の基板には、前記第1スイッチング素子及び前記第2スイッチング素子にそれぞれ接続されるとともに前記湾曲方向に沿って並ぶ第1画素電極及び第2画素電極が設けられ、これら前記第1画素電極及び前記第2画素電極が前記湾曲方向と交差する方向に沿って複数ずつ並んで配されているのに対し、前記他方の基板には、互いに異なる色を呈する複数のカラーフィルタが複数ずつの前記第1画素電極及び前記第2画素電極と重畳するよう前記湾曲方向と交差する方向に沿って並んで設けられ、これら複数の前記カラーフィルタは、前記湾曲方向に沿って延在して前記第1画素電極及び前記第2画素電極を跨ぐ形で配されている。このようにすれば、第1スイッチング素子及び第2スイッチング素子が駆動されることで第1画素電極及び第2画素電極の充電が図られると、その電圧値に基づいて各カラーフィルタの透過光量が制御され、もって表示面に所定の階調のカラー表示がなされる。当該湾曲表示パネルが湾曲されることに起因して一方の基板の第1画素電極及び第2画素電極に対するカラーフィルタの配置が湾曲方向についてばらついても、異なる色を呈する複数のカラーフィルタは、湾曲方向と交差する方向に沿って並ぶとともに、各々が湾曲方向に沿って延在して第1画素電極及び第2画素電極を跨ぐ形で配されているから、混色が生じ難いものとなる。

[0018] (10) 前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第1スイッチング素子に接続される第1配線部と、前記第1配線部に並行する形で延在して前記第1配線部との間に前記湾曲方向について間隔を

空けて隣り合う形で配されるとともに前記第2スイッチング素子に接続される第2配線部と、が設けられ、これら前記第1配線部及び前記第2配線部には、それぞれ走査信号が供給されるのに対し、前記第1スイッチング素子及び前記第2スイッチング素子は、前記第1配線部及び前記第2配線部にそれぞれ接続されるゲート電極を少なくともそれぞれ有しており、前記第1スイッチング素子の前記ゲート電極は、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合って配されるのに対し、前記第2スイッチング素子の前記ゲート電極は、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合って配される。このようにすれば、第1配線部及び第2配線部にそれぞれ走査信号が供給されると、その走査信号に基づいて第1スイッチング素子及び第2スイッチング素子が駆動される。第1スイッチング素子及び第2スイッチング素子の各ゲート電極と第1配線部と第2配線部とが湾曲方向に沿って並ぶ形で配され、これらの配置範囲が一方の基板に対するスペーサ部の位置の変動許容範囲となる。従って、当該湾曲表示パネルの湾曲に伴う一方の基板に対するスペーサ部の位置のばらつきをより広範囲にわたって吸収することができ、もって一對の基板間の間隔がより安定化する。

[0019] (11) 前記第1スイッチング素子及び前記第2スイッチング素子は、間に間隔を空けて配されるとともに、半導体材料からなり前記ゲート電極に対して絶縁膜を介して重畳するチャネル部を少なくともそれぞれ有しており、前記第1スイッチング素子の前記チャネル部と、前記第2スイッチング素子の前記チャネル部と、が互いに連なる形で設けられている。このようにすれば、第1配線部及び第2配線部のそれぞれに供給される走査信号に基づいて第1スイッチング素子及び第2スイッチング素子が駆動されると、それらの各チャネル部が通電される。互いに隣り合う第1スイッチング素子と第2スイッチング素子との間となる部分は、第1スイッチング素子及び第2スイッチング素子に対して段差状をなしているものの、第1スイッチング素子のチャネル部と、第2スイッチング素子のチャネル部と、が互いに連なる形で設け

られているので、その連なり部分によって上記した段差が緩和される。これにより、一方の基板におけるスペーサ部と重畳する箇所平坦性が向上するので、一对の基板間の間隔がより安定化する。なお、第1スイッチング素子のチャンネル部と、第2スイッチング素子のチャンネル部と、が互いに連なっているとしても、第1スイッチング素子及び第2スイッチング素子は、異なる走査信号によって駆動されるので、第1スイッチング素子と第2スイッチング素子とが短絡する事態が避けられている。

[0020] (12) 前記第1スイッチング素子及び前記第2スイッチング素子は、半導体材料からなり前記ゲート電極に対して絶縁膜を介して重畳するチャンネル部と、前記チャンネル部に接続されるソース電極と、前記ソース電極に対して間隔を空けた位置に配されて前記チャンネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、前記チャンネル部は、接続対象である前記ソース電極と前記ドレイン電極との間に位置する部分と、前記ソース電極及び前記ドレイン電極の少なくとも一部ずつとそれぞれ重畳する部分と、を選択的に有する。このようにすれば、ソース電極に供給された画像信号は、半導体材料からなるチャンネル部を介してドレイン電極へと供給される。チャンネル部となる半導体材料は、ソース電極の外形から外側にはみだす部分を有していない。従って、当該湾曲表示パネルに対して外光が照射されたとき、その外光がソース電極側において、チャンネル部となる半導体材料に対して照射され難いものとなる。ここで、仮にチャンネル部となる半導体材料がソース電極からはみだす部分を有していると、当該湾曲表示パネルに対する外光の照射光量に変動したときにチャンネル部に対する照射光量も変動し、それに伴ってソース電極とゲート電極との間の静電容量値が変動してしまい、映像信号が変動することで、結果として表示不良が生じるおそれがある。その点、上記のようにソース電極側においてチャンネル部となる半導体材料に対して外光が照射され難くされることで、当該湾曲表示パネルに対する外光（例えば当該湾曲表示パネルに表示のための光を照射するバックライト装置の照射光を含む）の照射光量に変動しても表示不良が生じ難いものとなる。

[0021] (13) 前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第1スイッチング素子に接続される第1配線部と、前記第1配線部に並行する形で延在して前記第1配線部との間に前記湾曲方向について間隔を空けて隣り合う形で配されるとともに前記第2スイッチング素子に接続される第2配線部と、が設けられ、これら前記第1配線部及び前記第2配線部には、それぞれ画像信号が供給されるのに対し、前記第1スイッチング素子及び前記第2スイッチング素子は、前記第1配線部及び前記第2配線部にそれぞれ接続されるソース電極を少なくともそれぞれ有しており、前記第1スイッチング素子の前記ソース電極は、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合って配されるのに対し、前記第2スイッチング素子の前記ソース電極は、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合って配される。このようにすれば、第1配線部及び第2配線部にそれぞれ画像信号が供給されると、その画像信号が第1スイッチング素子及び第2スイッチング素子の各ソース電極に供給される。第1スイッチング素子及び第2スイッチング素子の各ソース電極と第1配線部と第2配線部とが湾曲方向に沿って並ぶ形で配され、これらの配置範囲が一方の基板に対するスペーサ部の位置の変動許容範囲となる。従って、当該湾曲表示パネルの湾曲に伴う一方の基板に対するスペーサ部の位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板間の間隔がより安定化する。

[0022] (14) 前記一方の基板には、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合う形で配されて前記第1スイッチング素子に接続される第1画素電極と、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合う形で配されて前記第2スイッチング素子に接続される第2画素電極と、が設けられており、前記第1画素電極及び前記第2画素電極は、平面形状が略長方形とされていてその長辺方向が前記湾曲方向と、短辺方向が前記第1配線部及び前記第2配線部の延在方向と、それぞれ一致する形で配されている。このようにすれば、例えば

、第1配線部及び第2配線部が複数本ずつ配される構成を採った場合、第1配線部及び第2配線部の配列間隔は、第1画素電極及び第2画素電極の長辺寸法に基づいて定められることになる。従って、仮に第1画素電極及び第2画素電極における長辺方向が第1配線部及び第2配線部の延在方向と、短辺方向が湾曲方向と、それぞれ一致する配置とした場合に比べると、当該湾曲表示パネルにおける湾曲方向についての第1配線部及び第2配線部の設置数が削減される。これにより、第1配線部及び第2配線部に供給される画像信号の数が削減されるので、当該湾曲表示パネルの製造コストを低減させることができる。

[0023] (15) 前記一方の基板には、前記湾曲方向に沿って延在して前記第1スイッチング素子及び前記第2スイッチング素子に対してそれぞれ接続されるとともに走査信号が供給される第3配線部が設けられており、前記第1スイッチング素子及び前記第2スイッチング素子は、半導体材料からなり少なくとも前記ソース電極に接続されるチャンネル部を少なくとも有しており、前記ソース電極及び前記チャンネル部は、前記湾曲方向に沿って延在して前記第3配線部の一部と重畳するソース電極拡張部及びチャンネル拡張部をそれぞれ有している。このようにすれば、第3配線部に供給される走査信号に基づいて第1スイッチング素子及び第2スイッチング素子が駆動されると、第1配線部及び第2配線部のそれぞれに供給される画像信号が第1スイッチング素子及び第2スイッチング素子の各チャンネル部に通電される。ソース電極及びチャンネル部は、湾曲方向に沿って延在して第3配線部の一部と重畳するソース電極拡張部及びチャンネル拡張部をそれぞれ有しており、これらソース電極拡張部及びチャンネル拡張部の分だけ一方の基板に対するスペーサ部の位置の変動許容範囲が拡張される。従って、当該湾曲表示パネルの湾曲に伴う一方の基板に対するスペーサ部の位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板間の間隔がより安定化する。

[0024] (発明の効果)

本発明によれば、表示ムラの発生を抑制することができる。

図面の簡単な説明

- [0025] [図1]本発明の実施形態 1 に係る湾曲液晶パネルの概略斜視図
- [図2]湾曲液晶パネルを短辺方向に沿って切断した断面図
- [図3]湾曲液晶パネルを長辺方向に沿って切断した断面図
- [図4]湾曲液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図
- [図5]湾曲液晶パネルを構成する C F 基板の表示領域における構成を示す平面図
- [図6]アレイ基板の表示領域における T F T 付近を拡大した平面図
- [図7]図 6 の A - A 線断面図
- [図8]図 6 の B - B 線断面図
- [図9]本発明の実施形態 2 に係る湾曲液晶パネルの概略斜視図
- [図10]アレイ基板の表示領域における配線構成を示す平面図
- [図11]C F 基板の表示領域における構成を示す平面図
- [図12]アレイ基板の表示領域における T F T 付近を拡大した平面図
- [図13]図 1 2 の B - B 線断面図
- [図14]本発明の実施形態 3 に係る湾曲液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図
- [図15]C F 基板の表示領域における構成を示す平面図
- [図16]アレイ基板の表示領域における T F T 付近を拡大した平面図
- [図17]図 1 6 の B - B 線断面図
- [図18]本発明の実施形態 4 に係る湾曲液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図
- [図19]C F 基板の表示領域における構成を示す平面図
- [図20]アレイ基板の表示領域における T F T 付近を拡大した平面図
- [図21]図 2 0 の B - B 線断面図

発明を実施するための形態

- [0026] <実施形態 1>

本発明の実施形態１を図１から図８によって説明する。本実施形態では、液晶表示装置に備わる湾曲液晶パネル１０について例示する。なお、各図面の一部にはＸ軸、Ｙ軸及びＺ軸を示しており、各軸方向が各図面で示した方向となるように描かれている。また、上下方向については、図２及び図３を基準とし、且つ同図上側を表側とするとともに同図下側を裏側とする。

[0027] 湾曲液晶パネル（湾曲表示パネル）１０は、図１に示すように、画像を表示する表示面１０ＤＳが湾曲しており、図示しない外部光源であるバックライト装置（照明装置）から照射される照明光を利用して湾曲した表示面１０ＤＳに画像を表示するものとされる。湾曲液晶パネル１０は、バックライト装置などと共に液晶表示装置を構成している。本実施形態に係る液晶表示装置は、例えばカーナビゲーションシステムなどの車載用途で用いられるのが好ましく、湾曲液晶パネル１０の画面サイズが例えば２８．２インチ程度とされるのが好ましいが、必ずしもその限りではない。

[0028] 湾曲液晶パネル１０は、図１に示すように、全体として縦長の方形状（矩形状、長手状）をなすとともに、その長辺方向についての中央部が表側に出っ張り、長辺方向についての両端部が裏側に引っ込むような形で略円弧状に湾曲しており、断面形状が略Ｃ字型をなしている。湾曲液晶パネル１０は、短辺方向が各図面のＸ軸方向と、長辺方向が各図面のＹ軸方向と、板厚方向が各図面のＺ軸方向と、それぞれ一致している。湾曲液晶パネル１０における湾曲軸ＣＡＸは、その軸線方向が湾曲液晶パネル１０の短辺方向（Ｘ軸方向）と一致しており、湾曲軸ＣＡＸと直交し且つ表示面１０ＤＳに沿う方向である湾曲方向（表示面１０ＤＳの曲率が増加する方向）は、湾曲液晶パネル１０の長辺方向（Ｙ軸方向）と一致している。湾曲液晶パネル１０の曲率半径は、例えば２０００ｍｍ程度とされるのが好ましいが、必ずしもその限りではない。なお、本実施形態では、バックライト装置の図示については省略しているが、湾曲液晶パネル１０に追従する形で湾曲した形状とされるのが好ましいが、必ずしもその限りではない。

[0029] 湾曲液晶パネル１０は、図２に示すように、ほぼ透明で優れた透光性を有

するガラス製の一对の基板 10a, 10b と、両基板 10a, 10b 間に介在し、電界印加に伴って光学特性が変化する物質である液晶分子を含む液晶層 10c と、を少なくとも備え、両基板 10a, 10b が液晶層 10c の厚さ分のセルギャップを維持した状態で図示しないシール剤によって貼り合わせられている。湾曲液晶パネル 10 を構成する一对の基板 10a, 10b のうち表側（正面側）が CF 基板（対向基板）10a とされ、裏側（背面側）がアレイ基板（アクティブマトリクス基板、TFT 基板）10b とされる。CF 基板 10a は、図 1 に示すように、長辺寸法がアレイ基板 10b の長辺寸法よりも短くされるのに対し、アレイ基板 10b に対して長辺方向について的一方の端部が揃う形で貼り合わせられている。従って、アレイ基板 10b における長辺方向についての他方の端部は、CF 基板 10a に対して側方に突き出しており、その突き出し部分には信号供給源に中継接続されるフレキシブル基板（図示せず）が接続されている。CF 基板 10a 及びアレイ基板 10b は、いずれもガラス基板の内面側に各種の膜が積層形成されてなるものとされる。両基板 10a, 10b の外面側には、それぞれ偏光板 10d, 10e が貼り付けられている。なお、CF 基板 10a 及びアレイ基板 10b の各ガラス基板は、板厚が例えば 0.1mm 程度とされるのが好ましいが、必ずしもその限りではない。また、この湾曲液晶パネル 10 は、画面中央側にあって画像が表示される表示領域と、画面外周側にあって表示領域を取り囲む額縁状をなすとともに画像が表示されない非表示領域と、に区分されている。このうちの表示領域は、湾曲液晶パネル 10 と同様に縦長の方形状をなしてその長辺寸法が例えば 691mm 程度とされるが、必ずしもその限りではない。

[0030] アレイ基板 10b の内面側（液晶層 10c 側、CF 基板 10a との対向面側）における表示領域には、図 2 及び図 4 に示すように、TFT（第 1 スイッチング素子及び第 2 スイッチング素子）10f 及び画素電極（第 1 画素電極 10gA 及び第 2 画素電極 10gB）10g が多数個ずつマトリクス状（行列状）に X 軸方向及び Y 軸方向に沿って並んで設けられるとともに、これ

らTFT10f及び画素電極10gの周りには、格子状をなすゲート配線（走査線、第1配線部及び第2配線部）10i及びソース配線（データ線、信号線）10jが取り囲むようにして配設されている。ゲート配線10iは、X軸方向、つまり湾曲軸CAXの軸線方向に沿って延在し、ソース配線10jは、Y軸方向、つまり湾曲方向に沿って延在している。ゲート配線10iとソース配線10jとがそれぞれTFT10fのゲート電極10f1とソース電極10f2とに接続され、画素電極10gがTFT10fのドレイン電極10f3に接続されている。そして、TFT10fは、ゲート配線10i及びソース配線10jにそれぞれ供給される各種信号に基づいて駆動され、その駆動に伴って画素電極10gへの電位の供給が制御されるようになっている。画素電極10gは、平面形状が縦長の略方形とされており、その長辺方向がY軸方向（湾曲液晶パネル10の長辺方向、湾曲方向）と、短辺方向がX軸方向（湾曲軸CAXの軸線方向）と、それぞれ一致する配置とされる。また、アレイ基板10bの表示領域の内面側には、画素電極10gと重畳する形で共通電極10hが画素電極10gよりも上層側（液晶層10cに近い側）に形成されている。共通電極10hは、常にほぼ一定の基準電位が供給されるものであり、表示領域のほぼ全域にわたって延在しており、各画素電極10gと重畳する部分には、縦長形状のスリット10h1が複数ずつ開口形成されている。これら互いに重畳する画素電極10gと共通電極10hとの間に画素電極10gが充電されるのに伴って電位差が生じると、液晶層10cには、アレイ基板10bの板面に沿う成分に加えて、アレイ基板10bの板面に対する法線方向の成分を含むフリンジ電界（斜め電界）が印加されるようになっている。つまり、本実施形態に係る湾曲液晶パネル10は、動作モードがFFS（Fringe Field Switching）モードとされている。

[0031] 一方、CF基板10aの内面側（液晶層10c側、アレイ基板10bとの対向面側）における表示領域には、図2及び図5に示すように、アレイ基板10b側の各画素電極10gと対向状をなす位置に多数個のカラーフィルタ（着色部）10kが設けられている。互いに対向するカラーフィルタ10k

と画素電極 10g とによって画素部 10PX が構成されている。カラーフィルタ 10k は、赤色を呈する赤色カラーフィルタ（赤色着色部）10Rk と、緑色を呈する緑色カラーフィルタ（緑色着色部）10Gk と、青色を呈する青色カラーフィルタ（青色着色部）10Bk と、の三色が所定の順で X 軸方向に沿って繰り返し並んで配されてなる。カラーフィルタ 10k は、呈する色に応じた顔料を含有しており、その顔料によって非呈色光を吸収することで呈色光（特定の色の光）を選択的に透過するものとされる。各色のカラーフィルタ 10Rk, 10Gk, 10Bk は、X 軸方向についての配置がアレイ基板 10b 側の画素電極 10g の同配置と整合しており、対向する各画素電極 10g と共に R, G, B の 3 色の画素部 10RPX, 10GPX, 10BPX を構成している。そして、この湾曲液晶パネル 10 においては、X 軸方向に沿って隣り合う R, G, B の 3 色の画素部 10RPX, 10GPX, 10BPX によって所定の階調のカラー表示を可能な表示画素が構成されている。この表示画素は、表示面 10DS の面内において X 軸方向及び Y 軸方向に沿って多数ずつ並んで配されている。一方、各色のカラーフィルタ 10Rk, 10Gk, 10Bk は、それぞれ Y 軸方向に沿って表示領域のほぼ全長にわたって延在していて Y 軸方向に沿って並ぶ多数の画素電極 10g を全て跨ぐ（横切る）形で配されている。つまり、各色の画素部 10RPX, 10GPX, 10BPX は、Y 軸方向に沿って同色のものが多数ずつ並んで配されている。なお、本実施形態では、画素部 10PX における短辺寸法が例えば 60 μ m 程度とされ、長辺寸法が例えば 180 μ m 程度とされているが、必ずしもその限りではない。また、本実施形態では、湾曲液晶パネル 10 における長辺方向についての表示画素の並び数は、例えば 3840 個とされ、同短辺方向についての表示画素の並び数は、例えば 1080 個とされているが、必ずしもその限りではない。

[0032] CF 基板 10a には、図 2 及び図 5 に示すように、X 軸方向について隣り合うカラーフィルタ 10k（画素部 10PX）の間を仕切る形で画素間遮光部（ブラックマトリクス）10l が形成されている。画素間遮光部 10l は

、表面が黒色を呈する遮光材料からなり、X軸方向について隣り合っていて互いに異なる色を呈する画素部10PXの間を区画している。これにより、互いに異なる色を呈する画素部10PXの間で混色が生じるのが防がれ、それらの画素部10PXの階調の独立性を担保することができる。画素間遮光部10Iは、Y軸方向に沿って表示領域のほぼ全長にわたって延在していて、アレイ基板10b側のソース配線10jと平面に視て重畳する配置とされる。カラーフィルタ10k及び画素間遮光部10Iの表面には、オーバーコート膜10mが設けられている。また、オーバーコート膜10mの表面には、次述するスペーサ部11が設けられている。また、両基板10a, 10bのうち最も内側（液晶層10cの近く）にあって液晶層10cに接する層としては、液晶層10cに含まれる液晶分子を配向させるための配向膜10n, 10oがそれぞれ形成されている。液晶層10cとしては、誘電率異方性が正または負の液晶材料を用いることができ、配向膜10n, 10oとしては、水平配向膜や垂直配向膜を用いることができる。本実施形態では、誘電率異方性が正の液晶材料と、水平配向膜とを用いており、水平配向膜には、液晶分子の初期配向（電圧が印加されていない状態での配向）を設定するための配向処理（ラビング等）が施されている。

[0033] スペーサ部11は、図3に示すように、一对の基板10a, 10b間に介在してその間隔を保持するものとされる。詳しくは、スペーサ部11は、CF基板10aにおいてオーバーコート膜10mからアレイ基板10b側に向けて液晶層10cを貫く形で突出する柱状をなすとともにその突出先端部が対向するアレイ基板10b側において最も内側に配された配向膜10eに当接されることで、表示領域において一对の基板10a, 10b間の間隔、つまりセルギャップ（液晶層10cの厚み）を一定に保持することが可能とされる。スペーサ部11は、詳しくは後述するが表示面10DSの面内であって表示領域内において多数が規則性をもって分散配置されている。スペーサ部11は、例えばほぼ透明な感光性樹脂材料からなり、CF基板10aの製造工程において既知のフォトリソグラフィ法によってパターニングされるこ

とで形成されている。また、本実施形態に係るスペーサ部 11 は、図 6 に示すように、平面形状が略正八角形とされるが、必ずしもその限りではなく、例えば正八角形以外の多角形や略円形や楕円形等とされる場合もある。なお、表示面 10D の面内に分散配置された多数のスペーサ部 11 は、その全てがアレイ基板 10b 側に当接されるとは限らず、例えば一部についてはアレイ基板 10b 側に対して離間して非当接とされる場合などもあり得る。

[0034] 続いて、アレイ基板 10b の内面側に積層形成された各種の膜について説明する。アレイ基板 10b には、図 7 に示すように、下層側（ガラス基板側、液晶層 10c から遠い側）から順に第 1 金属膜（第 1 導電膜）12、ゲート絶縁膜（絶縁膜、第 1 絶縁膜）13、半導体膜 14、第 2 金属膜（第 2 導電膜）15、第 1 透明電極膜（第 3 導電膜、透明電極膜）16、層間絶縁膜（絶縁膜、第 2 絶縁膜）17、第 2 透明電極膜（第 4 導電膜、透明電極膜）18、第 3 金属膜（第 5 導電膜、遮光膜）19、配向膜 10o が積層形成されている。

[0035] 第 1 金属膜 12 は、1 種類の金属材料からなる単層膜または異なる種類の金属材料からなる積層膜や合金とされることで導電性及び遮光性を有していて、図 3 及び図 7 に示すように、ゲート配線 10i や TFT 10f のゲート電極 10f1 などを構成する。ゲート絶縁膜 13 は、シリコン酸化膜やシリコン窒化膜等の無機材料からなり、下層側の第 1 金属膜 12 と、上層側の半導体膜 14 及び第 2 金属膜 15 と、を絶縁状態に保つ。半導体膜 14 は、材料として例えばアモルファスシリコンや酸化物半導体を用いた薄膜からなり、TFT 10f においてソース電極 10f2 とドレイン電極 10f3 とに接続されるチャンネル部 10f4 などを構成する。第 2 金属膜 15 は、第 1 金属膜 12 と同様に、1 種類または複数種類の金属材料からなる単層膜または積層膜や合金とされることで導電性及び遮光性を有していて、図 2 及び図 7 に示すように、ソース配線 10j や TFT 10f のソース電極 10f2 及びドレイン電極 10f3 などを構成する。第 1 透明電極膜 16 は、透明電極材料

(例えばITO (Indium Tin Oxide) など) からなり、画素電極10gを構成する。層間絶縁膜17は、シリコン酸化膜やシリコン窒化膜等の無機材料からなり、下層側の第2金属膜15及び第1透明電極膜16と、上層側の第2透明電極膜18と、を絶縁状態に保つ。第2透明電極膜18は、第1透明電極膜16と同様に、透明電極材料からなり、共通電極10hを構成する。第3金属膜19は、第1金属膜12や第2金属膜15と同様に、1種類または複数種類の金属材料(例えばCu、Al、Mo、Tiなど)からなる単層膜または積層膜や合金とされることで導電性及び遮光性を有していて、後に改めて説明する遮光部21を構成している。

[0036] 続いて、アレイ基板10bの表示領域におけるゲート配線10i、TF T 10f及び画素電極10gの配置について詳しく説明する。ゲート配線10iは、図4に示すように、Y軸方向について所定の間隔を空けて隣り合う形で2本が並んで配されていて、1つの組を構成している。以下では、Y軸方向について隣り合う2本のゲート配線10iのうち、図4に示す上側のゲート配線10iを「第1ゲート配線(第1配線部)」としてその符号に添え字Aを付し、第1ゲート配線10iAに対して同図下側に隣り合うゲート配線10iを「第2ゲート配線(第2配線部)」としてその符号に添え字Bを付し、ゲート配線10iを区別せずに総称する場合には、符号に添え字を付さないものとする。第1ゲート配線10iAと第2ゲート配線10iBとの間に空けられた間隔は、ゲート配線10iの線幅よりも狭く、例えば3 μ m程度とされるのが好ましいが、必ずしもその限りではない。

[0037] TF T 10fは、図4に示すように、ゲート配線10iと同様に、Y軸方向について所定の間隔を空けて隣り合う形で2つが並んで配されていて、1つの組を構成している。以下では、Y軸方向について隣り合う2つのTF T 10fのうち、図4に示す上側のTF T 10fを「第1TF T (第1スイッチング素子)」としてその符号に添え字Aを付し、第1TF T 10fAに対して同図下側に隣り合うTF T 10fを「第2TF T (第2スイッチング素子)」としてその符号に添え字Bを付し、TF T 10fを区別せずに総称す

る場合には、符号に添え字を付さないものとする。第1 TFT 10 f Aと第2 TFT 10 f Bとの間に空けられた間隔は、上記した2本のゲート配線10 i A、10 i Bの間隔とほぼ等しい。第1 TFT 10 f Aは、第1ゲート配線10 i Aに接続されていて第1ゲート配線10 i Aに供給される走査信号に基づいて駆動されるのに対し、第2 TFT 10 f Bは、第2ゲート配線10 i Bに接続されていて第2ゲート配線10 i Bに供給される走査信号に基づいて駆動される。従って、第1 TFT 10 f A及び第2 TFT 10 f Bは、異なるタイミングでもって駆動される。一方、第1 TFT 10 f A及び第2 TFT 10 f Bには、同じ（共通の）ソース配線10 jが接続されている。

[0038] 画素電極10 gは、図4に示すように、互いに隣り合う同じ組の第1ゲート配線10 i A及び第2ゲート配線10 i Bを挟んでY軸方向について背中合わせとなるよう2つが配置されていて、1つの組を構成している。以下では、第1ゲート配線10 i Aに対してY軸方向について第2ゲート配線10 i B側とは反対側（図4に示す上側）に隣り合う画素電極10 gを「第1画素電極」としてその符号に添え字Aを付し、第2ゲート配線10 i Bに対してY軸方向について第1ゲート配線10 i A側とは反対側（図4に示す下側）に隣り合う画素電極10 gを「第2画素電極」としてその符号に添え字Bを付し、画素電極10 gを区別せずに総称する場合には、符号に添え字を付さないものとする。第1画素電極10 g Aには、第1 TFT 10 f Aが接続されていてソース配線10 jに供給される画像信号に基づいて所定の電圧値（電位）に充電される。同様に、第2画素電極10 g Bには、第2 TFT 10 f Bが接続されていてソース配線10 jに供給される画像信号に基づいて所定の電圧値に充電される。第1画素電極10 g Aに対してY軸方向について接続対象となる第1ゲート配線10 i A側とは反対側（図4に示す上側）には、接続対象となる第1ゲート配線10 i Aに対して図4に示す上側に並ぶ別の組の第2ゲート配線10 i Bに接続された第2画素電極10 g Bが配されている。同様に、第2画素電極10 g Bに対してY軸方向について接続

対象となる第2ゲート配線10iB側とは反対側（図4に示す下側）には、接続対象となる第2ゲート配線10iBに対して図4に示す下側に並ぶ別の組の第1ゲート配線10iAに接続された第1画素電極10gAが配されている。つまり、Y軸方向に沿って並ぶ多数の画素電極10gのうち、間にゲート配線10iが介在する形で隣り合う2つの画素電極10gは、Y軸方向について隣り合う同じ組の第1ゲート配線10iA及び第2ゲート配線10iBに接続されているのに対し、間にゲート配線10iを介することなく隣り合う2つの画素電極10gは、Y軸方向について隣り合わない異なる組の第1ゲート配線10iA及び第2ゲート配線10iBに接続されている。従って、異なる組の第1ゲート配線10iAと第2ゲート配線10iBとの間には、Y軸方向に沿って並ぶ2つの画素電極10gが挟み込まれる配置となっている。

[0039] さて、本実施形態に係るスペーサ部11について詳しく説明する。スペーサ部11は、図3及び図4に示すように、Y軸方向（湾曲方向）について互いに隣り合う第1TF T10fA及び第2TF T10fBの少なくともいずれか一方と重畳する形で配されている。なお、図4では、スペーサ部11及び画素間遮光部10Iの形成範囲を二点鎖線にて図示している。この湾曲液晶パネル10は、製造に際して表示面10DSがフラットな状態から湾曲軸CAX周りに湾曲されるのであるが、その変形に起因してアレイ基板10b側に対するスペーサ部11の当接位置（平面に視た位置）が湾曲方向についてばらつくおそれがある。その点、上記のようにスペーサ部11が第1TF T10fA及び第2TF T10fBの少なくともいずれか一方と重畳する設計を採ることで、スペーサ部11が第1TF T10fA及び第2TF T10fBのいずれに対しても非重畳となる位置にてアレイ基板10b側に当接する事態が生じ難く、スペーサ部11が第1TF T10fA及び第2TF T10fBのいずれかと重畳する位置にてアレイ基板10b側に当接される確実性が高いものとされる。従って、アレイ基板10bにおいて第1TF T10fA及び第2TF T10fBと重畳する領域と、第1TF T10fA及び第

2 T F T 1 O f Bとは非重畳となる領域と、の間に段差が生じていても、スペーサ部 1 1 によって保持される一对の基板 1 0 a, 1 0 b の間の間隔にはばらつきが生じ難くなって安定化する。もって、表示面 1 0 D S に表示される画像にムラが生じ難くなる。

[0040] 表示面 1 0 D S の面内に分散配置された複数のスペーサ部 1 1 のうち、図 6 及び図 8 に示すように、Y 軸方向（湾曲方向）について湾曲軸 C A X に最も近い位置に配されるスペーサ部 1 1 は、アレイ基板 1 0 b のうち、Y 軸方向について互いに隣り合う第 1 T F T 1 O f A 及び第 2 T F T 1 O f B の中間位置に当接されている。この「中間位置」は、第 1 T F T 1 O f A 及び第 2 T F T 1 O f B の各中心のいずれからも距離が等しくなる位置として定義することができる。なお、図 6 では、共通電極 1 0 h の図示を省略している。ここで、湾曲軸 C A X は、平面に視て湾曲液晶パネル 1 0 における長辺方向についての中央位置を横切る配置となっている（図 1 を参照）。従って、Y 軸方向について湾曲軸 C A X に最も近い位置に配されるスペーサ部 1 1 は、湾曲液晶パネル 1 0 における長辺方向についての中央位置に配されている、と言える。この Y 軸方向について湾曲軸 C A X に最も近い位置（湾曲液晶パネル 1 0 における長辺方向についての中央位置）に配されるスペーサ部 1 1 は、製造過程において湾曲液晶パネル 1 0 が湾曲される前と後とでアレイ基板 1 0 b 側に対する当接位置が Y 軸方向について殆ど変化することがなく、仮に変化が生じたとしてもその変化量は最小とされる。なお、図 6 及び図 8 では、Y 軸方向について湾曲軸 C A X に最も近い位置に配されるスペーサ部 1 1 を太い二点鎖線により図示している。一方、上記スペーサ部 1 1 よりも Y 軸方向について湾曲軸 C A X から遠い位置に配されるスペーサ部 1 1 は、製造過程において湾曲液晶パネル 1 0 が湾曲される前と後とでアレイ基板 1 0 b 側に対する当接位置が Y 軸方向について変化し、その変化量は湾曲軸 C A X からの距離に比例する傾向にある。なお、図 6 及び図 8 では、Y 軸方向について湾曲軸 C A X から最も遠い位置、つまり湾曲液晶パネル 1 0 における長辺方向についての両端位置に配されるスペーサ部 1 1 をそれぞれ細い

二点鎖線により図示している。そして、このY軸方向について湾曲軸CAXに最も近い位置に配されるスペーサ部11が、アレイ基板10bのうち、互いに隣り合う第1TF T10fA及び第2TF T10fBの中間位置に当接されているので、他のスペーサ部11が湾曲軸CAXに対するY軸方向についての配置に応じてアレイ基板10bに対して当接する位置が変化しても、第1TF T10fA及び第2TF T10fBの少なくともいずれか一方と重畳する確実性が高いものとなる。これにより、複数のスペーサ部11によって保持される一对の基板10a, 10bの間の間隔がよりばらつき難くなる。なお、表示面10DSの面内に分散配置された複数のスペーサ部11の全ては、製造過程において湾曲液晶パネル10が湾曲される前、つまり表示面10DSがフラットな状態において、アレイ基板10bのうち、Y軸方向について互いに隣り合う第1TF T10fA及び第2TF T10fBの中間位置に当接されている。

[0041] スペーサ部11は、図6及び図8に示すように、その径寸法（最大外形寸法）が、Y軸方向について隣り合う第1ゲート配線10iAと第2ゲート配線10iBとの間の間隔やY軸方向について隣り合う第1TF T10fAと第2TF T10fBとの間の間隔よりも大きなものとされる。具体的には、スペーサ部11の径寸法は、例えば12 μ m程度とされており、Y軸方向について隣り合う第1ゲート配線10iAと第2ゲート配線10iBとの間の間隔やY軸方向について隣り合う第1TF T10fAと第2TF T10fBとの間の間隔が例えば3 μ m程度とされているのに比べると、大きくなっている。ここで、Y軸方向について第1TF T10fAと第2TF T10fBとの間となる部分と、第1TF T10fA及び第2TF T10fBと、の間には、第1金属膜12の有無に起因する段差が生じている。これに対し、上記のようにY軸方向について隣り合う第1TF T10fAと第2TF T10fBとの間の間隔が、スペーサ部11の径寸法よりも小さくなっていれば、スペーサ部11がY軸方向について第1TF T10fAと第2TF T10fBとの間となる部分に対して重畳する形でアレイ基板10b側に当接したと

き、スペーサ部 11 の一部ずつが第 1 T F T 1 O f A 及び第 2 T F T 1 O f B の双方に対して重畳する形でアレイ基板 10 b 側に当接することになる。従って、スペーサ部 11 による間隔保持機能が適切に発揮され、もって一对の基板 10 a, 10 b 間の間隔がよりばらつき難くなる。

[0042] ここで、第 1 T F T 1 O f A 及び第 2 T F T 1 O f B の構成に関して詳しく説明する。第 1 T F T 1 O f A は、図 6 に示すように、第 1 ゲート配線 10 i A のうち、ソース配線 10 j と交差する部分を、Y 軸方向について第 2 ゲート配線 10 i B 側とは反対側に向けて突出させてなるゲート電極 10 f 1 を有している。第 2 T F T 1 O f B は、第 2 ゲート配線 10 i B のうち、ソース配線 10 j と交差する部分を、Y 軸方向について第 1 ゲート配線 10 i A 側とは反対側に向けて突出させてなるゲート電極 10 f 1 を有している。従って、第 1 T F T 1 O f A のゲート電極 10 f 1 と、第 1 ゲート配線 10 i A と、第 2 ゲート配線 10 i B と、第 2 T F T 1 O f B のゲート電極 10 f 1 と、が Y 軸方向に沿って列をなす形で順次に並んで配されており、これらの配置範囲がアレイ基板 10 b において内面の平坦性が担保される範囲であり、アレイ基板 10 b に対するスペーサ部 11 の当接位置の変動許容範囲となる。従って、湾曲表示パネル 10 の湾曲に伴うアレイ基板 10 b に対するスペーサ部 11 の当接位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板 10 a, 10 b 間の間隔をより安定化させることができる。

[0043] 第 1 T F T 1 O f A 及び第 2 T F T 1 O f B は、図 6 に示すように、ソース配線 10 j のうち、各ゲート電極 10 f 1 と重畳する部分からなるソース電極 10 f 2 をそれぞれ有している。従って、第 1 T F T 1 O f A 及び第 2 T F T 1 O f B には、同じ（共通の）ソース配線 10 j からの画像信号が供給されるようになっている。ソース電極 10 f 2 は、ソース配線 10 j の本体部分（ゲート電極 10 f 1 とは非重畳の部分）に対して鈍角をなして X 軸方向及び Y 軸方向に対して斜め方向に沿って延在する第 1 ソース電極構成部 10 f 2 a と、第 1 ソース電極構成部 10 f 2 a に対してほぼ直角をなして

X軸方向及びY軸方向に対して斜め方向に沿って延在する第2ソース電極構成部10f2bと、第2ソース電極構成部10f2bに対してほぼ直角をなして第1ソース電極構成部10f2aに並行し且つ第1ソース電極構成部10f2aと対向状をなす第3ソース電極構成部10f2cと、から構成されており、全体としては平面に視て画素電極10g側に向けて開口したチャンネル型をなしている。第1TF T10fA及び第2TF T10fBは、ソース電極10f2との間に間隔を空けた位置に配されるドレイン電極10f3をそれぞれ有している。

[0044] ドレイン電極10f3は、図6に示すように、ソース電極10f2を構成する第1ソース電極構成部10f2a及び第3ソース電極構成部10f2cに並行する形で延在するとともに、各ソース電極構成部10f2a~10f2cに対してほぼ等しい間隔を空けた位置に配されており、ソース電極10f2の開口部分から導出された端部が画素電極10gに接続されている。そして、TF T10fは、チャンネル部10f4を介して接続されるソース電極10f2とドレイン電極10f3との間に空けられる間隔が、スペーサ部11の径寸法よりも小さなものとされる。具体的には、TF T10fにおいてチャンネル部10f4を介して接続されるソース電極10f2とドレイン電極10f3との間の間隔は、例えば4 μ m程度とされており、スペーサ部11の径寸法が例えば12 μ m程度とされているのに比べると、小さくなっている。ここで、チャンネル部10f4を介して接続されるソース電極10f2とドレイン電極10f3との間となる部分と、ソース電極10f2及びドレイン電極10f3と、の間には、第2金属膜15の有無に起因する段差が生じている。これに対し、上記のようにソース電極10f2とドレイン電極10f3との間の間隔が、スペーサ部11の径寸法よりも小さくなっていれば、スペーサ部11がソース電極10f2とドレイン電極10f3との間となる部分に対して重畳する形でアレイ基板10b側に当接したとき、スペーサ部11の一部ずつがソース電極10f2及びドレイン電極10f3の双方に対して重畳する形でアレイ基板10b側に当接することになる。従って、スペー

ーサ部 11 による間隔保持機能が適切に発揮され、もって一对の基板 10a, 10b 間の間隔がよりばらつき難くなる。

[0045] 第 1 TFT 10fA 及び第 2 TFT 10fB は、半導体膜 14 からなり、図 6 に示すように、ソース電極 10f2 及びドレイン電極 10f3 に接続されるチャネル部 10f4 をそれぞれ有している。チャネル部 10f4 は、ゲート絶縁膜 13 を介してゲート電極 10f1 と重畳するとともに、平面に視てソース電極 10f2 の形成範囲内に収まる大きさを有している。つまり、チャネル部 10f4 は、平面に視て接続対象であるソース電極 10f2 とドレイン電極 10f3 との間に位置する部分と、ソース電極 10f2 及びドレイン電極 10f3 の一部ずつとそれぞれ重畳する部分と、を選択的に有しており、チャネル部 10f4 となる半導体材料は、ソース電極 10f2 の外形から外側にはみだす部分を有していない。従って、湾曲表示パネル 10 に対して外光（バックライト装置の照射光を含む）が照射されたとき、その外光（外光が、第 1 金属膜 12 や第 2 金属膜 15 等との間で反射した反射光を含む）がソース電極 10f2 側においてチャネル部 10f4 となる半導体材料に対して照射され難いものとなる。ここで、仮にチャネル部となる半導体材料がソース電極 10f2 からはみだす部分を有していると、湾曲表示パネル 10 に対する外光の照射光量の変動したときにソース電極 10f2 とゲート電極 10f1 との間の静電容量値が変動してしまい、映像信号が変動することで、結果として表示不良が生じるおそれがある。その点、上記のようにソース電極 10f2 側においてチャネル部 10f4 となる半導体材料に対して外光が照射され難くされることで、湾曲表示パネル 10 に対する外光の照射光量の変動しても表示不良が生じ難いものとなる。チャネル部 10f4 は、平面形状が略菱形をなしており、各辺部がソース電極 10f2 の外形に並行している。第 1 TFT 10fA のチャネル部 10f4 と、第 2 TFT 10fB のチャネル部 10f4 と、は、半導体膜 14 からなるチャネル繋ぎ部 20 によって連ねられている。チャネル繋ぎ部 20 は、Y 軸方向について間隔を空けて隣り合う第 1 TFT 10fA と第 2 TFT 10fB との間を架け渡す

形でY軸方向に沿って延在している。従って、第1 TFT 10 f Aと第2 TFT 10 f Bとの間となる部分と、第1 TFT 10 f A及び第2 TFT 10 f Bと、の間に存在する段差がチャネル繋ぎ部20によって緩和されており、それによりアレイ基板10 bにおけるスペーサ部11の当接箇所（スペーサ部11と重畳する箇所）の平坦性が向上するので、一对の基板10 a, 10 b間の間隔がより安定的になる。なお、チャネル繋ぎ部20により第1 TFT 10 f Aと第2 TFT 10 f Bとのチャネル部10 f 4同士が連ねられていても、第1 TFT 10 f A及び第2 TFT 10 f Bは、異なる走査信号によって駆動されるので、両者が短絡する事態が避けられている。

[0046] また、アレイ基板10 bには、図6及び図8に示すように、第3金属膜19からなる遮光部21が設けられている。遮光部21は、Y軸方向について互いに隣り合う第1ゲート配線10 i Aと第2ゲート配線10 i Bとの双方に跨る形で配される配線間遮光部21 aと、TFT 10 fにおいてチャネル部10 f 4を介して接続されるソース電極10 f 2とドレイン電極10 f 3との双方に跨る形で配されるアレイ側電極間遮光部（一方側電極間遮光部）21 bと、を相互に繋いだ構成とされる。遮光部21を構成する第3金属膜19は、遮光性及び導電性を有するとともに、第2透明電極膜18に対して直接接する形で積層されている。つまり、遮光部21は、共通電極10 hに対して導通接続されている。このような構成によれば、遮光部21が導通接続された共通電極10 hの低抵抗化が図られることで、共通電極10 hを基準電位に安定的に保つことができる。これにより、シャドウイングなどの表示不良の発生が抑制される。なお、図6では、遮光部21の形成範囲を網掛け状にして図示している。

[0047] 遮光部21を構成する配線間遮光部21 aは、図6に示すように、第1ゲート配線10 i A及び第2ゲート配線10 i Bに並行する形でX軸方向に沿って延在しており、第1ゲート配線10 i Aと第2ゲート配線10 i Bとの間となる部分を全長にわたって覆っている。配線間遮光部21 aは、第1ゲート配線10 i Aと第2ゲート配線10 i Bとの間となる部分に加えて、第

1 ゲート配線 10iA 及び第2ゲート配線 10iB の双方と重畳する範囲にも設けられている。このような構成によれば、第1ゲート配線 10iA と第2ゲート配線 10iB との間となる部分から光が漏れ出そうとしても、その光を配線間遮光部 21a によって吸収または反射することができ、それにより第1ゲート配線 10iA と第2ゲート配線 10iB との間から光漏れが生じ難くなる。

[0048] 遮光部 21 を構成するアレイ側電極間遮光部 21b は、図6に示すように、配線間遮光部 21a からY軸方向に沿って各TFT 10fA, 10fB 側に向けてそれぞれ突出する形で設けられている。アレイ側電極間遮光部 21b は、ゲート配線 10i からY軸方向に沿って突出する形態の各ゲート電極 10f1 に対して平面に視て重畳する配置とされる。これにより、アレイ側電極間遮光部 21b は、各TFT 10fA, 10fB においてソース電極 10f2 とドレイン電極 10f3 との間となる部分の全域に加えて、ソース電極 10f2 及びドレイン電極 10f3 のほぼ全域に対しても平面に視て重畳する形で配されている。このような構成によれば、ソース電極 10f2 とドレイン電極 10f3 との間となる部分に位置する半導体材料からなるチャンネル部 10f4 に外光が照射されるのを抑制することができる。これにより、各TFT 10fA, 10fB の特性変動、特にオフ状態とされた各TFT 10fA, 10fB において生じ得るリーク電流を低減できる。

[0049] 一方、CF基板 10a には、図5及び図6に示すように、アレイ基板 10b 側におけるTFT 10f においてチャンネル部 10f4 を介して接続されるソース電極 10f2 とドレイン電極 10f3 との双方に跨る範囲に対して重畳する形でCF側電極間遮光部（他方側電極間遮光部）22 が設けられている。CF側電極間遮光部 22 は、CF基板 10a に既設構造として設けられた画素間遮光部 10l を部分的に拡幅することで、画素間遮光部 10l と一体に設けられている。詳しくは、CF側電極間遮光部 22 は、画素間遮光部 10l のうち、第1TFT 10fA 及び第2TFT 10fB と重畳する部分を拡幅することで形成されており、それにより各TFT 10fA, 10fB

においてソース電極 10f2 とドレイン電極 10f3 との間となる部分の全域に加えて、ソース電極 10f2 及びドレイン電極 10f3 の一部に対しても平面に視て重畳する形で配されている。このような構成によれば、ソース電極 10f2 とドレイン電極 10f3 との間となる部分に位置する半導体材料からなるチャネル部 10f4 に外光が照射されるのを抑制することができる。これにより、各 TFT 10fA, 10fB の特性変動、特にオフ状態とされた各 TFT 10fA, 10fB において生じ得るリーク電流を低減できる。

[0050] また、既述した通り、CF 基板 10a に設けられたカラーフィルタ 10k は、図 3 及び図 5 に示すように、Y 軸方向（湾曲方向）に沿って延在していて、Y 軸方向について隣り合う第 1 画素電極 10gA 及び第 2 画素電極 10gB を跨ぐ形で配されているので、湾曲液晶パネル 10 が湾曲されることに起因してアレイ基板 10b の第 1 画素電極 10gA 及び第 2 画素電極 10gB に対するカラーフィルタ 10k の配置が Y 軸方向についてばらついても、異なる色を呈する複数のカラーフィルタ 10k は、X 軸方向に沿って並ぶとともに、各々が Y 軸方向に沿って延在して第 1 画素電極 10gA 及び第 2 画素電極 10gB を跨ぐ形で配されているから、表示面 10DS の湾曲に起因する混色が生じ難いものとなる。

[0051] 以上説明したように本実施形態の湾曲液晶パネル（湾曲表示パネル）10 は、画像を表示する表示面 10DS が少なくとも一湾曲軸（湾曲軸）CAX 周りに湾曲した湾曲液晶パネル 10 であって、互いの板面が間隔を空けて対向する形で配される一对の基板 10a, 10b と、一对の基板 10a, 10b のうちのアレイ基板（一方の基板）10b に設けられる第 1 TFT（第 1 スイッチング素子）10fA と、アレイ基板 10b に設けられて第 1 TFT 10fA に対して湾曲軸 CAX と直交し且つ表示面 10DS に沿う湾曲方向について隣り合う形で配される第 2 TFT（第 2 スイッチング素子）10fB と、一对の基板 10a, 10b のうちの CF 基板（他方の基板）10a に設けられて一对の基板 10a, 10b の間の間隔を保持するスペーサ部 11

であって、互いに隣り合う第1 TFT 10 f A及び第2 TFT 10 f Bの少なくともいずれか一方と重畳する形で配されるスペーサ部11と、を備える。

[0052] このようにすれば、湾曲した表示面10DSには、第1 TFT 10 f A及び第2 TFT 10 f Bの駆動に基づいて画像が表示される。互いの板面が間隔を空けて対向する一对の基板10a, 10bのうちのCF基板10aに設けられたスペーサ部11によって一对の基板10a, 10bの間の間隔を保持することができる。ここで、アレイ基板10bに対するスペーサ部11の位置は、当該湾曲液晶パネル10が湾曲軸CA X周りに湾曲されることに起因して湾曲方向についてばらつき得るものとされ、それに起因してスペーサ部11によって保持される一对の基板10a, 10b間の間隔にもばらつきが生じるおそれがある。

[0053] その点、アレイ基板10bには、第1 TFT 10 f Aに対して湾曲方向について隣り合う形で配される第2 TFT 10 f Bが設けられており、これら第1 TFT 10 f A及び第2 TFT 10 f Bの少なくともいずれか一方に対してスペーサ部11が重畳する形で配されている。これにより、当該湾曲液晶パネル10が湾曲軸CA X周りに湾曲されることに起因してアレイ基板10bに対するスペーサ部11の位置が湾曲方向についてばらついても、スペーサ部11が第1 TFT 10 f A及び第2 TFT 10 f Bのいずれに対しても非重畳の配置となる事態が生じ難く、スペーサ部11が第1 TFT 10 f A及び第2 TFT 10 f Bのいずれかと重畳する配置となる確実性が高いものとされる。従って、アレイ基板10bにおいて第1 TFT 10 f A及び第2 TFT 10 f Bと重畳する領域と、第1 TFT 10 f A及び第2 TFT 10 f Bとは非重畳となる領域と、の間に段差が生じていても、スペーサ部11によって保持される一对の基板10a, 10bの間の間隔にばらつきが生じ難くなって安定化するので、表示面10DSに表示される画像にムラが生じ難くなる。

[0054] また、スペーサ部11は、表示面10DSの面内に複数分散して配され

ており、複数のスペーサ部 11 のうち、湾曲方向について湾曲軸 CAX に最も近い位置に配されるスペーサ部 11 は、アレイ基板 10b のうち、互いに隣り合う第 1 TFT10fA 及び第 2 TFT10fB の中間に位置する。このようにすれば、表示面 10DS の面内に分散して配される複数のスペーサ部 11 によって一对の基板 10a, 10b の間の間隔が良好に保持される。複数のスペーサ部 11 のうち、湾曲方向について湾曲軸 CAX に最も近い位置に配されるスペーサ部 11 は、当該湾曲液晶パネル 10 が湾曲される前と後とでアレイ基板 10b に対する位置が湾曲方向について殆ど変化することがなく、仮に変化が生じたとしてもその変化量は最小とされる。そして、この湾曲方向について湾曲軸 CAX に最も近い位置に配されるスペーサ部 11 が、アレイ基板 10b のうち、互いに隣り合う第 1 TFT10fA 及び第 2 TFT10fB の中間に位置しているので、湾曲軸 CAX に対する湾曲方向についての各スペーサ部 11 の配置に応じてアレイ基板 10b に対する位置が変化しても、第 1 TFT10fA 及び第 2 TFT10fB の少なくともいずれか一方と重畳する確実性が高いものとなる。これにより、複数のスペーサ部 11 によって保持される一对の基板 10a, 10b の間の間隔がよりばらつき難くなる。

[0055] また、互いに隣り合う第 1 TFT10fA 及び第 2 TFT10fB は、間に間隔を空けて配されていて、その間隔がスペーサ部 11 における湾曲方向についての寸法よりも小さい。互いに隣り合う第 1 TFT10fA と第 2 TFT10fB との間となる部分は、第 1 TFT10fA 及び第 2 TFT10fB に対して段差状をなしている。スペーサ部 11 が第 1 TFT10fA と第 2 TFT10fB との間となる部分に対して重畳する配置となった場合でも、スペーサ部 11 の一部については第 1 TFT10fA 及び第 2 TFT10fB の少なくともいずれか一方に対して重畳する配置となる。従って、スペーサ部 11 による間隔保持機能が適切に発揮され、もって一对の基板 10a, 10b 間の間隔がよりばらつき難くなる。

[0056] また、第 1 TFT10fA 及び第 2 TFT10fB は、画像信号が供給さ

れるソース電極 10f2 と、半導体材料からなりソース電極 10f2 に接続されるチャネル部 10f4 と、ソース電極 10f2 に対して間隔を空けた位置に配されてチャネル部 10f4 に接続されるドレイン電極 10f3 と、を少なくともそれぞれ有しており、チャネル部 10f4 を介して接続されるソース電極 10f2 及びドレイン電極 10f3 は、その間の間隔がスペーサ部 11 における湾曲方向についての寸法よりも小さい。このようにすれば、ソース電極 10f2 に供給された画像信号は、半導体材料からなるチャネル部 10f4 を介してドレイン電極 10f3 へと供給される。チャネル部 10f4 を介して接続されるソース電極 10f2 とドレイン電極 10f3 との間となる部分は、ソース電極 10f2 及びドレイン電極 10f3 に対して段差状をなしている。スペーサ部 11 がソース電極 10f2 とドレイン電極 10f3 との間となる部分に対して重畳する配置となった場合でも、スペーサ部 11 の一部についてはソース電極 10f2 とドレイン電極 10f3 との少なくともいずれか一方に対して重畳する配置となる。従って、スペーサ部 11 による間隔保持機能が適切に発揮され、もって一对の基板 10a, 10b 間の間隔がよりばらつき難くなる。

[0057] また、アレイ基板 10b には、湾曲方向と交差する方向に沿って延在して第 1 TFT 10fA に接続される第 1 ゲート配線（第 1 配線部）10iA と、第 1 ゲート配線 10iA に並行する形で延在して第 1 ゲート配線 10iA との間に湾曲方向について間隔を空けて隣り合う形で配されるとともに第 2 TFT 10fB に接続される第 2 ゲート配線（第 2 配線部）10iB と、第 1 ゲート配線 10iA 及び第 2 ゲート配線 10iB に並行する形で延在し第 1 ゲート配線 10iA と第 2 ゲート配線 10iB との双方に跨る形で配される配線間遮光部 21a と、が設けられている。このようにすれば、第 1 TFT 10fA 及び第 2 TFT 10fB には、第 1 ゲート配線 10iA 及び第 2 ゲート配線 10iB を介して信号が供給される。湾曲方向について第 1 ゲート配線 10iA と第 2 ゲート配線 10iB との間となる部分は、第 1 ゲート配線 10iA 及び第 2 ゲート配線 10iB に並行する形で延在していてそこ

から光漏れが生じるおそれがあるものの、上記のように配線間遮光部 21a は、第1ゲート配線 10iA 及び第2ゲート配線 10iB に並行する形で延在し第1ゲート配線 10iA と第2ゲート配線 10iB との双方に跨る形で配されているから、第1ゲート配線 10iA と第2ゲート配線 10iB との間となる部分から光が漏れ難くなる。また、仮にCF基板 10a 側に上記と同様の配線間遮光部 21a を設けるようにした場合に比べると、開口率を高く保つことができる。なお、上記の光漏れは、当該湾曲液晶パネル 10 を液晶表示装置に用いた場合には、ノーマリホワイトモードで顕著であるが、ノーマリブラックモードにおいても、第1ゲート配線 10iA や第2ゲート配線 10iB からの電界に起因して液晶分子の配向が乱れるため、生じる可能性がある。FFSモード等では、第1ゲート配線 10iA や第2ゲート配線 10iB の上側に、共通電極 10h が配置されているが、共通電極 10h に形成したスリット 10h1 などの開口部からの電界が漏れる場合がある。また、スペーサ部 11 の配置に起因して、液晶分子を初期配向させるために配向膜 10n, 10o に対して施す配向処理（ラビング等）が十分でない場合に、当該部分で配向乱れによる光漏れが生じることがある。

[0058] また、アレイ基板 10b には、第1ゲート配線 10iA に対して湾曲方向について第2ゲート配線 10iB 側とは反対側に隣り合う形で配されて第1 TFT 10fA に接続される第1画素電極 10gA と、第2ゲート配線 10iB に対して湾曲方向について第1ゲート配線 10iA 側とは反対側に隣り合う形で配されて第2 TFT 10fB に接続される第2画素電極 10gB と、第1画素電極 10gA 及び第2画素電極 10gB に対して層間絶縁膜（絶縁膜）17 を介して重畳する形で配されて基準電位が供給される共通電極 10h と、が設けられており、配線間遮光部 21a は、遮光性及び導電性を有する材料からなり、共通電極 10h に接する形で配されている。このようにすれば、第1画素電極 10gA 及び第2画素電極 10gB は、第1 TFT 10fA 及び第2 TFT 10fB の駆動に基づいてそれぞれ充電される。基準電位が供給された共通電極 10h と第1画素電極 10gA 及び第2画素電極

10gBとの間には、第1画素電極10gA及び第2画素電極10gBに充電された電圧値に基づく電位差が生じ、その電位差に基づいて表示面10DSに所定の階調の表示がなされる。第1ゲート配線10iA及び第2ゲート配線10iBに並行する形で延在する配線間遮光部21aは、遮光性及び導電性を有する材料からなり、共通電極10hに接する形で配されているので、共通電極10hの低抵抗化を図ることができる。これにより、共通電極10hが基準電位に安定的に保たれるので、シャドウイングなどの表示不良の発生が抑制される。

[0059] また、第1TFT10fA及び第2TFT10fBは、画像信号が供給されるソース電極10f2と、半導体材料からなりソース電極10f2に接続されるチャネル部10f4と、ソース電極10f2に対して間隔を空けた位置に配されてチャネル部10f4に接続されるドレイン電極10f3と、を少なくともそれぞれ有しており、アレイ基板10bには、ソース電極10f2とドレイン電極10f3との双方に跨る形で配されるアレイ側電極間遮光部（一方側電極間遮光部）21bが設けられている。このようにすれば、ソース電極10f2に供給された画像信号は、半導体材料からなるチャネル部10f4を介してドレイン電極10f3へと供給される。アレイ基板10bに設けられたアレイ側電極間遮光部21bは、ソース電極10f2とドレイン電極10f3との双方に跨る形で配されているから、ソース電極10f2とドレイン電極10f3との間となる部分に位置する半導体材料からなるチャネル部10f4に外光が照射されるのを抑制することができる。これにより、各TFT10fA、10fBの特性変動、特にオフ状態とされた各TFT10fA、10fBにおいて生じ得るリーク電流を低減できる。

[0060] また、第1TFT10fA及び第2TFT10fBは、画像信号が供給されるソース電極10f2と、半導体材料からなりソース電極10f2に接続されるチャネル部10f4と、ソース電極10f2に対して間隔を空けた位置に配されてチャネル部10f4に接続されるドレイン電極10f3と、を少なくともそれぞれ有しており、CF基板10aには、ソース電極10f2

とドレイン電極 10f3 との双方に跨る範囲に対して重畳する形で CF 側電極間遮光部（他方側電極間遮光部）22 が設けられている。このようにすれば、ソース電極 10f2 に供給された画像信号は、半導体材料からなるチャネル部 10f4 を介してドレイン電極 10f3 へと供給される。CF 基板 10a に設けられた CF 側電極間遮光部 22 は、ソース電極 10f2 とドレイン電極 10f3 との双方に跨る範囲と重畳する形で配されているから、ソース電極 10f2 とドレイン電極 10f3 との間となる部分に位置する半導体材料からなるチャネル部 10f4 に外光が照射されるのを抑制することができる。これにより、各 TFT 10fA, 10fB の特性変動、特にオフ状態とされた各 TFT 10fA, 10fB において生じ得るリーク電流を低減できる。

[0061] また、アレイ基板 10b には、湾曲方向と交差する方向に沿って並ぶ複数の画素電極 10g が設けられているのに対し、CF 基板 10a には、湾曲方向に沿って延在して隣り合う画素電極 10g の間となる位置に配される画素間遮光部 10l が設けられており、CF 側電極間遮光部 22 は、画素間遮光部 10l を部分的に拡幅してなる。このようにすれば、湾曲方向と交差する方向に沿って並ぶ複数の画素電極 10g の間となる位置に画素間遮光部 10l が配されることで、隣り合う画素電極 10g の間となる部分から光が漏れ難くなる。CF 側電極間遮光部 22 が画素間遮光部 10l を部分的に拡幅してなるので、CF 側電極間遮光部 22 を設置するためのコストを低廉化させることができる。

[0062] また、アレイ基板 10b には、第 1 TFT 10fA 及び第 2 TFT 10fB にそれぞれ接続されるとともに湾曲方向に沿って並ぶ第 1 画素電極 10gA 及び第 2 画素電極 10gB が設けられ、これら第 1 画素電極 10gA 及び第 2 画素電極 10gB が湾曲方向と交差する方向に沿って複数ずつ並んで配されているのに対し、CF 基板 10a には、互いに異なる色を呈する複数のカラーフィルタ 10k が複数ずつの第 1 画素電極 10gA 及び第 2 画素電極 10gB と重畳するよう湾曲方向と交差する方向に沿って並んで設けられ、

これら複数のカラーフィルタ 10k は、湾曲方向に沿って延在して第1画素電極 10g A 及び第2画素電極 10g B を跨ぐ形で配されている。このようにすれば、第1 TFT 10f A 及び第2 TFT 10f B が駆動されることで第1画素電極 10g A 及び第2画素電極 10g B の充電が図られると、その電圧値に基づいて各カラーフィルタ 10k の透過光量が制御され、もって表示面 10DS に所定の階調のカラー表示がなされる。当該湾曲液晶パネル 10 が湾曲されることに起因してアレイ基板 10b の第1画素電極 10g A 及び第2画素電極 10g B に対するカラーフィルタ 10k の配置が湾曲方向についてばらついても、異なる色を呈する複数のカラーフィルタ 10k は、湾曲方向と交差する方向に沿って並ぶとともに、各々が湾曲方向に沿って延在して第1画素電極 10g A 及び第2画素電極 10g B を跨ぐ形で配されているから、混色が生じ難いものとなる。

[0063] また、アレイ基板 10b には、湾曲方向と交差する方向に沿って延在して第1 TFT 10f A に接続される第1ゲート配線 10i A と、第1ゲート配線 10i A に並行する形で延在して第1ゲート配線 10i A との間に湾曲方向について間隔を空けて隣り合う形で配されるとともに第2 TFT 10f B に接続される第2ゲート配線 10i B と、が設けられ、これら第1ゲート配線 10i A 及び第2ゲート配線 10i B には、それぞれ走査信号が供給されるのに対し、第1 TFT 10f A 及び第2 TFT 10f B は、第1ゲート配線 10i A 及び第2ゲート配線 10i B にそれぞれ接続されるゲート電極 10f 1 を少なくともそれぞれ有しており、第1 TFT 10f A のゲート電極 10f 1 は、第1ゲート配線 10i A に対して湾曲方向について第2ゲート配線 10i B 側とは反対側に隣り合って配されるのに対し、第2 TFT 10f B のゲート電極 10f 1 は、第2ゲート配線 10i B に対して湾曲方向について第1ゲート配線 10i A 側とは反対側に隣り合って配される。このようにすれば、第1ゲート配線 10i A 及び第2ゲート配線 10i B にそれぞれ走査信号が供給されると、その走査信号に基づいて第1 TFT 10f A 及び第2 TFT 10f B が駆動される。第1 TFT 10f A 及び第2 TFT 1

Of Bの各ゲート電極10f1と第1ゲート配線10iAと第2ゲート配線10iBとが湾曲方向に沿って並ぶ形で配され、これらの配置範囲がアレイ基板10bに対するスペーサ部11の位置の変動許容範囲となる。従って、当該湾曲液晶パネル10の湾曲に伴うアレイ基板10bに対するスペーサ部11の位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板10a, 10b間の間隔がより安定化する。

[0064] また、第1TFT10fA及び第2TFT10fBは、間に間隔を空けて配されるとともに、半導体材料からなりゲート電極10f1に対してゲート絶縁膜（絶縁膜）13を介して重畳するチャネル部10f4を少なくともそれぞれ有しており、第1TFT10fAのチャネル部10f4と、第2TFT10fBのチャネル部10f4と、が互いに連なる形で設けられている。このようにすれば、第1ゲート配線10iA及び第2ゲート配線10iBのそれぞれに供給される走査信号に基づいて第1TFT10fA及び第2TFT10fBが駆動されると、それらの各チャネル部10f4が通電される。互いに隣り合う第1TFT10fAと第2TFT10fBとの間となる部分は、第1TFT10fA及び第2TFT10fBに対して段差状をなしているものの、第1TFT10fAのチャネル部10f4と、第2TFT10fBのチャネル部10f4と、が互いに連なる形で設けられているので、その連なり部分によって上記した段差が緩和される。これにより、アレイ基板10bにおけるスペーサ部11と重畳する箇所の平坦性が向上するので、一对の基板10a, 10b間の間隔がより安定化する。なお、第1TFT10fAのチャネル部10f4と、第2TFT10fBのチャネル部10f4と、が互いに連なっているとしても、第1TFT10fA及び第2TFT10fBは、異なる走査信号によって駆動されるので、第1TFT10fAと第2TFT10fBとが短絡する事態が避けられている。

[0065] また、第1TFT10fA及び第2TFT10fBは、半導体材料からなりゲート電極10f1に対してゲート絶縁膜13を介して重畳するチャネル部10f4と、チャネル部10f4に接続されるソース電極10f2と、ソ

ース電極 10f2 に対して間隔を空けた位置に配されてチャンネル部 10f4 に接続されるドレイン電極 10f3 と、を少なくともそれぞれ有しており、チャンネル部 10f4 は、接続対象であるソース電極 10f2 とドレイン電極 10f3 との間に位置する部分と、ソース電極 10f2 及びドレイン電極 10f3 の少なくとも一部ずつとそれぞれ重畳する部分と、を選択的に有する。このようにすれば、ソース電極 10f2 に供給された画像信号は、半導体材料からなるチャンネル部 10f4 を介してドレイン電極 10f3 へと供給される。チャンネル部 10f4 となる半導体材料は、ソース電極 10f2 の外形から外側にはみだす部分を有していない。従って、当該湾曲液晶パネル 10 に対して外光が照射されたとき、その外光がソース電極 10f2 側において、チャンネル部 10f4 となる半導体材料に対して照射され難いものとなる。ここで、仮にチャンネル部となる半導体材料がソース電極 10f2 からはみだす部分を有していると、当該湾曲液晶パネル 10 に対する外光の照射光量に変動したときにソース電極 10f2 とゲート電極 10f1 との間の静電容量値が変動してしまい、映像信号が変動することで、結果として表示不良が生じるおそれがある。その点、上記のようにソース電極 10f2 側において、チャンネル部 10f4 となる半導体材料に対して外光が照射され難くされることで、当該湾曲液晶パネル 10 に対する外光の照射光量に変動しても表示不良が生じ難いものとなる。

[0066] <実施形態 2>

本発明の実施形態 2 を図 9 から図 13 によって説明する。この実施形態 2 では、上記した実施形態 1 から湾曲液晶パネル 110 における湾曲の仕方などを変更したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

[0067] 本実施形態に係る湾曲液晶パネル 110 は、図 9 に示すように、全体として横長の方形状をなしている。この湾曲液晶パネル 110 は、短辺方向が各図面の Y 軸方向と、長辺方向が各図面の X 軸方向と、板厚方向が各図面の Z 軸方向と、それぞれ一致している。湾曲液晶パネル 110 における湾曲軸 C

A Xは、その軸線方向が湾曲液晶パネル110の短辺方向（Y軸方向）と一致しており、湾曲軸C A Xと直交し且つ表示面110 D Sに沿う方向である湾曲方向（表示面110 D Sの曲率が変化する方向）は、湾曲液晶パネル110の長辺方向（X軸方向）と一致している。湾曲液晶パネル110を構成するC F基板110 aは、短辺寸法がアレイ基板110 bの短辺寸法よりも短くされるのに対し、アレイ基板110 bに対して短辺方向についての一方の端部が揃う形で貼り合わせられている。従って、アレイ基板110 bにおける短辺方向についての他方の端部は、C F基板110 aに対して側方に突き出しており、その突き出し部分には信号供給源に中継接続されるフレキシブル基板（図示せず）が接続されている。

[0068] 本実施形態では、アレイ基板110 bに設けられた画素電極110 gは、図10に示すように、横長形状をなしており、その長辺方向がX軸方向（湾曲方向）と一致し、短辺方向がY軸方向（湾曲軸C A Xの軸線方向）と一致している。この画素電極110 gの短辺方向であるY軸方向に沿って延在するソース配線110 jは、図12に示すように、X軸方向について所定の間隔を空けて隣り合う形で2本が並んで配されている。以下では、X軸方向について隣り合う形で2本のソース配線110 jのうち、図10に示す右側のソース配線110 jを「第1ソース配線（第1配線部）」としてその符号に添え字Aを付し、第1ソース配線110 j Aに対して同図左側に隣り合うソース配線110 jを「第2ソース配線（第2配線部）」としてその符号に添え字Bを付し、ソース配線110 jを区別せずに総称する場合には、符号に添え字を付さないものとする。第1ソース配線110 j Aと第2ソース配線110 j Bとの間に空けられた間隔は、ソース配線110 jの線幅よりも狭く、例えば3 μ m程度とされるのが好ましいが、必ずしもその限りではない。以上のように複数のソース配線110 jが画素電極110 gの短辺方向に沿って延在し、画素電極110 gの長辺方向について間隔を空けて並んで配されることで、上記した実施形態1に比べると、X軸方向についてのソース配線110 jの配列間隔が、画素電極110 gの短辺寸法を長辺寸法にて除

した比率（例えば約 1 / 3）程度となり、それに伴って X 軸方向についての単位長さ当たりのソース配線 1 1 0 j の設置数が上記と同様の比率（例えば約 1 / 3）程度となる。これにより、ソース配線 1 1 0 j の設置数を削減することができるので、ソース配線 1 1 0 j に供給される画像信号の数が削減され、もって湾曲液晶パネル 1 1 0 の製造コストを低減させることができる。

[0069] 上記したソース配線 1 1 0 j が接続される TFT 1 1 0 f は、図 1 0 及び図 1 2 に示すように、ソース配線 1 1 0 j と同様に、X 軸方向について所定の間隔を空けて隣り合う形で 2 つが並んで配されている。以下では、X 軸方向について隣り合う形で 2 つの TFT 1 1 0 f のうち、図 1 0 に示す右側の TFT 1 1 0 f を「第 1 TFT（第 1 スイッチング素子）」としてその符号に添え字 A を付し、第 1 TFT 1 1 0 f A に対して同図左側に隣り合う TFT 1 1 0 f を「第 2 TFT（第 2 スイッチング素子）」としてその符号に添え字 B を付し、TFT 1 1 0 f を区別せずに総称する場合には、符号に添え字を付さないものとする。第 1 TFT 1 1 0 f A と第 2 TFT 1 1 0 f B との間に空けられた間隔は、上記した 2 本のソース配線 1 1 0 j A, 1 1 0 j B の間隔とほぼ等しい。第 1 TFT 1 1 0 f A は、第 1 ソース配線 1 1 0 j A に接続されていて第 1 ソース配線 1 1 0 j A に供給される画像信号がソース電極 1 1 0 f 2 に供給されるのに対し、第 2 TFT 1 1 0 f B は、第 2 ソース配線 1 1 0 j B に接続されていて第 2 ソース配線 1 1 0 j B に供給される画像信号がソース電極 1 1 0 f 2 に供給される。従って、第 1 TFT 1 1 0 f A 及び第 2 TFT 1 1 0 f B には、異なる画像信号が供給される。一方、第 1 TFT 1 1 0 f A 及び第 2 TFT 1 1 0 f B には、同じ（共通の）ゲート配線（第 3 配線部）1 1 0 i が接続されていて同じ走査信号に基づいて同じタイミングで駆動される。

[0070] 画素電極 1 1 0 g は、図 1 0 に示すように、互いに隣り合う第 1 ソース配線 1 1 0 j A 及び第 2 ソース配線 1 1 0 j B を挟んで X 軸方向について背中合わせとなるよう 2 つが配置されている。以下では、第 1 ソース配線 1 1 0

「j A」に対してX軸方向について第2ソース配線110j B側とは反対側（図10に示す右側）に隣り合う画素電極110gを「第1画素電極」としてその符号に添え字Aを付し、第2ソース配線110j Bに対してX軸方向について第1ソース配線110j A側とは反対側（図10に示す左側）に隣り合う画素電極110gを「第2画素電極」としてその符号に添え字Bを付し、画素電極110gを区別せずに総称する場合には、符号に添え字を付さないものとする。第1画素電極110g Aには、第1TFT110f Aが接続されていて第1ソース配線110j Aに供給される画像信号に基づいて所定の電圧値（電位）に充電される。同様に、第2画素電極110g Bには、第2TFT110f Bが接続されていて第2ソース配線110j Bに供給される画像信号に基づいて所定の電圧値に充電される。第1画素電極110g Aに対してX軸方向について接続対象となる第1ソース配線110j A側とは反対側（図10に示す右側）には、接続対象となる第1ソース配線110j Aに対して図10に示す右側に並ぶ別の組の第2ソース配線110j Bに接続された第2画素電極110g Bが配されている。同様に、第2画素電極110g Bに対してX軸方向について接続対象となる第2ソース配線110j B側とは反対側（図10に示す左側）には、接続対象となる第2ソース配線110j Bに対して図10に示す左側に並ぶ別の組の第1ソース配線110j Aに接続された第1画素電極110g Aが配されている。つまり、X軸方向に沿って並ぶ多数の画素電極110gのうち、間にソース配線110jが介在する形で隣り合う2つの画素電極110gは、X軸方向について隣り合う同じ組の第1ソース配線110j A及び第2ソース配線110j Bに接続されているのに対し、間にソース配線110jを介することなく隣り合う2つの画素電極110gは、X軸方向について隣り合わない異なる組の第1ソース配線110j A及び第2ソース配線110j Bに接続されている。従って、異なる組の第1ソース配線110j Aと第2ソース配線110j Bとの間には、X軸方向に沿って並ぶ2つの画素電極110gが挟み込まれる配置となっている。

[0071] アレイ基板 110b 側が上記のような構成とされるのに伴い、CF 基板 110a は、次のような構成となっている。すなわち、CF 基板 110a に設けられるカラーフィルタ 110k は、図 11 に示すように、互いに異なる色を呈する三色のものが、それぞれ X 軸方向に沿って延在するとともに、Y 軸方向に沿って繰り返し並んで配されており、Y 軸方向についての配置がアレイ基板 110b 側の画素電極 110g の同配置と整合するとともに、対向する各画素電極 110g と共に R、G、B の 3 色の画素部 110RPX、110GPX、110BPX を構成している。従って、この湾曲液晶パネル 110 においては、Y 軸方向に沿って隣り合う R、G、B の 3 色の画素部 110RPX、110GPX、110BPX によって所定の階調のカラー表示を可能な表示画素が構成されている。一方、各色のカラーフィルタ 110Rk、110Gk、110Bk は、それぞれ X 軸方向に沿って表示領域のほぼ全長にわたって延在していて X 軸方向に沿って並ぶ多数の画素電極 110g を全て跨ぐ（横切る）形で配されている。つまり、各色の画素部 110RPX、110GPX、110BPX は、X 軸方向に沿って同色のものが多数ずつ並んで配されている。画素間遮光部 110l は、Y 軸方向について隣り合うカラーフィルタ 110k の間を区分する形で配されており、Y 軸方向について隣り合っていて互いに異なる色を呈する画素部 110PX の間を区画している。画素間遮光部 110l は、X 軸方向に沿って表示領域のほぼ全長にわたって延在していて、アレイ基板 110b 側のゲート配線 110i と平面に視て重畳する配置とされる。

[0072] スペーサ部 111 は、図 12 及び図 13 に示すように、X 軸方向（湾曲方向）について互いに隣り合う第 1 TFT 110fA 及び第 2 TFT 110fB の少なくともいずれか一方と重畳する形で配されている。このような構成によれば、湾曲液晶パネル 110 が製造に際して表示面 110DS がフラットな状態から湾曲軸 CAX 周りに湾曲されても、スペーサ部 111 が第 1 TFT 110fA 及び第 2 TFT 110fB のいずれに対しても非重畳となる位置にてアレイ基板 110b 側に当接する事態が生じ難くなり、スペーサ部

111が第1TF T110f A及び第2TF T110f Bのいずれかと重畳する位置にてアレイ基板110b側に当接される確実性が高いものとされる。これにより、上記した実施形態1と同様に、表示面110DSに表示される画像にムラが生じ難くなる。なお、表示面110DSの面内に分散配置された複数のスペーサ部111は、上記した実施形態1と同様に、製造過程において湾曲液晶パネル110が湾曲される前において、アレイ基板110bのうち、X軸方向について互いに隣り合う第1TF T110f A及び第2TF T110f Bの中間位置に当接されている。なお、図12及び図13では、X軸方向について湾曲軸CAXに最も近い位置に配されるスペーサ部111を太い二点鎖線により図示し、X軸方向について湾曲軸CAXから最も遠い位置、つまり湾曲液晶パネル110における長辺方向についての両端位置に配されるスペーサ部111をそれぞれ細い二点鎖線により図示している。

[0073] ここで、第1TF T110f A及び第2TF T110f Bの構成に関して詳しく説明する。第1TF T110f Aは、図12に示すように、ゲート配線110iのうち、第1ソース配線110j Aと交差する部分を、Y軸方向について両側にそれぞれ突出させてなるゲート電極110f 1を有している。第1TF T110f Aは、第1ソース配線110j Aのうち、第1TF T110f Aのゲート電極110f 1と交差する部分を、X軸方向について第2ソース配線110j B側とは反対側（図12に示す左側）に突出させてなるソース電極110f 2を有している。一方、第2TF T110f Bは、ゲート配線110iのうち、第2ソース配線110j Bと交差する部分を、Y軸方向について両側にそれぞれ突出させてなるゲート電極110f 1を有している。第2TF T110f Bは、第2ソース配線110j Bのうち、第2TF T110f Bのゲート電極110f 1と交差する部分を、X軸方向について第1ソース配線110j A側とは反対側（図12に示す右側）に突出させてなるソース電極110f 2を有している。従って、第1TF T110f Aのソース電極110f 2と、第1ソース配線110j Aと、第2ソース配線110j Bと、第2TF T110f Bのソース電極110f 2と、がX軸方

向に沿って列をなす形で順次に並んで配されており、これらの配置範囲がアレイ基板 110b において内面の平坦性が担保される範囲であり、アレイ基板 110b に対するスペーサ部 111 の当接位置の変動許容範囲となる。従って、湾曲液晶パネル 110 の湾曲に伴うアレイ基板 110b に対するスペーサ部 111 の当接位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板 110a, 110b 間の間隔をより安定化させることができる。また、第 1 TFT 110fA 及び第 2 TFT 110fB には、同じ（共通の）ゲート配線 10i からの走査信号が供給されるようになっている。

[0074] ソース電極 110f2 の構成について詳しく説明する。ソース電極 110f2 は、図 12 に示すように、ソース配線 110j の本体部分（Y 軸方向に沿う直線状部分）から X 軸方向について分岐される形で設けられている。ソース電極 110f2 は、ソース配線 110j の本体部分に連なって同本体部分に対して鋭角をなして X 軸方向及び Y 軸方向に対して斜め方向に沿って延在する第 1 ソース電極構成部 110f2a と、ソース配線 110j の本体部分に連なって第 1 ソース電極構成部 110f2a に対してほぼ直角をなして X 軸方向及び Y 軸方向に対して斜め方向に沿って延在する第 2 ソース電極構成部 110f2b と、第 2 ソース電極構成部 110f2b の突出先端部に連なって第 2 ソース電極構成部 110f2b に対してほぼ直角をなして第 1 ソース電極構成部 110f2a に並行し且つ第 1 ソース電極構成部 110f2a と対向状をなす第 3 ソース電極構成部 110f2c と、第 3 ソース電極構成部 110f2c の突出先端部に連なって X 軸方向に並行する形でソース配線 110j 側とは反対側に向けて突出する第 4 ソース電極構成部（ソース電極拡張部） 110f2d と、から構成されている。ソース電極 110f2 のうち、第 1 ソース電極構成部 110f2a、第 2 ソース電極構成部 110f2b 及び第 3 ソース電極構成部 110f2c は、いずれもゲート電極 110f1（ゲート配線 110i からの拡幅部分）と重畳する配置とされるものの、第 4 ソース電極構成部 110f2d については、ゲート電極 110f1 に

対して外側に突き出していてゲート配線 110i の一部と重畳する配置とされる。また、第1 TFT 110fA 及び第2 TFT 110fB を構成するドレイン電極 110f3 は、ソース電極 110f2 を構成する第1 ソース電極構成部 110f2a 及び第3 ソース電極構成部 110f2c に並行する形で延在するとともに、第1 ソース電極構成部 110f2a、第2 ソース電極構成部 110f2b 及び第3 ソース電極構成部 110f2c に対してほぼ等しい間隔を空けた位置に配されており、第1 ソース電極構成部 110f2a 及び第3 ソース電極構成部 110f2c の突出先端部間に空けられた開口部分から導出された端部が画素電極 110g に接続されている。なお、ドレイン電極 110f3 に関するその他の構成などは、上記した実施形態 1 と同様である。

[0075] 第1 TFT 110fA 及び第2 TFT 110fB を構成するチャネル部 110f4 は、ゲート電極 110f1 と重畳するとともに、平面に視てソース電極 110f2 の形成範囲内に収まる大きさを有しており、具体的には平面に視て接続対象であるソース電極 110f2 とドレイン電極 110f3 との間に位置する部分と、ソース電極 110f2 及びドレイン電極 110f3 の一部ずつとそれぞれ重畳する部分と、を選択的に有している。これにより、上記した実施形態 1 と同様に、ソース電極 110f2 側において、チャネル部 110f4 となる半導体材料に対して外光が照射され難くなるので、湾曲液晶パネル 110 に対する外光の照射光量の変動しても表示不良が生じ難いものとなる。そして、チャネル部 110f4 は、ゲート電極 110f1 と重畳する部分である第1 チャネル構成部 110f4a に加えて、ゲート電極 110f1 に対して外側に突き出していてゲート配線 110i の一部と重畳する部分である第2 チャネル構成部（チャネル拡張部） 110f4b を有している。第1 チャネル構成部 110f4a は、ソース電極 110f2 を構成する第1 ソース電極構成部 110f2a 及び第3 ソース電極構成部 110f2c の一部ずつと重畳している。これに対し、第2 チャネル構成部 110f4b は、第1 チャネル構成部 110f4a から X 軸方向に沿ってソース配線 1

1 0 j 側とは反対側に向けて突出する形で設けられていて、ソース電極 1 1 0 f 2 を構成する第 4 ソース電極構成部 1 1 0 f 2 d の大部分と重畳している。このように、ソース電極 1 1 0 f 2 及びチャネル部 1 1 0 f 4 が、互いに重畳する第 4 ソース電極構成部 1 1 0 f 2 d 及び第 2 チャネル構成部 1 1 0 f 4 b を有しているので、第 4 ソース電極構成部 1 1 0 f 2 d 及び第 2 チャネル構成部 1 1 0 f 4 b の分だけ、アレイ基板 1 1 0 b において内面の平坦性が担保される範囲が拡張されるとともに、アレイ基板 1 1 0 b に対するスペーサ部 1 1 1 の X 軸方向についての当接位置の変動許容範囲が拡張される。従って、湾曲液晶パネル 1 1 0 の湾曲に伴うアレイ基板 1 1 0 b に対するスペーサ部 1 1 1 の当接位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板間の間隔がより安定化する。なお、第 1 T F T 1 1 0 f A 及び第 2 T F T 1 1 0 f B を構成するチャネル部 1 1 0 f 4 同士は、上記した実施形態 1 のように連ねられない構成とされる。その理由は、第 1 T F T 1 1 0 f A 及び第 2 T F T 1 1 0 f B は、同じゲート配線 1 1 0 i によって同じタイミングでもって駆動されることから、仮にチャネル部 1 1 0 f 4 同士が連なっていると、第 1 ソース配線 1 1 0 j A 及び第 2 ソース配線 1 1 0 j B 同士が短絡するためである。

[0076] また、遮光部 1 2 1 は、図 1 2 及び図 1 3 に示すように、X 軸方向について互いに隣り合う第 1 ソース配線 1 1 0 j A と第 2 ソース配線 1 1 0 j B との双方に跨る形で配される配線間遮光部 1 2 1 a と、接続対象であるソース電極 1 1 0 f 2 とドレイン電極 1 1 0 f 3 との双方に跨る形で配されるアレイ側電極間遮光部 1 2 1 b と、第 4 ソース電極構成部 1 1 0 f 2 d 及び第 2 チャネル構成部 1 1 0 f 4 b と重畳する形で配される遮光拡張部 1 2 1 c と、を相互に繋いだ構成とされる。遮光拡張部 1 2 1 c は、アレイ側電極間遮光部 1 2 1 b から X 軸方向に沿ってソース配線 1 1 0 j 側とは反対側に向けて突出する形で設けられている。これにより、アレイ基板 1 1 0 b における内面の平坦性がより好適に担保され、スペーサ部 1 1 1 による間隔保持機能がより好適に発揮される。なお、図 1 2 では、遮光部 1 2 1 の形成範囲を網

掛け状にして図示している。

[0077] 以上説明したように本実施形態によれば、アレイ基板 110b には、湾曲方向と交差する方向に沿って延在して第 1 TFT 110fA に接続される第 1 ソース配線（第 1 配線部）110jA と、第 1 ソース配線 110jA に並行する形で延在して第 1 ソース配線 110jA との間に湾曲方向について間隔を空けて隣り合う形で配されるとともに第 2 TFT 110fB に接続される第 2 ソース配線（第 2 配線部）110jB と、が設けられ、これら第 1 ソース配線 110jA 及び第 2 ソース配線 110jB には、それぞれ画像信号が供給されるのに対し、第 1 TFT 110fA 及び第 2 TFT 110fB は、第 1 ソース配線 110jA 及び第 2 ソース配線 110jB にそれぞれ接続されるソース電極 110f2 を少なくともそれぞれ有しており、第 1 TFT 110fA のソース電極 110f2 は、第 1 ソース配線 110jA に対して湾曲方向について第 2 ソース配線 110jB 側とは反対側に隣り合って配されるのに対し、第 2 TFT 110fB のソース電極 110f2 は、第 2 ソース配線 110jB に対して湾曲方向について第 1 ソース配線 110jA 側とは反対側に隣り合って配される。このようにすれば、第 1 ソース配線 110jA 及び第 2 ソース配線 110jB にそれぞれ画像信号が供給されると、その画像信号が第 1 TFT 110fA 及び第 2 TFT 110fB の各ソース電極 110f2 に供給される。第 1 TFT 110fA 及び第 2 TFT 110fB の各ソース電極 110f2 と第 1 ソース配線 110jA と第 2 ソース配線 110jB とが湾曲方向に沿って並ぶ形で配され、これらの配置範囲がアレイ基板 110b に対するスペーサ部 111 の位置の変動許容範囲となる。従って、当該湾曲液晶パネル 110 の湾曲に伴うアレイ基板 110b に対するスペーサ部 111 の位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板 110a, 110b 間の間隔がより安定化する。

[0078] また、アレイ基板 110b には、第 1 ソース配線 110jA に対して湾曲方向について第 2 ソース配線 110jB 側とは反対側に隣り合う形で配されて第 1 TFT 110fA に接続される第 1 画素電極 110gA と、第 2 ソー

ス配線 110jB に対して湾曲方向について第1ソース配線 110jA 側とは反対側に隣り合う形で配されて第2TF T110fB に接続される第2画素電極 110gB と、が設けられており、第1画素電極 110gA 及び第2画素電極 110gB は、平面形状が略長方形とされていてその長辺方向が湾曲方向と、短辺方向が第1ソース配線 110jA 及び第2ソース配線 110jB の延在方向と、それぞれ一致する形で配されている。このようにすれば、例えば、第1ソース配線 110jA 及び第2ソース配線 110jB が複数本ずつ配される構成を採った場合、第1ソース配線 110jA 及び第2ソース配線 110jB の配列間隔は、第1画素電極 110gA 及び第2画素電極 110gB の長辺寸法に基づいて定められることになる。従って、仮に第1画素電極及び第2画素電極における長辺方向が第1ソース配線 110jA 及び第2ソース配線 110jB の延在方向と、短辺方向が湾曲方向と、それぞれ一致する配置とした場合に比べると、当該湾曲液晶パネル 110 における湾曲方向についての第1ソース配線 110jA 及び第2ソース配線 110jB の設置数が削減される。これにより、第1ソース配線 110jA 及び第2ソース配線 110jB に供給される画像信号の数が削減されるので、当該湾曲液晶パネル 110 の製造コストを低減させることができる。

[0079] また、アレイ基板 110b には、湾曲方向に沿って延在して第1TF T110fA 及び第2TF T110fB に対してそれぞれ接続されるとともに走査信号が供給されるゲート配線（第3配線部）110i が設けられており、第1TF T110fA 及び第2TF T110fB は、半導体材料からなり少なくともソース電極 110f2 に接続されるチャネル部 110f4 を少なくとも有しており、ソース電極 110f2 及びチャネル部 110f4 は、湾曲方向に沿って延在してゲート配線 110i の一部と重畳する第4ソース電極構成部（ソース電極拡張部）110f2d 及び第2チャネル構成部（チャネル拡張部）110f4b をそれぞれ有している。このようにすれば、ゲート配線 110i に供給される走査信号に基づいて第1TF T110fA 及び第2TF T110fB が駆動されると、第1ソース配線 110jA 及び第2ソ

ース配線 110jB のそれぞれに供給される画像信号が第 1 TFT 110fA 及び第 2 TFT 110fB の各チャネル部 110f4 に通電される。ソース電極 110f2 及びチャネル部 110f4 は、湾曲方向に沿って延在してゲート配線 110i の一部と重畳する第 4 ソース電極構成部 110f2d 及び第 2 チャネル構成部 110f4b をそれぞれ有しており、これら第 4 ソース電極構成部 110f2d 及び第 2 チャネル構成部 110f4b の分だけアレイ基板 110b に対するスペーサ部 111 の位置の変動許容範囲が拡張される。従って、当該湾曲液晶パネル 110 の湾曲に伴うアレイ基板 110b に対するスペーサ部 111 の位置のばらつきをより広範囲にわたって吸収することができ、もって一对の基板 110a, 110b 間の間隔がより安定化する。

[0080] <実施形態 3>

本発明の実施形態 3 を図 14 から図 17 によって説明する。この実施形態 3 では、上記した実施形態 2 からアレイ基板 210b 側の遮光部を省略して CF 基板側の CF 側電極間遮光部 222 の構成を変更したものを示す。なお、上記した実施形態 2 と同様の構造、作用及び効果について重複する説明は省略する。

[0081] 本実施形態に係る CF 側電極間遮光部 222 は、図 14 及び図 15 に示すように、その形成範囲が上記した実施形態 2 に記載されたものよりも拡張されている。具体的には、CF 側電極間遮光部 222 は、図 16 及び図 17 に示すように、第 1 TFT 210fA 及び第 2 TFT 210fB においてソース電極 210f2 とドレイン電極 210f3 との間となる部分の全域に加えて、ソース電極 210f2 及びドレイン電極 210f3 の全域に対しても平面に視て重畳する形で配されている。つまり、CF 側電極間遮光部 222 は、第 1 TFT 210fA 及び第 2 TFT 210fB のほぼ全域に対して重畳するよう、X 軸方向に沿って延在している。なお、CF 側電極間遮光部 222 の延在する長さは、当該湾曲液晶パネルの湾曲に伴い、アレイ基板 210b に対する CF 側電極間遮光部 222 の X 軸方向についての位置が変動した

場合でも、第1 TFT 210fA及び第2 TFT 210fBと重畳するような長さである。具体的には、当該湾曲液晶パネルの湾曲に伴い、アレイ基板210bに対するCF側電極間遮光部222の位置が、X軸方向に例えば30 μ m変動し、かつY軸方向に例えば5 μ m変動した場合も、CF側電極間遮光部222は、第1 TFT 210fA及び第2 TFT 210fBと重畳する。このような構成によれば、アレイ基板210b側に、実施形態2に記載したような遮光部（第3金属膜）が設けられていなくても、第1 TFT 210fA及び第2 TFT 210fB付近において光漏れが生じるのを好適に防ぐことができる。従って、アレイ基板210bの内面に積層される積層膜の数を上記した実施形態2よりも削減できるので、アレイ基板210bの製造コストを低下させることができる。

[0082] <実施形態4>

本発明の実施形態4を図18から図21によって説明する。この実施形態4では、上記した実施形態1からアレイ基板310b側の遮光部を省略してCF基板側のCF側電極間遮光部322の構成を、上記した実施形態3と同様に変更したものを示す。なお、上記した実施形態1と同様の構造、作用及び効果について重複する説明は省略する。

[0083] 本実施形態に係るCF側電極間遮光部322は、図18及び図19に示すように、その形成範囲が上記した実施形態1に記載されたものよりも拡張されている。具体的には、CF側電極間遮光部322は、図20及び図21に示すように、第1 TFT 310fA及び第2 TFT 310fBにおいてソース電極310f2とドレイン電極310f3との間となる部分の全域に加えて、ソース電極310f2及びドレイン電極310f3の全域に対しても平面に視て重畳する形で配されている。つまり、CF側電極間遮光部322は、第1 TFT 310fA及び第2 TFT 310fBのほぼ全域に対して重畳するよう、Y軸方向に沿って延在している。このような構成により、上記した実施形態3と同様の作用及び効果が得られる。

[0084] <他の実施形態>

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

(1) 上記した各実施形態では、1つの湾曲軸周りに湾曲した湾曲液晶パネルを示したが、複数の湾曲軸周りにそれぞれ湾曲した湾曲液晶パネルであってもよい。その場合、複数の湾曲軸が互いに並行し且つ湾曲方向について離間した配置とされる設計を採ることも可能であるが、複数の湾曲軸が互いに交差する設計を採ることも可能である。このうち、複数の湾曲軸が互いに交差する設計を採る場合には、湾曲液晶パネルの湾曲に伴うスペーサ部の変位量が最大となる湾曲方向に沿って2つのTF Tを並べて配置し、それら2つのTF Tの少なくともいずれか一方と重畳するようスペーサ部を配置するのが好ましい。

(2) 上記した各実施形態では、湾曲方向について湾曲軸に最も近い位置に配されるスペーサ部が第1TF T及び第2TF Tの中間位置に当接される構成を示したが、湾曲方向について湾曲軸に最も近い位置に配されるスペーサ部が第1TF T及び第2TF Tの中間位置に対して湾曲方向について異なる位置に当接される構成であっても構わない。

(3) 上記した各実施形態では、第1TF Tと第2TF Tとの間の間隔がスペーサ部の径寸法よりも小さくなる場合を示したが、第1TF Tと第2TF Tとの間の間隔がスペーサ部の径寸法と同じまたはそれよりも大きくなる構成であっても構わない。

(4) 上記した各実施形態では、TF Tにおけるソース電極とドレイン電極との間の間隔がスペーサ部の径寸法よりも小さくなる場合を示したが、TF Tにおけるソース電極とドレイン電極との間の間隔がスペーサ部の径寸法と同じまたはそれよりも大きくなる構成であっても構わない。

(5) 上記した各実施形態以外にも、TF Tにおけるチャンネル部及びチャンネル部と連続する半導体材料の具体的な形成範囲は適宜に変更可能である。例えば、チャンネル部と連続する半導体材料がソース電極の形成範囲よりも広くなる範囲でもって形成されていても構わない。

(6) 上記した実施形態 1, 2 では、第 3 金属膜からなる遮光部が共通電極の上層側に配されて共通電極に直接接する形で配される場合を示したが、遮光部が共通電極の下層側に配されて共通電極に直接接する形で配されていても構わない。また、遮光部が共通電極とは直接接することがない層に設けられていても構わない。例えば、遮光部と共通電極との間に絶縁膜が形成されていてもよいし、さらにその絶縁膜に遮光部と共通電極とを接続するためのコンタクトホールが形成されていてもよい。

(7) 上記した実施形態 1, 2 では、遮光部が第 3 金属膜からなる場合を示したが、遮光部が金属材料以外の遮光材料によって構成されていても構わない。

(8) 上記した実施形態 1, 2 に記載した構成において、C F 側電極間遮光部を省略し、画素間遮光部を途中で拡幅しない構成とすることも可能である。

(9) 上記した実施形態 1, 4 では、第 1 T F T 及び第 2 T F T のチャンネル部同士が連ねられる構成を示したが、第 1 T F T 及び第 2 T F T のチャンネル部同士が分離・独立した構成を採ることも可能である。

(10) 上記した各実施形態では、湾曲液晶パネルの平面形状が長方形とされる場合を示したが、湾曲液晶パネルの平面形状は長方形以外にも正方形、円形、半円形、楕円形、半楕円形、台形などであっても構わない。

(11) 上記した実施形態 1, 2 の説明にて用いた図 1 及び図 9 では、湾曲軸 C A X が Z 軸方向についてアレイ基板（アクティブマトリクス基板、T F T 基板）10b 側に配される構成（アレイ基板 10b が C F 基板 10a よりも湾曲軸 C A X に近い配置）を示しているが、湾曲軸 C A X が Z 軸方向について C F 基板（対向基板）10a 側に配される構成（C F 基板 10a がアレイ基板 10b よりも湾曲軸 C A X に近い配置）であっても構わない。

(12) 上記した各実施形態では、湾曲液晶パネルの動作モードが F F S モードの場合を示したが、誘電率異方性が正の液晶を基板法線方向から見たときに略 90° ねじれた状態で配向させる T N (Twisted Nematic) モードや

、誘電率異方性が負の液晶を、その液晶分子の長軸を基板面に対して垂直の配向させる垂直配向（V A : Vertical Alignment）モード等でも実施可能である。

符号の説明

[0085] 10, 110…湾曲液晶パネル（湾曲表示パネル）、10DS, 110DS…表示面、10a, 110a…CF基板（他方の基板）、10b, 110b, 210b, 310b…アレイ基板（一方の基板）、10fA, 110fA, 210fA, 310fA…第1TFT（第1スイッチング素子）、10fB, 110fB, 210fB, 310fB…第2TFT（第2スイッチング素子）、10f1, 110f1…ゲート電極、10f2, 110f2, 210f2, 310f2…ソース電極、10f3, 110f3, 210f3, 310f3…ドレイン電極、10f4, 110f4…チャネル部、10gA, 110gA…第1画素電極、10gB, 110gB…第2画素電極、10h…共通電極、10iA…第1ゲート配線（第1配線部）、10iB…第2ゲート配線（第2配線部）、10k, 110k…カラーフィルタ、11, 111…スペーサ部、13…ゲート絶縁膜（絶縁膜）、17…層間絶縁膜（絶縁膜）、21a, 121a…配線間遮光部、21b, 121b…アレイ側電極間遮光部（一方側電極間遮光部）、22, 222, 322…CF側電極間遮光部（他方側電極間遮光部）、110f2d…第4ソース電極構成部（ソース電極拡張部）、110f4b…第2チャネル構成部（チャネル拡張部）、110i…ゲート配線（第3配線部）、110jA…第1ソース配線（第1配線部）、110jB…第2ソース配線（第2配線部）、CAX…湾曲軸（一湾曲軸）

請求の範囲

- [請求項1] 画像を表示する表示面が少なくとも一湾曲軸周りに湾曲した湾曲表示パネルであって、
- 互いの板面が間隔を空けて対向する形で配される一対の基板と、
- 前記一対の基板のうちの一方の基板に設けられる第1スイッチング素子と、
- 前記一方の基板に設けられて前記第1スイッチング素子に対して前記一湾曲軸と直交し且つ前記表示面に沿う湾曲方向について隣り合う形で配される第2スイッチング素子と、
- 前記一対の基板のうちの他方の基板に設けられて前記一対の基板の間の間隔を保持するスペーサ部であって、互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子の少なくともいずれか一方と重畳する形で配されるスペーサ部と、を備える湾曲表示パネル。
- [請求項2] 前記スペーサ部は、前記表示面の面内に複数が分散して配されており、
- 複数の前記スペーサ部のうち、前記湾曲方向について前記一湾曲軸に最も近い位置に配される前記スペーサ部は、前記一方の基板のうち、互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子の中間に位置する請求項1記載の湾曲表示パネル。
- [請求項3] 互いに隣り合う前記第1スイッチング素子及び前記第2スイッチング素子は、間に間隔を空けて配されていて、その間隔が前記スペーサ部における前記湾曲方向についての寸法よりも小さい請求項1または請求項2記載の湾曲表示パネル。
- [請求項4] 前記第1スイッチング素子及び前記第2スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャネル部に接続されるドレイン電極と、を少なく

ともそれぞれ有しており、

前記チャネル部を介して接続される前記ソース電極及び前記ドレイン電極は、その間の間隔が前記スペーサ部における前記湾曲方向についての寸法よりも小さい請求項 1 から請求項 3 のいずれか 1 項に記載の湾曲表示パネル。

[請求項5] 前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第 1 スイッチング素子に接続される第 1 配線部と、前記第 1 配線部に並行する形で延在して前記第 1 配線部との間に前記湾曲方向について間隔を空けて隣り合う形で配されるとともに前記第 2 スイッチング素子に接続される第 2 配線部と、前記第 1 配線部及び前記第 2 配線部に並行する形で延在し前記第 1 配線部と前記第 2 配線部との双方に跨る形で配される配線間遮光部と、が設けられている請求項 1 から請求項 4 のいずれか 1 項に記載の湾曲表示パネル。

[請求項6] 前記一方の基板には、前記第 1 配線部に対して前記湾曲方向について前記第 2 配線部側とは反対側に隣り合う形で配されて前記第 1 スイッチング素子に接続される第 1 画素電極と、前記第 2 配線部に対して前記湾曲方向について前記第 1 配線部側とは反対側に隣り合う形で配されて前記第 2 スイッチング素子に接続される第 2 画素電極と、前記第 1 画素電極及び前記第 2 画素電極に対して絶縁膜を介して重畳する形で配されて基準電位が供給される共通電極と、が設けられており、

前記配線間遮光部は、遮光性及び導電性を有する材料からなり、前記共通電極に接する形で配されている請求項 5 記載の湾曲表示パネル。

[請求項7] 前記第 1 スイッチング素子及び前記第 2 スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、

前記一方の基板には、前記ソース電極と前記ドレイン電極との双方に跨る形で配される一方側電極間遮光部が設けられている請求項 1 から請求項 6 のいずれか 1 項に記載の湾曲表示パネル。

[請求項8]

前記第 1 スイッチング素子及び前記第 2 スイッチング素子は、画像信号が供給されるソース電極と、半導体材料からなり前記ソース電極に接続されるチャネル部と、前記ソース電極に対して間隔を空けた位置に配されて前記チャネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、

前記他方の基板には、前記ソース電極と前記ドレイン電極との双方に跨る範囲に対して重畳する形で他方側電極間遮光部が設けられている請求項 1 から請求項 7 のいずれか 1 項に記載の湾曲表示パネル。

[請求項9]

前記一方の基板には、前記第 1 スイッチング素子及び前記第 2 スイッチング素子にそれぞれ接続されるとともに前記湾曲方向に沿って並ぶ第 1 画素電極及び第 2 画素電極が設けられ、これら前記第 1 画素電極及び前記第 2 画素電極が前記湾曲方向と交差する方向に沿って複数ずつ並んで配されているのに対し、

前記他方の基板には、互いに異なる色を呈する複数のカラーフィルタが複数ずつの前記第 1 画素電極及び前記第 2 画素電極と重畳するよう前記湾曲方向と交差する方向に沿って並んで設けられ、これら複数の前記カラーフィルタは、前記湾曲方向に沿って延在して前記第 1 画素電極及び前記第 2 画素電極を跨ぐ形で配されている請求項 1 から請求項 8 のいずれか 1 項に記載の湾曲表示パネル。

[請求項10]

前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第 1 スイッチング素子に接続される第 1 配線部と、前記第 1 配線部に並行する形で延在して前記第 1 配線部との間に前記湾曲方向について間隔を空けて隣り合う形で配されるとともに前記第 2 スイッチング素子に接続される第 2 配線部と、が設けられ、これら前記第 1 配線部及び前記第 2 配線部には、それぞれ走査信号が供給されるのに対

し、前記第 1 スイッチング素子及び前記第 2 スイッチング素子は、前記第 1 配線部及び前記第 2 配線部にそれぞれ接続されるゲート電極を少なくともそれぞれ有しており、

前記第 1 スイッチング素子の前記ゲート電極は、前記第 1 配線部に対して前記湾曲方向について前記第 2 配線部側とは反対側に隣り合って配されるのに対し、前記第 2 スイッチング素子の前記ゲート電極は、前記第 2 配線部に対して前記湾曲方向について前記第 1 配線部側とは反対側に隣り合って配される請求項 1 から請求項 9 のいずれか 1 項に記載の湾曲表示パネル。

[請求項11] 前記第 1 スイッチング素子及び前記第 2 スイッチング素子は、間に間隔を空けて配されるとともに、半導体材料からなり前記ゲート電極に対して絶縁膜を介して重畳するチャンネル部を少なくともそれぞれ有しており、

前記第 1 スイッチング素子の前記チャンネル部と、前記第 2 スイッチング素子の前記チャンネル部と、が互いに連なる形で設けられている請求項 10 記載の湾曲表示パネル。

[請求項12] 前記第 1 スイッチング素子及び前記第 2 スイッチング素子は、半導体材料からなり前記ゲート電極に対して絶縁膜を介して重畳するチャンネル部と、前記チャンネル部に接続されるソース電極と、前記ソース電極に対して間隔を空けた位置に配されて前記チャンネル部に接続されるドレイン電極と、を少なくともそれぞれ有しており、

前記チャンネル部は、接続対象である前記ソース電極と前記ドレイン電極との間に位置する部分と、前記ソース電極及び前記ドレイン電極の少なくとも一部ずつとそれぞれ重畳する部分と、を選択的に有する請求項 10 または請求項 11 記載の湾曲表示パネル。

[請求項13] 前記一方の基板には、前記湾曲方向と交差する方向に沿って延在して前記第 1 スイッチング素子に接続される第 1 配線部と、前記第 1 配線部に並行する形で延在して前記第 1 配線部との間に前記湾曲方向に

ついて間隔を空けて隣り合う形で配されるとともに前記第2スイッチング素子に接続される第2配線部と、が設けられ、これら前記第1配線部及び前記第2配線部には、それぞれ画像信号が供給されるのに対し、前記第1スイッチング素子及び前記第2スイッチング素子は、前記第1配線部及び前記第2配線部にそれぞれ接続されるソース電極を少なくともそれぞれ有しており、

前記第1スイッチング素子の前記ソース電極は、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合っ
て配されるのに対し、前記第2スイッチング素子の前記ソース電極は、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合っ
て配される請求項1から請求項9のいずれか1項に記載の湾曲表示パネル。

[請求項14]

前記一方の基板には、前記第1配線部に対して前記湾曲方向について前記第2配線部側とは反対側に隣り合う形で配されて前記第1スイッチング素子に接続される第1画素電極と、前記第2配線部に対して前記湾曲方向について前記第1配線部側とは反対側に隣り合う形で配されて前記第2スイッチング素子に接続される第2画素電極と、が設けられており、

前記第1画素電極及び前記第2画素電極は、平面形状が略長方形とされていてその長辺方向が前記湾曲方向と、短辺方向が前記第1配線部及び前記第2配線部の延在方向と、それぞれ一致する形で配されている請求項13記載の湾曲表示パネル。

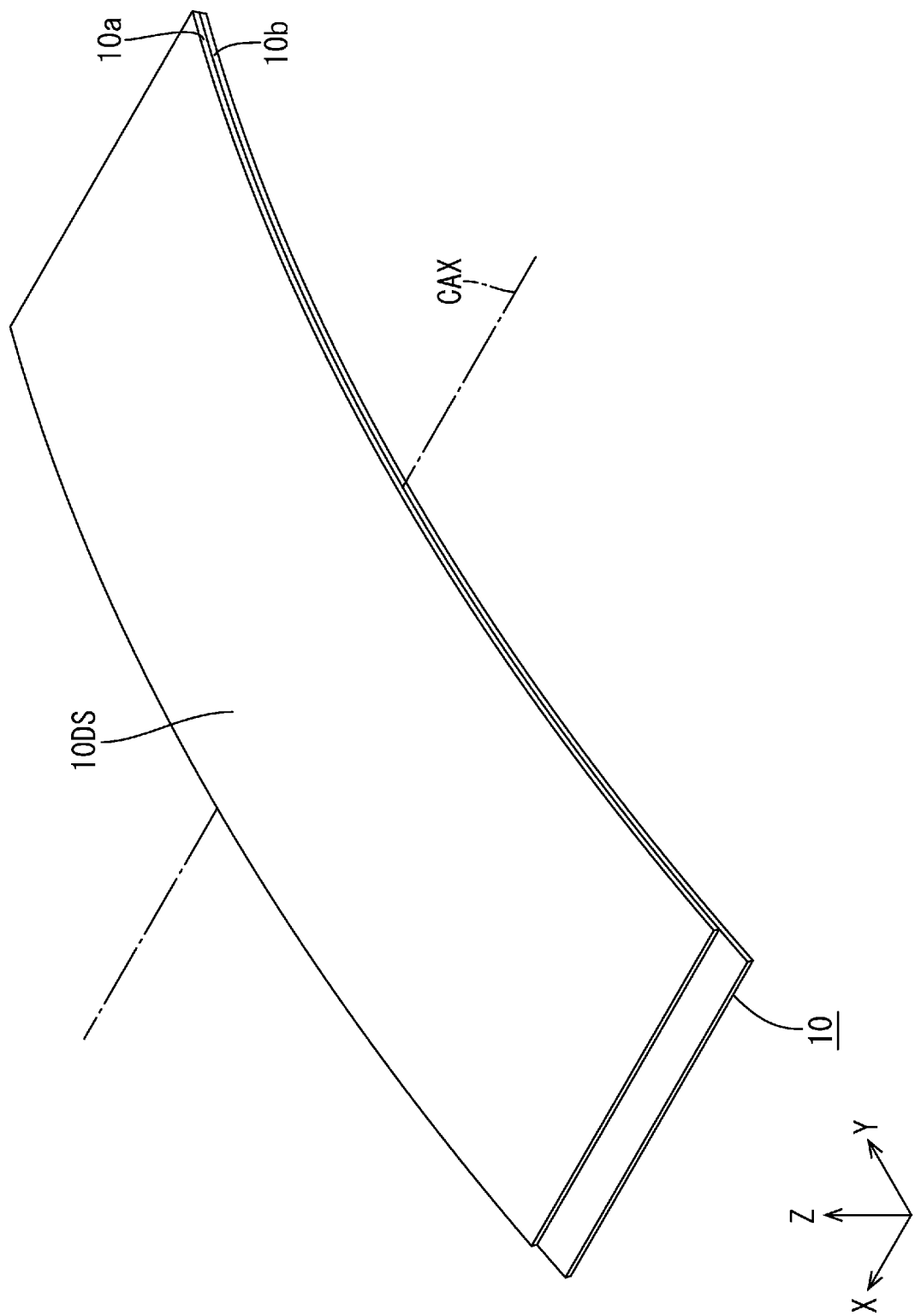
[請求項15]

前記一方の基板には、前記湾曲方向に沿って延在して前記第1スイッチング素子及び前記第2スイッチング素子に対してそれぞれ接続されるとともに走査信号が供給される第3配線部が設けられており、

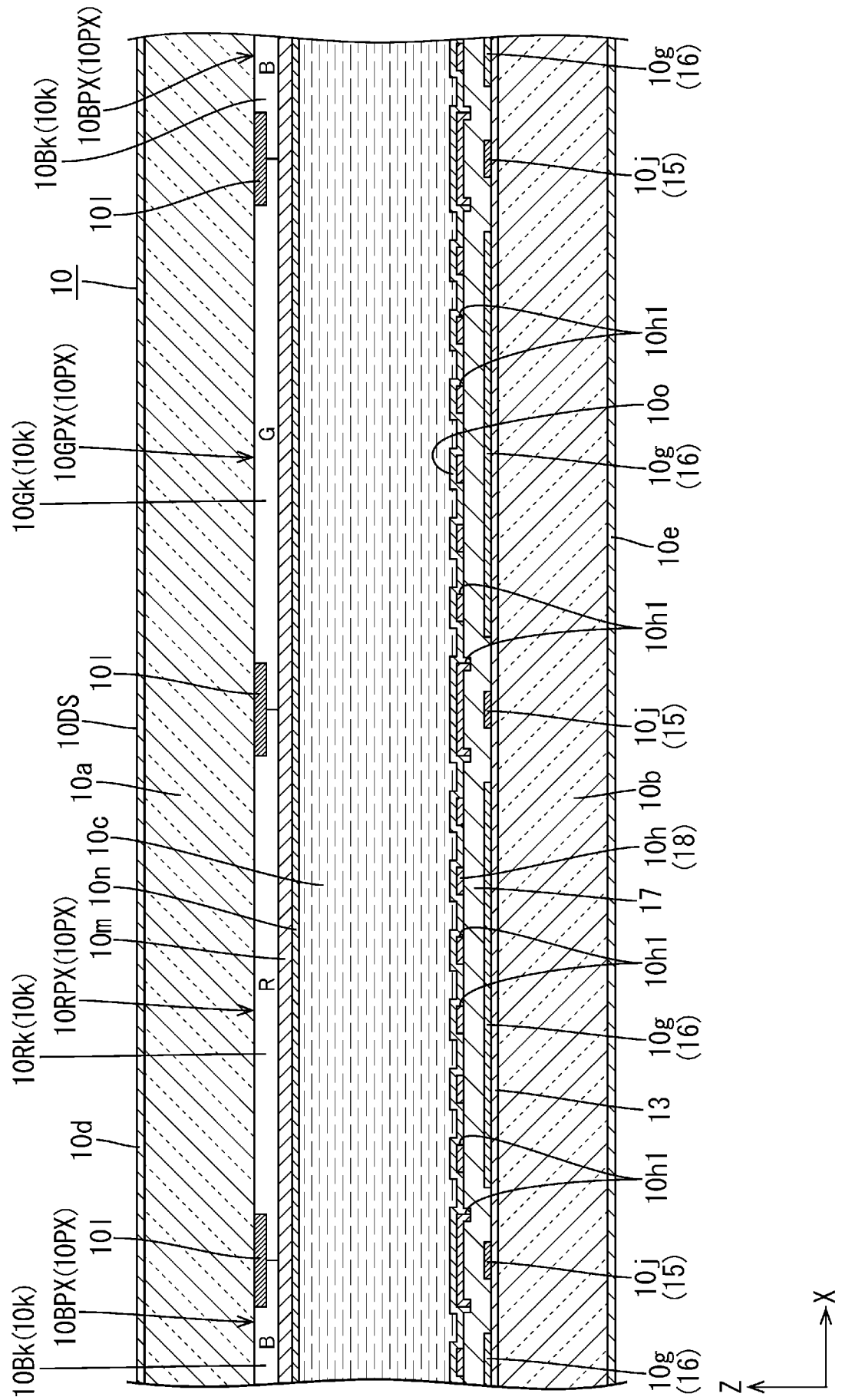
前記第1スイッチング素子及び前記第2スイッチング素子は、半導体材料からなり少なくとも前記ソース電極に接続されるチャンネル部を少なくとも有しており、

前記ソース電極及び前記チャネル部は、前記湾曲方向に沿って延在して前記第3配線部の一部と重畳するソース電極拡張部及びチャネル拡張部をそれぞれ有している請求項13または請求項14記載の湾曲表示パネル。

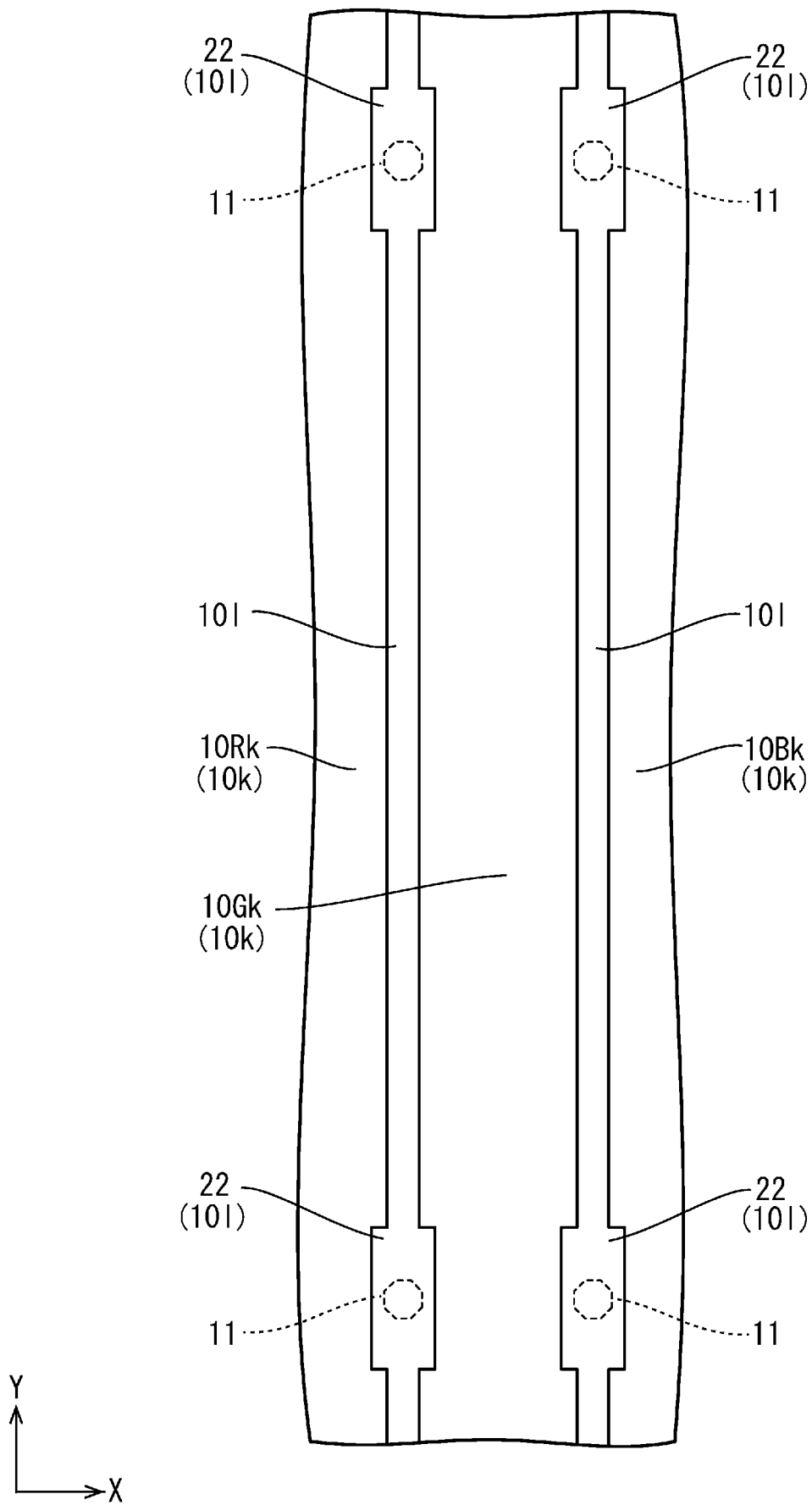
[図1]

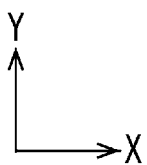


[図2]

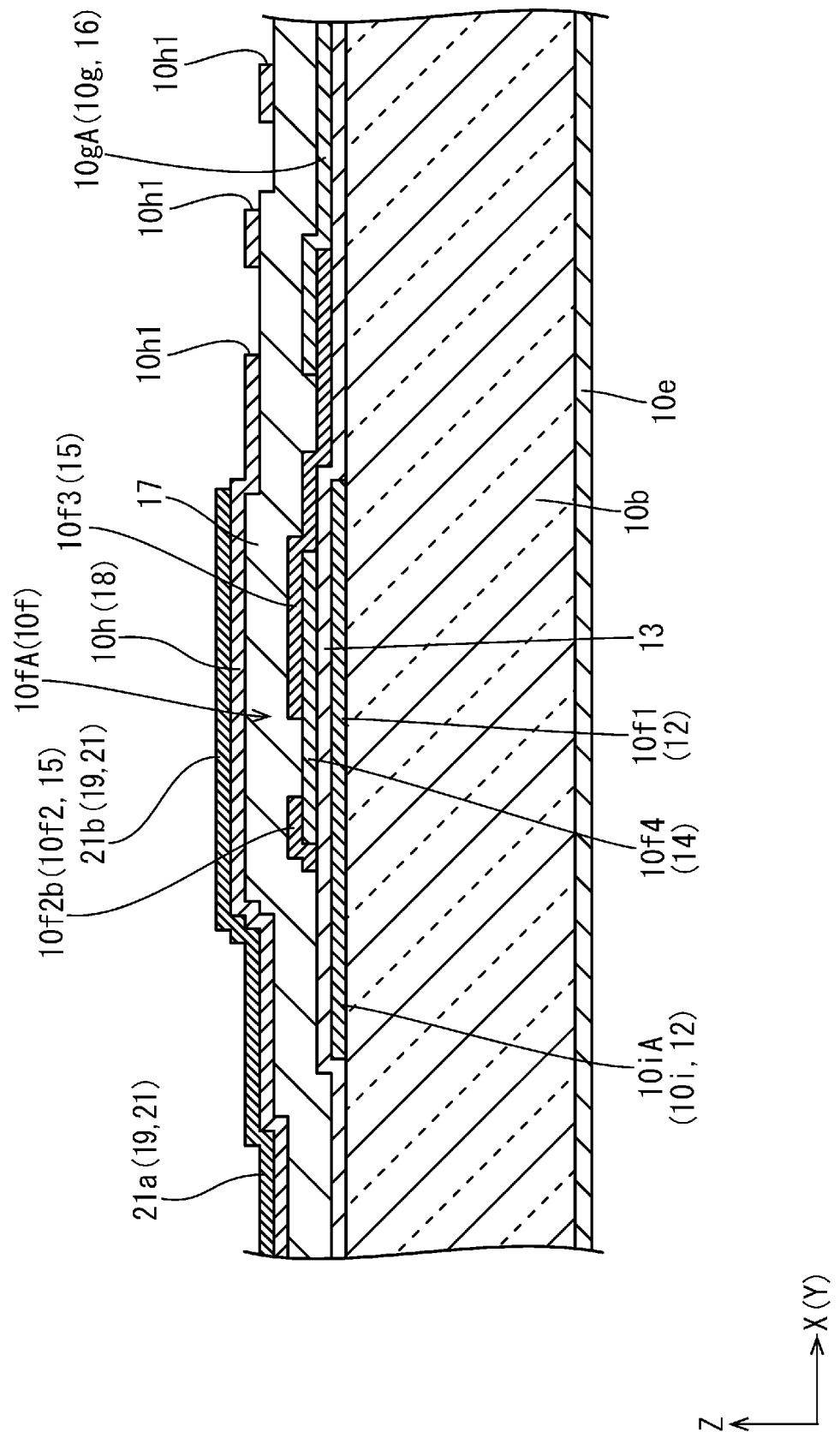


[図5]

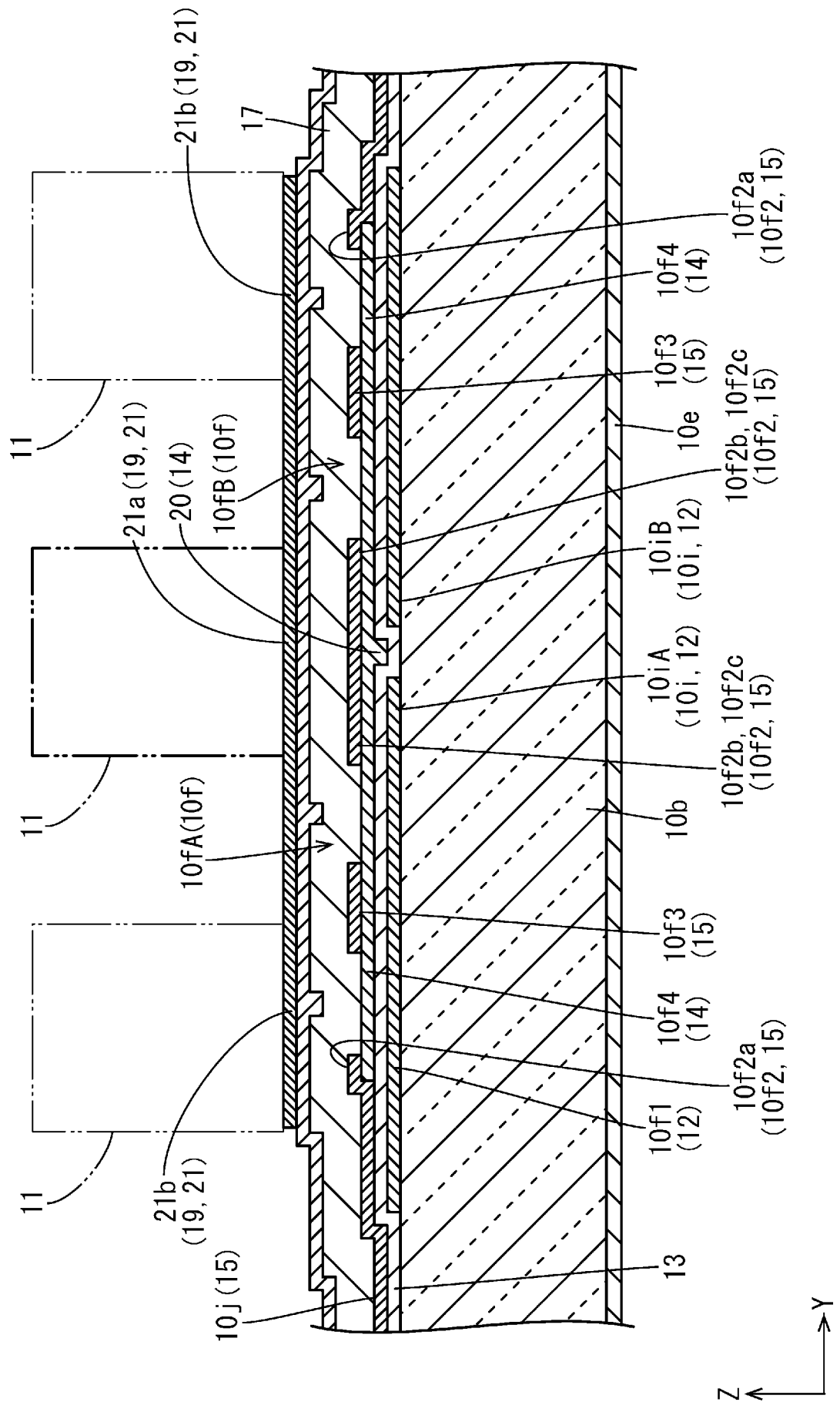




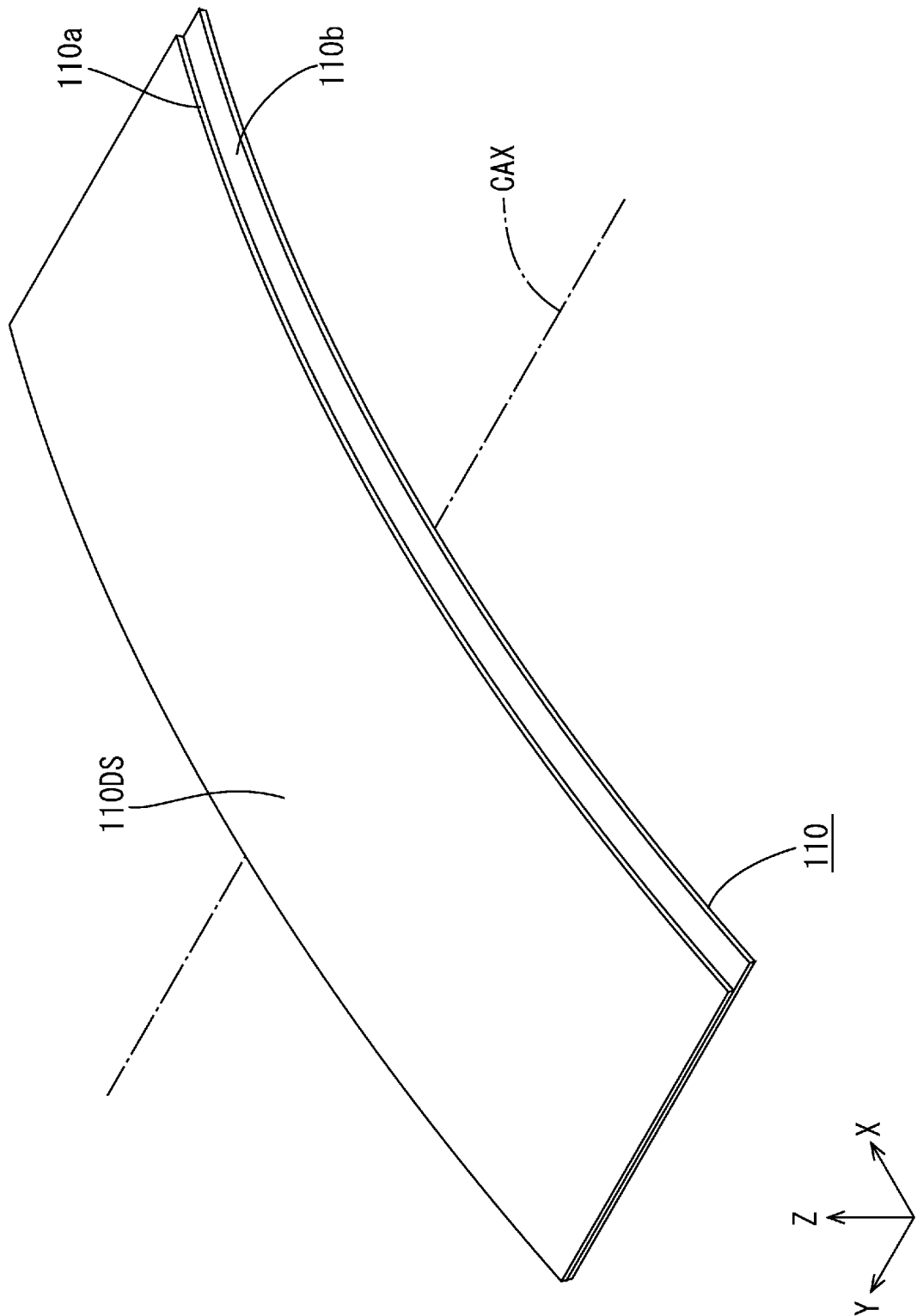
[図7]



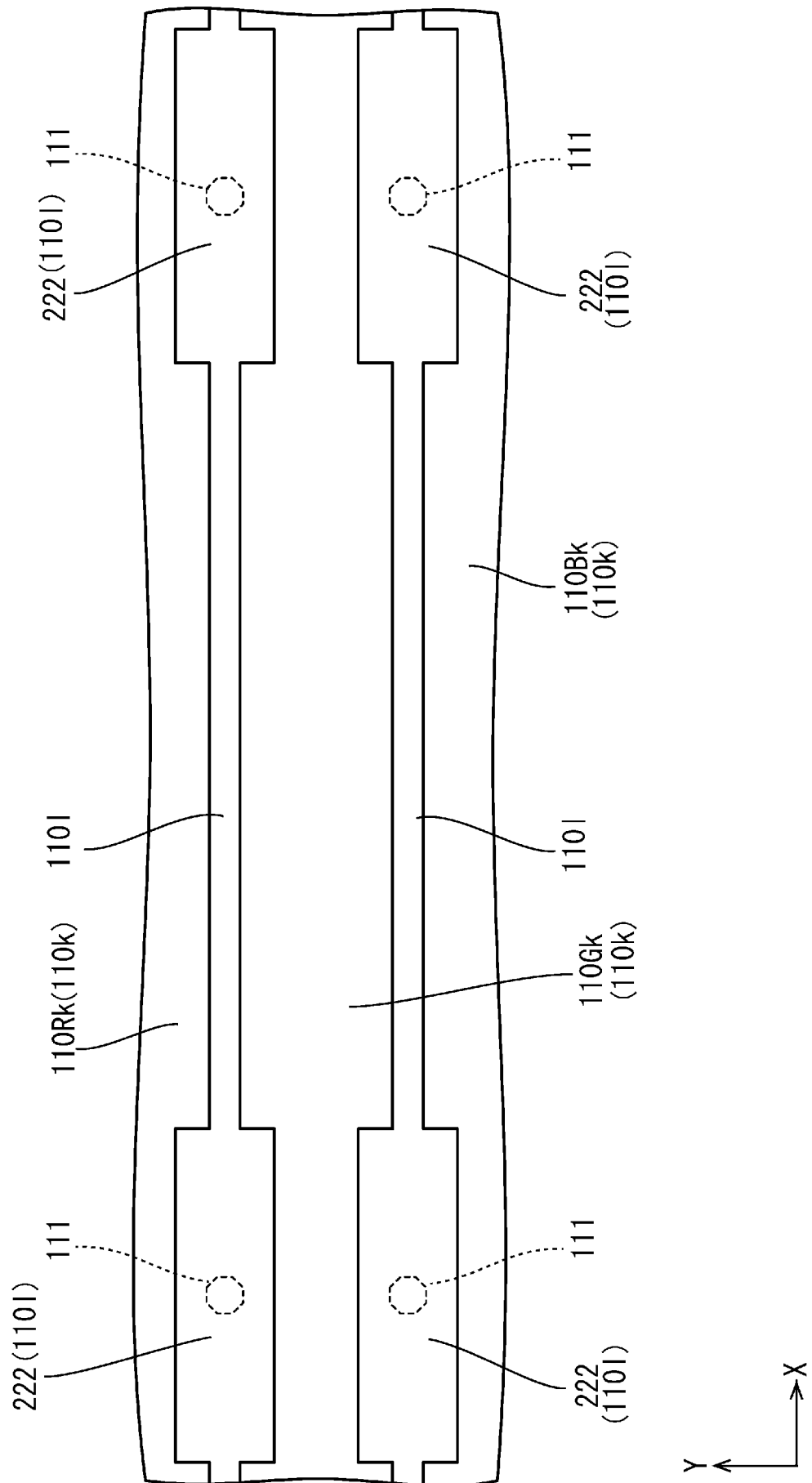
[図8]



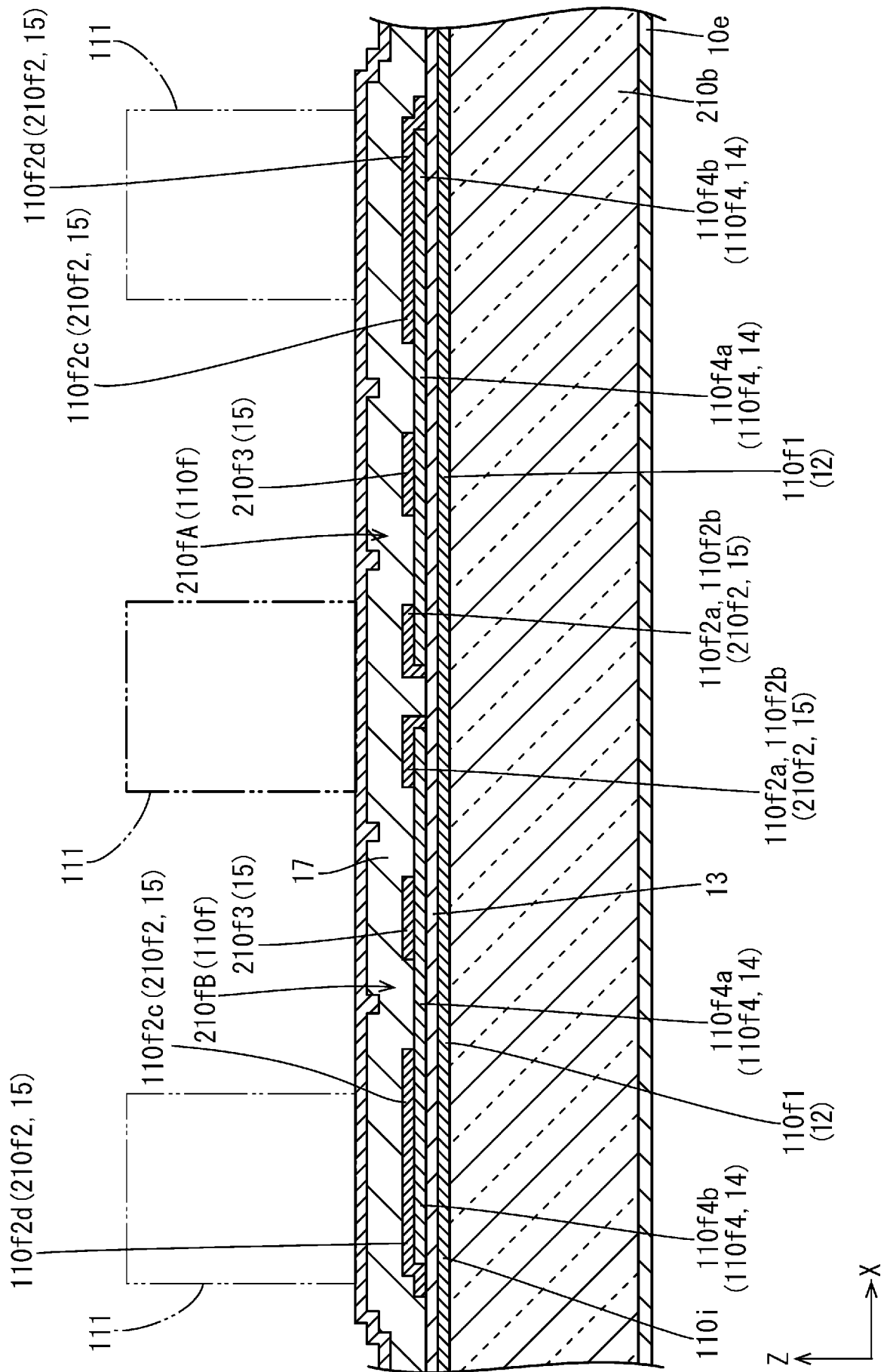
[図9]



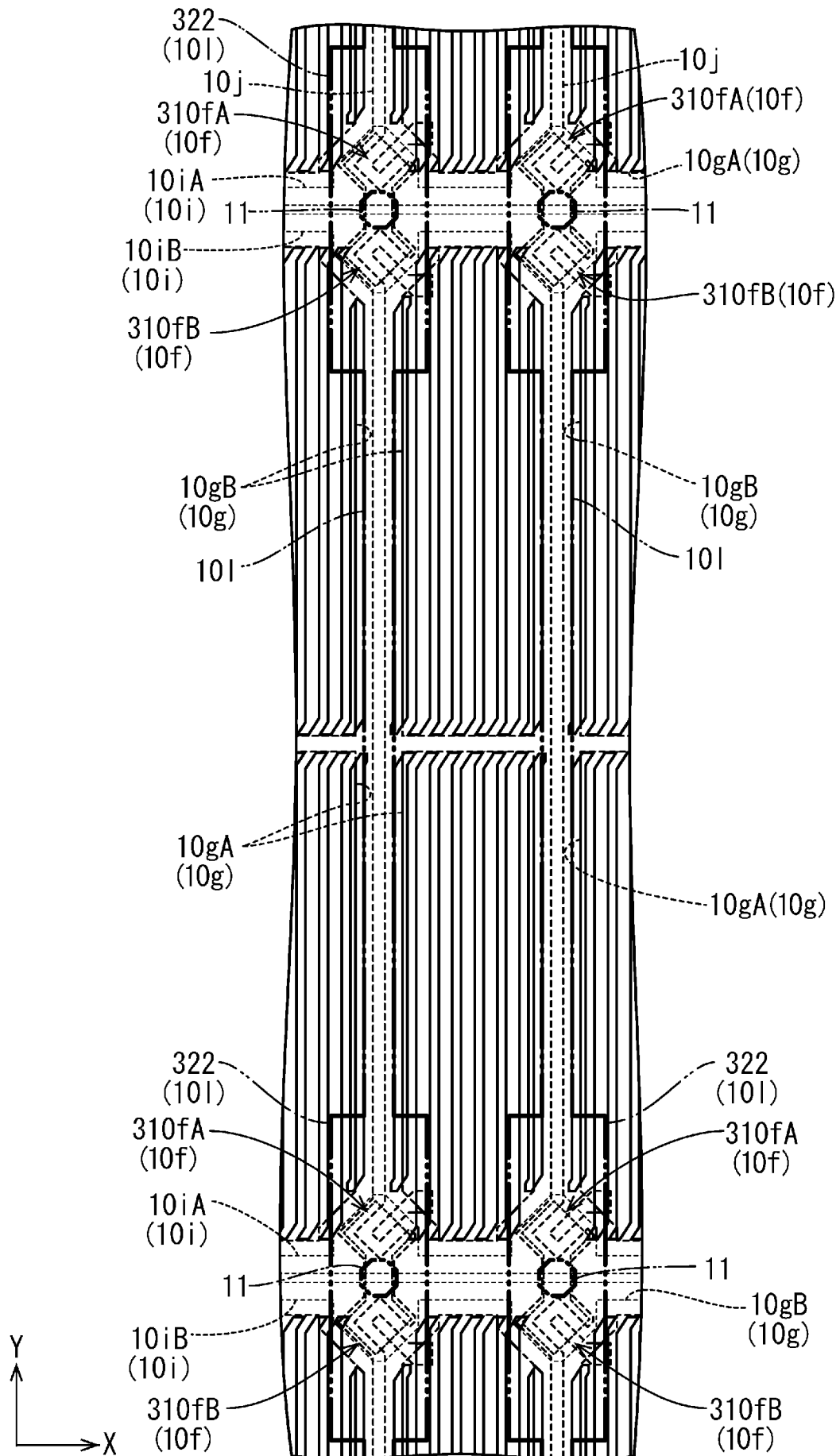
[図15]



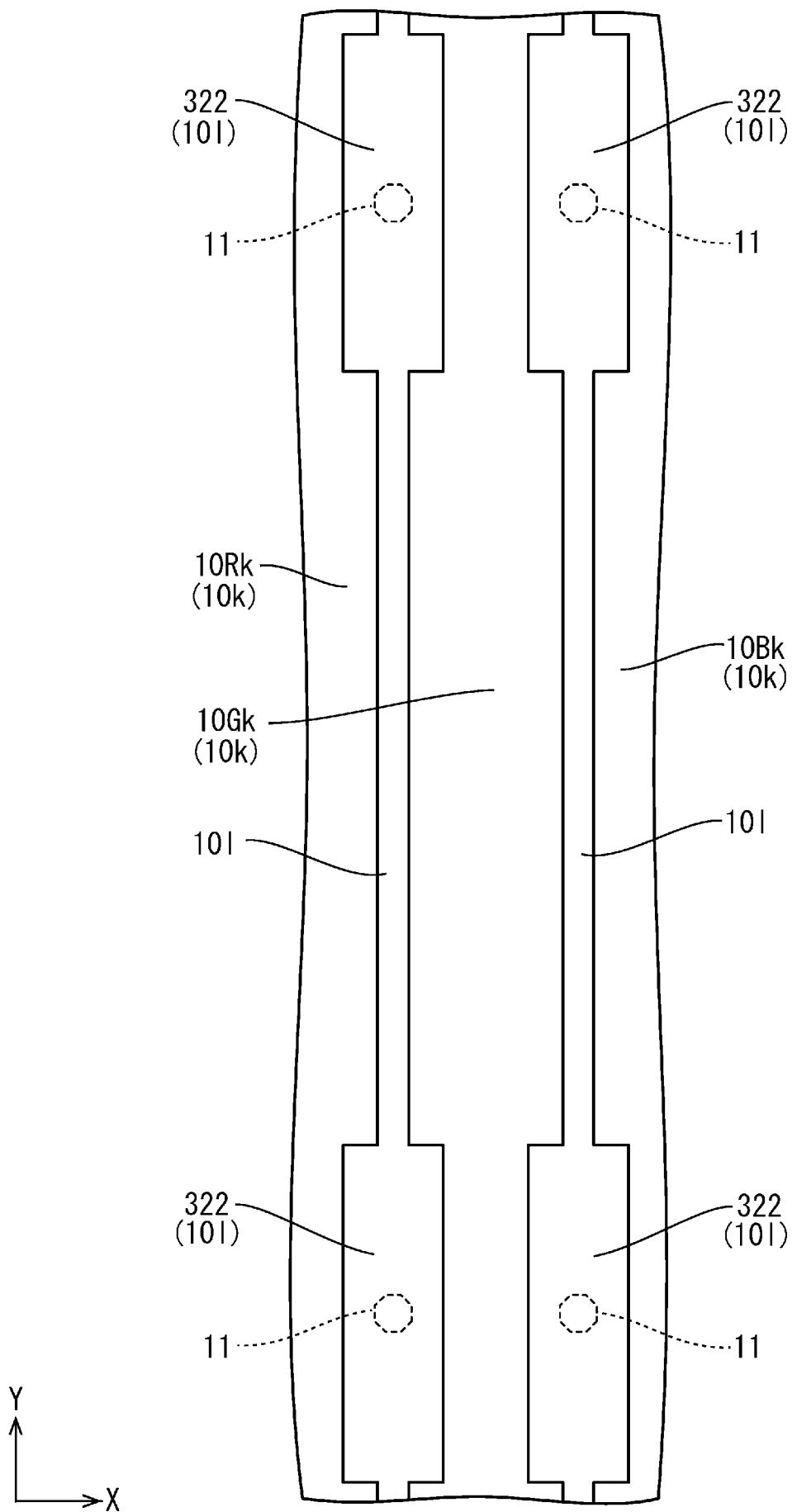
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/046302

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G02F1/1333 (2006.01) i, G02F1/1368 (2006.01) i, G09F9/30 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/1333, G02F1/1368, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015/0116621 A1 (SAMSUNG DISPLAY CO., LTD.) 30 April 2015, entire text, all drawings & KR 10-2015-0049536 A	1-15
A	US 2007/0019151 A1 (SAMSUNG ELECTRONICS CO., LTD.) 25 January 2007, entire text, all drawings & KR 10-2007-0012029 A	1-15
A	WO 2014/103917 A1 (SHARP CORPORATION) 03 July 2014, entire text, all drawings & US 2015/0316808 A1 & CN 104871080 A	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search
28 February 2018

Date of mailing of the international search report
13 March 2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/046302

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-160149 A (TOSHIBA MATSUSHITA DISPLAY TEC.) 04 September 2014, entire text, all drawings & US 2014/0232975 A1	1-15
A	JP 2010-78944 A (EPSON IMAGING DEVICES CORPORATION) 08 April 2010, entire text, all drawings (Family: none)	1-15
A	JP 10-68955 A (TOSHIBA CORPORATION) 10 March 1998, entire text, all drawings (Family: none)	1-15

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G02F1/1333(2006.01)i, G02F1/1368(2006.01)i, G09F9/30(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G02F1/1333, G02F1/1368, G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2015/0116621 A1 (SAMSUNG DISPLAY CO., LTD.) 2015.04.30, 全文, 全図 & KR 10-2015-0049536 A	1-15
A	US 2007/0019151 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2007.01.25, 全文, 全図 & KR 10-2007-0012029 A	1-15
A	WO 2014/103917 A1 (シャープ株式会社) 2014.07.03, 全文, 全図 & US 2015/0316808 A1 & CN 104871080 A	1-15

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

28.02.2018

国際調査報告の発送日

13.03.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

岸 智史

2 L

3603

電話番号 03-3581-1101 内線 3295

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-160149 A (株式会社ジャパンディスプレイ) 2014. 09. 04, 全文, 全図 & US 2014/0232975 A1	1-15
A	JP 2010-78944 A (エプソンイメージングデバイス株式会社) 2010. 04. 08, 全文, 全図 (ファミリーなし)	1-15
A	JP 10-68955 A (株式会社東芝) 1998. 03. 10, 全文, 全図 (ファミリーなし)	1-15