



Patent dodatkowy
do patentu nr _____

Zgłoszono: 80 01 15 (P. 221364)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 81 07 24

Opis patentowy opublikowano: 1986 02 10

Urzędu Patentowego
(Polskiej Rzeczypospolitej Ludowej)

Int. Cl.⁸

G11B 5/09
G06F 13/04

Twórcy wynalazku: Kazimierz Bujnowski, Maciej Stańczyk

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Urządzeń Informatyki „MERAMAT” przy Warszawskich Zakładach Urządzeń Informatyki „MERAMAT”, Warszawa (Polska)

Układ kontroli CRC odczytu informacji i odczytu kontrolnego

1

Przedmiotem wynalazku jest układ kontroli CRC odczytu informacji i odczytu kontrolnego, stosowany zwłaszcza w formaterze jednostki sterującej pamięci taśmowej.

Stan techniki. Znany jest, z praktycznego stosowania, układ kontroli CRC odczytu informacji, składający się z elementów kombinacyjnych typu NIE-I i inwerterów, połączonych następująco. Element kombinacyjny ośmiowejściowy typu NIE-I posiada pierwsze wejście połączone ze źródłem sygnału ZEROWY BIT REJESTRU KONTROLNEGO CRC, drugie wejście połączone ze źródłem sygnału PIERWSZY BIT REJESTRU KONTROLNEGO CRC, trzecie wejście połączone ze źródłem sygnału DRUGI BIT REJESTRU KONTROLNEGO CRC W NEGACJI, czwarte wejście połączone ze źródłem sygnału TRZECI BIT REJESTRU KONTROLNEGO CRC, piąte wejście połączone ze źródłem sygnału CZWARTY BIT REJESTRU KONTROLNEGO CRC W NEGACJI, szóste wejście połączone ze źródłem sygnału PIĄTY BIT REJESTRU KONTROLNEGO CRC, siódme wejście połączone ze źródłem sygnału SZÓSTY BIT REJESTRU KONTROLNEGO CRC, ósme wejście połączone ze źródłem sygnału SIÓDMY BIT REJESTRU KONTROLNEGO CRC oraz wyjście połączone z wejściem pierwszego inwertera. Wyjście pierwszego inwertera jest połączone z pierwszym wejściem elementu kombinacyjnego dwuwejściowego typu NIE-I. Drugie wejście tego elementu kombinacyjnego dwu-

2

wejściowego typu NIE-I jest połączone ze źródłem sygnału BIT PARZYSTOŚCI REJESTRU KONTROLNEGO CRC. Wyjście elementu kombinacyjnego dwuwejściowego typu NIE-I jest połączone z pierwszym wejściem elementu kombinacyjnego trzywejściowego typu NIE-I posiadającym drugie wejście połączone ze źródłem sygnału PAMIĘTANY STAN ODCZYTU LUB RUCHU WSTECZ, trzecie wejście połączone ze źródłem sygnału ZAKOŃCZENIE OPERACJI oraz wyjście połączone z wejściem drugiego inwertera. Wyjście drugiego inwertera jest połączone z przewodem odprowadzającym sygnał BŁĄD CRC.

Element kombinacyjny ośmiowejściowy typu NIE-I, pierwszy inwerter i element kombinacyjny dwuwejściowy typu NIE-I tworzą sumę dziewięciu bitów CRC, to jest sygnałów od sygnału ZEROWY BIT REJESTRU KONTROLNEGO CRC do sygnału SIÓDMY BIT REJESTRU KONTROLNEGO CRC plus BIT PARZYSTOŚCI REJESTRU KONTROLNEGO CRC. Sygnał z sumy, to jest z wyjścia elementu kombinacyjnego dwuwejściowego typu NIE-I, podany na wejście pierwsze elementu kombinacyjnego trzywejściowego typu NIE-I w obecności sygnałów PAMIĘTANY STAN ODCZYTU LUB RUCHU WSTECZ i ZAKOŃCZENIE OPERACJI na pozostałych wejściach tego elementu, daje w wyniku błąd CRC w negacji. Błąd CRC w negacji po drugim inwerterze ma wartość założoną.

Układ kontroli CRC odczytu informacji pracuje

prawidłowo tylko podczas odczytu w przód, ponieważ tylko wtedy jest realizowany bajt kontrolny CRC w rejestrze CRC. W systemie, w którym pracuje przedmiotowy układ, nie jest realizowany odczyt wstecz, przy czym podczas ruchu wstecz, to jest podczas aktywnego rozkazu „Backward”, zawsze powstaje błąd CRC, ponieważ rejestr CRC nie pracuje — są blokowane impulsy zegarowe. Powstały błąd CRC, przesłany w statusie do komputera, musi być zawsze ignorowany programowo. W przedmiotowym układzie nie ma żadnej kontroli podczas odczytu kontrolnego.

Istota wynalazku. Układ według wynalazku jest utworzony następująco. Pierwsze wejście pierwszego elementu kombinacyjnego ośmiowejściowego typu NIE-I jest połączone ze źródłem sygnału BIT PARZYSTOŚCI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT ZEROWY BAJTU KONTROLNEGO CRC W NEGACJI, trzecie wejście tego elementu jest połączone ze źródłem sygnału BIT PIERWSZY BAJTU KONTROLNEGO CRC W NEGACJI, czwarte wejście tego elementu jest połączone ze źródłem sygnału BIT DRUGI BAJTU KONTROLNEGO CRC W NEGACJI, piąte wejście tego elementu jest połączone ze źródłem sygnału BIT TRZECI BAJTU KONTROLNEGO CRC W NEGACJI, szóste wejście tego elementu jest połączone ze źródłem sygnału BIT CZWARTY BAJTU KONTROLNEGO CRC W NEGACJI, siódme wejście tego elementu jest połączone ze źródłem sygnału BIT PIĄTY BAJTU KONTROLNEGO CRC W NEGACJI, ósme wejście tego elementu jest połączone ze źródłem sygnału BIT SZÓSTY BAJTU KONTROLNEGO CRC W NEGACJI, wyjście tego elementu jest połączone z wejściem pierwszego inwertera. Wyjście pierwszego inwertera jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB. Drugie wejście pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone ze źródłem sygnału BIT SIÓDMY BAJTU KONTROLNEGO CRC W NEGACJI. Wyjście pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z pierwszym wejściem elementu kombinacyjnego trzywejściowego typu NIE-I mającego drugie wejście połączone ze źródłem sygnału Z PRZERZUTNIKA ZNACZNIKA TASMY W NEGACJI i trzecie wejście połączone ze źródłem sygnału STO CZTERDZIEŚCI CZWARTY IMPULS LICZNIKA OPÓŹNIEN. Pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT PARZYSTOŚCI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT PARZYSTOŚCI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO a wyjście tego elementu jest połączone z pierwszym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I.

Pierwsze wejście drugiego elementu kombinacyjnego typu Exclusive-or jest połączone ze źródłem sygnału BIT ZEROWY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu

jest połączone ze źródłem sygnału BIT ZEROWY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z drugim wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście trzeciego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT PIERWSZY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT PIERWSZY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z trzecim wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście czwartego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT DRUGI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT DRUGI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z czwartym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście piątego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT TRZECI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT TRZECI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z piątym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście szóstego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT CZWARTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT CZWARTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z szóstym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście siódmego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT PIĄTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT PIĄTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z siódmym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście ósmego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT SZÓSTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT SZÓSTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu jest połączone z ósmym wejściem drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I. Pierwsze wejście dziewiątego elementu kombinacyjnego dwuwejściowego typu Exclusive-or jest połączone ze źródłem sygnału BIT SIÓDMY BAJTU KONTROLNEGO CRC W NEGACJI, a wejście drugie tego elementu jest połączone ze źródłem sygnału bit SIÓDMY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO.

Wyjście drugiego elementu kombinacyjnego ośmiowejściowego typu NIE-I jest połączone z wyjściem drugiego inwertera. Wyjście drugiego inwertera jest połączone z pierwszym wejściem drugiego elementu kombinacyjnego dwuwejściowego typu NIE-LUB. Drugie wejście drugiego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z wyjściem dziewiątego elementu kombinacyjnego dwuwejściowego typu Exclusive-or. Wyjście trzeciego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z pierwszym wejściem elementu kombinacyjnego czterowejściowego typu NIE-I. Drugie wejście elementu kombinacyjnego czterowejściowego typu NIE-I jest połączone ze źródłem sygnału Z PRZERZUTNIKA ZNACZNIKA TAŚMY W NEGACJI, trzecie wejście tego elementu jest połączone ze źródłem sygnału SIEDEMDZIESIĄTY DRUGI IMPULS LICZNIKA OPÓŹNIEŃ, czwarte wejście tego elementu jest połączone ze źródłem sygnału PISANIE BAJTU natomiast wyjście tego elementu jest połączone z drugim wejściem drugiego elementu kombinacyjnego dwuwejściowego typu NIE-LUB. Pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z wyjściem elementu kombinacyjnego trzywejściowego typu NIE-I. Wyjście trzeciego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z przewodem odprowadzającym sygnał BŁĄD CRC.

Zaletą układu jest to, że współpracując z innymi układami umożliwił on kontrolę CRC odczytu, odczytu wstecz, a podczas odczytu kontrolnego realizuje porównanie bajtu kontrolnego CRC zapisanego na taśmie z bajtem kontrolnym CRC wytworzonym w rejestrze CRC.

Przykład wykonania. Układ według wynalazku, w przykładzie wykonania jest przedstawiony na rysunku w postaci ideowej.

Układ jest utworzony następująco. Pierwsze wejście pierwszego elementu kombinacyjnego ośmiowejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E1, jest połączone z przewodem doprowadzającym sygnał BIT PARZYSTOŚCI PO-PRZECZNEJ BAJTU KONTROLNEGO CRC W NEGACJI, zwany dalej sygnałem c_{rep}. Drugie wejście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT ZERO-WY BAJTU KONTROLNEGO CRC W NEGACJI, zwany dalej sygnałem c_{reo}. Trzecie wyjście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT PIERWSZY BAJTU KONTROLNEGO CRC w NEGACJI, zwany dalej sygnałem c_{re1}. Czwarte wejście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT BAJTU KONTROLNEGO CRC w NEGACJI zwany dalej sygnałem c_{re2}. Piąte wejście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT TRZECI BAJTU KONTROLNEGO W NEGACJI, zwany dalej sygnałem c_{re3}. Szóste wejście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT CZWARTY BAJTU KONTROLNEGO CRC W NEGACJI, zwany dalej sygnałem c_{re4}. Siódme wej-

ście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT PIĄTY BAJTU KONTROLNEGO CRC W NEGACJI, zwany dalej sygnałem c_{re5}. Ośme wejście elementu kombinacyjnego E1 jest połączone z przewodem doprowadzającym sygnał BIT SZÓSTY BAJTU KONTROLNEGO CRC W NEGACJI, zwany dalej sygnałem c_{re6}. Wyjście elementu kombinacyjnego E1 jest połączone z wejściem pierwszego inwertera zwanego dalej elementem kombinacyjnym E2. Wyjście elementu kombinacyjnego E2 jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E3. Drugie wejście elementu kombinacyjnego E3 jest połączone z przewodem doprowadzającym sygnał BIT SIÓDMY BAJTU KONTROLNEGO W NEGACJI, zwany dalej sygnałem c_{re7}.

Wyjście elementu kombinacyjnego E3 jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego trzywejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E4. Drugie wejście elementu kombinacyjnego E4 jest połączone ze źródłem sygnału Z PRZERZUTNIKA ZNACZNIKA TAŚMY W NEGACJI, zwanego dalej sygnałem p_{tm}. Trzecie wejście elementu kombinacyjnego E4 jest połączone ze źródłem sygnału STO CZTERDZIEŚTY CZWARTY IMPULS LICZNIKA OPÓŹNIEŃ, zwanego dalej sygnałem ILO144. Wyjście elementu kombinacyjnego E4 jest połączone z pierwszym wejściem trzeciego elementu kombinacyjnego dwuwejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E5. Drugie wejście elementu kombinacyjnego E5 jest połączone z wyjściem elementu kombinacyjnego czterowejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E6.

Wyjście elementu kombinacyjnego E3 jest połączone przewodem odprowadzającym sygnał BŁĄD CRC, zwany dalej sygnałem BCRC. Pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E7, jest połączone z przewodem doprowadzającym sygnał c_{rep}. Drugie wejście elementu kombinacyjnego E7 jest połączone z przewodem doprowadzającym sygnał BIT PARZYSTOŚCI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYRP. Pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E8, jest połączone z przewodem doprowadzającym sygnał c_{reo}. Drugie wejście elementu kombinacyjnego E8 jest połączone z przewodem doprowadzającym sygnał BIT ZERO-WY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYRO. Pierwsze wejście trzeciego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E9 jest połączone z przewodem doprowadzającym sygnał c_{re1}. Drugie wejście elementu kombinacyjnego E9 jest połączone z przewodem doprowadzającym sygnał BIT PIERWSZY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR1. Pierwsze wejście czwartego elementu kombinacyjnego

dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E10, jest połączone z przewodem doprowadzającym sygnał *crc2*. Drugie wejście elementu kombinacyjnego E10 jest połączone z przewodem doprowadzającym sygnał BIT DRUGI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR2. Pierwsze wyjście piątego elementu kombinacyjnego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E11, jest połączone z przewodem doprowadzającym sygnał *crc3*. Drugie wejście elementu kombinacyjnego E11 jest połączone z przewodem doprowadzającym sygnał BIT TRZECI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR3. Pierwsze wejście szóstego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E12, jest połączone z przewodem doprowadzającym sygnał *crc4*. Drugie wejście elementu kombinacyjnego E12 jest połączone z przewodem doprowadzającym sygnał BIT CZWARTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR4. Pierwsze wejście siódmego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E13, jest połączone z przewodem doprowadzającym sygnał *crc5*. Drugie wejście elementu kombinacyjnego E13 jest połączone z przewodem doprowadzającym sygnał BIT PIĄTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR5. Pierwsze wejście ósmego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E14, jest połączone z przewodem doprowadzającym sygnał *crc6*. Drugie wejście elementu kombinacyjnego E14 jest połączone z przewodem doprowadzającym sygnał BIT SZÓSTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR6. Pierwsze wejście dziewiątego elementu kombinacyjnego dwuwejściowego typu Exclusive-or, zwanego dalej elementem kombinacyjnym E15, jest połączone z przewodem doprowadzającym sygnał *crc7*. Drugie wejście elementu kombinacyjnego E15 jest połączone z przewodem doprowadzającym sygnał BIT SIÓDMY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, zwany dalej sygnałem WYR7.

Wyjście elementu kombinacyjnego E7 jest połączone z pierwszym wejściem drugiego elementu kombinacyjnego ośmiuwejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E16. Wyjście elementu kombinacyjnego E8 jest połączone z drugim wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E9 jest połączone z trzecim wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E10 jest połączone z czwartym wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E11 jest połączone z piątym wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E12 jest połączone z szóstym wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E13 jest połączone z siódmym wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E14 jest połą-

czony z ósmym wejściem elementu kombinacyjnego E16. Wyjście elementu kombinacyjnego E16 jest połączone z wejściem drugiego inwertera, zwanego dalej elementem kombinacyjnym E17. Wyjście elementu kombinacyjnego E17 jest połączone z pierwszym wejściem trzeciego elementu kombinacyjnego dwuwejściowego typu NIE-I, zwanego dalej elementem kombinacyjnym E18. Wyjście elementu kombinacyjnego E15 jest połączone z drugim wejściem elementu kombinacyjnego E18. Wyjście elementu kombinacyjnego E18 jest połączone z pierwszym wejściem elementu kombinacyjnego E6. Drugie wejście elementu kombinacyjnego E6 jest połączone z przewodem doprowadzającym sygnał *ptm*. Trzecie wejście elementu kombinacyjnego E6 jest połączone z przewodem doprowadzającym sygnał SIEDEMDZIESIĄTY DRUGI IMPULS LICZNIKA OPÓZNIEN, zwany dalej sygnałem ILO72. Czwarte wejście elementu kombinacyjnego E6 jest połączone ze źródłem sygnału PISANIE BAJTU KONTROLNEGO CRC, zwanego dalej sygnałem PSCRC.

Kontrola CRC polega na wytworzeniu bajtu kontrolnego CRC w rejestrze CRC, nie przedstawionym na rysunku, podczas operacji zapisu zgodnie z algorytmem określonym w normach ISO i zapisaniu go na taśmie magnetycznej w odstępie czterech okresów od ostatniego bajtu informacyjnego. Kontrola CRC jest wykonywana tylko podczas odczytu, ponieważ podczas zapisu jest sprawdzana tylko postać wytworzonego bajtu CRC z bajtem odczytanym, za pomocą sygnału ILO72. Porównanie obu tych bajtów realizują elementy kombinacyjne E7: E15, na wejściach których są podane poszczególne bity tych bajtów, to jest sygnały *crcp*, $0 \div 7$ i sygnały WYRP, $0 \div 7$. Sygnały z wyjść elementów kombinacyjnych E7 $\div$ E15 są zsumowane przez elementy kombinacyjne E16, E17 i E18. Sygnał wyjściowy z elementu kombinacyjnego E18, będący sumą określonych sygnałów, jest ziloczynowany z sygnałami *ptm*, PSCRC i ILO72 przez element kombinacyjny E6 i stanowi błąd CRC podczas zapisu. W czasie operacji odczytu są wpisywane do rejestru CRC wszystkie bajty danych i bajt kontrolny CRC. W wyniku takiego wpisywania, zgodnie z algorytmem określonym w normach ISO, na wyjściach rejestru CRC powinien powstać bajt, składający się z bitów zerowych. Jedynka logiczna lub jedynki logiczne na dowolnych pozycjach rejestru CRC oznaczają powstanie błędu CRC odczytu. Sygnały wyjściowe z rejestru CRC, to jest sygnały *crc P*, $0 \div 7$, są zsumowane przez elementy kombinacyjne E1, E2 i E3. Sygnał wyjściowy z elementu kombinacyjnego E3 jest ziloczynowany z sygnałami *ptm* i ILO144 przez element kombinacyjny E4. Sygnał wyjściowy z elementu kombinacyjnego E4 jest błędem CRC odczytu. Sygnały stanowiące błąd CRC odczytu i błąd CRC podczas zapisu są podane na wejścia elementu kombinacyjnego E5, którego sygnał wyjściowy jest sygnałem BCRC przesyłanym do kontrolera.

Zastrzeżenie patentowe

Układ kontroli CRC odczytu informacji i odczy-

tu kontrolnego, w którym pierwsze wejście pierwszego elementu kombinacyjnego ośmiowejściowego typu NIE-I jest połączone ze źródłem sygnału BIT PARZYSTOŚCI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu jest połączone ze źródłem sygnału BIT ZEROWY BAJTU KONTROLNEGO CRC W NEGACJI, trzecie wejście tego elementu jest połączone ze źródłem sygnału BIT PIERWSZY BAJTU KONTROLNEGO CRC W NEGACJI, czwarte wejście tego elementu jest połączone ze źródłem sygnału BIT DRUGI BAJTU KONTROLNEGO CRC W NEGACJI, piąte wejście tego elementu jest połączone ze źródłem sygnału BIT TRZECI BAJTU KONTROLNEGO CRC W NEGACJI, szóste wejście tego elementu jest połączone ze źródłem sygnału BIT CZWARTY BAJTU KONTROLNEGO CRC W NEGACJI, siódme wejście tego elementu jest połączone ze źródłem sygnału BIT PIĄTY BAJTU KONTROLNEGO CRC W NEGACJI, ósme wejście tego elementu jest połączone ze źródłem sygnału BIT SZÓSTY BAJTU KONTROLNEGO CRC W NEGACJI, a wyjście tego elementu jest połączone z wejściem pierwszego inwertera, wyjście pierwszego inwertera jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB, drugie wejście pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone ze źródłem sygnału BIT SIÓDMY BAJTU KONTROLNEGO CRC W NEGACJI, wyjście pierwszego elementu kombinacyjnego dwuwejściowego typu NIE-LUB jest połączone z pierwszym wejściem pierwszego elementu kombinacyjnego trzywejściowego typu NIE-I, drugie wejście pierwszego elementu kombinacyjnego trzywejściowego typu NIE-I jest połączone ze źródłem sygnału Z PRZERZUTNIKA ZNACZNIKA TAŚMY W NEGACJI, trzecie wejście pierwszego elementu kombinacyjnego trzywejściowego typu NIE-I jest połączone ze źródłem sygnału STO CZTERDZIESTY CZWARTY IMPULS LICZNIKA OPÓŹNIEŃ, znamienny tym, że pierwsze wejście pierwszego elementu kombinacyjnego dwuwejściowego (E7) typu Exclusive-or jest połączone ze źródłem sygnału (crcp) BIT PARZYSTOŚCI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E7) jest połączone ze źródłem sygnału (WYRP) BIT PARZYSTOŚCI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E7) jest połączone z pierwszym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego (E8) typu Exclusive-or jest połączone ze źródłem sygnału (crc0) BIT ZEROWY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E8) jest połączone ze źródłem sygnału (WYRO) BIT ZEROWY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, wyjście tego elementu (E8) jest połączone z drugim wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście drugiego elementu kombinacyjnego dwuwejściowego (E9) typu Exclusive-or jest połączone ze źródłem sygnału (crc1) BIT PIERWSZY BAJTU KONTROLNEGO

CRC W NEGACJI, drugie wejście tego elementu (E9) jest połączone ze źródłem sygnału (WYR1) BIT PIERWSZY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E9) jest połączone z trzecim wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście czwartego elementu kombinacyjnego dwuwejściowego (E10) typu Exclusive-or jest połączone ze źródłem sygnału (crc2) BIT DRUGI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E10) jest połączone ze źródłem sygnału (WYR2) BIT DRUGI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E10) jest połączone z czwartym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście piątego elementu kombinacyjnego dwuwejściowego (E11) typu Exclusive-or jest połączone ze źródłem sygnału (crc3) BIT TRZECI BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E11) jest połączone ze źródłem sygnału (WYR3) BIT TRZECI WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E11) jest połączone z piątym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście szóstego elementu kombinacyjnego dwuwejściowego (E12) typu Exclusive-or jest połączone ze źródłem sygnału (crc4) BIT CZWARTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E12) jest połączone ze źródłem sygnału (WYR4) BIT CZWARTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E12) jest połączone z szóstym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście siódmego elementu kombinacyjnego dwuwejściowego (E13) typu Exclusive-or jest połączone ze źródłem sygnału (crc5) BIT PIĄTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E13) jest połączone ze źródłem sygnału (WYR5) BIT PIĄTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E13) jest połączone z siódmym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście ósmego elementu kombinacyjnego dwuwejściowego (E14) typu Exclusive-or jest połączone ze źródłem sygnału (crc6) BIT SZÓSTY BAJTU KONTROLNEGO CRC W NEGACJI, drugie wejście tego elementu (E14) jest połączone ze źródłem sygnału (WYR6) BIT SZÓSTY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, a wyjście tego elementu (E14) jest połączone z ósmym wejściem drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I, pierwsze wejście dziewiątego elementu kombinacyjnego dwuwejściowego (E15) typu Exclusive-or jest połączone ze źródłem sygnału (crc7) BIT SIÓDMY BAJTU KONTROLNEGO CRC W NEGACJI, a wyjście drugiego elementu (E15) jest połączone ze źródłem sygnału (WYR7) BIT SIÓDMY WYJŚCIOWY Z REJESTRU WEJŚCIOWEGO, wyjście drugiego elementu kombinacyjnego ośmiowejściowego (E16) typu NIE-I jest połączone z wejściem drugiego inwertera (E17), wyjście drugiego inwertera (E17) jest połączone z pierwszym wejściem

trzeciego inwertera (E17) jest połączone z pierwszym wejściem trzeciego elementu kombinacyjnego dwuwejściowego (E18) typu NIE-LUB, drugie wejście trzeciego elementu kombinacyjnego dwuwejściowego (E18) typu NIE-LUB jest połączone z wyjściem dziewiątego elementu kombinacyjnego dwuwejściowego (E15) typu Exclusive-or, wyjście trzeciego elementu kombinacyjnego (E18) typu NIE-LUB jest połączone z pierwszym wejściem elementu kombinacyjnego czterowejściowego (E6) 10 typu NIE-I, drugie wejście elementu kombinacyjnego czterowejściowego (E6) typu NIE-I jest połączone ze źródłem sygnału (ptm) Z PRZERZUTNIKA ZNACZNIKA TAŚMY W NEGACJI, trzecie 15 wejście tego elementu (E6) jest połączone ze źródłem

sygnału (ILO72) SIEDEMDZIESIĄTY DRUGI IMPULS LICZNIKA OPÓŹNIEŃ, czwarte wejście tego elementu (E6) jest połączone ze źródłem sygnału (PSCRC) PISANIE BAJTU KONTROLNEGO CRC, a wyjście tego elementu (E6) jest połączone z drugim wejściem drugiego elementu kombinacyjnego dwuwejściowego (E5) typu NIE-LUB, przy czym drugie wejście elementu kombinacyjnego dwuwejściowego (E5) typu NIE-LUB jest połączone z wyjściem elementu kombinacyjnego trzywejściowego (E4) typu NIE-I, wyjście drugiego elementu kombinacyjnego dwuwejściowego (E5) typu NIE-LUB jest połączone z przewodem odprowadzającym sygnał (BCRC) BŁĄD CRC.

