



(12) 发明专利

(10) 授权公告号 CN 101479834 B

(45) 授权公告日 2011.06.08

(21) 申请号 200780024603.3

代理人 陆嘉

(22) 申请日 2007.06.29

(51) Int. Cl.

(30) 优先权数据

H01L 21/28(2006.01)

60/806,446 2006.06.30 US

H01L 29/76(2006.01)

(85) PCT申请进入国家阶段日

(56) 对比文件

2008.12.29

US 7005697 B2, 2006.02.28,

(86) PCT申请的申请数据

US 2004105934 A1, 2004.06.03,

PCT/US2007/072577 2007.06.29

US 2006017081 A1, 2006.01.26,

(87) PCT申请的公布数据

审查员 赵端

W02008/005892 EN 2008.01.10

(73) 专利权人 应用材料股份有限公司

地址 美国加利福尼亚州

(72) 发明人 N·M·克里什纳 R·霍夫曼

K·K·辛区 K·J·阿姆斯特朗

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

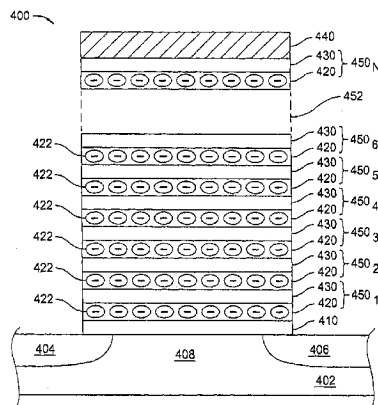
权利要求书 3 页 说明书 10 页 附图 3 页

(54) 发明名称

纳米结晶形成

(57) 摘要

在一实施例中,本发明提供一种在一基材上形成一金属纳米结晶材料的方法,此方法包括:曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一金属纳米结晶层,及在金属纳米结晶层上形成一介电覆盖层。此方法更提供形成具有纳米结晶密度为至少约 $5 \times 10^{12} \text{cm}^{-2}$ 的金属纳米结晶层,尤以具有至少约 $8 \times 10^{12} \text{cm}^{-2}$ 为佳。在一范例中,此金属纳米结晶层含有铂、钨或镍。在另一实施例中,本发明提供一种在基材上形成一多层的金属纳米结晶材料的方法,此包含:形成数个双层,其中每一双层包含沉积于一金属纳米结晶层上的一中介电层。某些范例包括 10、50、100、200 或更多的双层。



1. 一种在一基材上形成一金属纳米结晶材料的方法,其包括:
曝露一基材于一预处理工艺;
在该基材上形成一穿遂介电层;
曝露该基材于一后处理工艺;
在该穿遂介电层上形成一金属纳米结晶层;及
在该金属纳米结晶层上形成一介电覆盖层,其中所述预处理工艺提供一成核表面或一种晶表面在该基材上,且该成核表面或该种晶表面通过选自下列工艺组成的组群中的工艺而形成:原子层沉积、P3i 泛流工艺、电荷枪泛流工艺及其组合。
2. 如权利要求 1 所述的方法,其中该金属纳米结晶层包含钌或一钌合金。
3. 如权利要求 1 所述的方法,其中该金属纳米结晶层包含一选自下列金属组成的组群中的金属:铂、钯、镍、铱、钇、钴、钨、钽、钼、铑、金、其硅化物、其氮化物、其碳化物、其合金、及其组合。
4. 一种在一基材上形成一金属纳米结晶材料的方法,包括:
曝露一基材于一预处理工艺;
在该基材上形成一穿遂介电层;
曝露该基材于一后处理工艺;
在该穿遂介电层上形成一金属纳米结晶层;及
在该金属纳米结晶层上形成一介电覆盖层,其中所述金属纳米结晶层包含钌或一钌合金,且其中所述预处理工艺包括通过将该基材曝露于一还原剂以在该基材上形成疏水表面,该还原剂为选自下列组成的组群:硅烷、二硅烷、氨、联胺、二硼烷、三乙基硼烷、氢、原子氢、其等离子、其衍生物、及其组合。
5. 一种在一基材上形成一金属纳米结晶材料的方法,包括:
曝露一基材于一预处理工艺;
在该基材上形成一穿遂介电层;
曝露该基材于一后处理工艺;
在该穿遂介电层上形成一金属纳米结晶层;及
在该金属纳米结晶层上形成一介电覆盖层,其中所述金属纳米结晶层包含钌或一钌合金,且其中该基材于该后处理工艺期间曝露于选自下列工艺组成的组群中的工艺:快速升温退火、激光退火、掺杂、P3i 泛流、化学气相沉积、及其组合。
6. 一种在一基材上形成一金属纳米结晶材料的方法,包括:
曝露一基材于一预处理工艺;
在该基材上形成一穿遂介电层;
曝露该基材于一后处理工艺;
在该穿遂介电层上形成一金属纳米结晶层;及
在该金属纳米结晶层上形成一介电覆盖层,其中一牺牲覆盖层可于该后处理工艺期间沉积于该基材上,并且其中该牺牲覆盖层可由选自下列工艺组成的组群中的工艺而沉积:旋转涂布工艺、无电性沉积、原子层沉积、化学气相沉积、物理气相沉积、及其组合。
7. 一种在一基材上形成一金属纳米结晶材料的方法,包括:
曝露一基材于一预处理工艺;

在该基材上形成一穿隧介电层；
曝露该基材于一后处理工艺；
在该穿隧介电层上形成一金属纳米结晶层；及
在该金属纳米结晶层上形成一介电覆盖层，其中该金属纳米结晶层曝露至一快速升温退火工艺以控制纳米结晶大小及大小分布，并且其中该金属纳米结晶层可在快速升温退火工艺期间于 300°C 至 1,250°C 的温度范围间形成。

8. 一种在一基材上形成一金属纳米结晶材料的方法，包括：

曝露一基材于一预处理工艺；
在该基材上形成一穿隧介电层；
曝露该基材于一后处理工艺；
在该穿隧介电层上形成一金属纳米结晶层；及
在该金属纳米结晶层上形成一介电覆盖层，其中该金属纳米结晶层包含纳米结晶，且至少 80%（重量百分比）的纳米结晶具有纳米结晶颗粒大小在 1nm 至 5nm 范围间。

9. 一种在一基材上形成一金属纳米结晶材料的方法，包括：

曝露一基材于一预处理工艺；
在该基材上形成一穿隧介电层；
曝露该基材于一后处理工艺；
在该穿隧介电层上形成一金属纳米结晶层；及
在该金属纳米结晶层上形成一介电覆盖层，其中该金属纳米结晶层包含纳米结晶密度为至少 $5 \times 10^{12} \text{cm}^{-2}$ 。

10. 如权利要求 9 所述的方法，其中该金属纳米结晶层包含一选自下列金属组成的组群中的金属：铂、钌、镍、其合金、及其组合。

11. 一种在一基材上形成一多层的金属纳米结晶材料的方法，其包含：

曝露一基材于一预处理工艺；
在该基材上形成一穿隧介电层；
在该基材上形成数个双层，其中每一双层包含沉积于一金属纳米结晶层上的一中间介电层；及
在该数个双层上形成一介电覆盖层。

12. 如权利要求 11 所述的方法，其中该金属纳米结晶层包含一选自下列金属组成的组群中的金属：铂、钌、镍、其合金、及其组合。

13. 一种金属纳米结晶材料，其包括：

一沉积在一基材上的穿隧介电层；
一沉积在该穿隧介电层上的金属纳米结晶层，该金属纳米结晶层包含一选自下列金属组成的组群中的金属：铂、钌、镍、铌、钌、钴、钨、钽、钼、铪、金、其硅化物、其氮化物、其碳化物、其合金、及其组合；
一沉积在该金属纳米结晶层上的介电覆盖层；及
一沉积在该介电覆盖层上的控制栅极层。

14. 如权利要求 13 所述的金属纳米结晶材料，其中该金属纳米结晶层包含纳米结晶密度为至少 $5 \times 10^{12} \text{cm}^{-2}$ 。

15. 一种金属纳米结晶材料,其包括:

- 一沉积在一基材上的穿隧介电层;
- 一沉积在该穿隧介电层上的第一金属纳米结晶层;
- 一沉积在该第一金属纳米结晶层上的中间介电层;
- 一沉积在该中间介电层上的第二金属纳米结晶层;及
- 一沉积在该第二金属纳米结晶层上的介电覆盖层。

16. 一种金属纳米结晶材料,其包括:

- 一沉积在一基材上的穿隧介电层;
- 一沉积在该穿隧介电层上的第一金属纳米结晶层;
- 一沉积在该第一金属纳米结晶层上的第一中间介电层;
- 一沉积在该第一中间介电层上的第二金属纳米结晶层;
- 一沉积在该第二金属纳米结晶层上的第二中间介电层;
- 一沉积在该第二中间介电层上的第三金属纳米结晶层;及
- 一沉积在该第三金属纳米结晶层上的介电覆盖层。

纳米结晶形成

技术领域

[0001] 本发明是有关纳米结晶及纳米结晶材料,以及形成纳米结晶及纳米结晶材料的工艺。

背景技术

[0002] 纳米技术已成为一普及的科技且应用于许多工业中。为纳米科技的一环的纳米结晶材料已被开发出且利用于多种应用中,如燃料电池催化剂、电池催化剂、聚合作用催化剂、触媒转换器、光电电池、发光组件、能量吸收剂组件、及近来的闪存组件中。通常,纳米结晶材料含有多重纳米结晶或一贵金属如铂或钯的纳米点。

[0003] 用于储存及传送数字数据的闪存组件已见于许多消费性产品。闪存组件用于计算机、数字助理器、数字相机、数字录音器与播放器、及行动电话。硅基闪存组件通常含有多层不同结晶度或掺杂的硅材料、氧化硅与氮化硅。这些硅基组件通常非常薄且易于制造,但是容易遭受完全失效而仅稍微损坏。

[0004] 图 1A-1B 图标说明一如习知技术描述的典型硅基闪存组件。快闪存储单元 100 为配置于基材 102(例如,硅基材)上,其含有源极区 104、漏极区 106 及沟道区 108,如图 1 所示。快闪存储单元 100 更进一步包含穿隧介电层 110(例如,氧化物)、浮置栅极层 120(例如,氮化硅)、顶部介电层 130(例如,氧化硅)及控制栅极层 140(例如,多晶硅层)。虽然在浮置栅极层 120 的电荷陷阱位置可捕捉穿透穿隧介电层 110 的电子或空穴,顶部介电层 130 于闪存的写入或清除操作期间适用于防止电子或空穴由浮置栅极层 120 脱离而进入控制栅极层 140。此电子沿电荷路径 122 由源极区 104 流至漏极区。

[0005] 图 1B 图标说明快闪存储单元 100 后续缺陷 115 的形成。缺陷 115 通常中断沿电荷路径 122 的电子流动而造成在源极区 104 及漏极区 106 间完全的电荷遗失。因为不同的临界电压表示不同的储存于快闪存储单元 100 的数据位,由于缺陷 115 中断电荷路径 122 可引起储存数据的遗失。许多研究人员已着手通过对穿隧介电层 110 使用不同型的材料以解决此一问题。

[0006] 因此,存在形成用于闪存组件以及其它组件的纳米结晶材料的方法的需求。

发明内容

[0007] 本发明的实施例提供金属纳米结晶材料、利用这些材料的组件、以及形成金属纳米结晶材料的方法。在一实施例中,提供一种在一基材上形成金属纳米结晶材料的方法,此方法包括:曝露一基材于一预处理工艺,在基材上形成一穿隧介电层,曝露基材于一后处理工艺,在穿隧介电层上形成一金属纳米结晶层,及在金属纳米结晶层上形成一介电覆盖层。此方法更提供形成具有纳米结晶密度为至少约 $5 \times 10^{12} \text{cm}^{-2}$ 的金属纳米结晶层,尤以至少约 $8 \times 10^{12} \text{cm}^{-2}$ 为宜。在一范例中,金属纳米结晶层含有铂、钯、镍、铱、钌、钴、钨、钼、钽、铌、铯、金、其等的硅化物、其等的氮化物、其等的碳化物、其等的合金、或其等的组合。在另一范例中,金属纳米结晶层含有铂、钌、镍、其等的合金或其等的组合。在另一范例中,金属纳米结晶层

含有钌或钌合金。

[0008] 在另一实施例中,本发明提供一种在基材上形成一多层的金属纳米结晶材料的方法,此方法包含:曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,及在第二金属纳米结晶层上形成一介电覆盖层。

[0009] 在另一实施例中,本发明提供一种在一基材上形成一多层的金属纳米结晶材料的方法,此方法包含:曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在基材上形成数个双层,其中每一双层包含一沉积在金属纳米结晶层上之中间介电层,及在数个双层上形成一介电覆盖层。在一范例中,数个双层可包含至少 10 金属纳米结晶层及至少 10 中间介电层。在另一范例中,数个双层可包含至少 50 金属纳米结晶层及至少 50 中间介电层。在另一范例中,数个双层可包含至少 100 金属纳米结晶层及至少 100 中间介电层。

[0010] 在一范例中,本发明提供一种金属纳米结晶材料,其包括:一沉积在一基材上的穿遂介电层,一沉积在穿遂介电层上的第一金属纳米结晶层,一沉积在第一金属纳米结晶层上的第一中间介电层,一沉积在第一中间介电层上的第二金属纳米结晶层,一沉积在第二金属纳米结晶层上的第二中间介电层,一沉积在第二中间介电层上的第三金属纳米结晶层,及一沉积在第三金属纳米结晶层上的介电覆盖层。

[0011] 在另一实施例中,本发明的方法更提供将金属纳米结晶层曝露至一快速升温退火工艺 (rapid thermal annealing process ;RTA) 以控制纳米结晶大小及大小分布。此金属纳米结晶层可在快速升温退火工艺期间于 300°C 至约 1,250°C 的温度范围间形成。在某些范例中,此温度可在由 400°C 至约 1,100°C 范围间或 500°C 至约 1,000°C 范围间。在金属纳米结晶层中,至少约 80% (重量百分比) 的纳米结晶为具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间。在其它范例中,至少约 90%、95% 或 99% (重量百分比) 的纳米结晶为具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间。此方法更提供金属纳米结晶层的形成,其是通过一气相沉积工艺,如原子层沉积 (ALD)、化学气相沉积 (CVD)、物理气相沉积 (PV),或通过一液相沉积工艺,如无电沉积或电化电镀 (ECP)。

[0012] 本发明的方法更提供于预处理工艺期间在基材上形成疏水表面。此疏水表面可通过将基材曝于一还原剂中而形成,还原剂如硅烷、二硅烷、氨、联胺、二硼烷、三乙基硼烷、氢、原子氢、或其等的等离子。此方法亦提供在预处理工艺期间曝露基材于一脱气工艺。亦可替代地,此方法提供于预处理工艺期间在基材上形成一成核表面或一种晶表面。此成核表面或种晶表面可通过原子层沉积、P3i 泛流 (P3i flooding) 工艺或电荷枪泛流 (charge gun flooding) 工艺而形成。

[0013] 在另一方面中,本发明方法更提供在基材上形成均匀度小于约 0.5% 的穿遂介电层。穿遂介电层可通过脉冲 DC 沉积 (pulsed DC deposition)、RF 溅镀 (RF sputtering)、无电性沉积、原子层沉积、化学气相沉积、或物理气相沉积而形成。此方法更提供于后处理工艺期间曝露基材至快速升温退火、激光退火、掺杂、P3i 泛流、或化学气相沉积。在一范例中,可于后处理工艺期间沉积一牺牲覆盖层于基材上。此牺牲覆盖层可由旋转涂布工艺、无电性沉积、原子层沉积、化学气相沉积、或物理气相沉积来沉积。

附图说明

[0014] 本发明已简短概述如上,但提供配合附图说明的实施例以更详尽描述本发明,故可获得及更详细了解本发明之前述特征。然而,需注意附图仅为说明本发明的典型实施例,因此不能视为本发明范围的限制,因为本发明亦容许其它同等效用的实施例。

[0015] 图 1A-1B 图标说明如习知技术描述的闪存组件的剖面图;

[0016] 图 2A-2B 图标说明本发明描述的实施例的闪存组件的剖面图;

[0017] 图 3 图标说明本发明描述的另一实施例的闪存组件的剖面图;及

[0018] 图 4 图标说明本发明描述的另一实施例的闪存组件的剖面图。

[0019] 主要组件符号说明:

[0020]	100	快闪存储单元	102	基材
[0021]	104	源极区	106	漏极区
[0022]	108	沟道区	110	穿隧介电层
[0023]	120	浮置栅极层	130	顶部介电层
[0024]	140	控制栅极层	122	沿电荷路径
[0025]	115	缺陷	202	基材
[0026]	200	快闪存储单元	204	源极区
[0027]	206	漏极区	208	沟道区
[0028]	210	穿隧介电层	215	缺陷
[0029]	220	纳米结晶层	222	金属纳米结晶
[0030]	230	顶部介电层	240	控制栅极层
[0031]	302	基材	300	快闪存储单元
[0032]	304	源极区	306	漏极区
[0033]	308	沟道区	310	穿隧介电层
[0034]	322	金属纳米结晶		
[0035]	320A、320B、320C	纳米结晶层		
[0036]	330A、330B、330C	中间介电层		
[0037]	340	控制栅极层	402	基材
[0038]	400	快闪存储单元	404	源极区
[0039]	406	漏极区	408	沟道区
[0040]	410	穿隧介电层	420	纳米结晶层
[0041]	422	金属纳米结晶	430	中间介电层
[0042]	440	控制栅极层	450、450 ₁ 至 450 _N	双层
[0043]	452	区域		

具体实施方式

[0044] 本发明的实施例提供金属纳米结晶及含有金属纳米结晶的纳米结晶材料,以及形成金属纳米结晶与纳米结晶材料的方法。如本说明书所述,金属纳米结晶及纳米结晶材料可用于半导体及电子组件(例如闪存组件、光电电池、发光组件、及能量吸收剂组件)、生物技术及在许多利用催化剂的工艺中,如燃料电池催化剂、电池催化剂、聚合作用催化剂、或

触媒转换器。在一范例中,金属纳米结晶可用于形成一非挥发性内存组件,如 NAND 闪存。

[0045] 如前述有关先前技术的讨论,图 1B 图标说明具有缺陷 115 的快闪存储单元 100。缺陷 115 通常在穿遂介电层 110 中形成,并且因为电荷路径 122 的中断而造成储存数据的遗失,致使典型硅基闪存组件失效。

[0046] 图 2A 图标说明配置在基材 202 上的快闪存储单元 200,其包含源极区 204、漏极区 206 及沟道区 208。快闪存储单元 200 更包含穿遂介电层 210(例如,氧化硅)、纳米结晶层 220、顶部介电层 230(例如,氧化硅)及控制栅极层 240(例如,多晶硅层)。纳米结晶层 220 含有数个金属纳米结晶 222(例如,钌、铂、或镍)。因为每一金属纳米结晶 222 可维持一独立电荷,电子沿在纳米结晶层 220 的电荷路径由源极区 204 流至漏极区 206。在纳米结晶层 220 中的电荷陷阱纳米结晶 222 捕捉穿透穿遂介电层 210 的电子或空穴,同时顶部介电层 230 于闪存的写入或清除操作期间适于防止电子或空穴由纳米结晶层 220 脱离而进入控制栅极层 240。

[0047] 图 2B 图标说明快闪存储单元 200 后续的缺陷 215 的形成,缺陷通常在穿遂介电层 210 中形成。然而,不同于快闪存储单元 100 的缺陷 115,快闪存储单元 200 的缺陷 215 并未中断在纳米结晶层 220 中沿电荷路径在源极区 204 及漏极区 206 间的电子流动。仅遗失在接近缺陷 215 的独立纳米结晶的电荷,如纳米结晶 224。因此,快闪存储单元 200 仅遗失储存电荷全部的一部份,而在纳米结晶层 220 中的电荷路径仍然存在于源极区 204 及漏极区 206 间。再者,因为快闪存储单元 200 并未遭受因缺陷 215 所中断的电荷路径,储存的数据并未遗失。

[0048] 本发明实施例提供的方法可用于形成快闪存储单元 200,如图 2A 的图标说明。在一实施例中,提供一种在一基材上形成一金属纳米结晶材料的方法,其包括曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一金属纳米结晶层,在金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺。在另一实施例中,提供一种在一基材上形成一金属纳米结晶材料的方法,其包括曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一金属纳米结晶层,在金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺。在另一实施例中,提供一种在一基材上形成一金属纳米结晶材料的方法,其包括曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一金属纳米结晶层,及在金属纳米结晶层上形成一介电覆盖层。在另一实施例中,提供一种在一基材上形成一金属纳米结晶材料的方法,其包括曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一金属纳米结晶层,在金属纳米结晶层上形成一介电覆盖层,及在介电覆盖层上形成一控制栅极层。实施例提供的金属纳米结晶 222 可包含至少一金属,如铂、钯、镍、铱、钌、钴、钨、钽、钼、铪、金、其等的硅化物、其等的氮化物、其等的碳化物、其等的合金、或其等的组合。

[0049] 本发明提供的方法可用于形成具有至少二金属纳米结晶层及介电层的双层的快闪存储单元。在一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一介电覆

盖层,及曝露基材于一计量工艺。在另一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺。在另一实施例中,提供一种在一基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺。在另一实施例中,提供一种在一基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,及在第二金属纳米结晶层上形成一介电覆盖层。在另一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一中间介电层,在中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一介电覆盖层,及在介电覆盖层上形成一控制栅极层。

[0050] 图3图标说明配置在基材302上的快闪存储单元300,其包含源极区304、漏极区306及沟道区308。穿遂介电层310在源极区304、漏极区306及沟道区308上方形成且为快闪存储单元300的一部份。含有数个金属纳米结晶322的纳米结晶层320A、320B及320C与中间介电层330A、330B及330C依续堆栈,如图3的图标。控制栅极层340为配置于中间介电层330C上。

[0051] 本发明实施例提供的方法可用于形成快闪存储单元300,如图3的图标说明。在一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层(例如穿遂介电层310),曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层(例如纳米结晶层320A),在第一金属纳米结晶层上形成一第一中间介电层(例如中间介电层330A),在第一中间介电层上形成一第二金属纳米结晶层(例如纳米结晶层320B),在第二金属纳米结晶层上形成一第二中间介电层(例如中间介电层330B),在第二中间介电层上形成一第三金属纳米结晶层(例如纳米结晶层320C),在第三金属纳米结晶层上形成一介电覆盖层(例如中间介电层330C),及曝露基材于一计量工艺。一控制栅极层(例如控制栅极层340)可以沉积在介电覆盖层上。

[0052] 在另一实施例中,提供一种在一基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一第一中间介电层,在第一中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一第二中间介电层,在第二中间介电层上形成一第三金属纳米结晶,在第三金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺。

[0053] 在另一实施例中,提供一种在一基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在穿遂介电层上形成一

第一金属纳米结晶层,在第一金属纳米结晶层上形成一第一中间介电层,在第一中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一第二中间介电层,在第二中间介电层上形成一第三金属纳米结晶层,在第三金属纳米结晶层上形成一介电覆盖层,及曝露基材于一计量工艺

[0054] 在另一实施例中,提供一种在一基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一第一中间介电层,在第一中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一第二中间介电层,在第二中间介电层上形成一第三金属纳米结晶层,及在第三金属纳米结晶层上形成一介电覆盖层。

[0055] 在另一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含在基材上形成一穿遂介电层,曝露基材于一后处理工艺,在穿遂介电层上形成一第一金属纳米结晶层,在第一金属纳米结晶层上形成一第一中间介电层,在第一中间介电层上形成一第二金属纳米结晶层,在第二金属纳米结晶层上形成一第二中间介电层,在第二中间介电层上形成一第三金属纳米结晶层,在第三金属纳米结晶层上形成一介电覆盖层,及在介电覆盖层上形成一控制栅极层。

[0056] 图 4 图标说明配置在基材 402 上的快闪存储单元 400,其包含源极区 404、漏极区 406 及沟道区 408。穿遂介电层 410 在源极区 404、漏极区 406 及沟道区 408 上方形成且为快闪存储单元 400 的一部份。含有数个金属纳米结晶 422 的纳米结晶层 420 与中间介电层 430 依续堆栈,如图 4 的图标说明。每一双层 450 (由双层 450₁ 至双层 450_N) 含有一纳米结晶层 420 及一中间介电层 430。控制栅极层 440 为配置于双层 450_N 之中间介电层 430 上。

[0057] 在双层 450₁ 至双层 450_N 间的区域 452 可不含有双层 450 或可含有数百双层 450。在一范例中,区域 452 不含有双层 450,因此,在双层 450_N 中 $N = 7$ 而快闪存储单元 400 包含总数为 7 的双层 450。在另一范例中,区域 452 含有三额外双层 450 (未显示),因此,在双层 450_N 中 $N = 10$ 而快闪存储单元 400 包含总数为 10 的双层 450。在另一范例中,区域 452 含有 43 额外双层 450 (未显示),因此,在双层 450_N 中 $N = 50$ 而快闪存储单元 400 包含总数为 50 的双层 450。在另一范例中,区域 452 含有 93 额外双层 450 (未显示),因此,在双层 450_N 中 $N = 100$ 而快闪存储单元 400 包含总数为 100 的双层 450。在另一范例中,区域 452 含有 193 额外双层 450 (未显示),因此,在双层 450_N 中 $N = 200$ 而快闪存储单元 400 包含总数为 200 的双层 450。

[0058] 快闪存储单元 400 在多层金属纳米结晶材料中可具有数百个双层 450,如图 4 的图标说明。在一实施例中,提供一种在基材上形成一多层的金属纳米结晶材料的方法,其包含曝露一基材于一预处理工艺,在基材上形成一穿遂介电层,在基材上形成数个双层,其中每一双层包含沉积于一金属纳米结晶层上的一中间介电层,及在数个双层上形成一介电覆盖层。在一范例中,数个双层可包含至少 10 金属纳米结晶层及至少 10 中间介电层。在另一范例中,数个双层可包含至少 50 金属纳米结晶层及至少 50 中间介电层。在另一范例中,数个双层可包含至少 100 金属纳米结晶层及至少 100 中间介电层。

[0059] 可预处理基材表面以具有一防止不均匀成核的平坦表面。在一实施例中,使用多种介电步骤及整修步骤以形成一所需要的基材表面。在一些范例中,预处理工艺提供一具

有均匀度为约 2 Å 至约 3 Å 的平坦表面。在另一实施例中,可预处理基材表面以具有一促进疏水性的表面,故可促进基材表面的去湿性。此基材可曝露至一还原剂以使悬氢键最大化。此还原剂可包括硅烷 (SiH_4)、二硅烷 (Si_2H_6)、氨 (NH_3)、联胺 (N_2H_4)、二硼烷 (B_2H_6)、三乙基硼烷 (Et_3B)、氢 (H_2)、原子氢 (H)、其等的等离子、其等的自由基、其等的衍生物、或其等的组合。其它范例提供脱气或预清洁以防止在沉积金属层后的逸气。在另一实施例中,预处理工艺在基材上提供成核表面或一种晶表面。在其它实施例中,成核表面或种晶表面可通过 ALD 工艺、P3i 泛流 (P3i flooding) 工艺或电荷枪泛流工艺而形成。

[0060] 穿遂介电层可在基材上形成,尤以在一基材的预处理表面上为宜。在一实施例中,在基材上形成的穿遂介电层均匀度为小于约 0.5%,尤以小于约 0.3% 为宜。提供形成或沉积穿遂介电层的范例为脉冲 DC 沉积工艺、RF 溅镀工艺、无电性沉积工艺、原子层沉积 (ALD) 工艺、化学气相沉积 (CVD) 工艺、或物理气相沉积 (PVD) 工艺。

[0061] 接续穿遂介电层沉积之后,基材在后处理工艺期间可曝露于一 RTA 工艺。其它的预处理工艺包括一掺杂工艺、一 P3i 泛流工艺、一 CVD 工艺、一激光退火工艺、一快闪退火工艺、或其等的组合。在一可替代的实施例中,一牺牲覆盖层可在工艺期间沉积于基材上。牺牲覆盖层可通过无电性工艺、一 ALD 工艺、一 CVD 工艺、一 PVD 工艺、一旋转涂布工艺,或其等的组合而沉积。

[0062] 实施例说明金属纳米结晶 222、322 及 422 可包含至少一金属如铂、钯、镍、铱、钇、钴、钨、钼、钽、铌、金、其等的硅化物、其等的氮化物、其等的碳化物、其等的合金、或其等的组合。此金属可通过一无电性工艺、一电镀工艺 (ECP)、一 ALD 工艺、一 CVD 工艺、一 PVD 工艺或其等的组合而沉积。

[0063] 在一实施例中,金属纳米结晶层 (例如,纳米结晶层 220、320 及 420) 可曝露于一 RTA 以控制纳米结晶大小及大小分布。在一范例中,金属纳米结晶层在约 300°C 至约 1,250°C 的温度范围间形成,尤以在约 400°C 至约 1,100°C 范围间为宜,且最佳为在约 500°C 至约 1,000°C 范围间。在一范例中,金属纳米结晶层 (例如,纳米结晶层 220、320 及 420) 包含具有纳米结晶颗粒大小在约 0.5nm 至约 10nm 范围间的金属纳米结晶 (例如,金属纳米结晶 222、322 及 422),尤以在约 1nm 至约 5nm 范围间为宜,且较佳为在约 2nm 至约 3nm 范围间。在另一范例中,金属纳米结晶层包含纳米结晶,而约 80% (重量百分比) 纳米结晶具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间,尤以 90% (重量百分比) 纳米结晶具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间为宜,尤以约 95% (重量百分比) 纳米结晶具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间为佳,且较佳为约 97% (重量百分比) 纳米结晶具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间,且最佳为约 99% (重量百分比) 纳米结晶具有纳米结晶颗粒大小在约 1nm 至约 5nm 范围间。在另一实施例中,金属纳米结晶层包含一纳米结晶颗粒密度分布是在每约 35nm 乘约 120nm (约 35nm x 约 120nm) 的栅极区域为约 +/-3 颗料。

[0064] 在一实施例中,金属纳米结晶 (MNC) 层 (例如,纳米结晶层 220、320 及 420) 可包含约 100 纳米结晶 (例如,金属纳米结晶 220、322 及 422)。此 MNC 层可具有约 $1 \times 10^{11} \text{cm}^{-2}$ 或更大的纳米结晶密度,尤以约 $1 \times 10^{12} \text{cm}^{-2}$ 或更大的纳米结晶密度为宜,且较佳为约 $5 \times 10^{12} \text{cm}^{-2}$ 或更大的纳米结晶密度,且更佳为约 $1 \times 10^{13} \text{cm}^{-2}$ 或更大的纳米结晶密度。在一范例中,MNC 层包含铂且具有至少约 $5 \times 10^{12} \text{cm}^{-2}$ 的纳米结晶密度,较佳为约 $8 \times 10^{12} \text{cm}^{-2}$ 或更

大的纳米结晶密度。在另一范例中, MNC 层包含钌且具有至少约 $5 \times 10^{12} \text{cm}^{-2}$ 的纳米结晶密度, 较佳为约 $8 \times 10^{12} \text{cm}^{-2}$ 或更大的纳米结晶密度。在另一范例中, MNC 层含有镍且具有至少约 $5 \times 10^{12} \text{cm}^{-2}$ 的纳米结晶密度, 较佳为约 $8 \times 10^{12} \text{cm}^{-2}$ 或更大的纳米结晶密度。

[0065] 在一实施例中, 纳米结晶或纳米点可用于形成包含金属纳米结晶 222、322 及 422 的闪存的 MNC 胞。在一范例中, MNC 胞的形成可通过曝露基材于一预处理工艺, 形成一第一介电层, 曝露基材于后处理工艺, 形成一金属纳米结晶层, 及沉积一介电覆盖层。范例说明基材可由多种计量工艺检测。

[0066] 在另一实施例中, 表面处理或预处理可包括一成核控制(「种晶」成核位置)以助于获得一均匀纳米结晶密度及小范围的纳米结晶大小分布。提供蒸气曝露的范例有 ALD 或 CVD 工艺、P3i 泛流、电荷枪泛流(电子、或离子)、表面模式的 CNT 或 Si 填充二-电子探针(「硅草(Si grass)」)、接触、电子处理、金属蒸气、及 NIL 模版。

[0067] 在可替代的实施例中, 可使用一 CVD 氧化物沉积工艺为单一步骤以产生结合在介电层(如一氧化硅)中的纳米结晶。在一范例中, 纳米结晶为结合或混合至 TEOS, 故在沉积于介电穿遂层(例如, 氧化硅)的顶部期间可包埋于薄膜中。在另一实施例中, 可曝露基材表面至一通过使用激光及光栅或通过 NIL 模版的局部加热。

[0068] 在另一实施例中, 牺牲层在基材加热(例如, RTA)或曝露基材至其它处理以形成一模版时, 可转换为岛状(例如, 2-3nm 直径)。然后, 在模版化期间可使用此模版。在一范例中, 可使用原子层蚀刻以形成一纳米结晶材料。

[0069] 在另一实施例中, 纳米结晶或纳米点为用于形成闪存的 MNC 胞。在一范例中, MNC 胞的二介电层间包含至少一金属纳米结晶层, 此二介电层如底部介电层(例如, 穿遂介电层)及上部介电层(例如, 覆盖介电层, 顶部介电层, 或中间介电层)。金属纳米结晶层包含具有有下列至少一金属的纳米结晶(例如, 金属纳米结晶 222、322 及 422), 金属如铂、钯、镍、铱、钌、钴、钨、钽、钼、铪、金、其等的硅化物、其等的氮化物、其等的碳化物、其等的合金、或其等的组合。在一范例中, 一纳米结晶材料包含铂、镍、钌、铂镍合金、或其等的组合。在另一范例中, 一纳米结晶材料包含重量百分比为约 5% 的铂及约 95% 的镍。

[0070] 在另一实施例中, MNC 胞包含至少二金属纳米结晶层, 此金属纳米结晶层位在底部介电层(例如, 穿遂介电层)及上部介电层(例如, 覆盖介电层或顶部介电层)间且由一中间介电层分隔。在另一实施例中, MNC 胞包含至少三金属纳米结晶层, 此金属纳米结晶层位在底部介电层(例如, 穿遂介电)及上部介电层(例如, 覆盖介电层或顶部介电)间且各自分别由中间介电层分隔。

[0071] 在其它实施例中, 提供一种在基材上形成一多层的金属纳米结晶材料的方法, 其包含曝露一基材于一预处理工艺, 在基材上形成一穿遂介电层, 在基材上形成数个双层, 其中每一双层包含一沉积于金属纳米结晶层上之中间介电层, 及在数个双层上形成一介电覆盖层。在一范例中, 数个双层可包含至少 10 金属纳米结晶层及至少 10 中间介电层。在另一范例中, 数个双层可包含至少 50 金属纳米结晶层及至少 50 中间介电层。在另一范例中, 数个双层可包含至少 100 金属纳米结晶层及至少 100 中间介电层。

[0072] 在一范例中, 提供一金属纳米结晶材料, 其包括在基材上沉积一穿遂介电层, 在穿遂介电层上形成一第一金属纳米结晶层, 在第一金属纳米结晶层上形成一第一中间介电层, 在第一中间介电层上形成一第二金属纳米结晶层, 在第二金属纳米结晶层上形成一第

二中间介电层,在第二中间介电层上形成一第三金属纳米结晶,及在第三金属纳米结晶层上形成一介电覆盖层。

[0073] 在一些实施例中,一底部介电层(例如,穿隧介电层或底部电极)包含一介电材料,如硅、氧化硅、或其等的衍生物,且一上部介电层(例如,覆盖介电层、顶部介电、顶部电极、或中间介电层)包含一介电材料,如硅、氮化硅、氧化硅、氧化铝、铅氧化物、硅酸铝、硅酸铅、或其等的衍生物。在一实施例中,顶部介电层 230 或中间介电层 330 和 340 包含一介电材料,如硅、氮化硅、氧化硅、氮氧化硅、氧化铝、铅氧化物、硅酸铝、硅酸铅、氮氧化硅铅、氧化锆、硅酸锆、其等的衍生物、或其等的组合。在一实施例中,一介电材料(例如一栅极氧化物介电材料)可通过原位蒸汽产生(in-situ steam generation;ISSG)工艺、一水蒸气产生(water vapor generation;WVG)工艺、或快速高温氧化(rapid thermaloxide;RTO)工艺而形成。

[0074] 可用于形成介电层及材料的设备及工艺(包括 ISSG、WVG 及 RTO 工艺)为进一步描述于相同受让人的申请于 2005 年 5 月 12 日的美国专利申请号第 11/127,767 号并以 US 2005-0271813 公开的专利申请案,申请于 2005 年 5 月 14 日的美国专利申请号第 10/851,514 号并以 US 2005-0260357 公开的专利申请案,申请于 2005 年 9 月 9 日的美国专利申请号第 11/223,896 号并以 US2006-0062917 公开的专利申请案,申请于 2005 年 5 月 21 日的美国专利申请号第 10/851,561 号并以 US 2005-0260347 公开的专利申请案,及相同受让人的美国专利第 6,846,516、6,858,547、7,067,439、6,620,670、6,869,838、6,825,134、6,905,939、及 6,924,191 号,其等全文为本发明的参考。

[0075] 在一实施例中,包含纳米结晶(例如金属纳米结晶 222、232 及 422)的金属纳米结晶层的形成是通过在一基材上沉积至少一金属层及曝露基材至一退火工艺以形成包含来自金属层的至少一金属的纳米结晶。金属层的形成或沉积是通过一 PVD 工艺、一 ALD 工艺、一 CVD 工艺、一无电沉积工艺、一 ECP 工艺、或其等的组合。此金属层可沉积至一约 100 Å 或更少的厚度,如在约 3 Å 至约 50 Å 范围间的厚度,尤以在 4 Å 至约 30 Å 范围间的厚度为宜,且较佳为在约 5 Å 至约 20 Å 范围间的厚度。退火工艺的范例包括 RTP、快闪退火、及激光退火。

[0076] 在一实施例中,基材(例如,基材 202、302 及 402)可置于一退火反应室内并曝露于一后沉积退火(post deposition annealing;PDA)工艺。**CENTURA[®] RADIANCE[®]** RTP 反应室(可得自于美国加州圣塔克莱拉的 Applied Materials, Inc.)为一可在 PDA 工艺期间使用的退火反应室。基材可在约 300°C 至约 1,250°C 的温度范围间加热,或由约 400°C 至约 1,100°C 的范围间加热,或由约 500°C 至约 1,000°C 的范围间加热,例如,可在约 1,100°C 加热。

[0077] 在另一实施例中,包含纳米结晶(例如,金属纳米结晶 222、322、及 422)的金属纳米结晶层可通过沉积、形成、或分散卫星状金属纳米点于基材上而形成。此基材可预热至一预定温度,如至一约 300°C 至约 1,250°C 的温度范围间,或约 400°C 至约 1,100°C 的温度范围间,或由约 500°C 至约 1,000°C 的温度范围间。此金属纳米点可通过蒸发金属纳米点的液态悬浮液而预形成及沉积或分布于基材上。金属纳米点可为结晶或非结晶,但可通过预热基材而再结晶以在金属纳米结晶层中形成金属纳米结晶。

[0078] 金属纳米结晶层（例如纳米结晶层 220、230 及 420）包含纳米结晶（例如金属纳米结晶 222、322 及 422），金属纳米结晶包含至少一如下的金属，如铂、钯、镍、铱、钌、钴、钨、钽、钼、铪、金、其等的硅化物、其等的氮化物、其等的碳化物、其等的合金、或其等的组合。在一范例中，此纳米结晶材料包含铂、镍、钌、铂-镍合金、或其等的组合。在另一范例中，此纳米结晶材料含有钌或钌合金。在另一范例中，此纳米结晶材料含有铂或铂合金。

[0079] 可用于形成金属层及材料的设备及工艺为进一步描述于相同受让人的申请于 2003 年 5 月 22 日的美国专利申请号第 10/443,648 并以 US 2005-0220998 公开的专利申请案，申请于 2003 年 8 月 4 日的美国专利申请号第 10/634,662 并以 US 2004-0105934 公开的专利申请案，申请于 2004 年 3 月 26 日的美国专利申请号第 10/811,230 并以 US 2004-0241321 公开的专利申请案，申请于 2005 年 9 月 6 日的美国专利申请号第 60/714580，及相同受让人的美国专利第 6,936,538、6,620,723、6,551,929、6,855,368、6,797,340、6,951,804、6,939,801、6,972,267、6,596,643、6,849,545、6,607,976、6,702,027、6,916,398、6,878,206、及 6,936,906 号，其等全文为本发明的参考。

[0080] 在其它实施例中，除了闪存应用外，纳米结晶或纳米点可用于燃料电池、电池、或聚合作用反应及触媒转换器、光电电池、发光组件、能量吸收剂组件的催化剂。

[0081] 虽然前述描述为有关本发明的实施例，本发明的其它及进一步实施例可在未偏离本发明范畴下完全，且本发明的范畴由后附的申请专利范围界定。

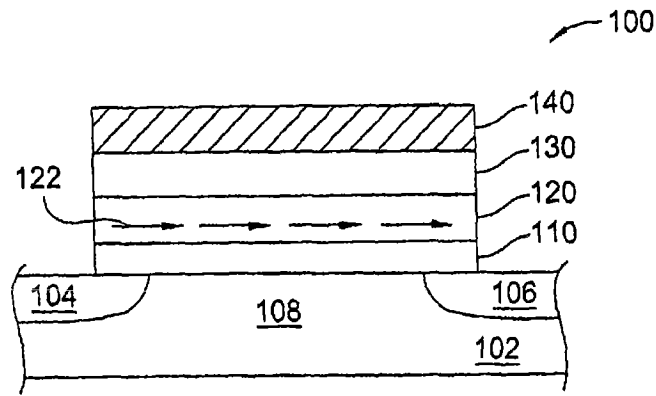


图 1A
(现有技术)

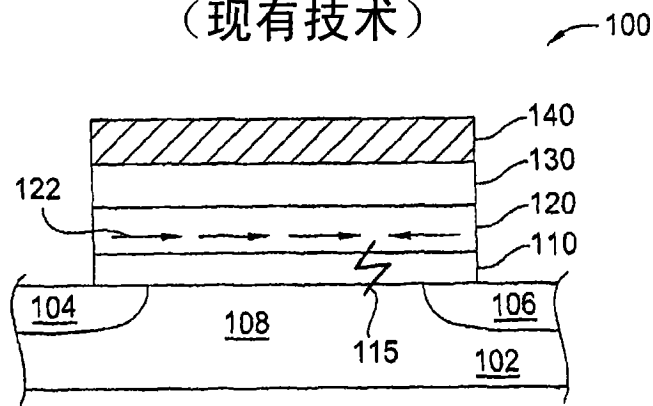


图 1B
(现有技术)

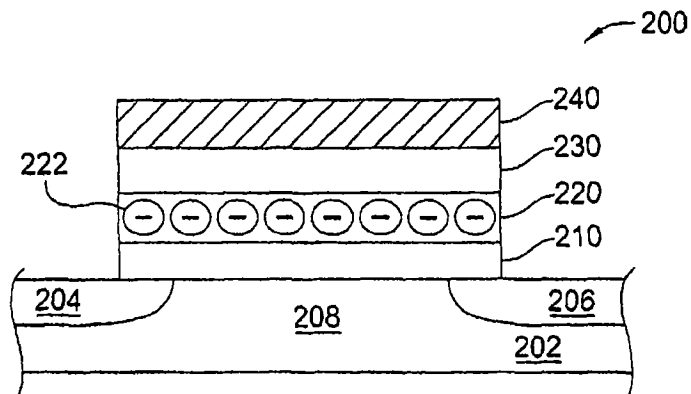


图 2A

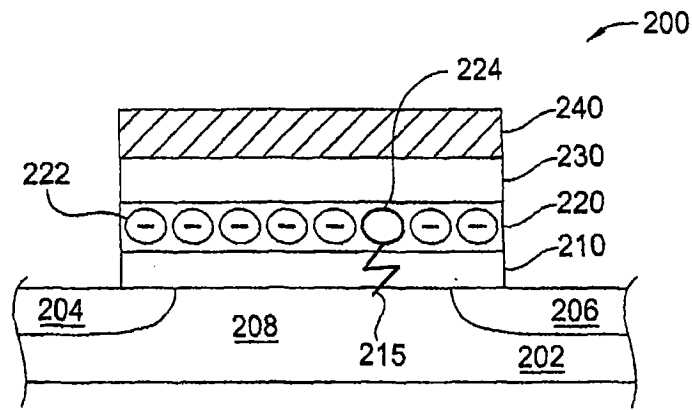


图 2B

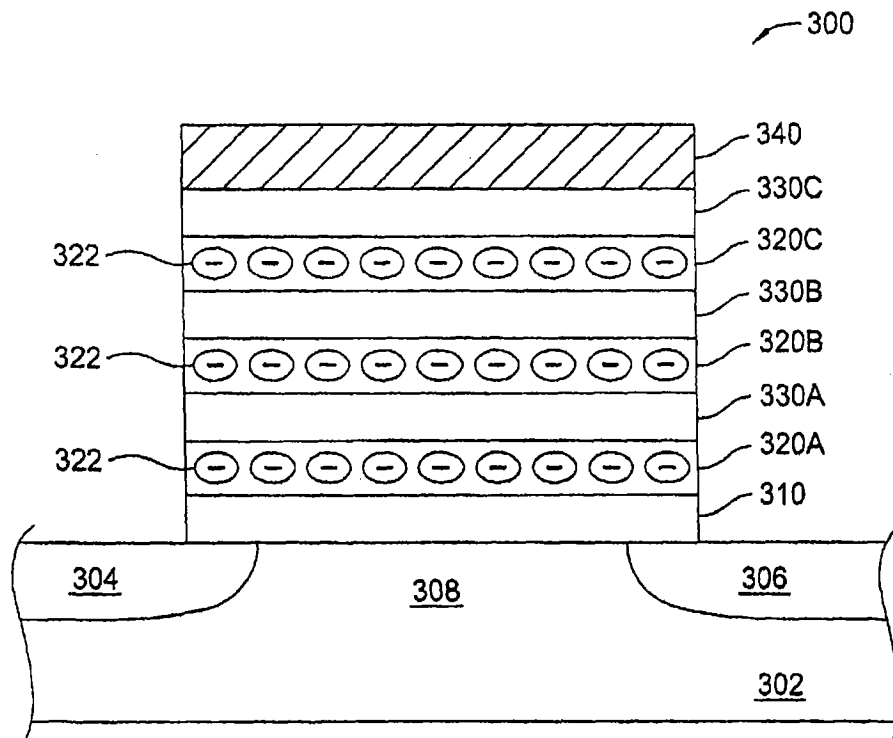


图 3

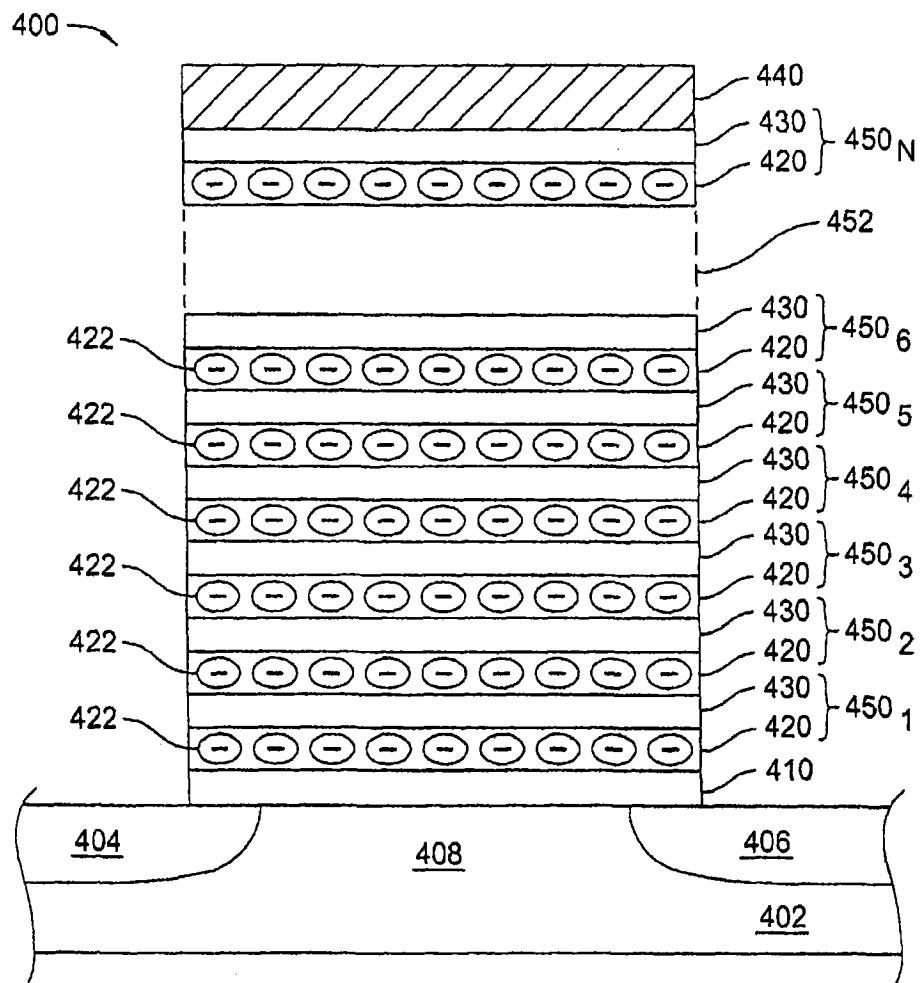


图 4