(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0102615
(43) 공개일자 2019년09월04일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 51/00* (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 51/5268 (2013.01)
H01L 51/0096 (2013.01)
(21) 출원번호 10-2018-0023185
(22) 출원일자 2018년02월26일
심사청구일자 2018년02월26일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
이헌
서울특별시 서초구 동광로 89-5, 105동 602호 (방배동, 방배이편한세상)
김관
서울특별시 동대문구 안암로 86, 101호 (제기동, 타이거하우스)
김양두
서울특별시 성북구 안암로9가길 77, 401호 (안암동5가, 조이캐슬)
(74) 대리인
김종선, 이형석

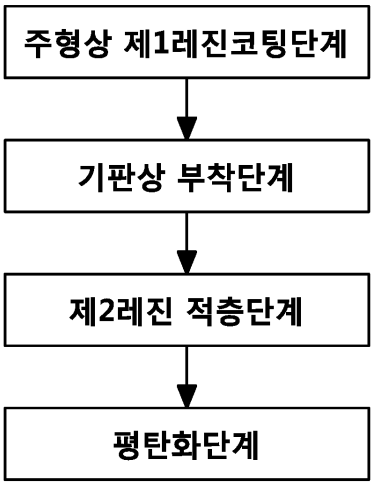
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **고효율 광산란층의 제조방법**

(57) 요 약

본 명세서는 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및 상기 레진을 기판 상에 부착하는 제2단계;를 포함하는 광산란층의 제조방법을 개시한다. 상기 광산란층의 제조방법은 상기 레진 상에 평탄화층을 적층하는 제3단계; 및 상기 평탄화층을 평탄화하는 제4단계;를 더 포함할 수 있다. 본 발명은 정밀한 패턴을 가지는 광산란층을 염가로, 높은 재연성을 확보하며, 기판 상에 광산란층을 적층할 수 있는 광산란층 제조방법을 제공한다. 또한, 본 발명의 광산란층 제조방법은 추가적인 장비의 구비 없이도 대량생산이 용이하다는 장점을 제공한다.

대 표 도 - 도2



(52) CPC특허분류
H01L 51/56 (2013.01)
H01L 2251/56 (2013.01)
Y02E 10/549 (2013.01)

명 세 서

청구범위

청구항 1

기판 상에 산란입자가 포함된 레진을 코팅하는 제1단계;

상기 레진 상에 평탄화층을 적층하는 제2단계; 및

상기 평탄화층을 평탄화하는 제3단계;를 포함하는 것을 특징으로 하는 광산란층의 제조방법.

청구항 2

제 1항에 있어서,

상기 평탄화층의 굴절율은 1.8 내지 2.2 사이인 것을 특징으로 하는 광산란층의 제조방법.

청구항 3

요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및

상기 레진을 기판 상에 부착하는 제2단계;를 포함하는 것을 특징으로 하는 광산란층의 제조방법.

청구항 4

제 3항에 있어서,

상기 레진 상에 평탄화층을 적층하는 제3단계; 및

상기 평탄화층을 평탄화하는 제4단계;를 더 포함하는 것을 특징으로 하는 광산란층의 제조방법.

청구항 5

제 4항에 있어서,

상기 산란입자는 SiO_2, TiO_2, ITO, ATO, ZrO_2, Al_2O_3로 이루어진 군에서 선택된 하나 이상의 금속산화물인 것을 특징으로 하는 광산란층의 제조방법.

청구항 6

제 4항에 있어서,

상기 산란입자는 PC(Polycarbonate), PES(Polyether sulfone), PMMA(Polymethyl methacrylate), PVA(Polyvinyl alcohol), PET(Polyethylene terephthalate), PEN(Polyethylene naphthalate), PI(Polyimide), COC(Cyclic olefin copolymer), 및 TAC(Triacetylcellulose)로 이루어진 군에서 선택된 하나 이상의 유기고분자인 것을 특징으로 하는 광산란층의 제조방법.

청구항 7

제 4항에 있어서,

상기 평탄화층의 굴절율은 1.8 내지 2.2 사이인 것을 특징으로 하는 광산란층의 제조방법.

청구항 8

요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계;

상기 레진을 기판 상에 부착하는 제2단계;

상기 레진 상에 평탄화층을 적층하는 제3단계; 및

상기 평탄화층을 평탄화하는 제4단계;를 포함하는 제조방법을 통하여 만들어진 것을 특징으로 하는 광산란층.

청구항 9

기판;

요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계, 기 레진을 기판 상에 부착하는 제2단계, 상기 레진 상에 평탄화층을 적층하는 제3단계, 및 상기 평탄화층을 평탄화하는 제4단계,를 포함하는 제조방법을 통하여 상기 기판 상에 형성되는 광산란층;

상기 광산란층 상에 형성되는 양극;

상기 양극 상에 형성되는 유기반도체층; 및

상기 유기반도체층 상에 형성되는 음극;을 포함하는 것을 특징으로 하는 디스플레이 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 고효율 광산란층의 제조방법에 관한 것으로서, 더욱 상세하게는 고효율 광산란층의 제조방법 및 상기 제조방법에 의하여 제조된 광산란층 그리고 상기 광산란층을 포함하는 디스플레이 장치에 관한 것이다.

배 경 기 술

[0003] 통상적으로 OLED는 기판 위에 증착되는 투명전도막을 양극으로 사용하며, 상기 양극 상에 순차적으로 정공주입층, 정공전달층, 유기반도체층, 전자전달층, 전자주입층, 및 음극이 적층되는 구조를 가진다. OLED는 음극에서 발생한 전자와 양극에서 발생한 정공이 유기반도체 층에서 결합할 때에서 광이 발생하는 원리를 활용한다. 구조가 단순하여 초박형 디스플레이의 구현이 가능하고, 자체발광을 통한 저전력 특성을 확보함으로써 디스플레이 시장을 선도하는 제품이다.

[0004] OLED의 양극 및 음극에 전압을 인가하면 각각 정공과 전자가 생성된다. 이 때, 생성된 정공과 전자의 결합에 따른 광의 생성 효율을 내부양자효율이라고 한다. OLED의 내부양자효율은 각 층을 구성하는 소재의 개발 및 구조 개선을 통해서 80%를 상회할 수 있는 것으로 알려져 있다.

[0005] OLED의 외부양자효율(광추출효율)은 상기 유기반도체층에서 생성된 광이 외부로 방출되는 효율로 정의된다. 전력효율은 외부양자효율과 구동전압에 의해 결정된다. 구체적으로, 전력효율은 외부양자효율에 비례하고 구동전압에 반비례하는 관계를 가지고 있다. 즉, 구동전압이 동일할 때, 전력효율이 증가하였다는 것은 외부양자효율의 증가를 의미한다.

[0006] 외부양자효율은 통상적으로 약 20% 내외인 것으로 알려져 있다. 외부양자효율이 내부양자효율보다 낮게 나타나는 까닭은 여럿이겠으나, 특히, OLED의 각 층 간 굴절률 차이에 따른 전반사가 외부양자효율을 감소시키는 가장 대표적인 이유 중 하나로 손꼽힌다. 발광층에서 생성된 광은 대부분이 전반사에 의하여 기판 밖으로 나오지 못한 채 측면으로 빠져나가거나 일부 층에서 흡수되는 문제가 있었다.

[0007] 특히, OLED에 흔히 사용되는 유리기판은 굴절률(n)이 1.5로 OLED를 구성하는 다른 층에 비하여 굴절률이 작은

편이다. 따라서, 양극과 유리기판의 경계면에서 발생하는 전반사가 외부양자효율을 감소시키는 중요한 요인 중 하나로 지목되었으며, 이를 줄이고자 하는 노력이 지속되었다. 대표적인 방식으로, 상기 유리기판 상에 요철구조를 형성하는 방법이 알려져 있다. 요철구조를 형성함으로써 광의 입사각을 감소시켜 전반사를 억제하는 것이다.

[0008] 요철구조를 형성하는 방식으로서 리소그래피(lithography) 공정 또는 진공 증착/열처리 공정을 이용하여 나노구조체를 형성한 다음 식각시켜 요철 구조를 형성하는 방법이 제시된 바 있다. 비슷하게, 은 박막을 증착하고 고온에서 응집시킨 후 실리콘 산화막을 건식 식각하는 방법 또한 제시된 바 있다. 그러나, 상술한 방법들은 공정이 복잡하고 고가의 장치 및 재료를 사용해야 하므로 대면적의 기판 양산에 어려움이 있다는 단점이 있다.

[0009] 더불어, 유리기판 상에 요철구조를 형성하고자 불산(HF) 용액 내지 불산 기체를 사용할 경우에는 비용 측면에서 유리할 수 있으나, 식각의 간격, 깊이, 높이, 밀도 등을 계획에 따라 조절하기 어렵다는 치명적인 단점이 있다. 또한, 대표적인 유독물인 불산을 사용할 경우에는 작업환경의 조성에 있어서 세심한 관리, 감독이 요구되며, 불산이 유출될 시에는 막대한 인명피해, 환경오염 등을 초래할 수 있다.

선행기술문헌

특허문헌

[0011] (특허문헌 0001) 한국공개특허 제10-2016-0021109호

발명의 내용

해결하려는 과제

[0012] 본 발명은 상술한 문제점 등을 해결하기 위하여 안출된 것이다. 따라서, 본 발명은 정밀한 패턴을 가지는 광산란층을 염가로, 높은 재연성을 확보하며, 광산란층을 제조할 수 있는 광산란층 제조방법을 제공하는 것을 제1목적으로 한다.

[0013] 또한, 본 발명은 추가적인 장비의 구비 없이도 대량생산이 용이한 광산란층 제조방법을 제공하는 것을 제2목적으로 한다.

[0014] 또한, 본 발명은 유리기판을 포함한 다양한 기판 상에 손쉽게 광산란층을 적층할 수 있는 광산란층 제조방법을 제공하는 것을 제3목적으로 한다.

[0015] 또한, 본 발명은 광산란층 등의 제조에 있어서 불산 등의 위험물질을 사용하는 단계를 수반하지 않는 제조방법을 제공하는 것을 제4목적으로 한다.

[0016] 또한, 본 발명은 디스플레이 장치의 전류효율과 전력효율을 개선할 수 있는 광산란층을 제공하는 것을 제5목적으로 한다.

과제의 해결 수단

[0018] 상술한 기술적 과제를 달성하기 위한 수단으로서, 본 명세서는 기판 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 상기 레진 상에 평탄화층을 적층하는 제2단계; 및 상기 평탄화층을 평탄화하는 제3단계;를 포함하는 광산란층의 제조방법을 개시한다. 특히, 상기 평탄화층의 굴절율은 1.8 내지 2.2 사이인 것이 바람직하다.

[0020] 또한, 본 명세서는 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및 상기 레진을 기판 상에 부착하는 제2단계;를 포함하는 광산란층의 제조방법을 개시한다. 상기 광산란층의 제조방법은 상기 레진 상에 평탄화층을 적층하는 제3단계; 및 상기 평탄화층을 평탄화하는 제4단계;를 더 포함할 수 있다. 특히, 상기 평탄화층의 굴절율은 1.8 내지 2.2 사이인 것이 바람직하다.

[0022] 더불어, 상기 산란입자는 SiO_2, TiO_2, ITO, ATO, ZrO_2, Al_2O_3로 이루어진 군에서 선택된 하나 이상의 금속산화물일 수 있으며, 상기 산란입자는 PC(Polycarbonate), PES(Polyether sulfone), PMMA(Polymethyl methacrylate), PVA(Polyvinyl alcohol), PET(Polyethylene terephthalate), PEN(Polyethylene naphthalate), PI(Polyimide), COC(Cyclic olefin copolymer), 및 TAC(Triacetylcellulose)로 이루어진 군에서 선택된 하나 이상의 유기고분자일 수 있다.

[0024] 또한, 본 명세서는 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 상기 레진을 기판 상에 부착하는 제2단계; 상기 레진 상에 평탄화층을 적층하는 제3단계; 및 상기 평탄화층을 평탄화하는 제4단계;를 포함하는 제조방법을 통하여 만들어진 광산란층을 개시한다.

[0026] 더불어, 본 명세서는 기판; 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계, 기 레진을 기판 상에 부착하는 제2단계, 상기 레진 상에 평탄화층을 적층하는 제3단계, 및 상기 평탄화층을 평탄화하는 제4단계,를 포함하는 제조방법을 통하여 상기 기판 상에 형성되는 광산란층; 상기 광산란층 상에 형성되는 양극; 상기 양극 상에 형성되는 유기반도체층; 및 상기 유기반도체층 상에 형성되는 음극;을 포함하는 디스플레이 장치를 개시한다.

발명의 효과

[0028] 본 발명은 정밀한 패턴을 가지는 광산란층을 염가로, 높은 재연성을 확보하며, 광산란층을 기판 상에 적층할 수 있는 광산란층 제조방법을 제공한다.

[0029] 또한, 본 발명의 광산란층 제조방법은 추가적인 장비의 구비 없이도 대량생산이 용이하다는 장점을 제공한다.

[0030] 또한, 본 발명의 제조방법을 활용함으로써 굴곡을 가진 기판 유기고분자 기판 등에도 광산란층의 적층이 손쉽게 가능하다.

[0031] 또한, 본 발명의 광산란층 제조방법은 불산 등의 위험물질을 사용하는 단계를 수반하지 않으므로 작업환경 조성의 측면에서 유리하다.

[0032] 또한, 본 발명의 광산란층과 평탄화층을 도입함으로써 디스플레이 장치의 전류효율과 전력효율을 개선할 수 있다

도면의 간단한 설명

[0034] 도 1은 주형을 사용하지 않는 광산란층의 제조방법을 도시한 개념도이다.

도 2은 주형을 사용하는 광산란층의 제조방법을 도시한 개념도이다.

도 3 내지 도 6은 본 발명의 제조방법을 통하여 제조된 광산란층을 SEM으로 촬영한 것이다.

도 7은 본 발명의 광산란층 등이 포함된 디스플레이들의 전류밀도 변화에 따른 효율의 변화를 도시한 것이다.

도 8은 평탄화층의 굴절률을 달리하였을 때, 상기 평탄화층이 각각 포함된 디스플레이들의 전류밀도 변화에 따른 효율의 변화를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0035] 본 출원에서 사용하는 용어는 단지 특정한 예시를 설명하기 위하여 사용되는 것이다. 때문에 가령 단수의 표현은 문맥상 명백하게 단수여야만 하는 것이 아닌 한, 복수의 표현을 포함한다. 덧붙여, 본 출원에서 사용되는 "포함하다" 또는 "구비하다"등의 용어는 명세서 상에 기재된 특징, 단계, 기능, 구성요소 또는 이들을 조합한 것이 존재함을 명확히 지칭하기 위하여 사용되는 것이지, 다른 특징들이나 단계, 기능, 구성요소 또는 이들을 조

합한 것의 존재를 예비적으로 배제하고자 사용되는 것이 아님에 유의해야 한다.

[0036] 한편, 다르게 정의되지 않는 한, 본 명세서에서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진 것으로 보아야 한다. 따라서, 본 명세서에서 명확하게 정의하지 않는 한, 특정 용어가 과도하게 이상적이거나 형식적인 의미로 해석되어서는 안 된다.

[0038] <평탄화층과 일체인 광산란층>

[0039] 본 명세서는 기판 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 상기 레진 상에 평탄화층을 적층하는 제2단계; 및 상기 평탄화층을 평탄화하는 제3단계;를 포함하는 광산란층의 제조방법을 개시한다. 상기 광산란층의 제조방법은 세 가지 특징을 가진다.

[0040] 첫 번째는 광산란층에 산란입자를 추가로 포함하고 있다는 점이다. 산란입자를 포함함으로써, 광산란층 내의 굴절률을 다양화할 수 있다. 두 번째는 광산란층을 기판 상에 직접 코팅한다는 점이다. 따라서, 별도의 주형을 사용하지 않는 것이 일 특징이다. 세 번째는 상기 광산란층과 일체로서 평탄화층이 형성된다는 점이다. 따라서, 광산란층과 평탄화층의 물리적인 분리가 불가능하다.

[0042] 도 1은 주형을 사용하지 않는 광산란층의 제조방법을 도시한 개념도이다. 기판 상에 산란입자가 포함된 레진(이하 '제1레진')을 도포하여 광산란층을 형성한다. 그 후 상기 레진 상에 평탄화층의 전구체인 레진(이하 '제2레진')을 추가로 도포하여 평탄화층을 조성한다. 상기 제1레진과 제2레진은 처음부터 혼합된 상태로 준비되어 함께 상기 기판 상에 도포될 수 있으며, 반대로 제1레진 및 제2레진이 각각 도포될 수 있다.

[0043] 각 레진의 보관 측면에서 보았을 때, 제1레진과 제2레진을 별개로 준비하는 것이 각 레진의 변성을 방지하는 측면에서 유리하다. 또한, 각 레진을 별개로 준비한다면, 균일한 층 형성을 위해 별도의 교반 작업이 수반될 필요가 없다는 장점이 있다. 단, 이 경우에는 제1레진을 도포하고 상기 제1레진을 경화시키는 단계를 거치기 전에 제1레진 상에 제2레진을 추가로 도포해야 광산란층과 평탄화층이 일체로서 형성될 수 있다.

[0045] 제1레진으로부터 형성되는 광산란층과 제2레진으로부터 형성되는 평탄화층이 일체로서 형성되므로, 상기 평탄화층에의한 상기 산란입자의 고정이 이루어진다. 더불어, 상기 평탄화층의 굴절률을 조정함으로써, 평탄화층과 일체를 이룬 광산란층의 굴절률 또한 조정할 수 있다는 장점이 생긴다.

[0047] 상기 제1레진 및 상기 제2레진을 도포하는 방법으로서 스핀 코팅(spin coating), 슬릿 코팅(slit coating), 딥핑 코팅(dipping coating), 플로우 코팅(flow coating), 스프레이 코팅(spray coating), 액적 도포(droplet dispensing) 및 이들의 조합으로 이루어진 군에서 선택되는 방법을 사용할 수 있으며, 이에 제한되는 것은 아니다.

[0048] 다만, 제1레진이 기판 상에 이미 도포된 상태에서는 스핀코팅을 활용하여 코팅하는 것이 바람직하다. 상기 기판 상에 이미 제1레진 및 상기 제1레진에 포함된 산란입자가 조밀하게 도포된 상태이므로, 스핀코팅을 활용하면 손쉽게 상기 산란입자의 이탈 없이도 제2레진을 상기 산란입자들의 틈새까지 균일하게 도포하여 평탄층을 형성할 수 있기 때문이다. 상기 공정을 통하여 평탄화층과 일체인 광산란층을 제조할 수 있다.

[0050] 평탄화층을 평탄화하는 제3단계는 일면이 평평한 고분자등을 활용하여 이루어진다. 가령, 열경화성 고분자를 상기 평탄화층의 상에 위치하도록 한 후 상기 열경화성 고분자에 압력을 가하여 상기 평탄화층을 평탄화하는 방식을 고려할 수 있다. 이 과정에서, 평탄화층의 경화를 유도하고자 UV의 조사 내지 가열하는 단계가 수반될 수 있다.

[0052] <산란입자를 포함하는 광산란층>

[0053] 본 발명의 광산란층은 추가로 산란입자를 포함할 수 있다. 상기 산란입자는 SiO_2, TiO_2, ITO, ATO, ZrO_2, Al_2O_3로 이루어진 군에서 선택된 하나 이상의 금속산화물이거나 PC(Polycarbonate), PES(Polyether sulfone), PMMA(Polymethyl methacrylate), PVA(Polyvinyl alcohol), PET(Polyethylene terephthalate), PEN(Polyethylene naphthalate), PI(Polyimide), COC(Cyclic olefin copolymer), 및 TAC(Triacetylcellulose)로 이루어진 군에서 선택된 하나 이상의 유기고분자일 수 있다.

[0055] 상기 산란입자의 직경 분포는 10 nm 내지 500 nm 사이인 것이 바람직하다. 본 발명의 광산란층이 통상 50 nm 내지 3㎛ 사이의 두께를 가지기 때문이다. 또한, 상기 산란입자의 굴절률은 상기 산란입자가 포함된 레진의 굴절률과 ±0.05 이상 차이가 나는 것이 바람직하다. 상기 레진의 굴절률과 산란입자의 굴절률의 차이가 ±0.05 이하인 경우에는 상기 레진 내에서 상기 산란입자에 의한 추가적인 굴절이 미미하여 광추출효율의 증가를 기대하기 어렵다.

[0057] 특히, 상기 산란입자는 중공(hollow)입자일 수 있다. 여기서 중공입자란 내부에 빈공간을 포함하는 입자뿐만 아니라 기공을 가지는 입자 또한 포함하는 것으로서 중공을 가지는 입자, 기공입자, 기공을 가진 입자, 기공을 포함하는 입자, 코어(Core)-쉘(Shell) 입자 등으로 다양하게 지칭될 수 있다. 상기 내부의 빈공간은 공극(Void)이거나, 공기로 채워지는 것을 모두 포함한다. 공극은 비어있는 공간을 의미한다.

[0058] 이와 같이, 중공을 가진 산란입자를 사용하게 되면, 중공(공극 내지 공기)와 쉘(금속산화물 내지 유기고분자) 사이의 추가적인 굴절률 차이가 광의 굴절에 추가로 영향을 미치게 된다. 그 결과, 유기반도체층으로부터 방출된 광을 외부로 추출하는 효율을 보다 향상시킬 수 있다.

[0060] 본 발명의 중공입자들을 상기 제1레진에 혼합되는 다수의 산란입자 중 일부를 이루도록 하여 사용할 수 있다. 즉, 단일 굴절률을 갖는 산란입자들과 중공을 가져 다중 굴절률을 갖는 중공입자들을 소정 비율로 섞어서 사용할 수 있다. 물론, 단일 굴절률을 갖는 산란입자들 또는 다중 굴절률을 갖는 중공입자들만 사용할 수도 있다.

[0062] 중공을 가지는 산란입자를 제조하는 일 방법으로 자기조립 방법이 있다. 자기조립 방법은 주형을 활용하지 않는 방법으로서, 입자를 구성하는 분자들이 스스로 조립되는 현상을 활용하여 구형 입자를 준비한다. 바람직하게는 단위체들이 미셀(Micelle)구조를 우선하여 형성할 것이 요구된다.

[0063] 미셀 구조를 형성한 단위체의 내부를 산성 내지 염기성 조건에서 가수분해 함으로써 내부가 비어 있는 입자를 얻을 수 있다. 미셀 구조를 이루는 단위체 사이의 교차 결합의 정도 및 교차 결합의 길이 등을 조절함으로써 캡슐 내부 빈 공간의 부피, 쉘의 두께, 투과성 및 안정성을 조절할 수 있다. 다만 자기조립 방법은 미셀을 이루는 단위체 사이의 교차 결합이 용이 하지 않은 경우에는 사용할 수 없다는 단점이 있다.

[0065] 중공을 가지는 산란입자를 제조하는 다른 방법으로 주형을 활용하는 방법이 있다. 주형을 활용하는 방법은 구체적으로 구(球) 형태의 콜로이드 입자와 단량체 및 전해질 이온을 활용하여 입자를 합성하는 방법이다.

[0066] 가령, 구 형태의 콜로이드 입자가 양전하를 띄고 있을 때에는 음전하를 띄는 고분자를 넣어주어 콜로이드 입자의 표면에 고분자가 흡착되도록 한다. 그 후 다시 양전하를 띄는 고분자를 넣어주면 상기 음전하를 띄는 고분자 위에 양전하를 띄는 고분자가 흡착된다. 동일한 방식을 반복하면, 입자의 크기를 조절할 수 있다. 입자의 크기가 목표에 도달하면, 산 조건에서 콜로이드 입자를 가수분해한다. 상기 콜로이드 입자가 가수분해되며 입자로부터 유출됨에 따라 속이 비어 있는 입자를 얻을 수 있다. 주형으로 사용한 콜로이드 입자의 특성에 따라, 입자 내부의 부피와 모양을 조절할 수 있다. 흡착 횟수를 조절함으로써 입자의 두께 또한 조절할 수 있다.

[0068] <요철을 포함하는 광산란층>

[0069] 본 발명의 광산란층은 또한 다양한 종류의 요철(凹凸)을 포함할 수 있다. 상기 요철은 단순히 광산란층에 반복적인 튀어나옴과 들어감이 나타나는 경우뿐만 아니라, 다양한 단면의 패턴이 반복적으로 나타나는 경우를 모두

포함한다. 가령, 상기 요철의 예시로서, 상기 광산란층 상에 반복적으로 원기둥 모양이 양각되는 패턴, 상기 광산란층 상에 반복적으로 반구가 음각되는 패턴 등 또한 고려할 수 있다.

[0071] 광산란층에 다양한 종류의 요철(凹凸)이 포함됨으로써, 광산란층으로 진입하는 광의 입사각이 평면인 유리기판으로 진입할 때의 입사각에 비하여 작아지게 된다. 따라서, 광산란층에서의 전반사가 억제되는 효과가 발생하며, 나아가 전파경로가 변경된 광이 상기 유리기판과 상기 광산란층 사이에서 전반사될 여지가 줄어든다. 그 결과, 외부로의 광추출효율도 증가하게 된다.

[0073] 본 발명은 상기 요철을 기판 상에 구현하기 위한 방법으로서 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및 상기 레진을 기판 상에 부착하는 제2단계;를 포함하는 광산란층의 제조방법을 개시한다. 상기 산란입자가 포함된 레진(제1레진)을 기판 상에 직접 도포하는 것이 아니라, 별개의 주형 상에 우선적으로 도포함으로써 다양한 종류의 요철을 상기 제1레진 상이 구비하도록 할 수 있다.

[0075] 구체적으로는, 주형인 고분자 상에 우선적으로 제1레진을 도포한다. 그 후에 상기 제1레진이 기판과 직접 접촉할 수 있도록 상기 제1레진을 상기 기판 상에 인쇄한다. 인쇄 후 상기 주형을 제1레진으로부터 분리시키면, 요철을 구비한 광산란층이 기판 상에 형성된 것을 확인할 수 있다. 상기 주형이 되는 고분자의 외형을 조절함으로써 다양한 종류의 요철을 구현할 수 있다.

[0076] 상기 제1레진을 상기 주형 상에 도포하는 방법으로서 스핀 코팅(spin coating), 슬릿 코팅(slit coating), 딥핑 코팅(dipping coating), 플로우 코팅(flow coating), 스프레이 코팅(spray coating), 액적 도포(droplet dispensing) 및 이들의 조합으로 이루어진 군에서 선택되는 방법을 사용할 수 있으며, 이에 제한되는 것은 아니다. 이 과정에서, 광산란층의 경화를 유도하고자 UV의 조사 내지 가열하는 단계가 수반될 수 있다.

[0079] 또한, 주형인 고분자는 silicon(Si), PDMS(Polydimethylsiloxane), 유리(Glass), 석영(Quartz), PET(polyethyleneterephthalate), PC(polycarbonate), PE(polyethylene), PP(polypropylene), PS(polystyrene), PU(polyurethene) 및 COC(cyclic olefin copolymer) 중의 적어도 어느 하나 이상을 포함한다. 상기 고분자의 일면을 식각함으로써 본 발명의 제조방법 상의 주형으로 사용할 수 있다.

[0081] 상세하게는, 산화(oxidation), 증착(evaporation), 에칭(etching) 포토리소그래피(photolithography), 포토레지스트 몰드(Photoresist mold) 및 전기도금(electroplating) 중의 적어도 어느 하나 이상의 기법을 이용하여 상기 주형이 되는 고분자 상에 요철을 구비할 수 있다. 주형은 일회 제작하면 반복적으로 사용이 가능하므로 요철을 구비하기 위하여 요구되는 비용이 유리기판 상에 직접 식각(蝕刻)하는 방법에 비하여 현저히 적다.

[0083] 상기 레진을 기판 상에 부착하는 제2단계는 달리 인쇄단계로 지칭된다. 요철을 구비한 광산란층을 유리기판 상에 부착시킴으로써 마치 유리기판 상에 요철을 구비한 광산란층이 인쇄된 것과 같은 효과를 얻을 수 있기 때문이다. 특히, 주형을 활용함으로써 생산공정이 간단하고 광산란층을 구비한 기판의 대량 제작이 용이하며, 재현성이 뛰어나고, 공정단가가 기존의 방법에 비하여 매우 저렴하다는 장점이 있다.

[0084] 인쇄단계를 실행하는 구체적인 방식으로는 스템핑 방식, 롤투롤 방식 등을 고려할 수 있다. 특히, 롤투롤 방식을 적용함으로써, 곡면에도 광산란층의 인쇄가 가능하다. 이는 본 발명의 광산란층 제작방법이 기판의 물리적 한계에 의하여 특별히 제한되는 것이 아님을 의미한다.

[0085] 더불어, 광산란층을 기판 상에 인쇄할 시에 유의미할 정도의 가열 내지 UV의 조사가 반드시 수반되어야 하는 것도 아니므로 기판의 유리전이온도 등도 문제되지 않는다. 따라서, 본 발명의 광산란층을 PET, PC, PI 등의 유기고분자로 이루어진 유연기판 상에 인쇄하는 것 또한 가능하다.

[0087] <평탄화층을 포함하는 광산란층>

[0088] 본 발명은 상기 요철을 기판 상에 구현하기 위한 방법으로서 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및 상기 레진을 기판 상에 부착하는 제2단계; 외에 추가로 상기 레진 상에 평탄화층을 적층하는 제3단계; 및 상기 평탄화층을 평탄화하는 제4단계;를 더 포함하는 것 광산란층의 제조방법을 개시한다.

[0090] 도 2은 주형을 사용하는 광산란층의 제조방법을 도시한 개념도이다. 구체적으로는, 주형인 고분자 상에 우선적으로 제1레진을 도포한다. 그 후에 상기 제1레진이 기판과 직접 접촉할 수 있도록 상기 제1레진을 상기 기판 상에 인쇄한다. 인쇄 후 상기 주형을 제1레진으로부터 분리시키면, 요철을 구비한 광산란층이 기판 상에 형성된 것을 확인할 수 있다. 상기 요철을 구비한 광산란층 상에 평탄화층의 전구체인 제2레진은 도포한다. 그 후, 평탄화층을 평탄화하는 추가단계를 거치면 본 발명의 광산란층을 얻을 수 있다.

[0092] 이 경우, 엄밀한 의미에서 광산란층과 평탄화층의 구별이 가능하나, 평탄화층을 구비함으로써 광추출효율이 증가되는 것을 강조하고자 본 명세서에서는 상기 광산란층과 상기 평탄화층을 모두 포함하는 층 또한 광산란층으로 정의한다. 따라서, 광산란층은 제1레진을 도포하여 얻어지는 층을 지칭하는 것일 수 있으며, 제1레진을 도포하여 얻어지는 층과 평탄화층을 포괄하여 지칭하는 것일 수도 있다. 광산란층이 평탄화층을 포함하는 지 여부는 맥락을 고려하여 결정하여야 한다.

[0094] 평탄화층을 도포하는 방식으로는 스핀 코팅(spin coating), 슬릿 코팅(slit coating), 딥핑 코팅(dipping coating), 플로우 코팅(flow coating), 스프레이 코팅(spray coating), 액적 도포(droplet dispensing) 및 이들의 조합으로 이루어진 군에서 선택되는 방법을 사용할 수 있으나, 이에 특별히 제한되는 것은 아니다.

[0096] 특히, 상기 평탄화층의 굴절율은 1.8 내지 2.2 사이일 경우에 광추출효율이 증가하는 것을 확인할 수 있었다. 이는 평탄화층 상에 형성되는 양극의 굴절률과 평탄화층의 굴절률이 비슷할수록 상기 평탄화층 및 상기 양극 사이의 접합면에서의 전반사가 최소화될 수 있기 때문이다. 또한, 굴절률이 1.8 이상인 경우에는, 기판보다 굴절률이 높기 때문에 광의 임계각 또한 커지게 되며, escape-cone을 확장시킬 수 있게 된다. 평탄화층은 SiO2, TiO2, ITO(Indium Tin oxide), 및 HSQ(Hydrogen Silsesquioxane)로 이루어진 군에서 선택된 하나 이상을 포함할 수 있다. 평탄화층의 조성을 달리하여 평탄화층의 굴절률을 조정할 수 있다.

[0098] 이하, 첨부한 도면, 제조예, 및 실시예들을 참조하여 본 명세서가 청구하는 바에 대하여 더욱 자세히 설명한다. 다만, 본 명세서에서 제시하고 있는 도면, 제조예, 내지 실시예 등은 통상의 기술자에게 의하여 다양한 방식으로 변형되어 여러 가지 형태를 가질 수 있는 바, 본 명세서의 기재사항은 본 발명을 특정 개시 형태에 한정되는 것이 아니고 본 발명의 사상 및 기술 범위에 포함되는 모든 균등물 내지 대체물을 포함하고 있는 것으로 보아야 한다.

[0100] {제조예 및 실시예}

[0101] <제조예>

[0102] 요철이 있는 주형 상에 산란입자가 포함된 레진을 코팅하는 제1단계; 및 상기 레진을 기판 상에 부착하는 제2단계;를 포함하는 제조방법을 통하여 다양한 요철을 구비한 광산란층을 제조하였다. 그 결과를 도 3 내지 도 6에 도시하였다. 도 3 내지 도 6은 본 발명의 제조방법을 통하여 제조된 광산란층을 SEM으로 촬영한 것이다. 도 3 내지 도 6의 촬영결과를 참고하면, 본 발명의 광산란층 제조방법을 활용하여 간단히, 나노 스케일의 미세한 요철까지도 균일하게 구비하는 것이 가능함을 확인할 수 있다.

[0104] 도 3의 (a), 도 4의 (a), 도 5의 (a), 및 도 6의 (a)는 모두 기판상에 형성된 광산란층의 평면도이다. 도 3의 (b), 도 4의 (b), 도 5의 (b), 및 도 6의 (b)는 모두 기판상에 형성된 광산란층의 사시도이다.

[0105] 도 3의 (a) 및 (b)를 참조하면, 기판 상에 원기둥 모양의 광산란층이 일정간격 이격되어 양각된 것을 확인할 수 있다. 특히, 각 원기둥의 직경 및 높이가 균일하며, 각각의 원기둥 사이의 간격이 일정하게 광산란층을 형성이 가능한 것을 확인할 수 있다. 도 3의 인접한 원기둥 사이의 간격은 약 500 nm이다.

[0106] 도 4의 (a) 및 (b)를 참조하면, 광산란층 상에 일정간격 이격되어 반구(半球)가 음각된 것을 확인할 수 있다. 반구의 반지름이 일정한 것을 확인할 수 있으며, 서로 인접한 각 반구의 중심점 사이의 거리도 일정하게 유지되는 것을 확인할 수 있다. 도 4의 반구의 지름은 약 3 ㎛이다.

[0107] 도 5의 (a) 및 (b)를 참조하면, 광산란층 상에 평평한 마루와 평평한 골이 일정한 간격으로 반복되는 것을 확인할 수 있다. 본 발명의 광산란층 제조방법을 활용하면 인접한 마루 사이의 간격을 10 nm까지 줄일 수 있다. 도 5에서 인접한 마루간의 거리는 대략 500nm이다.

[0108] 도 6의 (a) 및 (b)를 참조하면, 기판 상에 광산란층이 일정 간격 이격되어 양각된 것을 확인할 수 있다. 구체저긍로 상기 광산란층은 원뿔기둥 모양을 포함한다. 인접한 각 원기둥 사이의 간격은 대략 5 μm이다.

[0110] <실시예 및 비교예>

[0111] 실시예 1: 평탄화층이 없는 광산란층이 포함된 디스플레이 장치

[0112] 요철이 있는 주형을 준비하였다. 상기 요철은 원기둥이 반복적으로 음각된 모양을 구비하였다. 구체적으로 상기 원기둥의 높이는 590 nm로 일정하였으며, 음각된 원기둥의 밑면의 직경은 550 nm 이고, 윗면의 직경은 600 nm 였다. 상기 주형에 제1레진(HSQ 22wt%, MIBK solution)를 3초 가속, 3000rpm, 30초 스핀코팅하여 광산란층을 제조하였다. 제조된 광산란층을 기판 상에 롤투롤 방식으로 5bar의 압력을 5분간 가해 인쇄하여 부착하였다. 광산란층을 구성하는 원기둥의 높이는 590 nm로 일정하였으며, 원기둥의 밑면의 직경은 600 nm 이고, 윗면의 직경은 550 nm 였다. 상기 광산란층 상에 양극(ITO), 유기반도체층, 음극 등을 순차적으로 적층하여 디스플레이 장치를 제조하였다.

[0114] 실시예 2: 평탄화층(n=1.8)이 추가된 광산란층이 포함된 디스플레이 장치

[0115] 실시예 1과 동일하게 디스플레이 장치를 제조하되, 광산란층을 기판 상에 롤투롤 방식으로 인쇄하여 부착한 후에 평탄화층을 추가로 적층하였다. 상기 광산란층 상에 제2레진을 스핀코팅하여 평탄화층을 형성하였다. 상기 제2레진은 TiO_2와 HSQ의 혼합물이었다. 구체적으로, TiO_2와 HSQ의 질량 비는 8.0 대 4.0 였다. 평탄화층이 상기 광산란층 상에 형성된 후에 평탄화층을 평탄화하는 단계를 추가로 거쳤다. 이 단계에서는 PDMS 평평한 일면이 평탄화층에 접촉된 후에 상부에서 압력을 가해주는 방식으로 이루어졌다. 평탄화층의 굴절률(n)은 1.8이었다.

[0117] 실시예 3: 평탄화층(n=2.0)이 추가된 광산란층이 포함된 디스플레이 장치

[0118] 실시예 2와 동일하게 디스플레이 장치를 제조하되, TiO_2의 비율을 높여 굴절률(n)이 2.0인 평탄화층을 형성하였다. 구체적으로 TiO2와 HSQ의 질량비는 9.0 대 1.0이었다.

[0120] 비교예 1: 광산란층이 포함되지 않은 디스플레이 장치

[0121] 실시예 1과 동일하게 디스플레이 장치를 제조하되, 광산란층 및 평탄화층의 적층을 제외하였다.

[0123] 도 7은 본 발명의 광산란층 등이 포함된 디스플레이들의 전류밀도 변화에 따른 효율의 변화를 도시한 것이다. 구체적으로, 도 7의 (a)는 실시예 1 내지 2와 비교예 1의 전류밀도 변화에 따른 전류효율(Cd/A)변화를 도시한 것이고, 도 7의 (b)는 실시예 1 내지 2와 비교예 1의 전류밀도 변화에 따른 전력효율(lm/W)변화를 도시한 것이다. 도 7의 (a) 와 (b)에서 사각흑점은 비교예 2의 측정결과를, 원적점은 실시예 1의 측정결과를, 삼각청점은

실시예 2의 측정결과를 도시한 것이다.

[0124] 도 7의 (a)를 참조하면, 비교예 1에 비하여 실시예 1 및 실시예 2에서 모두 전류효율이 향상되는 것을 확인할 수 있다. 특히, 전류밀도가 10mA/cm^2 일 때에, 실시예 2의 전류효율이 비교예 1의 전류효율에 비하여 12% 이상 증가한 것을 확인할 수 있다.

[0125] 도 7의 (b)를 참조하면, 비교예 1에 비하여 실시예 2의 전류효율이 향상되는 것을 확인할 수 있다. 특히, 전류밀도가 10mA/cm^2 일 때에, 실시예 2의 전력효율이 비교예 1의 전력효율에 비하여 16% 이상 증가한 것을 확인할 수 있다. 다만, 실시예 1에서는 과전류에 따른 소자의 열화 현상에 의하여 실제 이론값 보다 낮은 전력효율 값을 얻게 된 것으로 판단된다.

[0127] 도 8은 평탄화층의 굴절률을 달리하였을 때, 상기 평탄화층이 각각 포함된 디스플레이들의 전류밀도 변화에 따른 효율의 변화를 도시한 것이다. 도 8에는 실시예 2 내지 3과 비교예 1의 전류밀도 변화에 따른 전류효율(Cd/A)의 변화 및 전력효율(lm/W)의 변화를 도시되어 있다. 속이 채워진 점들은 전류효율(Cd/A)의 변화를 나타내고, 속이 비워진 점들은 전력효율(lm/W)의 변화를 나타낸다.

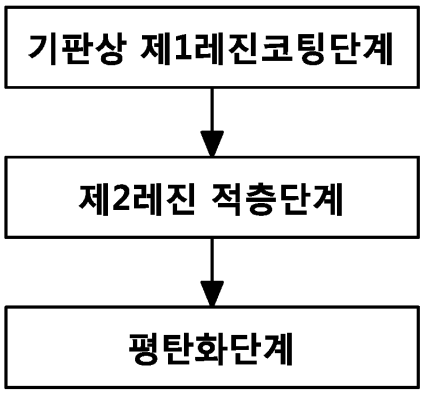
[0128] 또한, 도 8의 사각흑점은 비교예 1의 측정결과를 나타내고, 원적점은 생성된 광의 파장이 630 nm일 때 실시예 2의 측정결과를 나타내며, 삼각녹점은 생성된 광의 파장이 630 nm일 때 실시예 3의 측정결과를 나타낸다. 또한, 삼각청점은 생성된 광의 파장이 1000 nm일 때 실시예 2의 측정결과를 나타내며, 사각청점은 생성된 광의 파장이 1000 nm일 때 실시예 3의 측정결과를 나타낸다.

[0129] 도 8을 참조하면, 평탄화층을 도입함으로써 본 발명의 광산란층을 구비한 디스플레이 장치가 그러하지 않은 장치에 비하여 전류효율 및 전력효율 측면에서 모두 향상된 성능을 가진 것을 확인할 수 있다. 특히, 실시예 3이 전류효율 및 전력효율을 가장 개선하는 것으로 나타났다. 구체적으로, 비교예 1에 비하여 실시예 3의 전류효율은 평균 21% 이상 증가하였으며, 전력효율은 평균 24% 이상 증가하였다. 실시예 3의 평탄화층의 굴절률이 양극(ITO)의 굴절률과 유사하여, 상기 양극에서 상기 평탄화층으로 광이 전파될 시에 전반사가 최소화될 수 있기 때문인 것으로 사료된다.

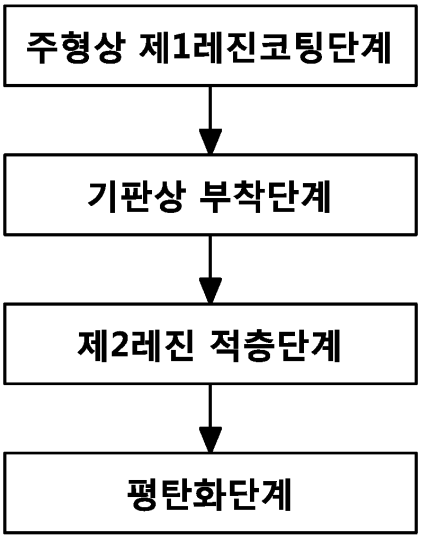
[0131] 종합하자면, 본 발명의 광산란층 제조방법을 도입하여 염가로 반복적인 패턴을 기판 상에 형성할 수 있으며, 상기 제조방법은 높은 재연성을 확보하고 있다는 점을 간과하여서는 안 된다. 또한, 상기 제조방법은 유연기판, 곡면인 기판, 유기고분자 기판등에도 자유롭게 적용이 가능하여 범용적이다. 추가로, 상기 광산란층 상에 평탄화층을 도입함으로써 디스플레이 장치의 전류효율과 전력효율을 개선할 수 있다. 더불어, 상기 제조방법은 불산 등의 위험물질을 사용하는 단계를 수반하지 않으므로 작업환경 조성의 측면에서 유리하며, 롤투롤 방식 등을 적용가능 하여 추가적인 장비의 구비 없이도 대량생산이 용이하다는 장점이 있다.

도면

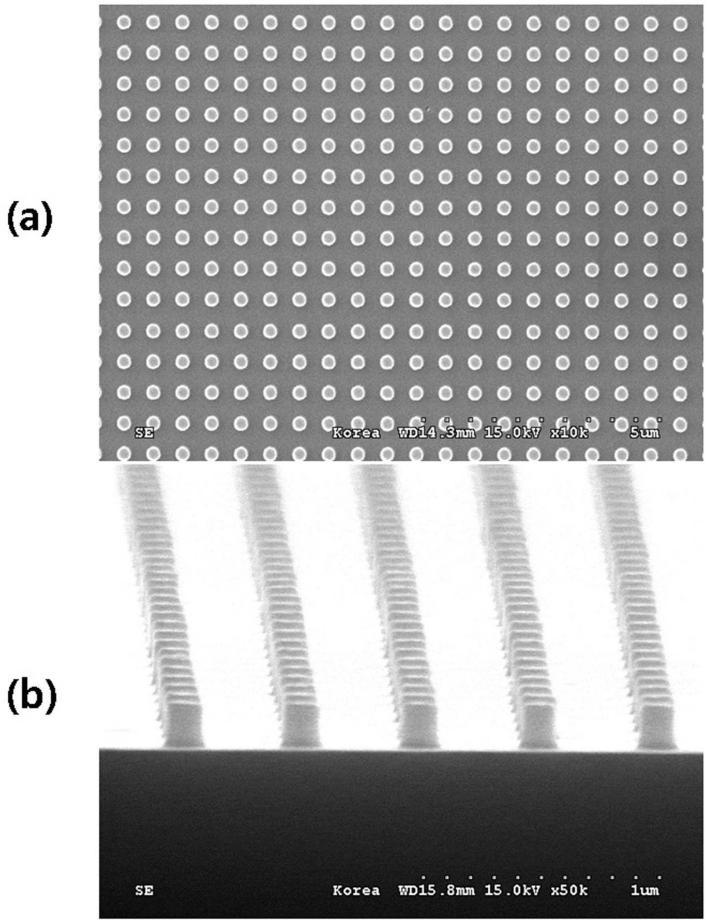
도면1



도면2

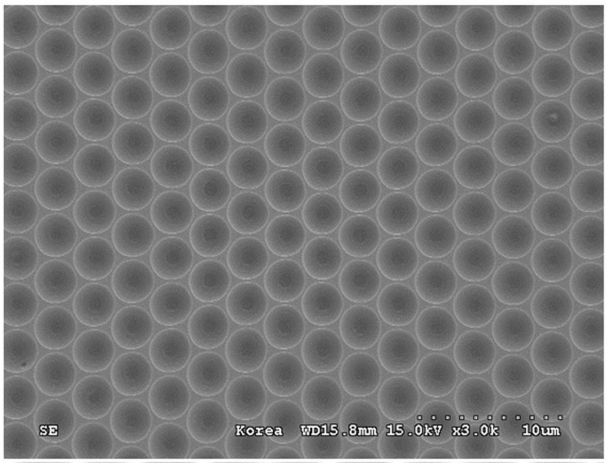

주형상 제1레진코팅단계
기판상 부착단계
제2레진 적층단계
평탄화단계

도면3

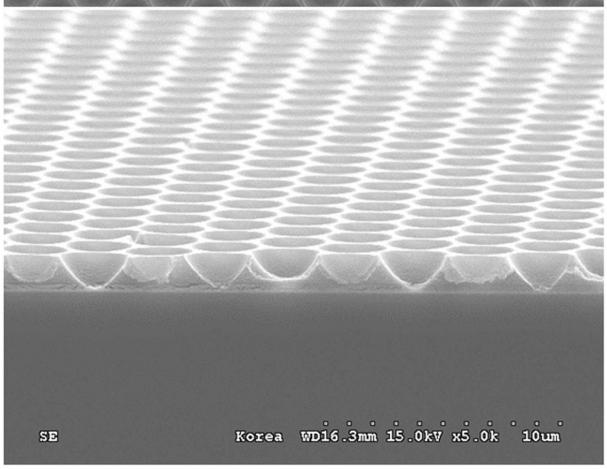

(a)
SE Korea WD14.3mm 15.0kV x10k 5um
(b)
SE Korea WD15.8mm 15.0kV x50k 1um

도면4

(a)

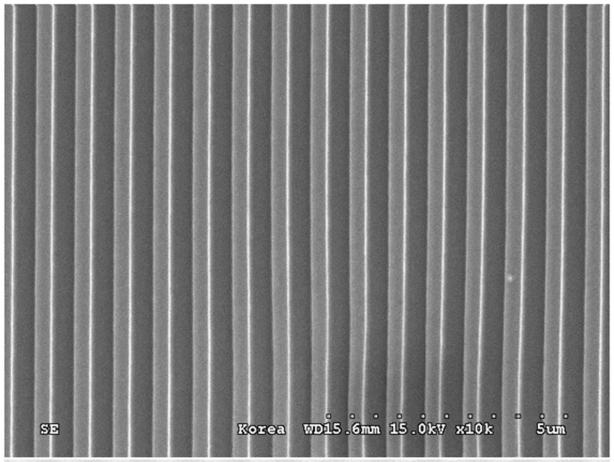

SE
Korea WD15.8mm 15.0kV x3.0k 10um

(b)

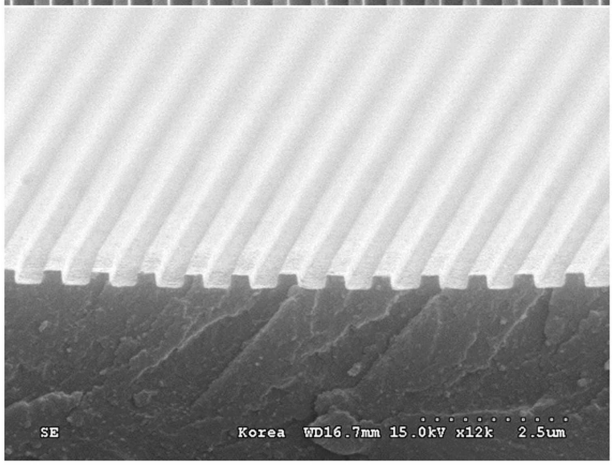

SE
Korea WD16.3mm 15.0kV x5.0k 10um

도면5

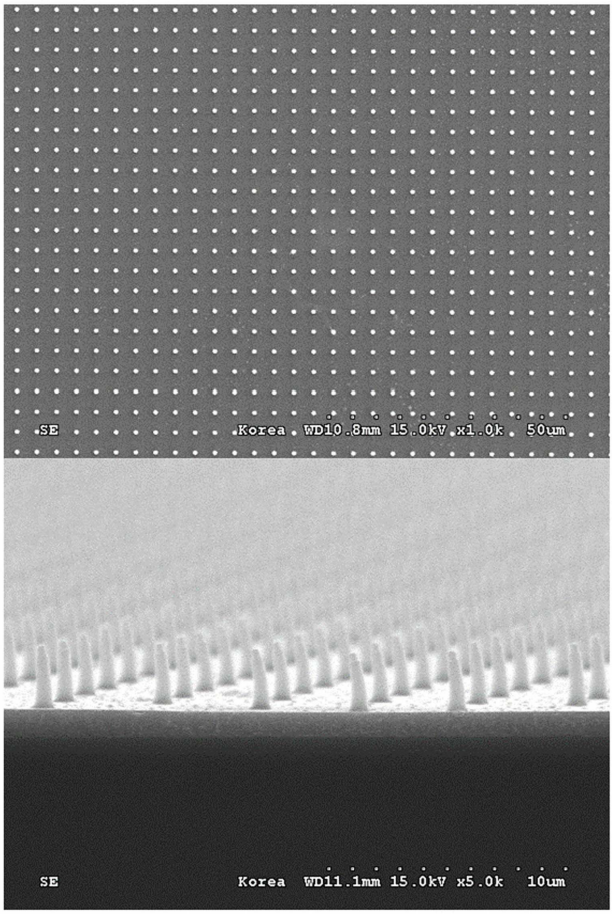
(a)


SE
Korea WD15.6mm 15.0kV x10k 5um

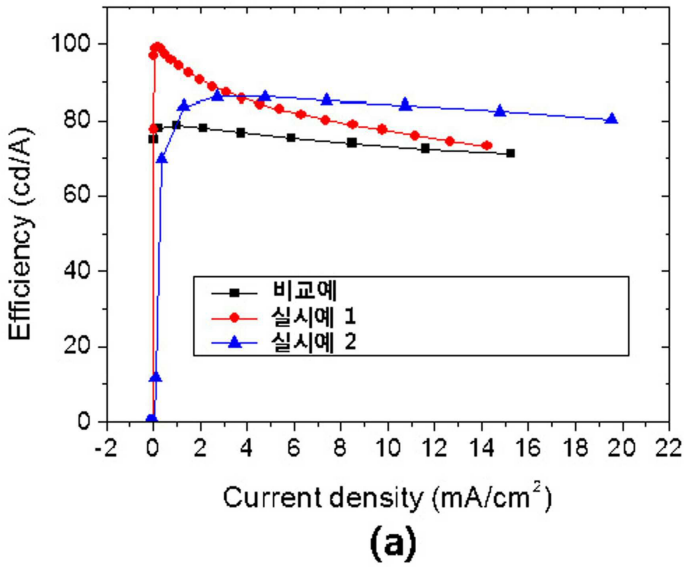
(b)


SE
Korea WD16.7mm 15.0kV x12k 2.5um

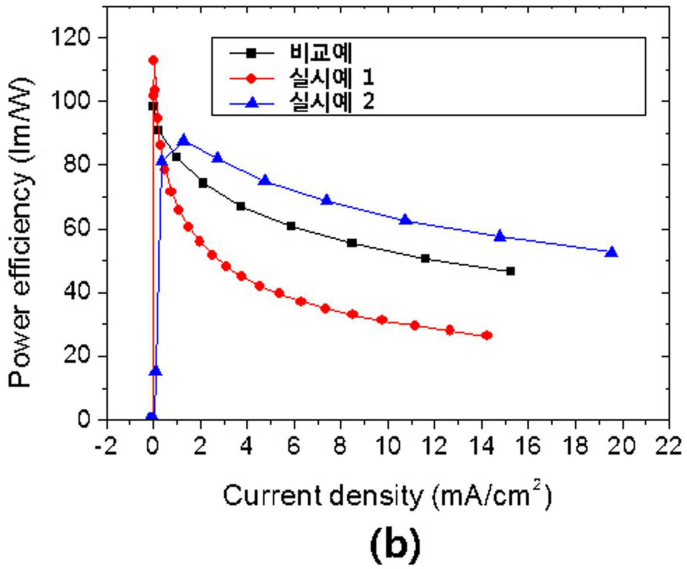
도면6


(a)
SE Korea WD10.8mm 15.0kV x1.0k 50um
(b)
SE Korea WD11.1mm 15.0kV x5.0k 10um

도면7

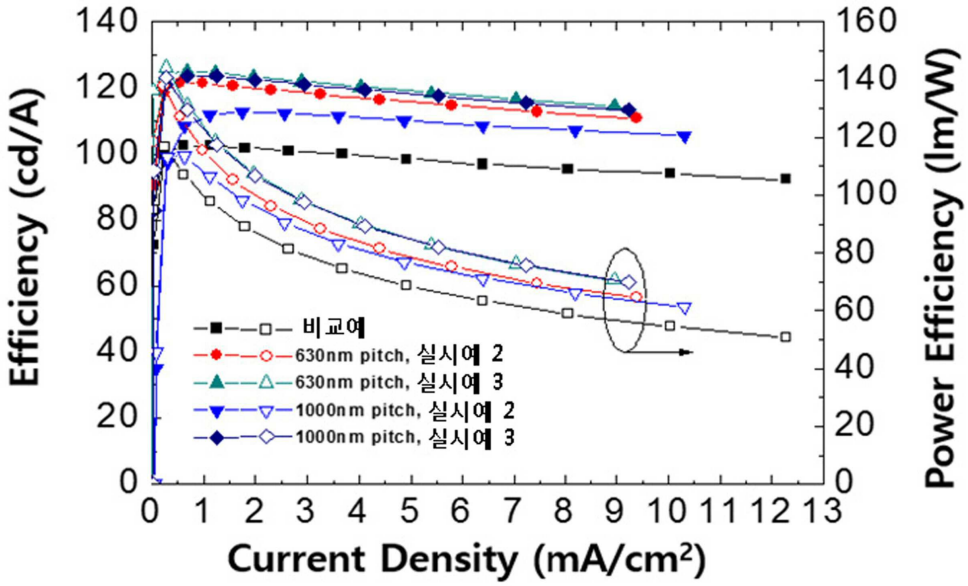

Efficiency (cd/A)
Current density (mA/cm^2)
비교예
실시예 1
실시예 2

(a)


Power efficiency (lm/W)
Current density (mA/cm^2)
비교예
실시예 1
실시예 2

(b)

도면8


Efficiency (cd/A)
Power Efficiency (lm/W)
Current Density (mA/cm²)
비교예
630nm pitch, 실시예 2
630nm pitch, 실시예 3
1000nm pitch, 실시예 2
1000nm pitch, 실시예 3