



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0172291
(43) 공개일자 2023년12월22일

(51) 국제특허분류(Int. Cl.)
H02M 3/07 (2006.01) H02M 1/00 (2007.01)
H02M 3/158 (2006.01)
(52) CPC특허분류
H02M 3/07 (2013.01)
H02M 1/0095 (2023.05)
(21) 출원번호 10-2022-0072979
(22) 출원일자 2022년06월15일
심사청구일자 없음

(71) 출원인
서강대학교산학협력단
서울특별시 마포구 백범로 35 (신수동, 서강대학교)
(72) 발명자
홍성완
서울특별시 서대문구 거북골로 100, 101동 1303호(남가좌동, 래미안 루센티아)
최현지
경기도 시흥시 배곧1로 27-15, 111동 1806호(배곧동, 한라비발디캠퍼스)
(74) 대리인
팬코리아특허법인

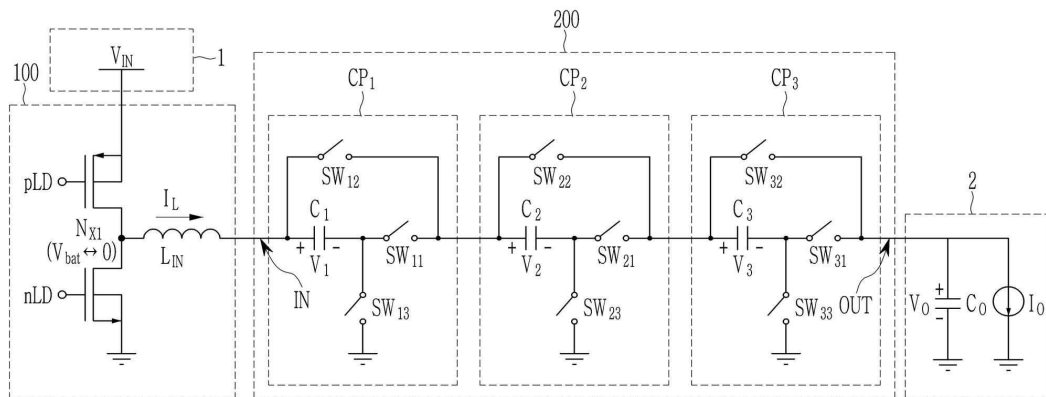
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 전력 변환 방법 및 그 방법을 제공하는 낮은 전압 변환비를 가지는 전력 변환 시스템

(57) 요약

본 발명은, 전력 변환 시스템에 관한 것으로, 본 발명의 전력 변환 시스템은, 복수의 스위치 및 상기 복수의 스위치 중 적어도 하나의 스위치의 온 동작으로 충전 또는 방전되는 커패시터를 각각 포함하고, 입력단과 출력단 사이에 직렬로 연결되는 복수의 단위 회로를 포함하는 전류 펌프 회로, 그리고 소정의 주기에서, 기 설정된 순서에 따라 상기 복수의 단위 회로 각각에 대응하는 커패시터가 방전되도록 상기 복수의 스위치를 제어하는 제어부를 포함한다.

대표도 - 도9



(52) CPC특허분류

H02M 3/072 (2021.05)

H02M 3/077 (2021.05)

H02M 3/1584 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711142066
과제번호	2020R1C1C1004205
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)(R&D)
연구과제명	다양한 부채널 공격에 대해 보안성을 강화하는 전압 변환기의 개발
기 여 율	1/1
과제수행기관명	숙명여자대학교
연구기간	2021.03.01~2022.02.28

명세서

청구범위

청구항 1

복수의 스위치 및 상기 복수의 스위치 중 적어도 하나의 스위치의 온(on) 동작으로 충전 또는 방전되는 커패시터를 각각 포함하고, 입력단과 출력단 사이에 직렬로 연결되어 있는 복수의 단위 회로를 포함하는 전류 펌프 회로, 그리고

소정의 주기에서, 기 설정된 순서에 따라 상기 복수의 단위 회로 각각의 커패시터가 방전되도록 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하는 제어부

를 포함하는 전력 변환 시스템.

청구항 2

제1항에 있어서,

상기 제어부는,

어느 커패시터가 방전되는 동안, 상기 복수의 단위 회로에 포함된 복수의 커패시터 중 상기 방전되는 커패시터 외의 다른 커패시터는 충전되도록 제어하는,

전력 변환 시스템.

청구항 3

제1항에 있어서,

상기 전류 펌프 회로는,

상기 주기에서, 상기 복수의 커패시터가 상기 입력전류에 의해 충전되는 충전모드 및 상기 복수의 커패시터 중 임의의 커패시터가 방전되는 방전모드로 동작하는,

전력 변환 시스템.

청구항 4

제3항에 있어서,

상기 제어부는,

상기 방전모드에서, 상기 입력단에 연결된 제1 단위 회로부터 상기 출력단에 연결된 제N 단위 회로 방향(N은 1보다 더 큰 자연수)을 따라 순차적으로, 상기 복수의 단위 회로 각각에 포함된 커패시터가 방전되도록 제어하는,

전력 변환 시스템.

청구항 5

제3항에 있어서,

상기 복수의 단위 회로 각각은,

제1 노드와 제2 노드 사이에 직렬 연결되는 커패시터 및 제1 스위치, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 제2 스위치, 상기 커패시터 및 상기 제1 스위치 사이의 제3 노드와 그라운드 사이에 연결되는 제3 스위치를 포함하는,

전력 변환 시스템.

청구항 6

제5항에 있어서,

상기 제어부는,

상기 충전 모드에서, 상기 복수의 단위 회로에 포함된 복수의 제1 스위치를 턴 온(turn-on) 제어하는,

전력 변환 시스템.

청구항 7

제5항에 있어서,

상기 제어부는,

상기 방전 모드에서, 상기 방전되는 커패시터를 포함하는 단위 회로의 제2 스위치 및 제3 스위치는 턴 온(turn-on) 제어하고, 제1 스위치는 턴 오프(turn-off) 제어하는,

전력 변환 시스템.

청구항 8

제4항에 있어서,

상기 방전 모드에서, 상기 커패시터가 방출하는 방전전류는,

하기 수학적 식 1에 의해 계산되는, 전력 변환 시스템.

$$I_{C_N} = D_N I_L + I_{C_1} \dots + I_{C_N-2} + I_{C_N-1} \quad \text{— 수학적 식 1}$$

(단, N은 입력단으로부터 단위 회로의 위치에 대응하는 자연수, I_L 은 입력 전류, I_{C_N} 은 제N 단위 회로에 포함된 제N 커패시터가 방출하는 제N 방전전류, D_N 은 소정의 주기에서 제N 커패시터가 충전되는 시간에 대응하는 듀티 비(duty ratio, $0 < D_N < 1$))

청구항 9

제8항에 있어서,

상기 출력단의 출력전압의 변동 폭은,

소정의 주기에서 상기 복수의 커패시터 각각이 충전되는 시간에 대응하는 복수의 듀티 비에 따라 결정되는, 전력 변환 시스템.

청구항 10

제11항에 있어서,

상기 복수의 스위치는,

전계 효과 트랜지스터(Field Effects Transistor: FET) 및 접합형 트랜지스터(Bipolar Junction Transistor: BJT) 중 적어도 하나를 포함하는, 전력 변환 시스템.

청구항 11

제1항에 있어서,

전원과 상기 전류 펌프 회로 사이에 연결되어, 상기 입력 전류를 상기 전류 펌프 회로에 공급하는 컨버터를 더 포함하는 전력 변환 시스템.

청구항 12

복수의 스위치 및 상기 복수의 스위치 중 적어도 하나의 스위치의 온(on) 동작으로 충전 또는 방전되는 커패시터를 각각 포함하고, 입력단과 출력단 사이에 직렬로 연결되어 있는 복수의 단위 회로를 포함하는 전류 펌프 회로

로에서 전력을 변환하는 방법으로서,

상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 기 설정된 순서에 따라 상기 복수의 단위 회로 각각의 커패시터를 방전시키는 단계

를 포함하는 전력 변환 방법.

청구항 13

제12항에 있어서,

상기 커패시터를 방전시키는 단계는,

어느 커패시터가 방전되는 동안, 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 복수의 단위 회로에 포함된 복수의 커패시터 중 상기 방전되는 커패시터 외의 다른 커패시터는 충전시키는 단계를 포함하는, 전력 변환 방법.

청구항 14

제13항에 있어서,

상기 커패시터를 방전시키는 단계 이전에,

상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 복수의 커패시터를 상기 입력전류로 충전시키는 단계를 더 포함하는 전력 변환 방법.

청구항 15

제14항에 있어서,

상기 커패시터를 방전시키는 단계는,

상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 입력단에 연결된 제1 단위 회로부터 상기 출력단에 연결된 제N 단위 회로 방향(N은 1보다 더 큰 자연수)을 따라 순차적으로, 상기 복수의 단위 회로 각각에 포함된 커패시터를 방전시키는 단계를 더 포함하는, 전력 변환 방법.

청구항 16

제14항에 있어서,

상기 복수의 단위 회로 각각은,

제1 노드와 제2 노드 사이에 직렬 연결되는 커패시터 및 제1 스위치, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 제2 스위치, 상기 커패시터 및 상기 제1 스위치 사이의 제3 노드와 그라운드 사이에 연결되는 제3 스위치를 포함하는, 전력 변환 방법.

청구항 17

제16항에 있어서,

상기 복수의 커패시터를 상기 입력전류로 충전하는 단계는,

상기 복수의 단위 회로에 포함된 복수의 제1 스위치를 턴 온(turn-on) 제어하는 단계를 포함하는, 전력 변환 방법.

청구항 18

제16항에 있어서,

상기 커패시터를 방전시키는 단계는,

상기 방전되는 커패시터를 포함하는 단위 회로의 제2 스위치 및 제3 스위치는 턴 온(turn-on) 제어하고, 제1 스위치는 턴 오프(turn-off) 제어하는 단계를 포함하는, 전력 변환 방법.

청구항 19

제15항에 있어서,

상기 커패시터를 방전시키는 단계는,

하기 수학적 식 1에 의해 계산되는 방전전류를 상기 커패시터가 방출하는 단계를 포함하는, 전력 변환 방법.

$$I_{C_N} = D_N I_L + I_{C_1} \dots + I_{C_N-2} + I_{C_N-1} \quad \text{수학적 식 1}$$

(단, N은 입력단으로부터 단위 회로의 위치에 대응하는 자연수, I_L 은 입력 전류, I_{C_N} 은 제N 단위 회로에 포함된 제N 커패시터가 방출하는 제N 방전전류, D_N 은 소정의 주기에서 제N 커패시터가 충전되는 시간에 대응하는 듀티 비(duty ratio, $0 < D_N < 1$))

청구항 20

제19항에 있어서,

상기 커패시터를 방전시키는 단계는,

상기 복수의 커패시터 각각이 충전되는 시간에 대응하는 복수의 듀티 비에 기초하여 상기 출력단의 출력전압의 변동 폭을 제어하는 단계를 포함하는, 전력 변환 방법.

발명의 설명

기술 분야

[0001] 본 발명은, 전력 변환 방법 및 그 방법을 제공하는 전력 변환 시스템에 관한 것이다.

배경 기술

[0002] 벅 컨버터(Buck-Converter)는 입력전압을 소정의 목표 전압까지 강압(step-down)시켜 출력하는 DC-DC 컨버터이다. 예를 들어, 배터리를 탑재하는 전기차 시스템에서, 벅 컨버터(Buck-Converter)는 고전압 배터리에서 방전되는 전압을 강압시켜 각종 전장부품에 공급할 수 있다.

[0003] 최근, 다양한 이유로 고전압 배터리에 대한 수요가 증가하고 있다. 벅 컨버터의 출력단에 연결된 부하에서 필요한 전압은 일정하나, 벅 컨버터의 입력단에 연결된 배터리의 전압이 증가하면, 벅 컨버터의 전력 변환 비(conversion ratio)가 낮아진다. 따라서, 벅 컨버터는 높은 내압을 견딜 수 있고, 낮은 전력 변환비에 따른 전력 손실을 줄일 수 있는 반도체 소자로 설계될 필요가 있다.

[0004] 한편, 질화 갈륨(GaN)으로 구성된 반도체 소자는 높은 내압을 견디면서도 전력 손실이 작으나, 고비용에 따른 부담으로 널리 활용하기 어려운 문제가 있다. 또한, 규소(Si)로 구성된 반도체 소자는 저렴하나, 화합물 반도체 소자에 비해 전력 손실이 비교적 크다는 문제가 있다. 이에, 입력 전압이 증가하더라도, 저비용으로 목표로 하는 효율을 낼 수 있는 방안이 필요하다.

발명의 내용

해결하려는 과제

[0005] 본 발명은, 전원의 전압이 증가하더라도 목표로 하는 전력 변환 효율을 낼 수 있는 저비용의 전력 변환 방법 및 그 방법을 제공하는 전력 변환 시스템을 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 특징에 따른 전력 변환 시스템은, 복수의 스위치 및 상기 복수의 스위치 중 적어도 하나의 스위치의 온(on) 동작으로 충전 또는 방전되는 커패시터를 각각 포함하고, 입력단과 출력단 사이에 직렬로 연결되어 있는 복수의 단위 회로를 포함하는 전류 펌프 회로, 그리고 소정의 주기에서, 기 설정된 순서에 따라 상기 복수의 단위 회로 각각의 커패시터가 방전되도록 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하는 제어부를

포함한다.

- [0007] 상기 제어부는, 어느 커패시터가 방전되는 동안, 상기 복수의 단위 회로에 포함된 복수의 커패시터 중 상기 방전되는 커패시터 외의 다른 커패시터는 충전되도록 제어할 수 있다.
- [0008] 상기 전류 펌프 회로는, 상기 주기에서, 상기 복수의 커패시터가 상기 입력전류에 의해 충전되는 충전모드 및 상기 복수의 커패시터 중 임의의 커패시터가 방전되는 방전모드로 동작할 수 있다.
- [0009] 상기 제어부는, 상기 방전모드에서, 상기 입력단에 연결된 제1 단위 회로부터 상기 출력단에 연결된 제N 단위 회로 방향(N은 1보다 더 큰 자연수)을 따라 순차적으로, 상기 복수의 단위 회로 각각에 포함된 커패시터가 방전되도록 제어할 수 있다.
- [0010] 상기 복수의 단위 회로 각각은, 제1 노드와 제2 노드 사이에 직렬 연결되는 커패시터 및 제1 스위치, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 제2 스위치, 상기 커패시터 및 상기 제1 스위치 사이의 제3 노드와 그라운드 사이에 연결되는 제3 스위치를 포함할 수 있다.
- [0011] 상기 제어부는, 상기 충전 모드에서, 상기 복수의 단위 회로에 포함된 복수의 제1 스위치를 턴 온(turn-on) 제어할 수 있다.
- [0012] 상기 제어부는, 상기 방전 모드에서, 상기 방전되는 커패시터를 포함하는 단위 회로의 제2 스위치 및 제3 스위치는 턴 온(turn-on) 제어하고, 제1 스위치는 턴 오프(turn-off) 제어할 수 있다.
- [0013] 상기 방전 모드에서, 상기 커패시터가 방출하는 방전전류는, 하기 수학식 1에 의해 계산될 수 있다.

$$I_{C_N} = D_N I_L + I_{C_1} \dots + I_{C_N-2} + I_{C_N-1} \quad \text{— 수학식 1}$$

- [0014] (단, N은 입력단으로부터 단위 회로의 위치에 대응하는 자연수, I_L 은 입력 전류, I_{C_N} 은 제N 단위 회로에 포함된 제N 커패시터가 방출하는 제N 방전전류, D_N 은 소정의 주기에서 제N 커패시터가 충전되는 시간에 대응하는 듀티비(duty ratio, $0 < D_N < 1$))
- [0015] 상기 출력단의 출력전압의 변동 폭은, 소정의 주기에서 상기 복수의 커패시터 각각이 충전되는 시간에 대응하는 복수의 듀티 비에 따라 결정될 수 있다.
- [0016] 상기 복수의 스위치는, 전계 효과 트랜지스터(Field Effects Transistor: FET) 및 접합형 트랜지스터(Bipolar Junction Transistor: BJT) 중 적어도 하나를 포함할 수 있다.
- [0017] 상기 전력 변환 시스템은, 전원과 상기 전류 펌프 회로 사이에 연결되어, 상기 입력 전류를 상기 전류 펌프 회로에 공급하는 컨버터를 더 포함할 수 있다.
- [0018] 본 발명의 다른 특징에 따른 전력 변환 방법은, 복수의 스위치 및 상기 복수의 스위치 중 적어도 하나의 스위치의 온(on) 동작으로 충전 또는 방전되는 커패시터를 각각 포함하고, 입력단과 출력단 사이에 직렬로 연결되어 있는 복수의 단위 회로를 포함하는 전류 펌프 회로에서 전력을 변환하는 방법으로서, 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 기 설정된 순서에 따라 상기 복수의 단위 회로 각각의 커패시터를 방전시키는 단계를 포함한다.
- [0019] 상기 커패시터를 방전시키는 단계는, 어느 커패시터가 방전되는 동안, 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 복수의 단위 회로에 포함된 복수의 커패시터 중 상기 방전되는 커패시터 외의 다른 커패시터는 충전시키는 단계를 포함할 수 있다.
- [0020] 상기 전력 변환 방법은, 상기 커패시터를 방전시키는 단계 이전에, 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 복수의 커패시터를 상기 입력전류로 충전시키는 단계를 더 포함할 수 있다.
- [0021] 상기 커패시터를 방전시키는 단계는, 상기 복수의 단위 회로 각각의 복수의 스위치를 제어하여, 상기 입력단에 연결된 제1 단위 회로부터 상기 출력단에 연결된 제N 단위 회로 방향(N은 1보다 더 큰 자연수)을 따라 순차적으로, 상기 복수의 단위 회로 각각에 포함된 커패시터를 방전시키는 단계를 더 포함할 수 있다.
- [0022] 상기 복수의 단위 회로 각각은, 제1 노드와 제2 노드 사이에 직렬 연결되는 커패시터 및 제1 스위치, 상기 제1 노드와 상기 제2 노드 사이에 연결되는 제2 스위치, 상기 커패시터 및 상기 제1 스위치 사이의 제3 노드와 그라운드

운드 사이에 연결되는 제3 스위치를 포함할 수 있다.

[0024] 상기 복수의 커패시터를 상기 입력전류로 충전하는 단계는, 상기 복수의 단위 회로에 포함된 복수의 제1 스위치를 턴 온(turn-on) 제어하는 단계를 포함할 수 있다.

[0025] 상기 커패시터를 방전시키는 단계는, 상기 방전되는 커패시터를 포함하는 단위 회로의 제2 스위치 및 제3 스위치를 턴 온(turn-on) 제어하고, 제1 스위치는 턴 오프(turn-off) 제어하는 단계를 포함할 수 있다.

[0026] 상기 커패시터를 방전시키는 단계는, 하기 수학적 식 1에 의해 계산되는 방전전류를 상기 커패시터가 방출하는 단계를 포함할 수 있다.

$$I_{C_N} = D_N I_L + I_{C_1} \dots + I_{C_N-2} + I_{C_N-1} \quad \text{수학적 식 1}$$

[0028] (단, N은 입력단으로부터 단위 회로의 위치에 대응하는 자연수, I_L 은 입력 전류, I_{C_N} 은 제N 단위 회로에 포함된 제N 커패시터가 방출하는 제N 방전전류, D_N 은 소정의 주기에서 제N 커패시터가 충전되는 시간에 대응하는 듀티 비(duty ratio, $0 < D_N < 1$))

[0029] 상기 커패시터를 방전시키는 단계는, 상기 복수의 커패시터 각각이 충전되는 시간에 대응하는 복수의 듀티 비에 기초하여 상기 출력단의 출력전압의 변동 폭을 제어하는 단계를 포함할 수 있다.

발명의 효과

[0030] 본 발명은, 벡 컨버터(Buck-Converter)는 전류 펌프 회로와 함께 부하에서 요구하는 전류를 공급하게 됨으로써, 입력 전원의 전압이 증가하더라도 기존에 사용하던 벡 컨버터(Buck-Converter)를 교체 또는 변경하지 않고도 저비용으로 목표로 하는 효율을 낼 수 있다.

[0031] 본 발명은, 벡 컨버터에 흐르는 전류량이 감소하므로 내부 스위치의 사이즈, 및 전력 손실을 줄일 수 있다.

[0032] 본 발명은, 벡 컨버터(Buck-Converter)의 출력단의 전압을 높일 수 있으므로, 내부 스위치의 스위칭 제어가 용이할 수 있다.

[0033] 본 발명은, 부하에서 발생하는 전압 리플(ripple)을 줄일 수 있다.

도면의 간단한 설명

[0034] 도 1 내지 도 4는 종래 전력 변환 시스템을 설명하는 도면이다.

도 5는 일 실시예에 따른 전력 변환 시스템을 설명하는 블록도이다.

도 6은 도 5의 전류 펌프 회로를 구성하는 단위 회로(CPj)의 회로도이다.

도 7은 도 5의 전력 변환 시스템을 상세하게 설명하는 회로도이다.

도 8은 다른 실시예에 따른 전력 변환 시스템을 설명하는 블록도이다.

도 9는 도 8의 전력 변환 시스템을 상세하게 설명하는 회로도이다.

도 10은 실시예에 따라 충전 모드(step1)를 설명하는 도면이다.

도 11은 실시예에 따라 제1 단위 회로의 방전 모드(step2)를 설명하는 도면이다.

도 12는 실시예에 따라 제2 단위 회로의 방전 모드(step3)를 설명하는 도면이다.

도 13은 실시예에 따라 제3 단위 회로의 방전 모드(step4)를 설명하는 도면이다.

도 14는 일 실시예에 따라 출력단에 공급되는 전류를 설명하는 그래프이다.

도 15는 도 14에 도시된 전류가 부하에 공급됨에 따라 발생하는 리플(ripple) 전압을 설명하는 그래프이다.

도 16은 다른 실시예에 따라 출력단에 공급되는 전류를 설명하는 그래프이다.

도 17은 도 16에 도시된 전류가 부하에 공급됨에 따라 감소된 리플(ripple) 전압을 설명하는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하되, 동일하거나 유사한 구성요소에는 동일, 유사한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및/또는 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0036] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.
- [0037] 어떤 구성요소가 다른 구성요소에 "연결되어" 있거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.
- [0038] 본 출원에서, "포함한다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0040] 도 1은, 종래 전력 변환 시스템을 설명하는 블록도이고, 도 2는 도 1에 대한 상세 회로도이며, 도 3은 도 2에 도시된 제1 및 제2 LDMOS의 구동 시퀀스에 대한 파형도의 일 예시도이고, 도 4는 도 2에 도시된 제1 및 제2 LDMOS의 구동 시퀀스에 대한 파형도의 다른 예시도이다.
- [0041] 도 1 및 도 2를 참고하면, 종래 전력 변환 시스템은, 전원(1), 벅 컨버터(buck-converter)(100), 그리고 부하(2)를 포함한다.
- [0042] 전원(1)은, 부하에 필요한 전력을 공급하는 근원으로, 예를 들어, 배터리 등을 포함할 수 있다. 이하, 전원(1)을 배터리로 설명하나, 전원(1)이 배터리에 한정되는 것을 아니다.
- [0043] 벅 컨버터(100)는, 전원의 전압을 소정의 목표 전압까지 강압(step-down)시켜 부하에 공급하는 컨버터일 수 있다. 예를 들어, 배터리를 전원(1)으로 사용하는 배터리 시스템에서, 벅 컨버터(100)는 고전압 배터리의 전력을 부하에서 필요한 전력으로 강압하고, 강압된 전력을 부하에 공급하는 DC-DC 컨버터일 수 있다.
- [0044] 부하(2)는 전력이 필요한 장치일 수 있다. 예를 들어, 부하(2)는 전기차에 탑재되는 각종 전장 부품으로, 전원(1)인 배터리의 전력으로 동작할 수 있다.
- [0045] 도 2를 참고하면, 벅 컨버터(100)는, 고전압 배터리(1)와 그라운드 사이에 직렬 연결되는 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD)를 포함하고, 제1 노드(N_x)와 부하(2) 사이에 연결되는 인덕터(L_{IN})를 포함할 수 있다. 제1 노드(N_x)는 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD) 사이의 접점일 수 있다.
- [0046] 예를 들어, 부하에서 필요한 전류(이하, 부하 전류, I_o) 및 전압(부하 전압, V_o) 각각이 1A 및 1V이고, 배터리(1)의 전압이 2V라고 가정하자. 도 3을 참고하면, 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD) 각각의 듀티 비(D1: D2)는 0.5T:0.5T로 설정될 수 있다. 즉, 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD)가 1:1의 비율로 켜질 수 있다. 그러면, 벅 컨버터(100)는, 인덕터(L_{IN})를 통해 부하(2)에 1A의 일정한 전류를 공급할 수 있다. 이때, T는 스위칭 주기이다.
- [0047] 벅 컨버터(100)가 부하에 공급하는 전류(I_L)는 인덕터(L_{IN})를 통해 일정하게 부하(2)에 공급되므로, 직류 전류로 볼 수 있다. 인덕터 전류(I_L)는 일부 삼각파 형태의 교류 전류를 포함할 수 있으나, 무시할 수 있을 정도로 작

을 수 있다. 이하 설명에서 벡 컨버터(100)의 인덕터 전류(I_L)는 직류 전류로 설명한다.

- [0048] 다른 예를 들어, 배터리(1)의 전압이 증가하여 10V이고, 부하 전류(I_o) 및 부하 전압(V_o) 각각은 1A 및 1V로 동일하다고 가정하자. 도 4를 참고하면, 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD) 각각의 듀티 비(D_1 : D_2)는 0.1T:0.9T로 설정될 수 있다. 즉, 제1 트랜지스터(PLD) 및 제2 트랜지스터(NLD)가 1:9의 비율로 켜질 수 있다. 그러면, 벡 컨버터(100)는, 인덕터(L_{IN})를 통해 부하(2)에 1A의 일정한 전류를 공급할 수 있다.
- [0049] 최근, 다양한 이유로 고전압 배터리에 대한 수요가 증가하고 있다. 벡 컨버터의 출력단에 연결된 부하에서 필요한 전압은 일정하나, 벡 컨버터의 입력단에 연결된 배터리의 전압이 증가하면, 벡 컨버터의 내부 트랜지스터(pLD, nLD)를 제어하는 것이 어려워진다. 구체적으로, 짧은 스위칭 타이밍으로 트랜지스터를 제어하는 것은 쉽지 않으며, 노이즈 문제 등 다양한 문제를 야기하게 된다. 즉, 도 3의 경우보다, 도 4와 같은 경우, 스위칭의 타이밍 제어가 어렵다.
- [0050] 또한, 벡 컨버터(100)는, 높은 내압을 견딜 수 있는 고전압 스위치 장치(high voltage switch device)로 제1 트랜지스터(PLD) 및 제2 트랜지스터(NLD)를 구성하는 것이 필요하다. 예를 들어, 제1 트랜지스터(PLD) 및 제2 트랜지스터(NLD)는, LDMOS(Lateral Double diffused MOS)로 구성될 수 있다. 그러나, LDMOS는 흐르는 전류가 증가할수록, 전력 손실이 커지는 단점이 있다. 인덕터 또한, 흐르는 전류가 증가할수록, 전력 손실이 커지는 단점이 있다.
- [0051] 이하에서 상세하게 설명할 실시예에 따른 전류 펌프 회로(200)를 벡 컨버터(100)와 부하(2) 사이에 연결함으로써, 앞서 설명한 스위칭 제어 및 전력 손실 등의 문제를 해결할 수 있다.
- [0053] 도 5는 일 실시예에 따른 전력 변환 시스템을 설명하는 블록도이고, 도 6은 도 5의 전류 펌프 회로를 구성하는 단위 회로(CP_j)의 회로도이며, 도 7은 도 5의 전력 변환 시스템을 상세하게 설명하는 회로도이다.
- [0054] 도 5를 참고하면, 일 실시예에 따른 전력 변환 시스템은, 전원(1), 부하(2), 전류 펌프 회로(200) 그리고 제어부(300)를 포함한다.
- [0055] 전류 펌프 회로(200)는, 직렬 연결되는 복수의 단위 회로(CP_1 , CP_2 , ..., CP_{N-1} , CP_N)를 포함한다. 전류 펌프 회로(200)는, 입력단(IN)을 통해 인가되는 입력 전류보다 소정 크기 큰 출력 전류를 출력단(OUT)을 통해 출력한다.
- [0056] 복수의 단위 회로(CP_1 , CP_2 , ..., CP_{N-1} , CP_N) 각각은, 복수의 스위치 및 복수의 스위치 중 적어도 하나의 스위치의 온 동작으로 충전 또는 방전되는 커패시터를 포함한다. 이하, 복수의 단위 회로(CP_1 , CP_2 , ..., CP_{N-1} , CP_N) 중 특정 단위 회로를 지시할 때는 도면 부호 " CP_j "를 이용하고, 해당 단위 회로에 포함된 커패시터(C), 제1 내지 제3 스위치(SW1-SW3)는 도면 부호 " C_j , SW_{j1}, SW_{j2}, SW_{j3}"를 이용한다.
- [0057] 도 6을 참고하면, 단위 회로(CP_j)는, 커패시터(C_j), 제1 스위치(SW_{j1}), 제2 스위치(SW_{j2}), 및 제3 스위치(SW_{j3})를 포함할 수 있다. 커패시터(C_j) 및 제1 스위치(SW_{j1})는, 제1 노드(Nj-in)와 제2 노드(Nj-out) 사이에 직렬 연결될 수 있다. 제2 스위치(SW_{j2})는, 커패시터(C_j) 및 제1 스위치(SW_{j1})와 병렬 연결될 수 있다. 즉, 제2 스위치(SW_{j2})는, 제1 노드(Nj-in)와 제2 노드(Nj-out) 사이에 직렬 연결될 수 있다. 제3 스위치(SW_{j3})는, 커패시터(C_j) 및 제1 스위치(SW_{j1}) 사이의 제3 노드(Nj-x)와 그라운드 사이에 연결될 수 있다.
- [0058] 도 7을 참고하면, 예를 들어, 전류 펌프 회로(200)는, 제1 내지 제3 단위 회로(CP_1 , CP_2 , CP_3)를 포함하는 것으로 도시하고 있으나 이에 한정되지 않고, 다양한 개수의 단위 회로가 직렬 연결될 수 있다. 또한, 각 단위 회로는, 도 6에 도시된 구조를 포함할 수 있다.
- [0059] 실시예에 따라, 도 7에 도시된 제1 내지 제3 단위 회로(CP_1 , CP_2 , CP_3)에 포함된 복수의 스위치(SW₁₁, SW₁₂, SW₁₃, SW₂₁, SW₂₂, SW₂₃, SW₃₁, SW₃₂, SW₃₃)는 저전압 스위치 장치(low voltage switch device)로 구성될 수 있다. 저전압 스위치 장치는, 낮은 내압에서 사용 가능한 저비용의 트랜지스터(MOSFET 등)를 포함할 수 있다. 예를 들어, 저전압 스위치 장치는, 전계 효과 트랜지스터(Field Effects Transistor: FET) 및 접합형 트랜지스터(Bipolar Junction Transistor: BJT) 중 적어도 하나를 포함할 수 있다.

- [0060] 일 실시예에 따라, 제어부(300)는, 입력단(IN)에 연결된 제1 단위 회로(CP₁)부터 출력단(OUT)에 연결된 제3 단위 회로(CP₃) 방향으로 각각의 단위 회로에 포함된 커패시터(C₁, C₂, C₃)가 순차로 방전되도록, 각 단위 회로(CP₁, CP₂, CP₃)에 포함된 복수의 스위치(SW₁₁, SW₁₂, SW₁₃, SW₂₁, SW₂₂, SW₂₃, SW₃₁, SW₃₂, SW₃₃)를 제어할 수 있다. 이때, 제어부(300)는, 소정의 커패시터(예를 들어, C₂)가 방전되는 동안, 방전되는 커패시터(C₂) 이외 다른 커패시터(C₁, C₃)는 충전되도록 복수의 스위치(SW₁₁, SW₁₂, SW₁₃, SW₂₁, SW₂₂, SW₂₃, SW₃₁, SW₃₂, SW₃₃)를 제어할 수 있다.
- [0061] 다른 실시예에 따라, 제어부(300)는, 입력단(IN)과 출력단(OUT) 사이에 직렬 연결된 복수의 단위 회로(CP₁, CP₂, CP₃)에 포함된 복수의 커패시터(C₁, C₂, C₃)가 기 설정된 순서로 방전되도록 제어할 수 있다. 이때, 제어부(300)는, 소정의 커패시터(예를 들어, C₂)가 방전되는 동안, 방전되는 커패시터(C₂) 이외 다른 커패시터(C₁, C₃)는 충전되도록 복수의 스위치(SW₁₁, SW₁₂, SW₁₃, SW₂₁, SW₂₂, SW₂₃, SW₃₁, SW₃₂, SW₃₃)를 제어할 수 있다.
- [0062] 도 6을 다시 참고하면, 단위 회로(CP_j)에 포함된 커패시터(C_j)를 충전할 때, 제어부(300)는, 제1 스위치(SW_{j1})는 턴 온(trun-on) 제어한다. 그리고, 제어부(300)는, 제2 및 제3 스위치(SW_{j2}, SW_{j3})는 오프 상태로 둔다. 다른 예를 들어, 충전 중인 커패시터(C_j)를 방전시키기 위해, 제어부(300)는, 제1 스위치(SW_{j1})는 턴 오프(trun-off) 제어하고, 제2 및 제3 스위치(SW_{j2}, SW_{j3})는 턴 온(trun-on) 제어한다.
- [0063] 이하, 입력단(IN)을 통해 인가되는 입력 전류보다 소정 크기 큰 출력 전류를 출력단(OUT)을 통해 출력하는 전류 펌프 회로(200)를, 도 8 내지 도 13에서 자세하게 설명한다.
- [0065] 도 8은 다른 실시예에 따른 전력 변환 시스템을 설명하는 블록도이고, 도 9는 도 8의 전력 변환 시스템을 상세하게 설명하는 회로도이다.
- [0066] 도 8을 참고하면, 다른 실시예에 따른 전력 변환 시스템은, 전원(1), 부하(2), 벅 컨버터(100), 전류 펌프 회로(200), 그리고 제어부(300)를 포함한다.
- [0067] 도 5의 실시예와 비교하면, 도 8의 실시예의 전력 변환 시스템은, 전류 펌프 회로(200)의 앞 단에 연결되는 벅 컨버터(100)를 더 포함할 수 있다. 즉, 도 5에서는 전원(1)이 단독으로 전류 펌프 회로(200)에 일정한 전류를 공급하고, 도 8에서는 전원(1) 및 벅 컨버터(100)가 전류 펌프 회로(200)에 일정한 전류를 공급할 수 있다. 일정한 전류를 공급할 수 있는 전원 시스템이면, 전류 펌프 회로(200)의 입력단(IN)에 연결될 수 있다. 그러면, 전류 펌프 회로(200)는 입력 전류보다 소정 크기 큰 출력 전류를 부하(2)에 공급할 수 있다. 전류 펌프 회로(200) 및 제어부(300)의 구성 및 전반적인 제어 방법은 앞서 도 5 및 도 7에서 설명한 내용과 동일할 수 있다.
- [0068] 도 2의 전력 변환 시스템에 비해, 도 8을 전력 변환 시스템은, 전류 펌프 회로(200)를 더 포함할 수 있다. 즉, 종래와 달리 실시예에 따른 전력 변환 시스템은, 벅 컨버터(100)와 부하(2) 사이에 전류 펌프 회로(200)를 더 포함한다.
- [0069] 예를 들어, 배터리(1)의 전압이 10V이고, 부하 전류(I_o) 및 부하 전압(V_o) 각각은 1A 및 1V로 가정하자. 도 2에 도시된 벅 컨버터(100)는, 부하에 1A 전류를 직접 공급해야 한다. 반면, 도 8에 도시된 벅 컨버터(100)는, 1A 보다 적은 양의 전류(약 0.2A)를 전류 펌프 회로(200)에 공급하면, 전류 펌프 회로(200)가 부하에 1A 전류를 공급할 수 있다. 즉, 전류 펌프 회로(200)가 벅 컨버터(100)로부터 공급받는 입력전류(ex, 0.2A)보다 소정 크기 큰 출력전류(1A)를 생성하여, 부하(2)에 공급할 수 있다.
- [0070] 실시예에 따른 전력 변환 시스템에서, 벅 컨버터(100)는, 출력하는 전류의 전류량을 줄일 수 있다.
- [0071] 도 9를 참고하면, 제1 트랜지스터(pLD), 제2 트랜지스터(nLD), 및 인덕터(L_{IN})에 흐르는 전류량을 줄일 수 있으므로(1A->0.2A), 전력 손실을 줄이는 효과가 있다. 또한, 제1 트랜지스터(pLD), 제2 트랜지스터(nLD)에 흐르는 전류량이 적으면, 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD)의 사이즈를 줄일 수 있다. 그러면, 벅 컨버터(100)의 칩 크기가 감소하고, 전력 손실을 줄일 수 있다.

- [0073] 도 10은 실시예에 따라 충전 모드를 설명하는 도면이고, 도 11은 실시예에 따라 제1 단위 회로의 방전 모드를 설명하는 도면이며, 도 12는 실시예에 따라 제2 단위 회로의 방전 모드를 설명하는 도면이고, 도 13은 실시예에 따라 제3 단위 회로의 방전 모드를 설명하는 도면이다.
- [0074] 이하, 도 9에 도시된 전력 변환 시스템에 대한 제어방법을 설명하나, 동일하게 도 7에 도시된 전력 변환 시스템에도 적용될 수 있다. 예를 들어, 도 7 및 도 9를 참고하면, 전류 펌프 회로(200)의 입력단(IN)을 통해 인가되는 입력 전류는, 전원이 공급하는 전원 전류(I_{IN}) 또는 벡 컨버터(100)가 공급하는 인덕터 전류(I_L)일 수 있다. 이하, 입력전류는, 인덕터 전류(I_L)로 설명하나 이에 한정되는 것은 아니며, 이하 설명하는 내용은 전원 전류(I_{IN})에 대해서도 동일하게 적용될 수 있다.
- [0075] 이하, 도 10 내지 도 13을 참고하여, 실시예에 따른 전력 변환 방법 및 그 방법을 제공하는 전력 변환 시스템을 설명한다.
- [0076] 소정의 주기(T)마다, 전류 펌프 회로(200)는, 복수의 커패시터(C_1, C_2, C_3)가 입력전류(I_L)에 의해 충전되는 충전 모드 및 복수의 커패시터(C_1, C_2, C_3) 중 소정의 커패시터가 방전되는 방전모드로 동작할 수 있다.
- [0077] 일 실시예에 따라, 방전모드에서, 제어부(300)는, 입력단(IN)에 연결된 제1 단위 회로(CP_1)부터 출력단(OUT)에 연결된 제3 단위 회로(CP_3) 방향으로 각 단위 회로에 포함된 커패시터가 순차로 방전되도록 제어할 수 있으나, 이에 한정되는 것은 아니다. 다른 실시예에 따라, 방전모드에서, 제어부(300)는, 입력단(IN)과 출력단(OUT) 사이에 직렬 연결된 복수의 단위 회로(CP_1, CP_2, CP_3)에 포함된 복수의 커패시터(C_1, C_2, C_3)가 기 설정된 순서로 방전되도록 제어할 수 있다. 방전모드에서, 제어부(300)는, 소정의 커패시터가 방전되는 동안, 방전되는 커패시터 이외 다른 커패시터는 충전되도록 복수의 스위치($SW_{11}, SW_{12}, SW_{13}, SW_{21}, SW_{22}, SW_{23}, SW_{31}, SW_{32}, SW_{33}$)를 제어할 수 있다.
- [0078] 도 10을 참고하면, 소정의 주기에서, 우선, 제어부(300)는, 복수의 커패시터(C_1, C_2, C_3) 전체가 충전되는 충전 모드(step1)를 진행한다.
- [0079] 구체적으로, 제어부(300)는, 복수의 커패시터(C_1, C_2, C_3)가 입력전류(I_L)에 의해 충전되도록 복수의 단위 회로(CP_1, CP_2, CP_3) 각각에 포함된 복수의 제1 스위치($SW_{11}, SW_{21}, SW_{31}$)를 턴 온(turn-on) 제어할 수 있다. 충전 모드(step1)에서, 제1 내지 제3 커패시터(C_1, C_2, C_3) 각각은, 입력전류(I_L)로 충전시간 동안 충전될 수 있다.
- [0080] 다음으로, 제어부(300)는, 복수의 커패시터(C_1, C_2, C_3)가 순차로 방전하는 방전 모드(step2, step2, step3)를 진행한다.
- [0081] 일 실시예에 따라, 제어부(300)는, 입력단(IN)에 연결된 제1 단위 회로(CP_1)부터 출력단(OUT)에 연결된 제3 단위 회로(CP_3) 방향으로 각각의 단위 회로에 포함된 커패시터를 순차로 방전시킬 수 있다. 즉, 방전모드는, 제1 방전모드(step2), 제2 방전모드(step3), 및 제3 방전모드(step3) 순서로 진행될 수 있다. 이때, 제1 방전모드(step2)는 제1 커패시터(C_1)가 방전되는 방전모드이고, 제2 방전모드(step3)는 제2 커패시터(C_2)가 방전되는 방전모드이며, 제3 방전모드(step3)는, 제3 커패시터(C_3)가 방전되는 방전모드이다.
- [0082] 다른 실시예에 따라, 제어부(300)는, 복수의 단위 회로(CP_1, CP_2, CP_3) 중 임의의 단위 회로를 선택적으로 방전시킬 수 있다. 예를 들어, 방전모드는, 제3 방전모드(step3), 제2 방전모드(step3), 및 제1 방전모드(step2) 순서로 진행될 수 있다. 이하 도 11 내지 도 13에서, 방전모드가 제1 방전모드(step2), 제2 방전모드(step3), 및 제3 방전모드(step3) 순서로 진행되는 것으로 설명하나 이에 한정되는 것은 아니며, 다양한 순서로 방전될 수 있다.
- [0083] 도 11을 참고하면, 제어부(300)는, 제1 단위 회로(CP_1)에 포함된 제1 커패시터(C_1)가 방전되도록 제어한다(step 2).
- [0084] 구체적으로, 제어부(300)는, 제1 단위 회로(CP_1)에 포함된 제1 스위치(SW_{11})를 턴 오프(trun-off)하고, 제2 스위치(SW_{12}) 및 제3 스위치(SW_{13})를 턴 온(turn-on) 제어한다. 그러면, 제1 방전시간(Dt_1) 동안 입력전류(I_L) 및 제1

방전전류(I_{C1})가 제2 단위 회로(CP_2) 및 제3 단위 회로(CP_3)를 거쳐 부하(2)에 공급된다. 또한, 제2 커패시터(C_2) 및 제3 커패시터(C_3)는 입력전류(I_L) 및 제1 방전전류(I_{C1})의 합산 전류($I_L + I_{C1}$)로 제1 방전시간(D_{t1}) 동안 충전될 수 있다. 이때, 제1 방전전류(I_{C1})는, 제1 커패시터(C_1)가 방출하는 전류이다. 제1 방전시간(D_{t1})은, 소정의 주기에서, 제1 커패시터(C_1)가 방전되는 시간이다.

[0085] 도 12를 참고하면, 제어부(300)는, 제2 단위 회로(CP_2)에 포함된 제2 커패시터(C_2)가 방전되도록 제어한다(step 3).

[0086] 도 11 및 도 12를 참고하면, 구체적으로, 제어부(300)는, 제1 단위 회로(CP_1)에 포함된 제1 스위치(SW_{11})를 턴 온(turn-on)하고, 제2 스위치(SW_{12}) 및 제3 스위치(SW_{13})를 턴 오프(turn-off) 제어한다. 또한, 제어부(300)는, 제2 단위 회로(CP_2)에 포함된 제1 스위치(SW_{21})를 턴 오프(turn-off)하고, 제2 스위치(SW_{22}) 및 제3 스위치(SW_{23})를 턴 온(turn-on) 제어한다. 그러면, 제2 방전시간(D_{t2}) 동안 입력전류(I_L) 및 제2 방전전류(I_{C2})가 제3 단위 회로(CP_3)를 거쳐 부하(2)에 공급된다.

[0087] 제2 방전모드(step3)에서, 제1 커패시터(C_1)는 입력전류(I_L)로 제2 방전시간(D_{t2}) 동안 충전될 수 있다. 또한, 제3 커패시터(C_3)는 입력전류(I_L) 및 제2 방전전류(I_{C2})의 합산 전류($I_L + I_{C2}$)로 제2 방전시간(D_{t2}) 동안 충전될 수 있다. 즉, 제어부(300)는, 제2 커패시터(C_2)가 방전되는 동안, 제1 커패시터(C_1) 및 제3 커패시터(C_3)는 충전되도록 복수의 스위치(SW_{11} , SW_{12} , SW_{13} , SW_{21} , SW_{22} , SW_{23} , SW_{31} , SW_{32} , SW_{33})를 제어할 수 있다. 이때, 제2 방전전류(I_{C2})는, 제2 커패시터(C_2)가 방출하는 전류이다. 제2 방전시간(D_{t2})은, 소정의 주기에서, 제2 커패시터(C_2)가 방전되는 시간이다.

[0088] 도 13을 참고하면, 제어부(300)는, 제3 단위 회로(CP_3)에 포함된 제3 커패시터(C_3)가 방전되도록 제어한다(step 4).

[0089] 도 12 및 도 13를 참고하면, 구체적으로, 제어부(300)는, 제2 단위 회로(CP_2)에 포함된 제1 스위치(SW_{21})를 턴 온(turn-on)하고, 제2 스위치(SW_{22}) 및 제3 스위치(SW_{23})를 턴 오프(turn-off) 제어한다. 또한, 제어부(300)는, 제3 단위 회로(CP_3)에 포함된 제1 스위치(SW_{31})를 턴 오프(turn-off)하고, 제2 스위치(SW_{32}) 및 제3 스위치(SW_{33})를 턴 온(turn-on) 제어한다. 그러면, 제3 방전시간(D_{t3}) 동안 입력전류(I_L) 및 제3 방전전류(I_{C3})가 부하(2)에 공급된다.

[0090] 제3 방전모드(step4)에서, 제1 커패시터(C_1) 및 제2 커패시터(C_2)는 입력전류(I_L)로 제3 방전시간(D_{t3}) 동안 충전될 수 있다. 즉, 제어부(300)는, 제3 커패시터(C_3)가 방전되는 동안, 제1 커패시터(C_1) 및 제2 커패시터(C_2)는 충전되도록 복수의 스위치(SW_{11} - SW_{33})를 제어할 수 있다. 이때, 제3 방전전류(I_{C3})는, 제3 커패시터(C_3)가 방출하는 전류이다. 제3 방전시간(D_{t3})은, 소정의 주기에서, 제3 커패시터(C_3)가 방전되는 시간이다.

[0091] 도 10 내지 도 13을 참고하면, 부하(2)에 연결된 제3 단위 회로(CP_3)의 제3 커패시터(C_3)의 양단 전압은 부하 전압(V_o)과 동일한 전압이고, 제2 단위 회로(CP_2)의 제2 커패시터(C_2)의 양단 전압은 인접한 제3 커패시터(C_3)의 양단 전압의 두 배가 되며, 제1 단위 회로(CP_1)의 제1 커패시터(C_1)의 양단 전압은 인접한 제2 커패시터(C_2)의 양단 전압의 두 배가 되도록 설계될 수 있다.

[0092] 예를 들어, 도 10을 참고하면, 부하 전류(I_o) 및 부하 전압(V_o) 각각은 1A 및 1V로 가정한다. 충전모드(step1)에서 제3 커패시터(C_3)의 양단 전압(V_3)은 1V, 제2 커패시터(C_2)의 양단 전압(V_2)은 2V, 및 제1 커패시터(C_1)의 양단 전압(V_1)은 4V가 될 수 있다.

[0093] 도 10 내지 도 13을 참고하면, 충전모드 및 방전모드가 진행되면, 벡 컨버터(100)의 출력단의 전압(V_{IN})은 8V, 4V, 6V, 7V로 변하게 된다. 즉, 직렬 연결되는 단위 회로의 개수로, 벡 컨버터(100)의 출력단의 전압(V_{IN})을 조절할 수 있다.

[0094] 도 2를 참고하면, 종래 전력 변환 시스템에서, 벡 컨버터(100)의 출력단의 전압(V_{IN})은 부하전압(V_o)과 동일한 1V 전압이 된다. 앞서 도 10 내지 도 13에서 설명한 바와 같이, 실시예에 따른 전력 변환 시스템에서, 벡 컨버터(100)의 출력단의 전압(V_{IN})이 종래보다 상대적으로 더 높은 전압이 걸리게 된다. 그러면 앞서 도 3 및 도 4에서 설명한 바와 같이, 실시예에 따른 벡 컨버터(100)는 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD)의 스위칭 제어가 용이하고, 노이즈 등에 강한 컨버터를 구현할 수 있다.

[0096] 도 14는 일 실시예에 따라 출력단에 공급되는 전류를 설명하는 그래프이고, 도 15는 도 14에 도시된 전류가 부하에 공급됨에 따라 발생하는 리플(ripple) 전압을 설명하는 그래프이다.

[0097] 도 14 및 도 15는, 소정의 주기마다 step1, step2, step3, step4를 순차로 진행하고, 복수의 커패시터(C_1 , C_2 , C_3) 각각에 대응하는 듀티 비를 하기와 같이 설정한 실시예에 대한 그래프이다. 이하에서, 설명의 편의를 위해, 충전모드는 step1, 제1 방전모드는 step2, 제2 방전모드는 step3, 제3 방전모드는 step4로 간략히 표시한다.

[0098] 실시예에 따라, 방전모드에서, 복수의 커패시터(C_1 - C_N) 각각이 방출하는 방전전류는 하기 수학식 1로 계산될 수 있다.

수학식 1

$$I_{CN} = D_N I_L + I_{C1} \dots + I_{C(N-2)} + I_{C(N-1)}$$

[0100] 여기서, N은 입력단으로부터 단위 회로의 위치에 대응하는 자연수, I_L 은 입력 전류, I_{CN} 은 제N 단위 회로에 포함된 제N 커패시터가 방출하는 제N 방전전류, D_N 은 소정의 주기에서 제N 커패시터가 충전되는 시간에 대응하는 듀티 비(duty ratio, $0 < D_N < 1$)일 수 있다.

[0101] 예를 들어, 도 14를 참고하면, 도 11 내지 도 13의 step2, step3, 및 step4 각각에서 제1 커패시터(C_1) 내지 제3 커패시터(C_3) 각각이 방출하는 제1 방전전류(I_{C1}) 내지 제3 방전전류(I_{C3})의 크기는 하기 수학식 2 내지 수학식 4와 같이 계산될 수 있다.

수학식 2

$$I_{C1} = I_L D_1$$

수학식 3

$$I_{C2} = D_2 I_L + I_{C1} = I_L (D_1 + D_2)$$

수학식 4

$$I_{C3} = D_3 I_L + I_{C1} + I_{C2} = I_L (2D_1 + D_2 + D_3)$$

[0105] 예를 들어, 커패시터(C_j)의 용량이 매우 크다고 가정하면, 충전된 전하만큼 방전할 수 있다. 따라서, 커패시터(C_j)가 지정된 방전모드에서 방출하는 전류량은 방전되기 전 충전된 총 전하량에 대응하는 전류량을 방출할 수 있다.

[0106] 제1 듀티 비(D_1)는, 소정의 주기(T) 동안 제1 커패시터(C_1)가 충전되는 시간의 비율일 수 있다. 구체적으로, 도 14를 참고하면, 제1 커패시터(C_1)는 Step1, Step3, 및 Step4에서 충전되므로, 제1 듀티 비(D_1)는 충전시간(D_c), 제2 방전시간(D_{t2}), 제3 방전시간(D_{t3})을 합산한 시간($D_c + D_{t2} + D_{t3}$)에 대응할 수 있다.

[0107] 제2 듀티 비(D_2)는, 소정의 주기(T) 동안 제2 커패시터(C_2)가 충전되는 시간의 비율일 수 있다. 구체적으로, 도 14를 참고하면, 제2 커패시터(C_2)는 Step1, Step2, 및 Step4에서 충전되므로, 제2 듀티 비(D_2)는 충전시간(D_c), 제1 방전시간(D_{t1}), 및 제3 방전시간(D_{t3})을 합산한 시간($D_c + D_{t1} + D_{t3}$)에 대응할 수 있다.

[0108] 제3 듀티 비(D_3)는, 소정의 주기(T) 동안 제3 커패시터(C_3)가 충전되는 시간의 비율일 수 있다. 구체적으로, 도 14를 참고하면, 제3 커패시터(C_3)는 Step1, Step2, 및 Step3에서 충전되므로, 제3 듀티 비(D_3)는 충전시간(D_c), 제1 방전시간(D_{t1}), 및 제2 방전시간(D_{t2})을 합산한 시간($D_c + D_{t1} + D_{t2}$)에 대응할 수 있다.

[0109] 소정의 주기(T) 동안, 전류 펌프 회로(200)가 부하에 공급하는 출력전류(I_{OUT})는 부하전류(I_o)의 크기에 대응할 수 있다. 부하전류(I_o)의 크기는 하기 수학적 식 5와 같이 계산될 수 있다.

수학적 식 5

$$\begin{aligned} I_o &= I_L + I_{C1} + I_{C2} + I_{C3} \\ &= I_L(1 + 4D_1 + 2D_2 + D_3) \end{aligned}$$

[0110]

수학적 식 6

$$I_L = I_o / (1 + 4D_1 + 2D_2 + D_3)$$

[0111]

[0112] 상기 수학적 식 5를 입력 전류(I_L)에 대한 식으로 정리하면, 상기 수학적 식 6과 같다. 실시예에 따른 전류 펌프 회로(200)는 입력단(IN)을 통해 인가되는 입력 전류(I_L)보다 소정 크기 큰 출력전류(I_{OUT})를 부하(2)에 공급할 수 있다. 이때, 출력전류(I_{OUT})의 크기가 부하전류(I_o)의 크기에 대응하도록, 제1 듀티 비(D_1), 제2 듀티 비(D_2), 및 제3 듀티 비(D_3)가 결정될 수 있다.

[0113] 도 9를 함께 참고하면, 실시예에 따른 전력 변환 시스템에서, 벅 컨버터(100)는, 부하전류(I_o)의 크기보다 소정 크기 작은 인덕터 전류(I_L)를 출력할 수 있다. 즉, 전류 펌프 회로(200)는 인덕터 전류(I_L)에 상기 수학적 식 1 내지 수학적 식 3 각각에 대응하는 방전전류($I_{Cj} = I_{C1}, I_{C2}, I_{C3}$)가 더해진 출력전류(I_{OUT})를 부하(2)에 공급할 수 있다. 이때, 출력전류(I_{OUT})의 크기는 부하전류(I_o)의 크기에 대응할 수 있다. 실험결과, 부하전류(I_o)가 약 5A이더라도, 벅 컨버터(100)가 부하전류(I_o)의 1/5 정도인 약 1A 크기의 인덕터 전류(I_L)를 전류 펌프 회로(200)에 인가하더라도, 부하(2)는 전류 펌프 회로(200)로부터 총 5A를 공급받을 수 있다. 그러면, 벅 컨버터(100)의 내부에 위치하는 제1 트랜지스터(pLD), 제2 트랜지스터(nLD), 및 인덕터(L_{IN})에 5A보다 작은 1A 전류가 흐르게 되어, 전력 손실을 줄여 효율을 높일 수 있다. 또한, 전력 손실에 밀접하게 관련되는 제1 트랜지스터(pLD) 및 제2 트랜지스터(nLD) 크기를 줄일 수 있다.

[0114] 도 14는, 제1 듀티 비(D_1)가 0.65, 제2 듀티 비(D_2)는 0.8, 그리고 제3 듀티 비(D_3)가 0.7로 설정한 경우에 전류 변화를 설명하는 그래프의 일 예시이다. 도 14와 같이 듀티 비가 설정되는 경우, 제1 방전전류(I_{C1}) 내지 제3 방전전류(I_{C3})에 의해 부하전압(V_o)의 리플(ripple, A)이 매우 클 수 있다.

[0115] 도 15를 참고하면, 실험결과 부하단에서 최대 전압과 최소 전압의 차이값이 약 153.1mV를 보였다. 이를 해결하기 위한 방법을 도 16과 함께 설명한다.

[0117] 도 16은 다른 실시예에 따라 출력단에 공급되는 전류를 설명하는 그래프이고, 도 17은 도 16에 도시된 전류가 부하에 공급됨에 따라 감소된 리플(ripple) 전압을 설명하는 그래프이다.

[0118] 도 16 및 도 17은, 소정의 주기에서 step3, step2, step1를 순서로 진행하고, 제3 듀티 비(D_3)는 0.45, 제2 듀티 비(D_2)는 0.7, 및 제1 듀티 비(D_1)는 0.85로 설정한 실시예에 대한 그래프이다. 도 14 및 도 15의 경우와 비교하면, 도 16 및 도 17의 실시예에서는 step1은 수행하지 않고, 복수의 커패시터(C_1, C_2, C_3)의 방전 순서 및 복수의 커패시터(C_1, C_2, C_3) 각각에 대응하는 듀티 비를 변경하였다.

[0119] 앞서 설명한 바와 같이, 듀티 비(D_j)는 소정의 주기에서 특정 커패시터(C_j)가 충전되는 시간의 비율이고, 0 과 1 사이의 정수($0 < D_j < 1$)이다. 따라서, 방전전류(I_{Cj})는 $1-D_j$ 구간에 대응하는 시간 동안 부하(2)로 전달되고, 그 때 방전 전류의 평균값은 하기 수학식 5와 같다. 이때, I_{Cj_AVG} 는 방전전류(I_{Cj})의 평균값이다.

수학식 7

$$I_{Cj_AVG} = \frac{I_{Cj}}{1-D_j}$$

[0120]

[0121] 앞서 설명한 수학식 2 내지 수학식 4 각각을 상기 수학식 7과 결합하면, 하기 수학식 8내지 수학식 10과 같다. 즉, 수학식 8은 제1 방전전류(I_{C1})의 평균 전류값(I_{C1_AVG})이고, 수학식 9는 제2 방전전류(I_{C2})의 평균 전류값(I_{C2_AVG})이며, 수학식 10은 제3 방전전류(I_{C3})의 평균 전류값(I_{C3_AVG})에 대한 식일 수 있다.

수학식 8

$$I_{C1_AVG} = \frac{D_1}{1-D_1} I_L$$

[0122]

수학식 9

$$I_{C2_AVG} = \frac{D_2+D_1}{1-D_2} I_L$$

[0123]

수학식 10

$$I_{C3_AVG} = \frac{2D_1+D_2+D_3}{1-D_3} I_L$$

[0124]

[0125] 제1 평균전류(I_{C1_AVG}), 제2 평균전류(I_{C2_AVG}), 제3 평균전류(I_{C3_AVG})가 모두 같은 크기를 갖도록 설정하면 ($I_{C1_AVG}=I_{C2_AVG}=I_{C3_AVG}$), 부하전압(V_0)의 리플(ripple)을 최소화할 수 있다.

수학식 11

$$(1-D_1)+(1-D_2)+(1-D_3) = 1$$

[0126]

[0127]

소정의 주기 동안, 제1 커패시터(C1) 내지 제3 커패시터(C3) 각각이 교대로 제1 방전전류(I_{C1}) 내지 제3 방전전류(I_{C3})를 부하(2)로 전달하므로, 상기 수학식 11이 성립될 수 있다.

[0128]

따라서, 수학식 8 내지 수학식 10이 같다고 두고, 수학식 11를 함께 이용하면, 부하전압(V_0)의 리플(ripple)을 최소화하기 위한 제1 듀티 비(D_1), 제2 듀티 비(D_2), 및 제3 듀티 비(D_3)를 구할 수 있다. 이때, 입력전류(I_L)와는 무관한 제1 듀티 비(D_1), 제2 듀티 비(D_2), 및 제3 듀티 비(D_3)를 설정할 수 있다.

[0129]

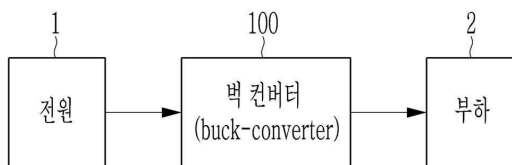
도 16과 같이 방전 순서 및 듀티 비를 설정하는 경우, 제1 방전전류(I_{C1}) 내지 제3 방전전류(I_{C3})에 의해 부하전압(V_0)의 리플(ripple)이 매우 줄어든 것을 실험으로 확인하였다. 도 17을 참고하면, 실험결과 부하단에서 최대 전압과 최소 전압의 차이값이 약 14.3mV 를 보였다. 즉, 리플 전압의 크기가 매우 감소하였음을 알 수 있다.

[0130]

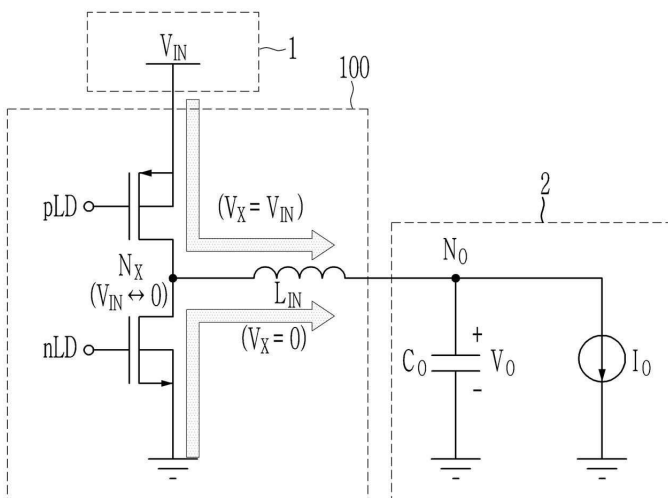
이상에서 본 발명의 실시예에 대하여 상세하게 설명하였으나, 본 발명의 권리범위가 이에 한정되는 것은 아니며 본 발명이 속하는 분야에서 통상의 지식을 가진 자가 여러 가지로 변형 및 개량한 형태 또한 본 발명의 권리범위에 속한다.

도면

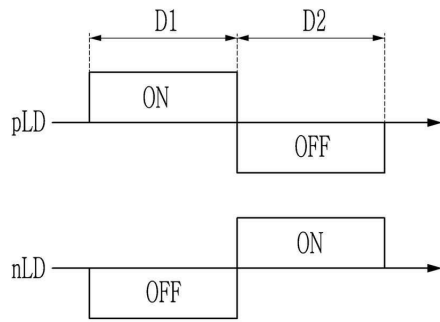
도면1



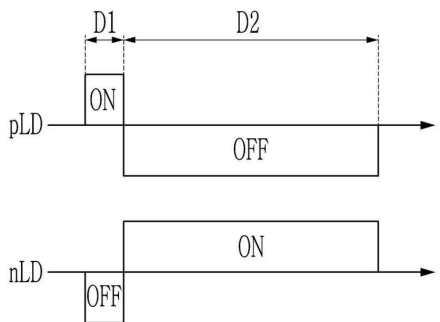
도면2



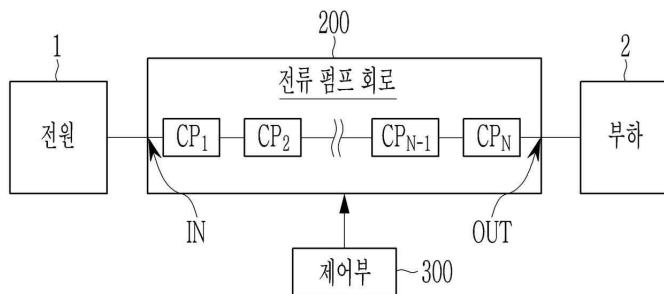
도면3



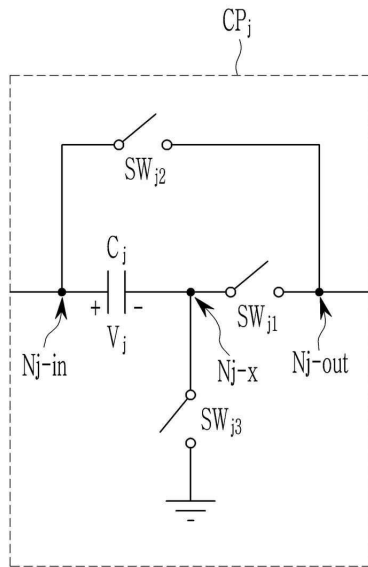
도면4



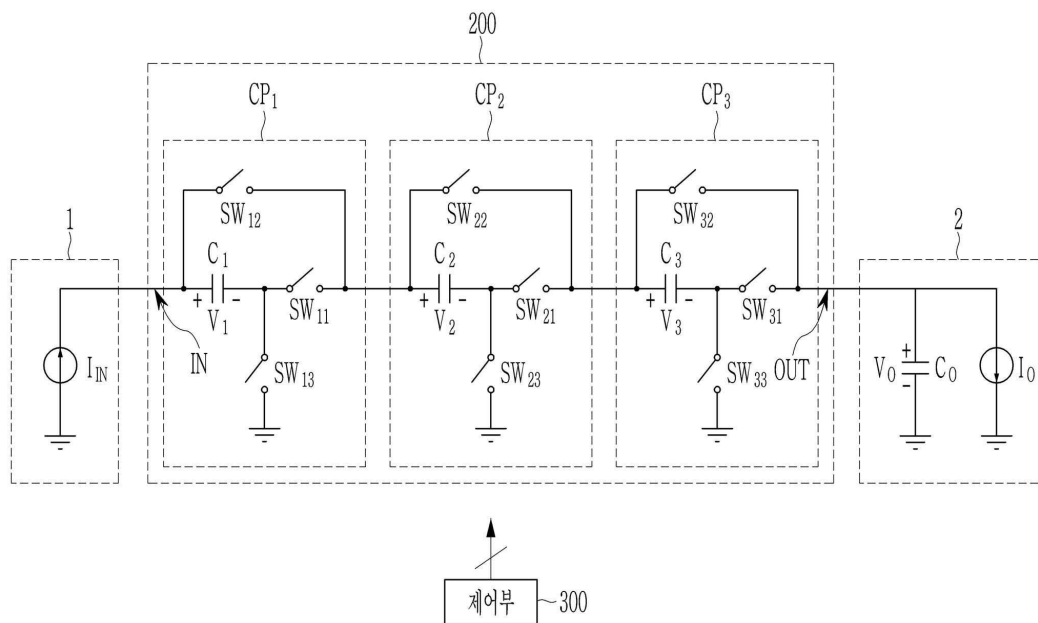
도면5



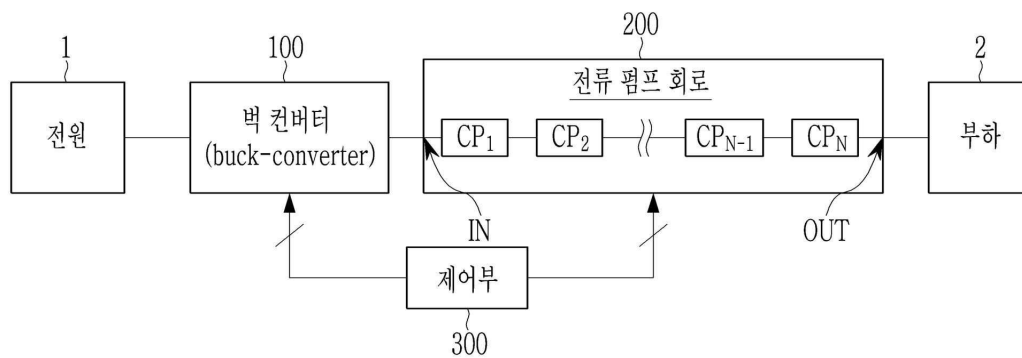
도면6



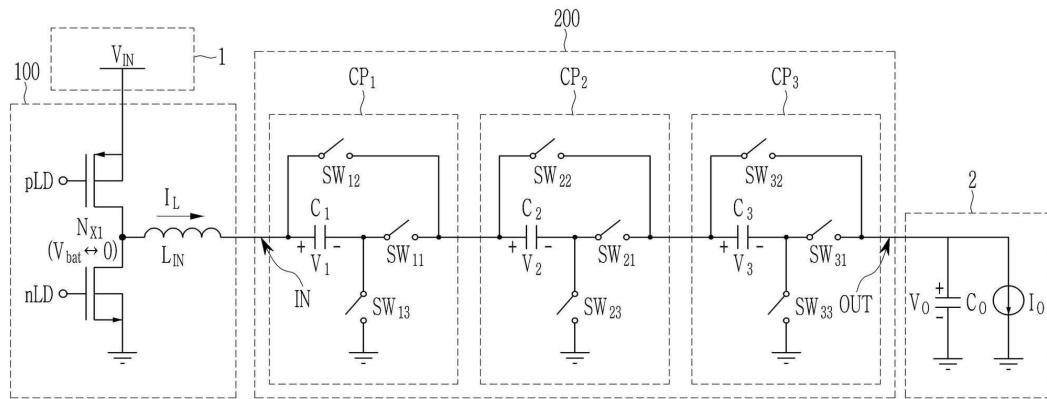
도면7



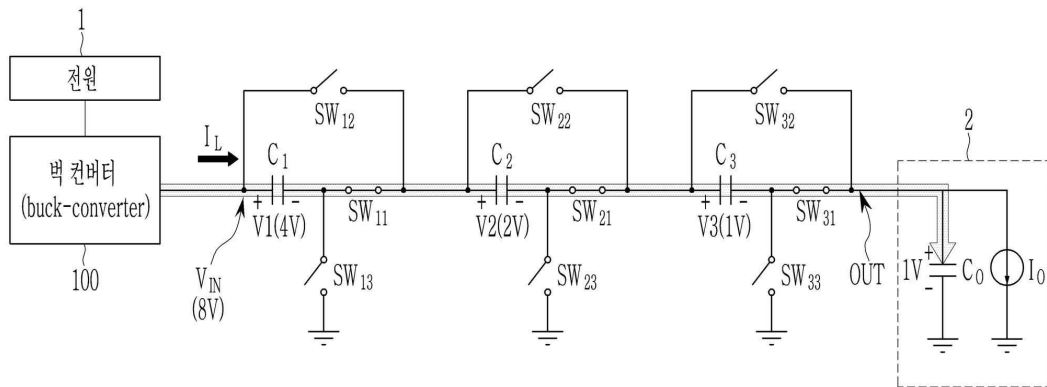
도면8



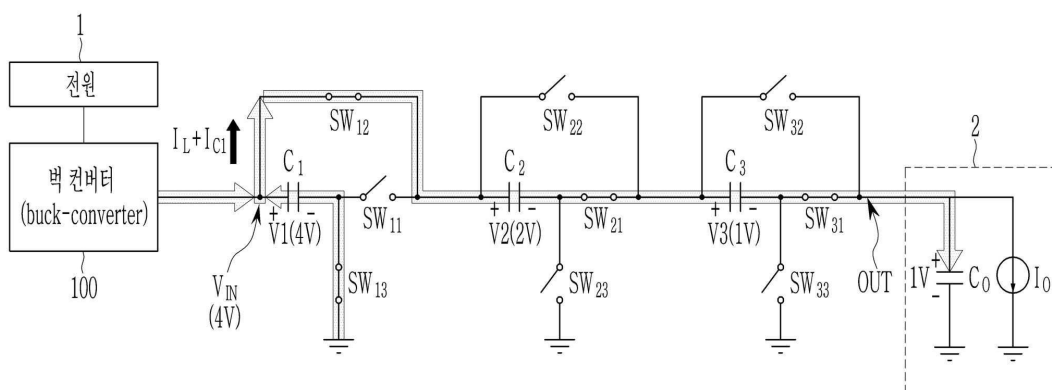
도면9



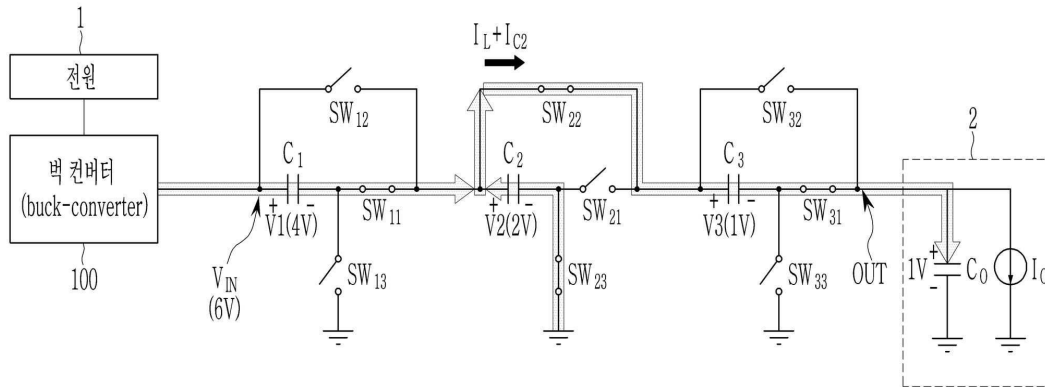
도면10



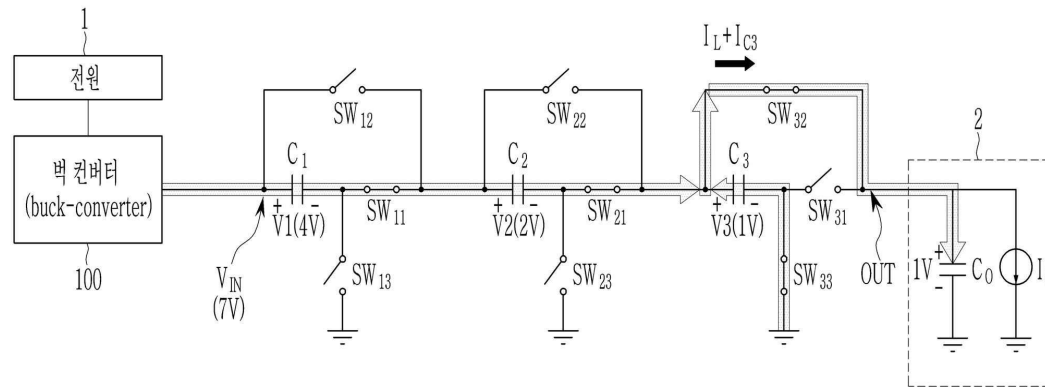
도면11



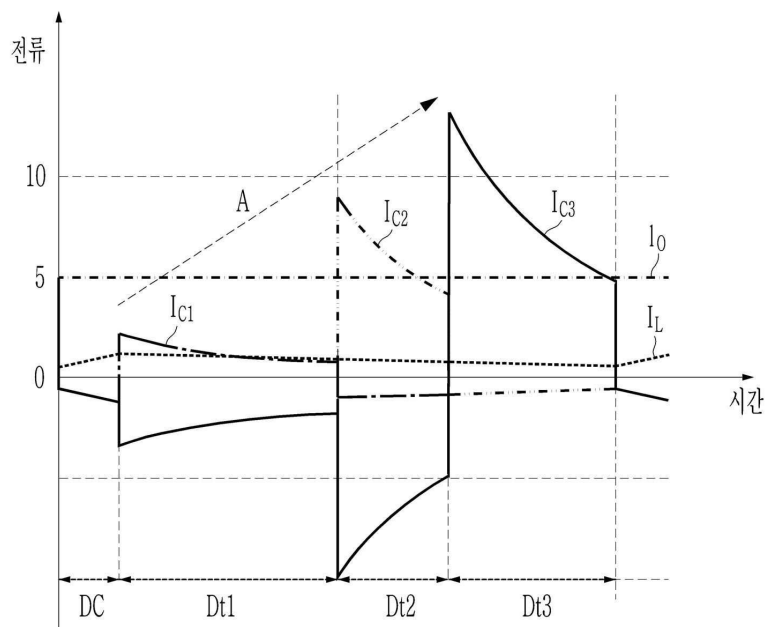
도면12



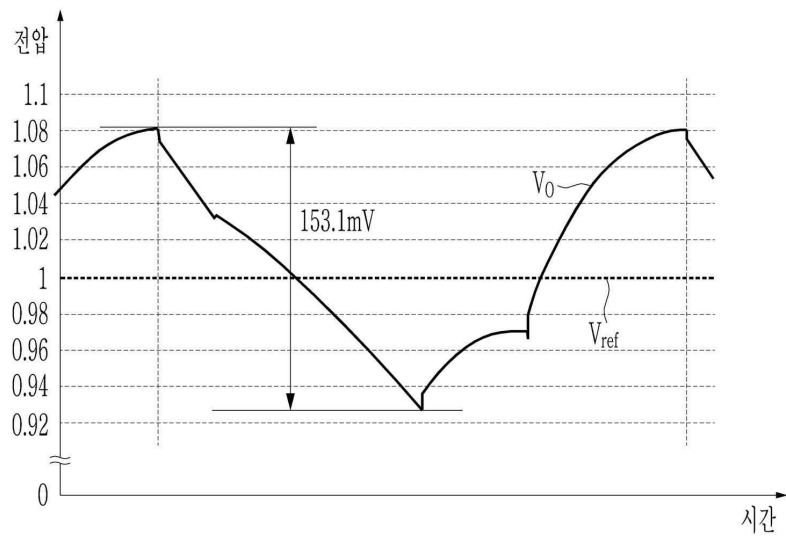
도면13



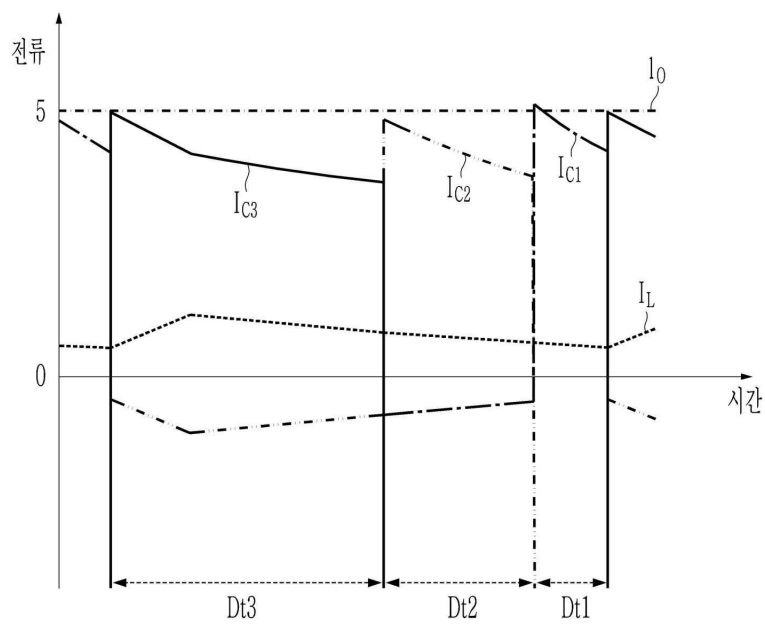
도면14



도면15



도면16



도면17

