

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93135344

※申請日期：93.11.18

※IPC 分類：H05K 3/46

一、發明名稱：(中文/英文)

用於製造接線基板的方法

PROCESS FOR MANUFACTURING A WIRING SUBSTRATE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)(簽章) ID :

日本特殊陶業股份有限公司(日本特殊陶業株式会社)

NGK SPARK PLUG CO., LTD.

代表人：(中文/英文)(簽章)

加藤倫朗

KATO, NORIO

住居所或營業所地址：(中文/英文)

愛知縣名古屋市瑞穗區高辻町 14 番 18 號

14-18, Takatsuji-cho, Mizuho-ku, Nagoya-shi, Aichi, Japan

國籍：(中文/英文)

日本

Japan

三、發明人：(共 2 人)

姓名：(中文/英文) ID：

- 1.齊木一(齊木一)/SAIKI, HAJIME
- 2.杉本篤彥/SUGIMOTO, ATSUHIKO

國籍：(中文/英文)

- 1.~2.日本
Japan

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

- 1.日本 2003.11.18 特願 2003-388498

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

三、發明人：(共 2 人)

姓名：(中文/英文) ID：

- 1.齊木一(齊木一)/SAIKI, HAJIME
- 2.杉本篤彥/SUGIMOTO, ATSUHIKO

國籍：(中文/英文)

- 1.~2.日本
Japan

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家(地區)申請專利：

【格式請依：受理國家(地區)、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

- 1.日本 2003.11.18 特願 2003-388498

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明為關於一種佈線基板製造方法，其能夠容易地以細間距來形成一佈線圖案層(或一組合(built-up)佈線層)。

【先前技術】

依據近幾年之針對高效能及高信號處理速率的趨勢，已提高對較小之佈線基板的尺寸以及較細之佈線圖案層之間距的需求。

例如：在兩個相鄰佈線圖案層間之一絕緣樹脂層通常受制於 25 微米×25 微米之長×寬面積的實際限制，然而，已有需要長度及寬度分別等於或小於 20 微米。

為了滿足這些需求，不僅需要在形狀及尺寸上精確地形成該佈線圖案層，而且需要使蝕刻容許差(etching allowance)變小及均勻，以粗化表面。

然而，至目前為止，在任何所揭露之技術中，將藉由粗化處理以粗化銅電鍍所形成之佈線圖案層的表面之蝕刻容許差例如平均抑制成約 1 微米或更少。特別地，至此所實施之粗化處理係要粗化該佈線圖案層之表面成為約幾個微米深度之連續粗糙，以達成對絕緣樹脂層之附著(例如：日本專利早期公開第 2000-258430 號(JP-A-2000-258430)第 1 至 12 頁所提及)。

結果，雖然可維持此附著，但是粗化處理很難使該佈線圖案層具有較細之間距。

【發明內容】

本發明意欲解決在該背景技藝中所提之問題，以及其目

的係要提供一種佈線基板製造方法，用以使蝕刻容許差變小及均勻，以粗化表面。

爲了達成上述目的，本發明係藉由指定用於粗化處理之蝕刻液的使用條件以及藉由淺地蝕刻用以電鍍形成佈線圖案層之銅的晶粒及深地蝕刻其結晶邊界之附近所構想出。

特別地，依據本發明，提供一種製造佈線基板之方法，其包括：藉由使用銅之無電電鍍在絕緣樹脂層之表面上形成薄銅膜層之步驟；在該薄銅膜層上方形成具有一預定圖案之防電鍍層的步驟；藉由使用銅之電解電鍍在該防電鍍層之間距等中形成佈線圖案層之步驟；去除該防電鍍層及該防電鍍層正下方之薄銅膜層的步驟；蝕刻該佈線圖案層之表面以從該佈線圖案層除去約 1 微米或更小厚度的步驟；以及在該絕緣樹脂層及該已蝕刻之佈線圖案層上方形成複數個新的絕緣樹脂層之步驟。

依據此方法，藉由上述蝕刻以從該佈線圖案層之表面去除約 1 微米或更小厚度之佈線圖案層，以便提高該已蝕刻佈線圖案層之形狀及尺寸的精確度以及使相鄰佈線圖案層之間距變窄。結果，形成具有窄間距之新的絕緣樹脂層。因此，可容易地及可靠地製造這樣一具有細間距之佈線圖案層的佈線基板。在此，藉由使用熟知微影 (photolithography) 技術將一包含有 30-50% 重量比 (重量百分比) 之無機填料的絕緣膜圖案化成一預定圖案來製造該上述防電鍍層。

依據本發明，亦提供一種作爲一較佳實施例之佈線基板製造方法，其中蝕刻該佈線圖案層之表面的步驟係從除該

電解銅電鍍之結晶邊界的附近外之佈線圖案層蝕刻去除 1 微米或更小厚度以及從位於該結晶邊界之附近的佈線圖案層蝕刻去除 1 微米或更大厚度。

依據此方法，以裂縫形狀將該結晶邊界之附近蝕刻成具有比 1 微米深之深度，然而在該附近所包圍之晶粒的表面所蝕刻之厚度為 1 微米或更小，其中在該結晶邊界之附近中聚集有銅電鍍之雜質。因此，可以可靠地保持該佈線圖案層之形狀及尺寸的精確度。

依據本發明，進一步提供一種作為一較佳實施例之佈線基板製造方法，其中該防電鍍層之一窄的防電鍍層具有小於 20 微米之寬度，以及其中該已蝕刻佈線圖案層中之一窄的佈線具有小於 20 微米之寬度。依據此方法，可以可靠地提供一種具有細間距之佈線圖案層的佈線基板。

【實施方式】

以下將描述用以實施本發明之最佳模式。

第 1 圖為一切面圖係顯示由一具有約 0.7 毫米厚度之 BT 樹脂 (bismaleimide triazine resin) 所製成的核心基板 1。在此核心基板 1 之表面 2 及背面 3 上分別覆蓋有厚度約 70 微米之銅箔 4a 及 5a。未顯示之光感/絕緣乾膜係形成於該銅箔 4a 及 5a 上方及經歷一預定圖案之曝光及顯影。在此之後，(依據已熟知之移除法) 使用一剝離液來去除所獲得之蝕刻光阻。

在此，可以使用一具有複數個核心基板 1 之多面板，以便個別核心基板 1 可經歷相似處理步驟(如在以下之個別步驟中)。

結果，如第 2 圖所示，該銅箔 4a 及 5a 成爲具有上述圖案之佈線層 4 及 5。

接下來，如第 3 圖所示，該核心基板 1 之表面 2 及該佈線層 4 以及該核心基板 1 之背面 3 及該佈線層 5 分別以一由包含有無機填料之環氧樹脂所製成的絕緣膜所覆蓋，以形成絕緣樹脂層 12 及 13。這些絕緣樹脂層 12 及 13 具有一約 40 微米之厚度及包含有 30%至 50%重量比之一般球形二氧化矽所製成的無機填料。在此，該無機填料具有等於或大於 1.0 微米並與等於或小於 10.0 微米之平均顆粒直徑。

接下來，使用未顯示之雷射(例如：在此實施例中爲一氧化碳氣體雷射)在預定位置上及沿著厚度方向照射該絕緣樹脂層 12 及 13 之表面。結果，如第 4 圖所示，通常形成延伸穿過該絕緣樹脂層 12 及 13 之圓錐形介層孔 12a 及 13a，以便使該佈線圖案層 4 及 5 之底面暴露。

再者，如第 4 圖所示，使用一鑽孔機在預定位置上對該核心基板 1 及該絕緣樹脂層 12 及 13 鑽孔，以形成一具有約 200 微米之內徑的穿孔 6。接下來，將一包含鈦(Pd)等之電鍍催化劑施加於該絕緣樹脂層 12 及 13 包括該介層孔 12a 及 13a 之整體表面上，以及使用銅對該電鍍催化劑實施無電電鍍或電性電鍍。

結果，如第 5 圖所示，銅電鍍膜 8a 及 8b 形成於該絕緣樹脂層 12 及 13 之表面上方，以及一具有約 40 微米厚度之一般圓柱形穿孔導體形成於該穿孔 6 中。同時，額外地使用銅來電鍍該介層孔 12a 及 13a，以形成填充介層導體 14 及 15。

接下來，使用一包含有像前述之無機填料的填料樹脂 9 來填充該穿孔導體 7 之內部。在此，該填料樹脂 9 可以是一包含有金屬粉末之導電樹脂或一非導電樹脂。

此外，如第 6 圖所示，使用銅來電性電鍍該銅電鍍膜 8a 及 8b 之上表面及該填料樹脂 9 之兩個端面，以形成銅電鍍膜 10b 及 11b。同時以此方法，覆蓋電鍍該填料樹脂 9 之兩個端面 10a 及 11a。在此，該銅電鍍膜 8a 及 10b 以及該銅電鍍膜 8b 及 11b 分別具有約 15 微米之厚度。

接下來，未顯示之光感/絕緣乾膜形成於該銅電鍍膜 8a 及 10b 以及該銅電鍍膜 8b 及 11b 上方及經歷一預定圖案之曝光及顯影。在此之後，使用一熟知剝離液來去除所獲得之蝕刻光阻及其正下方之銅電鍍膜 8a、10b、8b 及 11b。

結果，如第 7 圖所示，在該絕緣樹脂層 12 及 13 之表面上形成具有上述圖案之佈線層 10 及 11。

接下來，該絕緣樹脂層 12 及該佈線層 10 以及該絕緣樹脂層 13 及該佈線層 11 分別以一像前述之絕緣膜來覆蓋，以形成絕緣樹脂層 16 及 17。

再者，如第 8 圖所示，使用像前述之(未顯示)雷射在預定位置上及沿著厚度方向照射該絕緣樹脂層 16 及 17 之表面，以通常形成延伸穿過該絕緣樹脂層 16 及 17 之圓錐形介層孔 18 及 19，以便使該佈線圖案層 10 及 11 之底面暴露。

如第 8 圖中之虛線所示，將一像前述之電鍍催化劑事先塗抹於該絕緣樹脂層 16 及 17 之整體表面包括上述介層孔 18 及 19 之內面上，以及使用銅對該電鍍催化劑實施無電電

鍍，以形成具有約 0.5 微米厚度之薄銅膜層 20 及 21。

接下來，如第 9 圖所示，使用由環氧樹脂所製成之具有約 25 微米厚度的光感/絕緣膜(或乾膜)22 及 23 來覆蓋該薄銅膜層 20 及 21 之整體表面。這些絕緣膜 22 及 23 經歷一預定圖案之曝光及顯影，以及然後使用一剝離液來去除暴露或未暴露部分。

結果，如第 10 圖所示，在該薄銅膜層 20 及 21 之表面上形成具有上述圖案之防電鍍層 22a、22b、23a 及 23b。其中，具有延伸長方形剖面之窄的防電鍍層 22b 及 23b 具有小於 20 微米之寬度(例如:在此實施例為 18 微米)，以及上述防電鍍層 22b 及 23b 與上述防電鍍層 22a 及 23a 間之間距 24a 及 25a 具有小於 20 微米之寬度(例如:在此實施例為 18 微米)。

同時，在橫向相鄰於該介層孔 18 及 19 之薄銅膜層 20 及 21 的表面上形成寬的間距 24 及 25。

使用銅對位於該間距 24 及 25 以及該間距 24a 及 25a 之底面上之薄銅膜層 20 及 21 實施電解電鍍。

結果，如第 11 圖所示，在該介層孔 18 及 19 中分別形成填充介層導體 26 及 27，以及在該間距 24 及 25 中分別形成佈線圖案層(或積聚佈線)28 及 29，其中該佈線圖案層 28 及 29 與該介層導體 26 及 27 整合成一體。同時以此方式，在該個別間距 24a 及 25a 中形成具有小於 20 微米(例如:在此實施例為 18 微米)寬度 x 約 25 微米長度的延伸長方形剖面之窄的佈線 28a 及 29a。

再者，如第 12 圖中所示範，使用一剝離液去除該防電鍍

層 22a 及 22b(以及 23a 及 23b)以及其正下方之薄銅膜層 20(及 21)。

接下來，如第 13 及 15 圖所示範，粗略蝕刻該佈線圖案層 28(29)及該複數個窄佈線 28a 及 28a(29a 及 29a)。實施此蝕刻處理，以便藉由例如一在一蝕刻槽中之浸漬方法或一噴灑方法使一包含有甲酸(HCOOH)及氯化銅(CuCl₂)之腐蝕液接觸上述佈線層 28(29)等之表面。較佳地，該腐蝕液包含 15%重量比或更小之 HCOOH 以及 5%重量比或更小之 CuCl₂，以及更佳地是包含約 10%重量比之 HCOOH 及 1%重量比或更小之 CuCl₂。然而，在本發明中 HCOOH 及 CuCl₂ 之量並非局限於上述較佳範圍中。

結果，去除該佈線圖案層 28(29)之整體表面約有 1 微米或更小厚度，以及在底面上形成有約 2-3 微米深度之細微裂縫 c。這些裂縫係沿著用以電鍍形成該佈線圖案層 28(29)之銅的結晶邊界之附近來形成。特別地，上述腐蝕液微弱地蝕刻該電解銅電度之大部分晶粒以及強裂地蝕刻該結晶邊界之附近，其中該結晶邊界中聚結有相對多的雜質。

同時，如第 16 圖所示，像上述一樣亦蝕刻該複數個窄佈線 28a 及 28a，以便去除該複數個窄佈線 28a 及 28a 之整個表面有約 1 微米或更小厚度，以及在其底面上形成有約 2-3 微米深度之之細微裂縫 c。如所示，在該相鄰佈線 28a 及 28a 間形成具有相似於該佈線之剖面形狀及尺寸的間距 s。

如先前所述，藉由半加成方法(semi-additive method)精確地形成該佈線圖案層 28(29)及包含於其中之複數個窄佈線 28a 及 28a(29a 及 29a)，以及大致上蝕刻它們的表面，以便

去除約 1 微米或更小之極小厚度，以致於它們可以細間距來形成。

再者，如第 17 圖所示，以細間距在該核心基板 1 之背面 3 側的絕緣樹脂層 17 之表面上形成像前述之佈線圖案層 29 及該複數個窄佈線 29a。

此外，如第 17 圖所示，在形成有上述佈線圖案層 28 及 28a 之絕緣樹脂層 16 的表面上形成一像先前之絕緣樹脂層(或一新絕緣樹脂層)30。在形成有上述佈線圖案層 29 及 29a 之絕緣樹脂層 17 的表面上形成一像先前之絕緣樹脂層(或一新絕緣樹脂層)31。然後，在預定位置上形成像前述之複數個介層孔(未顯示)。在此之後，粗化它們的表面。

接下來，如第 17 圖所示，在該絕緣樹脂層 30 及 31 之表面上及在上述介層孔中分別形成像先前之薄銅膜層，以及分別在其上形成像先前之絕緣膜。使這些絕緣膜經歷像先前之曝光及顯影，以形成具有預定圖案之防電鍍層，以及使用像先前之銅來電解電鍍位於該防電鍍層間之薄銅膜層。

結果，在該絕緣樹脂層 30 及 31 之表面上形成佈線圖案層 34、34a、35 及 35a，以及像先前一樣以細間距來設置該佈線圖案層 34、34a、35 及 35a。這些佈線圖案層包含有複數個窄佈線 34a 及 35a。

同時以此方式，在上述介層孔中形成填充介層導體(未顯示)，以連接該佈線圖案層 28 及 34 以及該佈線圖案層 29 及 35。結果，如第 17 圖所示，在核心基板 1 之表面 2 及背面 3 上方形成積聚層 BU1 及 BU2。在此，像先前一樣將上

述防電鍍層及其正下方之薄銅膜層剝離。

再者，如第 17 圖所示，在形成有該佈線圖案層 34 及 34a 之絕緣樹脂層 30 之表面上方形成一由如先前之樹脂所製成且具有約 25 微米厚度之防焊層(或一絕緣層)32。在形成有該佈線圖案層 35 及 35a 之絕緣樹脂層 31 之表面上方形成一如先前之防焊層(或一絕緣層)33。

如第 17 圖所示，使用一雷射在預定位置上對該防焊層 32 及 33 鑽深的洞，以便到達該佈線圖案層 34 及 35，藉此形成一面對一第一主面 32a 之陸塊(land)36 及一面對一第二主面 33a 之開口 39。

在該陸塊 36 上形成一突出高於該第一主面 32a 之焊料凸塊 38，以便可將電子零件如未顯示之 IC 晶片經由焊料安裝在該焊料凸塊 38 上。在此，該焊料凸塊 38 係由一低熔點之合金(例如：錫-銅、錫-銀或錫-鋅)所製成。

再者，如第 17 圖所示，雖然未顯示，但是是使用鎳或金來電鍍從該佈線圖案層 35 延伸及位於一開口 33b 之底面上的一佈線 37 之表面，以提供要與一印刷基板(例如：未顯示之主機板)連接之連接端。

如第 17 圖所示，經由至目前為止所述之個別步驟，可提供一佈線基板 K，其包括在該核心基板 1 之表面 2 及背面 3 上方之積聚層 BU1 及積聚層 BU2。該積聚層 BU1 包括以細間距來佈線之佈線圖案層 28、28a、34 及 34a，以及該積聚層 BU2 包括佈線圖案層 29、29a、35 及 35a。

在此，該佈線基板 K 亦可單獨地將該積聚層 BU1 形成於該核心基板 1 之表面 2 上方。在此模式中，在該背面 3 之

側上只形成該佈線層 11 及該防焊層 33。

依據至目前為止所述之用以製造本發明之佈線基板 K 的方法，使藉由半加成方法所形成之窄防電鍍層 22b 的寬度小於 20 微米，以便能可靠地使具有小於 20 微米寬度之窄佈線 28 形成於該相鄰防電鍍層 22b 及 22b 間之間距 24a 中，以及以便可以小於 20 微米之間距來佈線該相鄰佈線 28a 及 28a 等。再者，蝕刻該佈線圖案層 28 及 28a，以便使所有表面最多去除 1 微米或更小之厚度，以便保持其剖面形成及尺寸之精確度。使該佈線圖案層 28a 及 28a 間之間距 S 亦能形成有像先前之剖面，以便亦能精確地形成該新絕緣樹脂層 30。

本發明不應局限於至此所述之實施例的模式。

上述方法之個別步驟亦可使用一具有複數個核心基板 1 或核心單元之大尺寸多面板來實施。

再者，該核心基板之材料不應局限於上述 BT 樹脂，然而可以環氧樹脂或聚醯亞胺樹脂來作為範例。另一情況，亦可使用一複合材料，該複合材料係藉由使玻璃纖維包含於一具有三度空間網結構之氟樹脂(例如：具有連續細孔之鐵弗龍(PTFE))中來製備。

另一情況，上述核心基板之材料可以是陶瓷。此陶瓷可以是氧化鋁、矽酸、玻璃陶瓷或氮化鋁，以及亦可以一低溫燒結基板來作為範例，其中該基板能在相對低之溫度如大約 1,000°C 下燒結。再者，可以使用由包含 42%重量比之鐵的銅合金或鎳合金所製成之一金屬核心基板，以及以一絕緣材料來覆蓋該金屬核心基板之整個表面。

再者，亦可將該模式修改成一不具有核心基板之無核心基板。在此修改中，例如，上述絕緣樹脂層 12 及 13 作為本發明之絕緣基板。

此外，上述佈線層 10 等之材料不僅可以是上述銅，而且亦可以是銀、鎳或鎳-金。另一情況，該佈線層 10 不使用金屬電鍍層，然而亦可藉由塗抹一導電樹脂之方法來形成。

再者，如果包含上述無機填料，則不但可藉由上述主要由環氧樹脂所構成之樹脂，而且亦可藉由具有相似熱阻及圖案形成特性之一聚醯亞胺樹脂、一 BT 樹脂或一 PPE 樹脂或者藉由以一例如環氧樹脂之樹脂注入一具有三度空間網結構之氟樹脂如具有連續細孔之 PTEF 所製備之一樹脂-樹脂複合材料，來作為上述絕緣樹脂層 16 及 17 等之範例。

此外，該介層導體沒有必要是上述填充介層導體 26，然而可以是一沒有完全填滿導體之倒圓錐形相似介層導體。另一情況，該介層導體可採用交錯形狀，其中堆疊該介層導體，同時以軸向地移位該介層導體，或者採用一可中途插入一朝平面方向延伸之佈線層的形狀。

本申請案係依據 2003 年 11 月 18 日所提出之日本專利申請案第 JP 2003-388498 號，在此以提及方式併入相同於以上所詳述之日本專利申請案的整個內容。

【圖式簡單說明】

第 1 圖係顯示依據本發明之一製造佈線基板的方法的一步驟之示意剖面圖；

第 2 圖係顯示第 1 圖之後的一製程之示意剖面圖；

第 3 圖係顯示第 2 圖之後的一製程之示意剖面圖；
第 4 圖係顯示第 3 圖之後的一製程之示意剖面圖；
第 5 圖係顯示第 4 圖之後的一製程之示意剖面圖；
第 6 圖係顯示第 5 圖之後的一製程之示意剖面圖；
第 7 圖係顯示第 6 圖之後的一製程之示意剖面圖；
第 8 圖係顯示第 7 圖之後的一製程之示意剖面圖；
第 9 圖係顯示第 8 圖之後的一製程之示意剖面圖；
第 10 圖係顯示第 9 圖之後的一製程之示意剖面圖；
第 11 圖係顯示第 10 圖之後的一製程之示意剖面圖；
第 12 圖係顯示第 11 圖之後的一製程之示意剖面圖；
第 13 圖係第 12 圖之一部分的放大剖面圖；
第 14 圖係顯示第 13 圖之後的一蝕刻步驟之示意剖面圖；
第 15 圖係第 12 圖之一不同部分的放大剖面圖；
第 16 圖係顯示第 15 圖之後的一蝕刻步驟之示意剖面圖；
以及
第 17 圖係顯示第 14 及 16 圖之後的製造步驟及一所獲得之佈線基板的示意剖面圖。

【主要元件符號說明】

- | | |
|-----|------|
| 1 | 核心基板 |
| 2 | 表面 |
| 3 | 背面 |
| 4 | 佈線層 |
| 4 a | 銅箔 |
| 5 | 佈線層 |
| 5 a | 銅箔 |

6	穿孔
7	穿孔導體
8 a	銅電鍍膜
8 b	銅電鍍膜
9	填料樹脂
10	佈線層
10 a	端面
10 b	銅電鍍膜
11	佈線層
11 a	端面
11 b	銅電鍍膜
12	絕緣樹脂層
12 a	介層孔
13	絕緣樹脂層
13 a	介層孔
14	填充介層導體
15	填充介層導體
16	絕緣樹脂層
17	絕緣樹脂層
18	介層孔
19	介層孔
20	薄銅膜層
21	薄銅膜層
22	光感 / 絕緣膜
22 a	防電鍍層

200522834

22 b	防電鍍層
23	光感 / 絕緣膜
23 a	防電鍍層
23 b	防電鍍層
24	間距
24 a	間距
25	間距
25 a	間距
26	填充介層導體
27	填充介層導體
28	佈線圖案層
28 a	佈線
29	佈線圖案層
29 a	佈線
30	絕緣樹脂層
31	絕緣樹脂層
32	防焊層
32 a	第一主面
33	防焊層
33 a	第二主面
33 b	開口
34	佈線圖案層
34 a	佈線
35	佈線圖案層
35 a	佈線

200522834

36	陸塊
37	佈線
38	焊料凸塊
39	開口
c	裂縫
BU1	積聚層
BU2	積聚層
K	佈線基板
s	間距

五、中文發明摘要：

一種用以製造佈線基板之方法，包括：藉由使用銅之無電電鍍在絕緣樹脂層之表面上形成薄銅膜層之步驟；在該薄銅膜層上方形成具有圖案之防電鍍層之步驟；藉由使用銅之電解電鍍在該防電鍍層之間距中形成佈線圖案層之步驟；去除該防電鍍層及該防電鍍層正下方之薄銅膜層之步驟；蝕刻該佈線圖案層之表面以從該佈線圖案層除去約 1 微米或更小厚度的步驟；以及在該絕緣樹脂層及該已蝕刻之該佈線圖案層上方形成另外的絕緣樹脂層之步驟。

六、英文發明摘要：

A process for manufacturing a wiring substrate, comprising: a step of forming thin copper film layers on surfaces of insulating resin layers by plating the same electrolessly with copper; a step of forming plated resists of a pattern over the thin copper film layers; a step of forming wiring pattern layers in clearances of the plated resists by plating the same electrolytically with copper; a step of removing the plated resists and the thin copper film layers just below the plated resists; a step of etching surfaces of the wiring pattern layers to remove a thickness of 1 μm or less from the wiring pattern layers; and a step of forming another insulating resin layers over the insulating resin layers and the wiring pattern layers etched.

十、申請專利範圍：

1. 一種用以製造佈線基板之方法，包括：

藉由使用銅之無電電鍍在絕緣樹脂層之表面上形成薄銅膜層之步驟；

在該薄銅膜層上方形成防電鍍層之步驟；

藉由使用銅之電解電鍍在該防電鍍層之間距中形成佈線圖案層之步驟；

去除該防電鍍層及該防電鍍層正下方之薄銅膜層之步驟；

蝕刻該佈線圖案層之表面以從該佈線圖案層除去約 1 微米或更小厚度之步驟；以及

在該絕緣樹脂層及已蝕刻之該佈線圖案層上方形成另外的絕緣樹脂層之步驟。

2. 如申請專利範圍第 1 項之方法，其中該蝕刻步驟係一蝕刻該佈線圖案層之表面以從除該電解銅電鍍之結晶邊界之附近外的佈線圖案層除去 1 微米或更小厚度，以及從位於該結晶邊界之附近的佈線圖案層除去 1 微米或更大厚度之步驟。

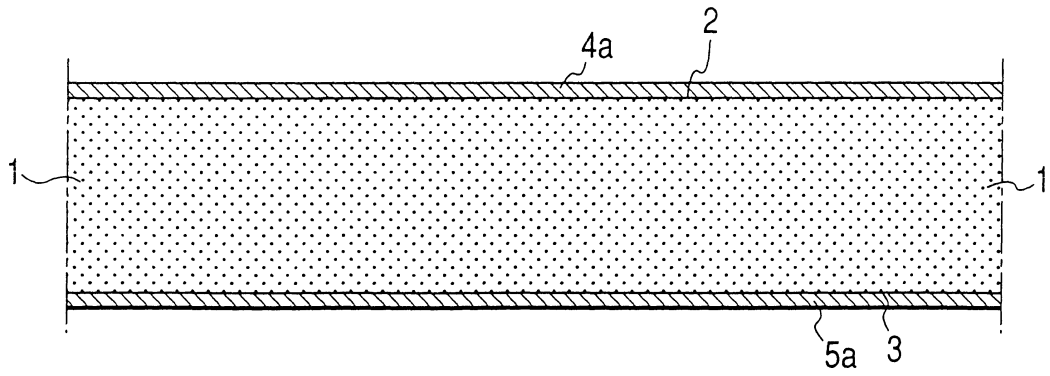
3. 如申請專利範圍第 1 項之方法，其中該防電鍍層之一具有小於 20 微米之寬度，以及在該已蝕刻佈線圖案層中之佈線之一具有小於 20 微米之寬度。

4. 如申請專利範圍第 1 項之方法，其中蝕刻步驟藉使用包含甲酸(HCOOH)及氯化銅(CuCl₂)之腐蝕液被實施。

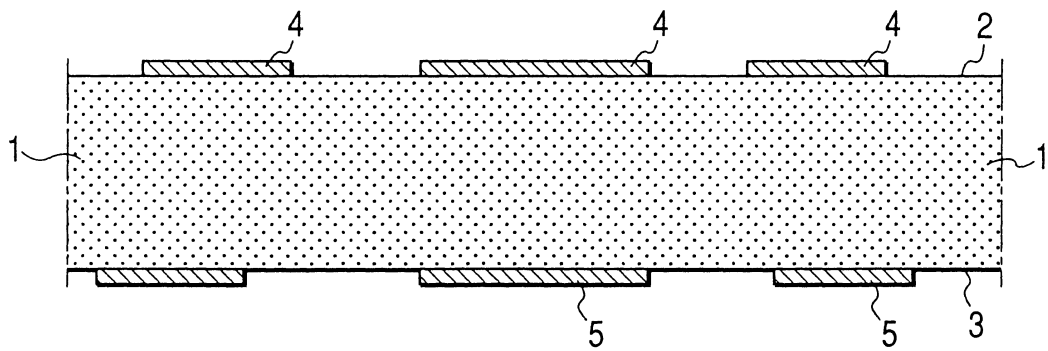
5. 如申請專利範圍第 1 項之方法，其中蝕刻步驟係藉在一蝕刻槽中之一浸漬方法或一噴灑方法使一含有甲酸(HCOOH)及氯化銅(CuCl₂)之腐蝕液接觸該佈線圖案層之表面被實施。

十一、圖式：

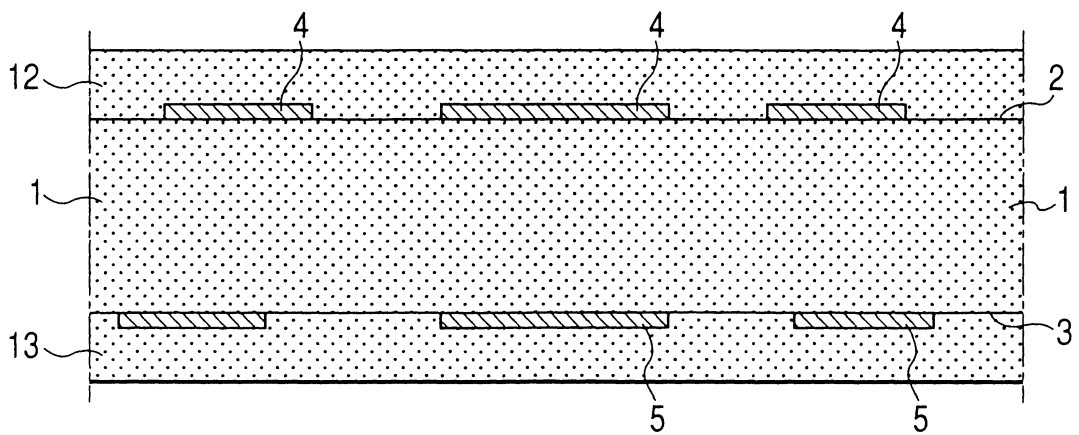
第 1 圖



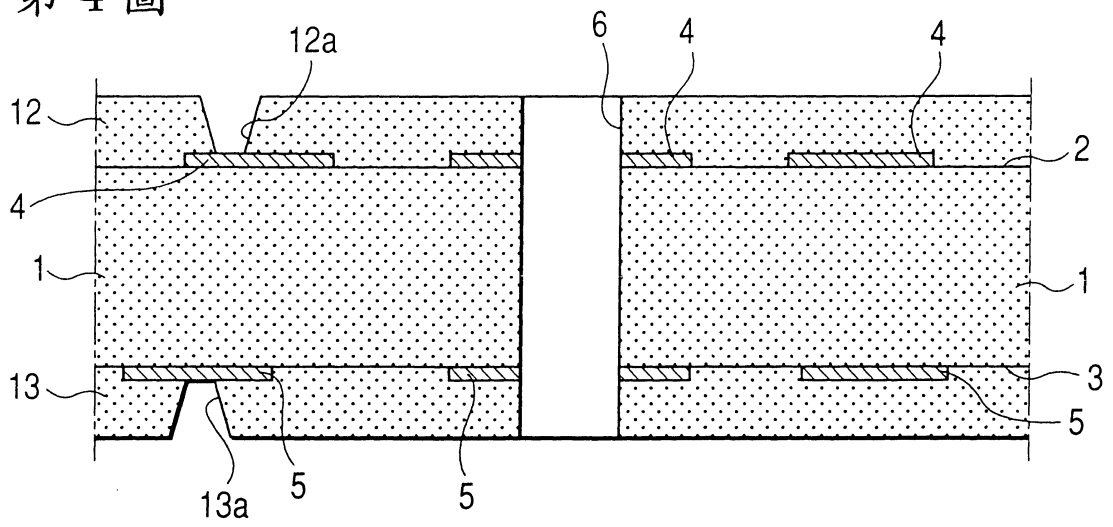
第 2 圖



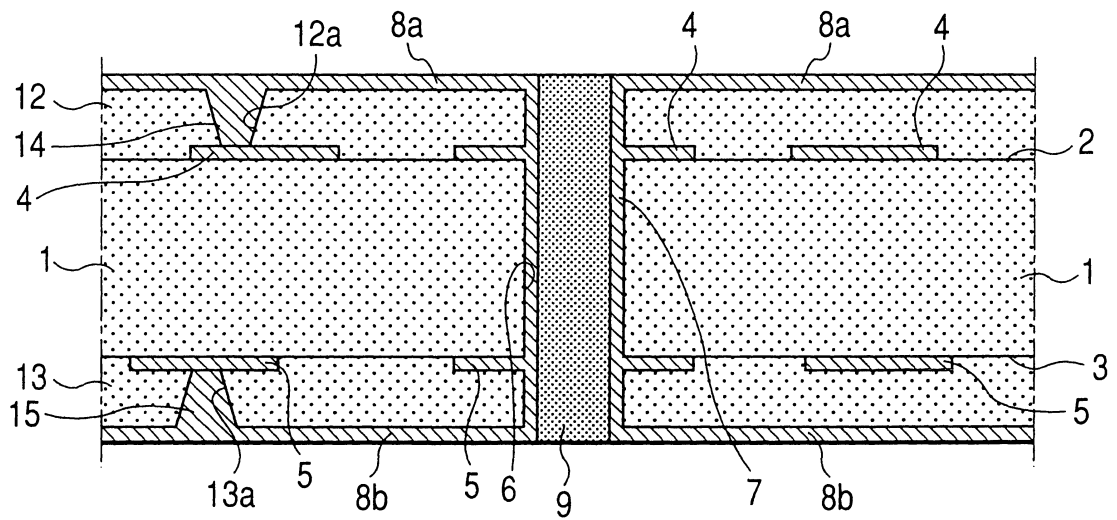
第 3 圖



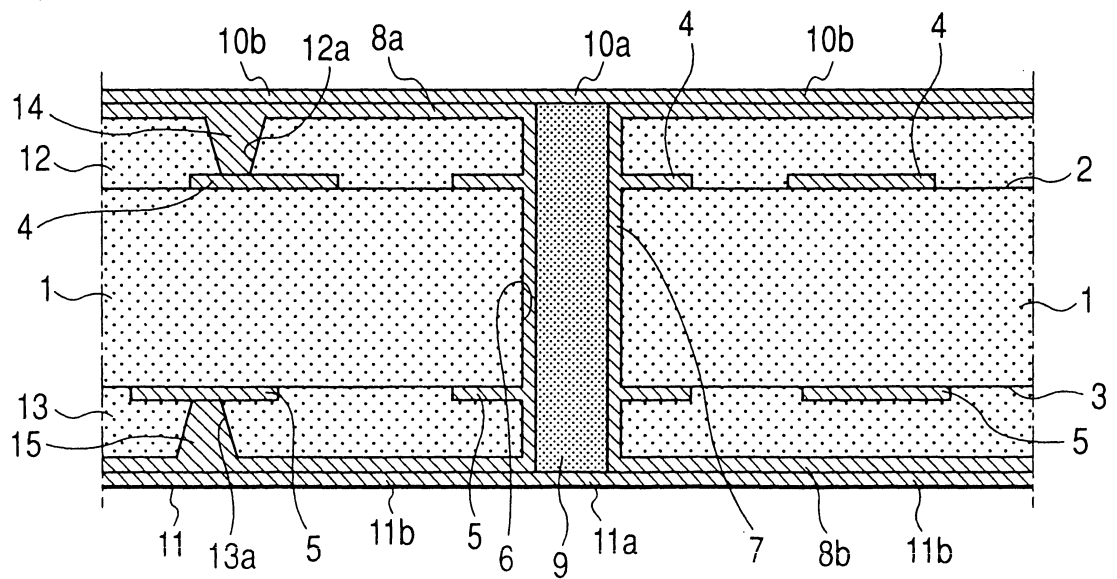
第 4 圖



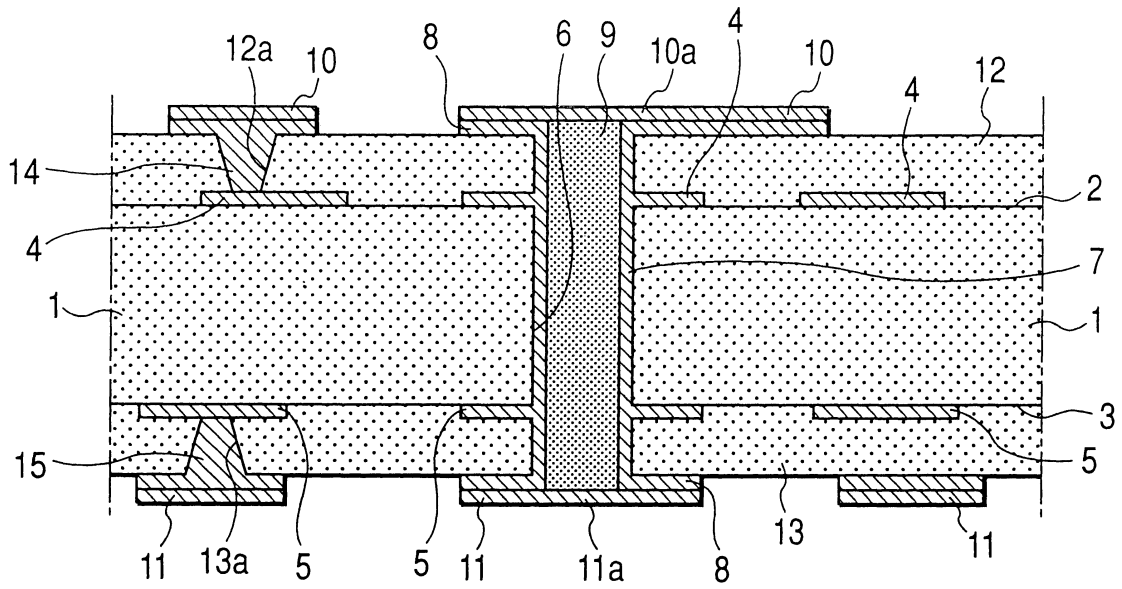
第 5 圖



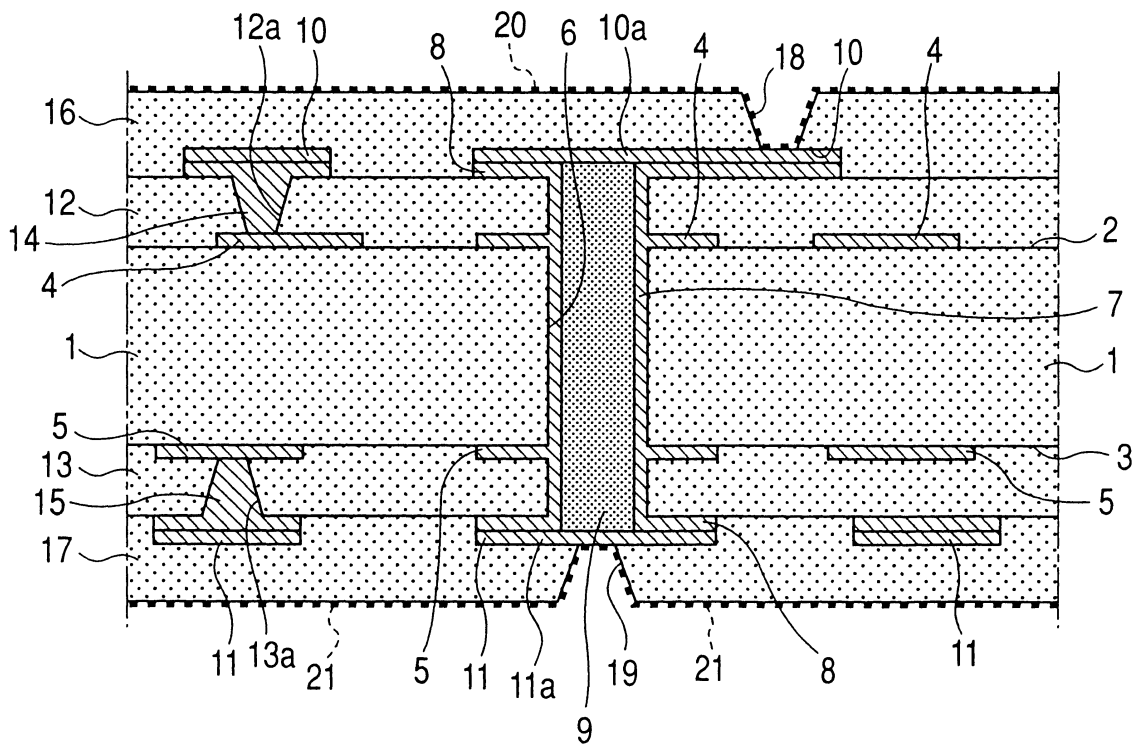
第 6 圖



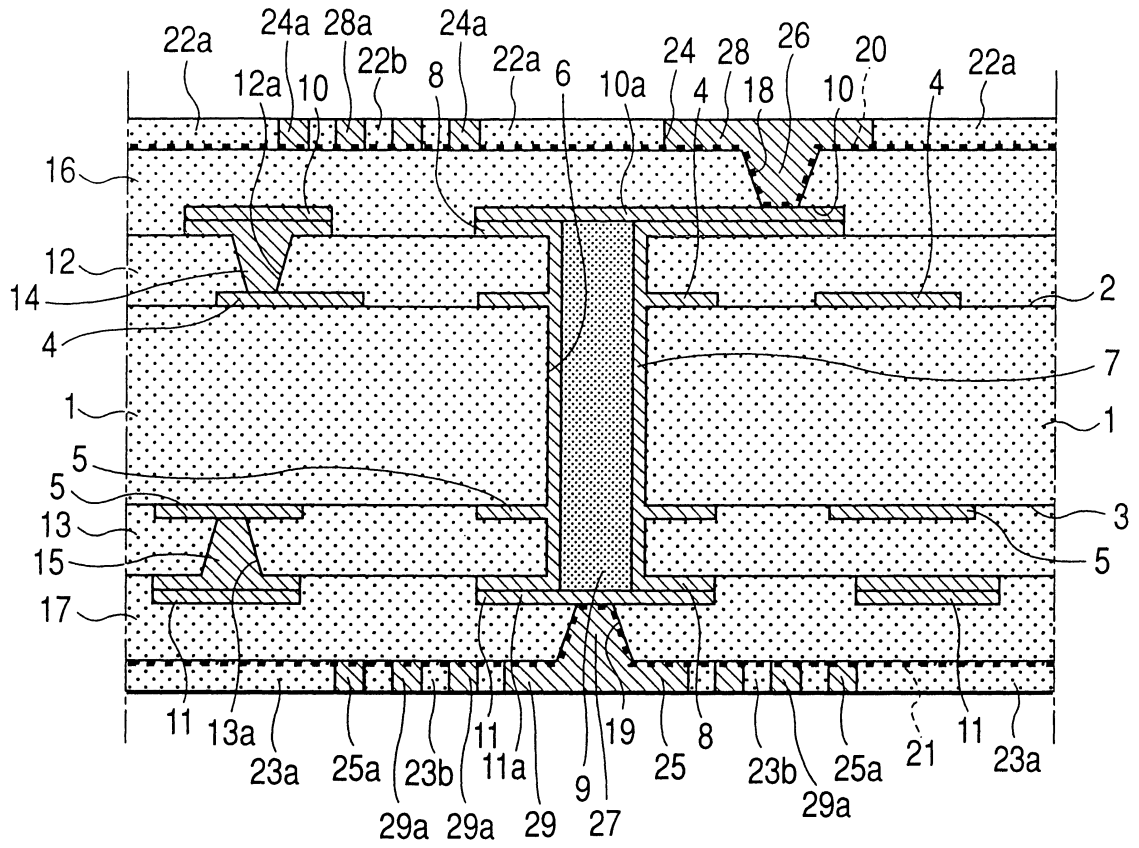
第 7 圖



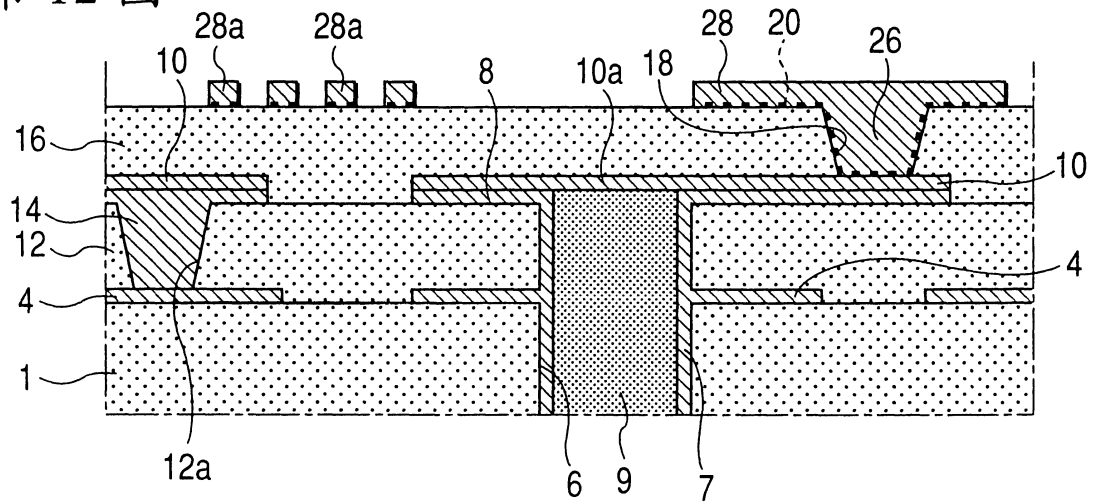
第 8 圖



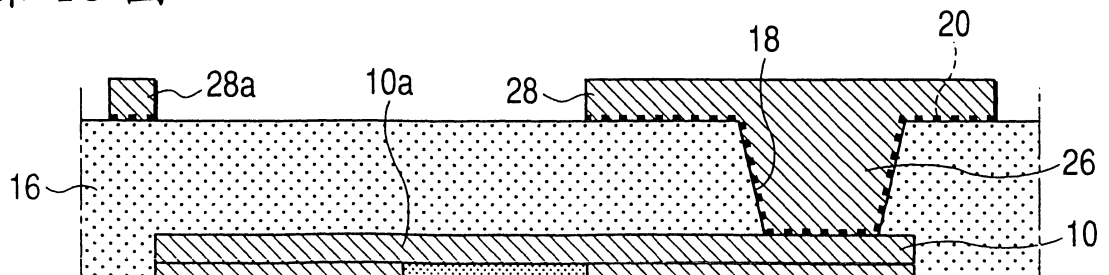
第 11 圖



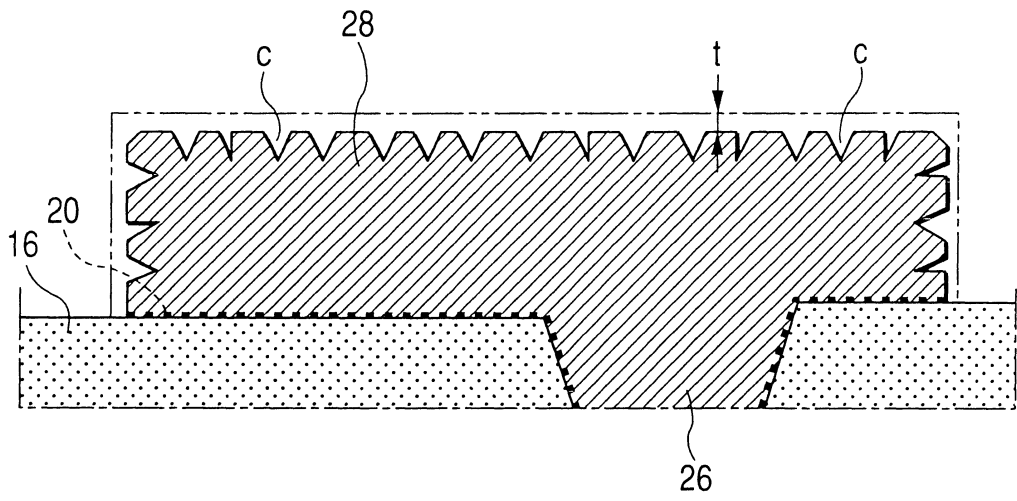
第 12 圖



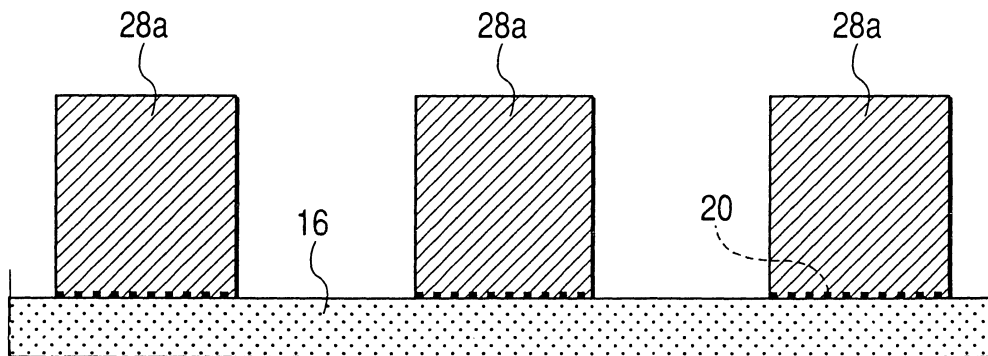
第 13 圖



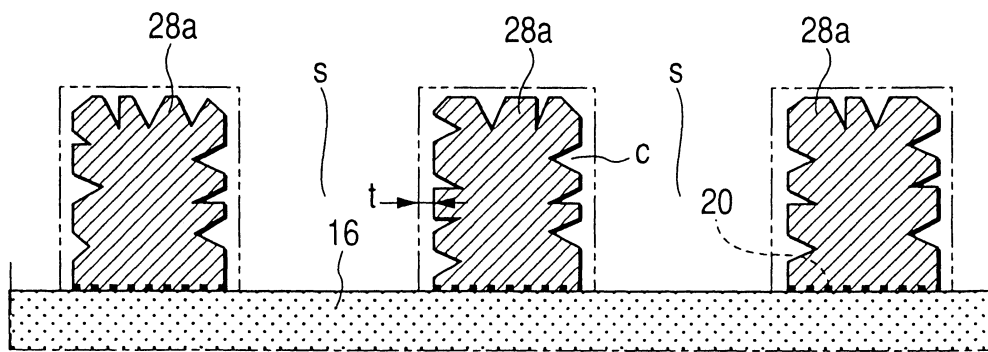
第 14 圖



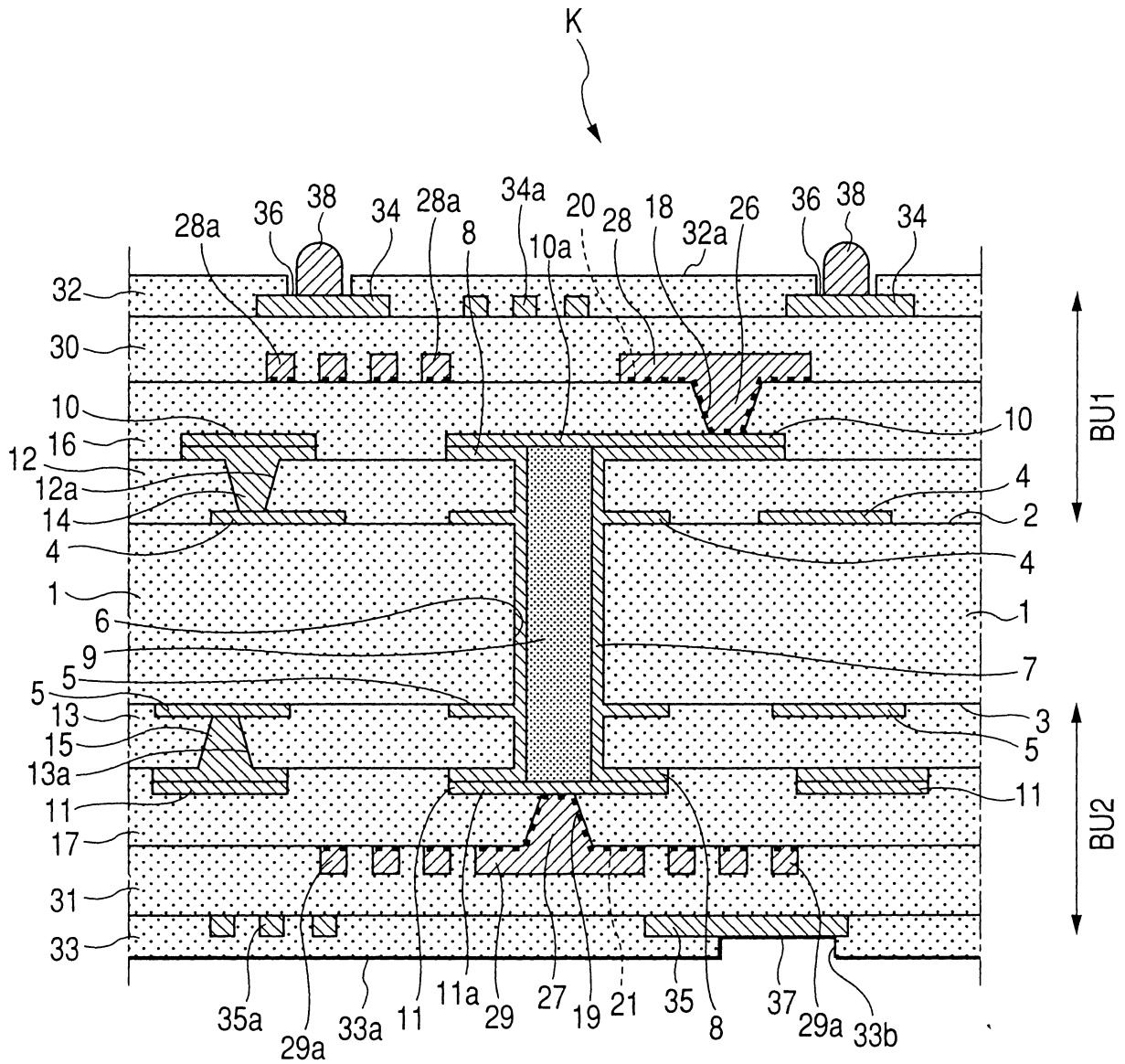
第 15 圖



第 16 圖



第 17 圖



七、指定代表圖：

(一)本案指定代表圖為：第(11)圖。

(二)本代表圖之元件符號簡單說明：

1	核 心 基 板
2	表 面
3	背 面
4,5,10,11	佈 線 層
6	穿 孔
7	穿 孔 導 體
9	填 料 樹 脂
10a,11a	端 面
12,13,16,17	絕 緣 樹 脂 層
12a,13a,18,19	介 層 孔
14,15,26,27	填 充 介 層 導 體
20,21	薄 銅 膜 層
22a,22b,23a,23b	防 電 鍍 層
24,24a,25,25a	間 距
28,29	佈 線 圖 案 層
28a,29a	佈 線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：