



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I528595 B

(45)公告日：中華民國 105 (2016) 年 04 月 01 日

(21)申請案號：101102898

(22)申請日：中華民國 101 (2012) 年 01 月 30 日

(51)Int. Cl. : H01L33/48 (2010.01) H01L33/62 (2010.01)

(30)優先權：2011/01/28 南韓 10-2011-0008736

(71)申請人：首爾偉傲世有限公司 (南韓) SEOUL VIOSYS CO., LTD. (KR)
南韓

(72)發明人：徐大雄 SUH, DAE WOONG (KR)；李貞勳 LEE, CHUNG HOON (KR)

(74)代理人：詹銘文

(56)參考文獻：

TW 200629605A

TW 200820467A

TW 201102694A

US 2007/0202623A1

US 2009/0179207A1

審查人員：陳俊宏

申請專利範圍項數：28 項 圖式數：16 共 31 頁

(54)名稱

晶圓等級 LED 封裝及其製造方法

WAFER LEVEL LED PACKAGE AND METHOD OF FABRICATING THE SAME

(57)摘要

本揭露提供一種晶圓等級 LED 封裝及其製造方法。LED 封裝的製造方法包括：在第一基板上方形形成多個半導體堆疊，各半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，主動層配置於第一導電型半導體層與第二導電型半導體層之間；製備第二基板，第二基板包括多個對應半導體堆疊而排列的第一引線電極與第二引線電極；接合多個半導體堆疊到第二基板；以及於耦接完成之後，將第一基板與第二基板切割成多個封裝。據此，提出所述之晶圓等級 LED。

Disclosed are a wafer level LED package and a method of fabricating the same. The method of fabricating a wafer level LED package includes: forming a plurality of semiconductor stacks on a first substrate, each of the semiconductor stacks comprising a first-conductivity-type semiconductor layer, a second-conductivity-type semiconductor layer, and an active region disposed between the first-conductivity-type semiconductor layer and the second-conductivity-type semiconductor layer; preparing a second substrate comprising first lead electrodes and second lead electrodes arranged corresponding to the plurality of semiconductor stacks; bonding the plurality of semiconductor stacks to the second substrate; and cutting the first substrate and the second substrate into a plurality of packages after the bonding is completed. Accordingly, the wafer level LED package is provided.

指定代表圖：

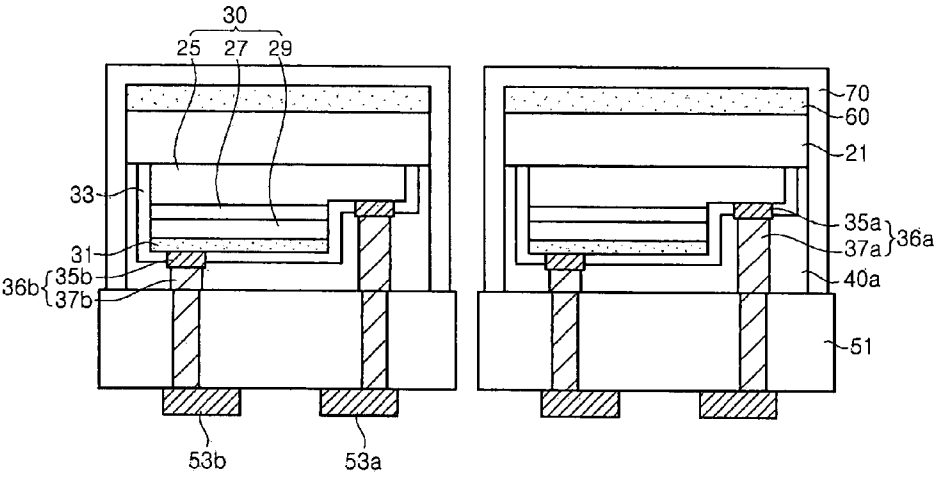


圖6

符號簡單說明：

- 21 . . . 第一基板
- 25 . . . 第一導電型半導體層
- 27 . . . 主動層
- 29 . . . 第二導電型半導體層
- 30 . . . 半導體堆疊
- 31 . . . 歐姆接觸層
- 33 . . . 絕緣層
- 35a . . . 第一電極墊
- 35b . . . 第二電極墊
- 36a . . . 第一電極組
- 36b . . . 第二電極組
- 37a . . . 第一凸塊
- 37b . . . 第二凸塊
- 40a . . . 底膠
- 51 . . . 第二基板
- 53a . . . 第一引線電極
- 53b . . . 第二引線電極
- 60 . . . 波長轉換層
- 70 . . . 防潮塗層

41438pifl

為第 101102898 號中文說明書無劃線修正本

修正日期:101年4月30日

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101102898

※申請日：101.1.30

※IPC 分類：H01L 33/48 (2006.01)

一、發明名稱：

H01L 33/62 (2006.01)

晶圓等級 LED 封裝及其製造方法

WAFER LEVEL LED PACKAGE AND METHOD OF
FABRICATING THE SAME

二、中文發明摘要：

本揭露提供一種晶圓等級 LED 封裝及其製造方法。LED 封裝的製造方法包括：在第一基板上方形形成多個半導體堆疊，各半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，主動層配置於第一導電型半導體層與第二導電型半導體層之間；製備第二基板，第二基板包括多個對應半導體堆疊而排列的第一引線電極與第二引線電極；接合多個半導體堆疊到第二基板；以及於耦接完成之後，將第一基板與第二基板切割成多個封裝。據此，提出所述之晶圓等級 LED。

三、英文發明摘要：

Disclosed are a wafer level LED package and a method of fabricating the same. The method of fabricating a wafer level LED package includes: forming a plurality of

semiconductor stacks on a first substrate, each of the semiconductor stacks comprising a first-conductivity-type semiconductor layer, a second-conductivity-type semiconductor layer, and an active region disposed between the first-conductivity-type semiconductor layer and the second-conductivity-type semiconductor layer; preparing a second substrate comprising first lead electrodes and second lead electrodes arranged corresponding to the plurality of semiconductor stacks; bonding the plurality of semiconductor stacks to the second substrate; and cutting the first substrate and the second substrate into a plurality of packages after the bonding is completed. Accordingly, the wafer level LED package is provided.

四、指定代表圖：

(一) 本案之指定代表圖：圖 6

(二) 本代表圖之元件符號簡單說明：

- 21：第一基板
- 25：第一導電型半導體層
- 27：主動層
- 29：第二導電型半導體層
- 30：半導體堆疊
- 31：歐姆接觸層
- 33：絕緣層
- 35a：第一電極墊
- 35b：第二電極墊
- 36a：第一電極組
- 36b：第二電極組
- 37a：第一凸塊
- 37b：第二凸塊
- 40a：底膠
- 51：第二基板
- 53a：第一引線電極
- 53b：第二引線電極
- 60：波長轉換層
- 70：防潮塗層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【相關申請案的交互參照】

本申請案主張 2011 年 1 月 28 號提申的韓國申請案第 10-2011-0008736 號的優先權。該申請案的整體內容在此併入本案，以供任何目的所需之參考。

【發明所屬之技術領域】

本發明例示性實施例是關於發光二極體 (light-emitting diode; LED) 封裝及其製造方法，且特別是一種關於晶圓等級 LED 封裝及其製造方法。

【先前技術】

LED 的特性在於輕薄、節能及使用壽命長。因而，LED 已廣泛地被用於包括行動電話等具有顯示器裝置的背光單元。而裝設有多個 LED 的 LED 封裝，則可實現具有高演色性指數 (high color rendering index) 的白光。因此，LED 已取代如日光燈等白色光源，為一般照明裝置所用。

一般來說，習知的 LED 封裝是將個別的 LED 晶片裝設到具有引線電極的封裝上方，使用接合接線將 LED 晶片連接到引線電極，並使用封膠材料來包覆 LED 晶片。

在這種傳統 LED 封裝的製造方法中，LED 晶片是採取個別的處理。因此，在 LED 封裝大量生產時勢必耗費大量時間與金錢，導致產能低落。而且，由於在裝設 LED 晶片之後須再次形成接合接線，所以製造 LED 封裝的製程頗為複雜。另外，由於使用毛細管 (capillaries) 所進行之接線接合製程必須留有讓毛細管移動的空間，因此對於封裝

尺寸的縮小會造成限制。此外，接合失敗或接線分離常常可造成封裝的失敗。

近來用於成長磊晶層的成長基板之尺寸已由 2 英吋增加到 4 英吋，甚至達到 6 英吋，數以萬計的 LED 晶片可在單一成長基板上製造。因此，使用此等 LED 晶片來快速且大量製造 LED 封裝的需求也隨之增加。然而，習知技術對於應付上述需求有著相當的困難。

本先前技術中所揭露之資訊僅用於加強對本發明背景之理解，因而可包含不形成習知技術中任何部分，且非習知技術中可能予以該領域中具通常知識者提示的資訊。

【發明內容】

本發明之例示性實施例提供一種適合經由簡化製程來大量生產的 LED 封裝，以及其製造方法。

本發明之例示性實施例另提供一種適合微型化的 LED 封裝，以及其製造方法。

本發明之例示性實施例另提供一種結構上穩定的 LED 封裝，以及其製造方法。

本發明之例示性實施例另提供一種適合實現混色光線，特別是白光的 LED 封裝，以及其製造方法。

本發明其他特徵將描述如下，其部份將出現於本說明中，或可經由實施本發明之過程中習得。

本發明之例示性實施例提供一種 LED 封裝的製造方法。LED 封裝的製造方法包括：在第一基板上方形形成多個半導體堆疊，各半導體堆疊包括第一導電型半導體層、第

二導電型半導體層以及主動層，主動層配置於第一導電型半導體層與第二導電型半導體層間；耦接多個半導體堆疊到第二基板，第二基板包括對應半導體堆疊而排列的第一引線電極與第二引線電極；以及於耦接完成之後將第一基板與第二基板切割成多個封裝。

本發明之例示性另一實施例提供一種晶圓等級 LED 封裝。晶圓等級 LED 封裝包括：第一基板；半導體堆疊，配置於第一基板的前面，半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，主動層配置於第一導電型半導體層與第二導電型半導體層間；第二基板，第二基板包括第一引線電極與第二引線電極；多個連接部，將半導體堆疊電性連接到第一引線電極與第二引線電極；以及波長轉換層，覆蓋第一基板的背面。

須知前面的一般敘述與接下來的詳細敘述皆為示範性與說明性的例子，旨在提供本發明之權利要求更詳盡的說明。

【實施方式】

以下將配合圖式參考以詳細描述本發明例示性實施例。提供此等實施例旨在使本揭露內容透徹且完整，並將向熟習此項技術者充分地傳達本發明概念之範疇。本發明可以不同形式來實施，然而，不該被解釋為限定用於以下實施例。在各圖式中，為了清楚起見可能誇大其中元件的寬度、長度與厚度。遍及本文之圖式與文字敘述中，相同標號用於代表相同元件。

須知當一元件，例如層、區域或基板被稱為「在…上」、「連接到」或「耦接到」另一元件時，所述元件可直接在所述另一元件上或連接到或耦接到所述另一元件，或可存在介入元件。相對而言，當一元件或層被稱為「直接在…上」、「直接連接到」或「直接耦接到」另一元件時，不存在介入元件。須知為描述本揭露之目的，用語「X、Y 或 Z 其中至少之一」，可解釋為僅 X、僅 Y、僅 Z 或 X、Y 及 Z 中兩個或兩個以上的項目組合（例如，XYZ、XYY、YZ 與 ZZ）。

空間相對術語，如「在下面的」、「下方」、「下部的」、「在上方」、「上面的」等，此處可用來簡易描述圖片裡說明一個元件或特徵和另一個元件或特徵的關係。須知除圖中所示方向外，空間相對術語意圖包括圖中裝置在使用或操作時出現之不同方向。例如，如果圖中的裝置反轉，則描述為位於其他元件或特徵「下面」或「下方」的元件將位於上述其他元件或特徵的「上面」。所以，例示性用語「在下面」可視情況包含上面和下面兩個方位。裝置可另有其他轉向（向九十度或其他方向旋轉），且此處所述空間相對術語亦可作為其解釋之依據。

圖 1 至圖 7 是根據本發明例示性實施例一種 LED 封裝的製造方法所繪示之剖面圖。

（晶圓 20 的製備）

參見圖 1，製備晶圓 20，其中於第一基板 21 上方形成多個半導體堆疊 30。

晶圓 20 包括第一基板 21，與排列在第一基板 21 上方的多個半導體堆疊 30。另外，晶圓 20 更可包括歐姆接觸層 31、絕緣層 33、第一電極組 36a、第二電極組 36b、底膠 40a 以及緩衝層（未繪示）。各半導體堆疊 30 可包括第一導電型半導體層 25、主動層 27 以及第二導電型半導體層 29。另外，各第一電極組 36a 可包括第一電極墊 35a 與第一凸塊 37a，且各第二電極組 36b 可包括第二電極墊 35b 與第二凸塊 37b。

第一基板 21 可為可成長氮化物半導體層的成長基板。舉例而言，第一基板 21 可為藍寶石（sapphire）基板、碳化矽（silicon carbide）基板或尖晶石（spinel）基板。第一基板 21 為可透光之透明基板。

半導體堆疊 30 可經由傳統 LED 晶片製程來製造。亦即，於第一基板 21 上方生長包括第一導電型半導體層 25、主動層 27 以及第二導電型半導體層 29 的磊晶層，並將磊晶層圖案化，以在第一基板 21 上方形成多個半導體堆疊 30。為了讓部分的第一導電型半導體層 25 裸露出來，也可以部份移除第二導電型半導體層 29 與主動層 27。

主動層 27、第一導電型半導體層 25 以及第二導電型半導體層 29 可由 III 族氮化物半導體，例如，（Al、Ga、In）族氮化物半導體來形成。第一導電型半導體層 25 與第二導電型半導體層 29 各可為單層或多層。舉例來說，第一導電型半導體層 25 與／或第二導電型半導體層 29 可包括接觸層（contact layer）與包覆層（clad layer）。另外，第

一導電型半導體層 25 與／或第二導電型半導體層 29 可包括超晶格層 (superlattice layer)。此外，主動層 27 可具有單一量子井結構或多重量子井結構。舉例來說，第一導電型可為 n 型與第二導電型可為 p 型；然而，本發明不侷限於以上所述。第一導電型可為 p 型且第二導電型可為 n 型。緩衝層 (未繪示) 緩解第一基板 21 與第一導電型半導體層 25 之間晶格的不匹配，致使半導體層 25、27 以及 29 內所發生之缺陷密度減少。

同時，在第二導電型半導體層 29 上方可形成歐姆接觸層 31。在第一導電型半導體層 25 與第二導電型半導體層 29 上方可分別形成第一電極墊 35a 與第二電極墊 35b。舉例來說，歐姆接觸層 31 可包括透明導電層 (transparent conductive layer)，例如，鎳／金、氧化銦錫 (indium tin oxide；ITO)、氧化銦鋅 (indium zinc oxide；IZO) 或氧化鋅；然而，本發明不侷限於以上所述。歐姆接觸層 31 也可包括反射金屬層 (reflective metal layer)。第一電極墊 35a 與第二電極墊 35b 可包括選自鈦、銅、鎳、鋁、金以及鉻中一個或一個以上材料。第二電極墊 35b 可經由歐姆接觸層 31 與第二導電型半導體層 29 電性連接。在形成第一電極墊 35a 與第二電極墊 35b 之前，也可先形成覆蓋半導體堆疊 30 的絕緣層 33。絕緣層 33 可由氧化矽 (silicon oxide) 或氮化矽 (silicon nitride) 來形成。

而且，在第一電極墊 35a 與第二電極墊 35b 上方可分別形成第一凸塊 37a 與第二凸塊 37b。第一凸塊 37a 與第

二凸塊 37b 是將多個半導體堆疊 30 電性連接到第二基板 51 的第一引線電極 53a 與第二引線電極 53b 的連接部。第一凸塊 37a 與第二凸塊 37b 將多個半導體堆疊 30 結構上連接到第二基板 51。

第一凸塊 37a 與第二凸塊 37b 可由金或錒料來形成。或者，在以如鎳或鎳合金等剛性金屬 (rigid metal) 形成凸塊之後，在凸塊上方可形成金或錒料。另外，第一凸塊 37a 與第二凸塊 37b 可使用打線接合 (wire bonding) 技術以釘狀凸塊 (stud bump) 來形成。

同時，可在上面有半導體堆疊 30 形成的第一基板 21 上方，形成底膠 40a。底膠 40a 可由熱固性樹脂 (thermosetting resin) 或熱塑性樹脂 (thermoplastic resin) 來形成。另外，底膠 40a 可包括螢光粉與／或填充物。可加入螢光粉來轉換朝半導體堆疊 30 側邊放射的光之波長，且可加入填充物來調整底膠 40a 的熱膨脹係數 (coefficient of thermal expansion) 與彈性模數 (modulus of elasticity)。舉例來說，底膠 40a 可使用旋塗 (spin coating) 或疊層 (lamination) 技術來形成。又例如，底膠 40a 可使用網板印刷 (screen printing) 技術利用擠壓來形成。因而，底膠 40a 可以覆蓋半導體堆疊 30 側邊與頂面的方式來形成。第一凸塊 37a 與第二凸塊 37b 可穿過底膠 40a 並裸露到外面。

在晶圓 20 的製備步驟中可將底膠 40a 固化；然而，本發明不侷限於以上所述。底膠 40a 在晶圓 20 的製備步驟

中也可保持在 B 階 (B-stage) 狀態。之後，在第一凸塊 37a 與第二凸塊 37b 接合到第一引線電極 53a 與第二引線電極 53b 時，可固化 B 階的底膠 40a。

(封裝構件 50 的製備)

參見圖 2，將包括第一引線電極 53a 與第二引線電極 53b 的第二基板 51 製備成封裝構件 50。

第二基板 51 可為印有第一引線電極 53a 與第二引線電極 53b 的印刷電路板 (printed circuit board; PCB)。舉例來說，第二基板 51 可為有機 PCB 板(例如 FR4 PCB 板)、金屬 PCB 板、金屬核心 PCB 板、陶瓷基板、矽基板、氮化鋁基板或碳化矽基板等。

在第二基板為導電基板 (例如，金屬 PCB 板) 的情況下，可經由絕緣層 (未繪示) 使第一引線電極 53a 與第二引線電極 53b 與導電基板絕緣。

第一引線電極 53a 與第二引線電極 53b 在第二基板 51 上方可具有內部端子或接墊，且在第二基板 51 下方可具有外部端子，來連接外部電源。第一引線電極 53a 與第二引線電極 53b 穿過第二基板 51。第一引線電極 53a 與第二引線電極 53b 可填入第二基板 51 的貫穿孔；然而，本發明不侷限於以上所述。第一引線電極 53a 與第二引線電極 53b 也可沿著貫穿孔的側邊來形成。

(晶圓 20 與封裝構件 50 的耦接)

參見圖 3，將第一凸塊 37a 與第二凸塊 37b 分別接合到第一電極墊 53a 與第二電極墊 53b。使用熱壓接合

(thermocompression bonding)、熱音波接合(thermosonic bonding)或回鐸(reflow)等接合技術，可將第一凸塊 37a 與第二凸塊 37b 接合到第一引線電極 53a 與第二引線電極 53b。接合時，可在第二基板 51 上方形成例如金的金屬接墊。另外，在金屬接墊上方也可額外形成鐸膏。

同時，舉例來說，在第一凸塊 37a 與第二凸塊 37b 是經由熱壓接合來接合的情況下，進行金屬接合時可調整熱壓接合製程的溫度分布來降低 B 階底膠 40a 的黏度，以避免 B 階底膠 40a 的流動。之後，當溫度維持或降低時，可進行固化 B 階底膠 40a 的製程。由此可知，底膠 40a 可強化晶圓 20 與封裝構件 50 的耦接。另外，可將填充物加入底膠 40a，使底膠 40a 能減少晶圓 20 與封裝構件 50 之間熱膨脹係數的差異。因此，底膠 40a 可改善 LED 封裝結構上的穩定性與可靠度。

同時，於耦接之後，可經由研磨對第一基板 21 的背面作部份移除，使第一基板 21 變薄。

(波長轉換層 60 的形成)

參見圖 4，在耦接製程完成之後，在第一基板 21 的背面形成波長轉換層 60。波長轉換層 60 可利用螢光粉或內含螢光粉之樹脂的塗裝來形成。舉例來說，可將內含螢光粉之樹脂塗裝在第一基板 21 上方，且可利用擠壓來形成厚度均勻的波長轉換層 60。或者，可將內含螢光粉的波長轉換層，例如，玻璃，附著到第一基板 21。玻璃可使用黏著劑附著到第一基板 21。另外，玻璃也可不經由黏合劑，而

以低溫直接接合 (low-temperature direct bonding) 技術附著到第一基板 21。

(切割製程)

參見圖 5，切割第一基板 21 與第二基板 51。於底膠 40a 形成的同時，底膠 40a 也被切割。第一基板 21 與第二基板 51 可經由劃片 (scribing)、剝裂 (braking)、鋸切 (sawing)、研磨 (grinding) 或雷射 (laser) 來切割。最後，個別 LED 封裝的製造到此完成。

第一基板 21 與第二基板 51 可於同一製程中使用雷射來切割。因此，第一基板 21 與第二基板 51 可形成為具有實質上相同的尺寸；然而，本發明不侷限於以上所述。在切割第一基板 21 之後，也可經由一獨立製程來切割第二基板 51。這時，如圖 5 所繪示，第一基板 21 的尺寸可稍微小於第二基板 51。

同時，內含螢光粉的波長轉換層 60，其螢光粉特質可輕易被外部的濕氣滲透改變。尤其是，在波長轉換層 60 是由矽酮樹脂 (silicone resin) 形成的情況下，必須保護矽酮樹脂與螢光粉免於外部的濕氣滲透。為此，如圖 6 所繪示，防潮塗層 (moisture barrier coating) 70 可以覆蓋波長轉換層 60 的方式來形成。

在切割第一基板 21 之前，防潮塗層 70 可在第一基板 21 上方以覆蓋波長轉換層 60 的方式來形成。之後，防潮塗層 70 可與第一基板 21 一起切割。或者，防潮塗層 70 可在切割第一基板 21 與底膠 40a 之後形成，或在切割第二

基板 51 之後形成。因此，覆蓋波長轉換層 60 與底膠 40a 側邊的防潮塗層 70，可防止外部的濕氣滲透進入 LED 封裝。

舉例來說，防潮塗層 70 可包括氧化矽膜或氮化矽膜。如圖 7 所繪示，防潮塗層 70 可經由交替疊層有機材料層 71 與無機材料層 73 來形成。舉例來說，防潮塗層 70 可使用低溫真空沈積法（low-temperature vacuum deposition），經由交替疊層透明聚合物與如矽（Si）或鋁（Al）等金屬的氧化物或氮化物來形成。防潮塗層 70 可延長濕氣滲透的路徑，以防止外部的濕氣滲透進入波長轉換層 60。

根據此一例示性實施例，與裝設個別晶片之習知製造方法相比，以晶圓等級將多個半導體堆疊 30 裝設在封裝構件 50 的上方，可簡化製程並減少製造費用。另外，在根據本例示性實施例的封裝製程中，必須使用接合接線使引線電極與半導體堆疊電性連接。因此，可避免因接合接線破損或過短所造成的封裝失敗。

雖然在以上說明中，底膠 40a 是在晶圓 20 與封裝構件 50 接合之前，以覆蓋多個半導體堆疊 30 的方式來形成，但並非所有態樣中都需要使用底膠 40a。另外，在晶圓 20 與封裝構件 50 耦接之後，底膠 40a 可使用將底膠材料注入於第一基板 21 與第二基板 51 之間空隙的方式來形成。

圖 8 至圖 12 是根據本發明另一例示性實施例一種 LED 封裝的製造方法所繪示之剖面圖。

參見圖 8，製備接晶圓 20 與封裝構件 50，並使其彼

此互相耦接，如以上參照圖 1 至圖 3 之描述。之後，於第一基板 21 的背面形成表面紋理（surface texture）T。表面紋理 T 可使用溼蝕刻法（wet etching）、電子束微影法（electron beam lithography）或奈米植入法（nano implant）等技術，以蝕刻第一基板 21 的方式來形成。舉例來說，表面紋理 T 可形成為其圖案の間距為數十奈米至幾微米且長寬比為 1 或 1 以上。表面紋理 T 可改善自半導體堆疊 30 所放射之光線的取光效率（light extraction efficiency）。

參見圖 9，切割第一基板 21。可使用鑽石刀或雷射來切割第一基板 21，使其具有倒三角形的截面。因此，如圖 9 所繪示，在切割區域中，第一基板 21 的側邊可形成為傾斜於第一基板 21 的背面之垂直方向。第一基板 21 的傾斜側邊可改善自半導體堆疊 30 所放射之光線的取光效率。

同時，可部份移除切割區域下方的底膠 40a。可將底膠 40a 移除，以使底膠 40a 部分留在晶圓 51 上方；然而，本發明不侷限於以上所述。也可將底膠 40a 移除以使第二基板 51 的表面裸露出來。

參見圖 10，形成覆蓋第一基板 21 的波長轉換層 60a。波長轉換層 60a 可利用內含螢光粉之樹脂來形成。波長轉換層 60a 覆蓋第一基板 21 的背面與側邊，並覆蓋切割區域內所露出之底膠 40a 的側邊。

參見圖 11，切割第二基板 51，以完成個別 LED 封裝的製造。切割區域下方的波長轉換層 60a 與殘留的底膠 40a 也可被切割。

參見圖 12，可額外形成防潮塗層 70 來防止溼氣滲透進入波長轉換層 60a，如以上參照圖 6 之描述。舉例來說，防潮塗層 70 可在移除切割區域下方的波長轉換層 60a 與殘留的底膠 40a 之後形成。防潮塗層 70 可於第二基板 51 的切割之前或之後形成。

根據本例示性實施例，於第一基板 21 的背面形成表面紋理 T 可改善取光效率。另外，切割第一基板 21 以使第一基板 21 的側邊傾斜，可進一步改善取光效率。形成表面紋理 T 與形成傾斜側邊的技術，並不限於本實施例，也可同樣應用於其他實施例。

同時，在本例示性實施例中，由於波長轉換層 60a 是在第一基板 21 與底膠 40a 部份移除之後形成，所以波長轉換層 60a 可形成為覆蓋半導體堆疊 30 的側邊。

圖 13 至圖 16 是根據本發明另一例示性實施例一種 LED 封裝的製造方法所繪示之剖面圖。

參見圖 13，在晶圓 20 與封裝構件 50 耦接之後，於第一基板 21 的背面形成表面紋理 T，並切割第一基板 21 使其側邊傾斜，如以上參照圖 8 與圖 9 之描述。然而，本實施例中，跳過了晶圓製備步驟中形成底膠 40a 的製程，以便與前述之實施例作對比。

參見圖 14，形成覆蓋已切割之第一基板 21 的波長轉換層 60b。另外，波長轉換層 60b 可填入第一基板 21 與第二基板 51 之間的空隙。亦即，底膠 40a 也可使用波長轉換層 60b 來形成。波長轉換層 60b 可利用內含螢光粉之樹脂

來形成。或者，波長轉換層 60b 可使用擠壓方式以均勻厚度在第一基板 21 上方形成。

參見圖 15，切割第二基板 51，以完成個別 LED 封裝的製造。配置於第一基板 21 切割區域中的波長轉換器 60b 也可被切割。

參見圖 16，可額外形成防潮塗層 70 來防止溼氣滲透進入波長轉換層 60b，如以上參照圖 6 之描述。舉例來說，在移除切割區域下方的波長轉換層 60b 之後，防潮塗層 70 可以覆蓋波長轉換層 60b 的方式來形成。防潮塗層 70 可於第二基板 51 切割之前或之後形成。

根據本發明例示性實施例，第一基板上所形成之多個半導體堆疊與第二基板以晶圓等級耦接，並切割第一基板與第二基板來製造 LED 封裝。因此，晶片接合製程可被簡化且工作時間可顯著減少。另外，由於 LED 封裝以晶圓等級來製造，其亦適用於封裝微型化。另外，底膠可改善第一基板與第二基板的接合力。因此，可提供結構上穩定的 LED 封裝。而藉由防潮塗層的形成，可來防止外部的濕氣滲透進入 LED 封裝。

另外，混色光線，特別是白光，則可使用波長轉換層來實現。透過底膠與／或波長轉換層的使用，可對向著半導體堆疊的側邊、底部表面、甚至頂面放射的光線進行波長的轉換。

雖然本發明例示性實施例已連同圖示於上述特定實施例中說明，但須知任何我屬技術領域具有通常知識者，

在不脫離本發明的精神和範疇下，可對本發明作各種修改與變更。因此，上文所揭露之標的應視為例示性，而非限制性，且所附申請專利範圍意欲涵蓋其所屬之範疇內的修改、增強以及其他實施例。

【圖式簡單說明】

為使本發明能更明顯易懂，下文特舉多本發明多個實施例，並配合本說明書所附圖式，作本發明原理之詳細說明如下。

圖 1、圖 2、圖 3、圖 4、圖 5、圖 6 以及圖 7 是根據本發明例示性實施例一種 LED 封裝的製造方法所繪示之剖面圖。

圖 8、圖 9、圖 10、圖 11 以及圖 12 是根據本發明例示性另一實施例一種 LED 封裝的製造方法所繪示之剖面圖。

圖 13、圖 14、圖 15 以及圖 16 是根據本發明例示性另一實施例一種 LED 封裝的製造方法所繪示之剖面圖。

【主要元件符號說明】

20：晶圓

21：第一基板

25：第一導電型半導體層

27：主動層

29：第二導電型半導體層

30：半導體堆疊

31：歐姆接觸層

為第 101102898 號中文專利範圍無對線修正本

修正日期:104年12月16日

- 33：絕緣層
- 35a：第一電極墊
- 35b：第二電極墊
- 36a：第一電極組
- 36b：第二電極組
- 37a：第一凸塊
- 37b：第二凸塊
- 40a：底膠
- 50：封裝構件
- 51：第二基板
- 53a：第一引線電極
- 53b：第二引線電極
- 60、60a、60b：波長轉換層
- 70：防潮塗層
- 71：有機材料層
- 73：無機材料層

七、申請專利範圍：

1. 一種製造發光二極體(LED)封裝的方法，包括：
在第一基板上方形形成多個半導體堆疊，各所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

在所述第一導電型半導體層與所述第二導電型半導體層上方分別形成第一凸塊與第二凸塊；

形成底膠，覆蓋所述半導體堆疊，其中所述第一凸塊與所述第二凸塊穿過所述底膠；

耦接所述半導體堆疊到第二基板，所述第二基板包括對應所述半導體堆疊而排列的第一引線電極與第二引線電極，將所述第一凸塊與所述第二凸塊分別耦接到所述第一引線電極與所述第二引線電極，使所述半導體堆疊耦接到所述第一引線電極與所述第二引線電極；以及

於耦接完成之後，將所述第一基板與所述第二基板切割成多個封裝，其中形成所述底膠的步驟包括：

在所述第一基板上方形形成B階底膠，並覆蓋所述半導體堆疊；

於所述第一凸塊與所述第二凸塊耦接到所述第一引線電極與所述第二引線電極時固化所述B階底膠。

2. 如專利範圍第1項所述之製造LED封裝的方法，其中所述底膠包括螢光粉與填充物至少其中之一。

3. 一種製造發光二極體(LED)封裝的方法，包括：

在第一基板上方形形成多個半導體堆疊，各所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

在所述第一導電型半導體層與所述第二導電型半導體層上方分別形成第一凸塊與第二凸塊；

形成底膠，覆蓋所述半導體堆疊，其中所述第一凸塊與所述第二凸塊穿過所述底膠；

耦接所述半導體堆疊到第二基板，所述第二基板包括對應所述半導體堆疊而排列的第一引線電極與第二引線電極，將所述第一凸塊與所述第二凸塊分別耦接到所述第一引線電極與所述第二引線電極，使所述半導體堆疊耦接到所述第一引線電極與所述第二引線電極；

當耦接完成之後，於所述第一基板的背面形成波長轉換層；以及

於耦接完成之後，將所述第一基板與所述第二基板切割成多個封裝。

4. 如專利範圍第 3 項所述之製造 LED 封裝的方法，其中所述波長轉換層於所述第一基板切割之後形成，並覆蓋所述第一基板的側邊。

5. 如專利範圍第 4 項所述之製造 LED 封裝的方法，更包括：

於所述第一基板切割之後，部份移除配置在切割區域下方的部份所述底膠，

其中形成所述波長轉換層，並覆蓋部份所述底膠移除之後所露出的側邊。

6. 如專利範圍第 5 項所述之製造 LED 封裝的方法，更包括：

形成防潮塗層，覆蓋所述波長轉換層。

7. 如專利範圍第 6 項所述之製造 LED 封裝的方法，其中形成所述防潮塗層，以使所述波長轉換層埋在所述封裝之內。

8. 一種製造發光二極體(LED)封裝的方法，包括：

在第一基板上方形形成多個半導體堆疊，各所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

耦接所述半導體堆疊到第二基板，所述第二基板包括對應所述半導體堆疊而排列的第一引線電極與第二引線電極；

當耦接完成之後，於所述第一基板的背面形成波長轉換層；以及

於耦接完成之後，將所述第一基板與所述第二基板切割成多個封裝。

9. 如申請專利範圍第 8 項所述之製造 LED 封裝的方法，其中所述波長轉換層包括內含螢光粉之玻璃。

10. 如申請專利範圍第 9 項所述之製造 LED 封裝的方法，其中所述玻璃以低溫直接接合法附著到所述第一基

板。

11. 如專利範圍第 8 項所述之製造 LED 封裝的方法，更包括：

形成防潮塗層，覆蓋所述波長轉換層。

12. 如專利範圍第 11 項所述之製造 LED 封裝的方法，其中所述防潮塗層經由交替疊層有機材料層與無機材料層來形成。

13. 如申請專利範圍第 8 項所述之製造 LED 封裝的方法，其中所述波長轉換層，是於所述第一基板切割之後形成。

14. 如申請專利範圍第 13 項所述之製造 LED 封裝的方法，其中所述波長轉換層填入所述半導體堆疊與所述第二基板之間的空隙。

15. 如專利範圍第 14 項所述之製造 LED 封裝的方法，更包括：

以移除配置在所述第一基板的所述切割區域下方的所述波長轉換層之方式，於封裝基底上方切割所述波長轉換層；以及

形成防潮塗裝層，並覆蓋被切割之所述波長轉換層。

16. 一種製造發光二極體(LED)封裝的方法，包括：

在第一基板上方形形成多個半導體堆疊，各所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

耦接所述半導體堆疊到第二基板，所述第二基板包括對應所述半導體堆疊而排列的第一引線電極與第二引線電極；

於第一基板的背面形成表面紋理，以改善取光效率；
以及

於耦接完成之後，將所述第一基板與所述第二基板切割成多個封裝。

17. 一種製造發光二極體(LED)封裝的方法，包括：

在第一基板上方形形成多個半導體堆疊，各所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

耦接所述半導體堆疊到第二基板，所述第二基板包括對應所述半導體堆疊而排列的第一引線電極與第二引線電極；以及

於耦接完成之後，將所述第一基板與所述第二基板切割成多個封裝，其中切割所述第一基板，以使所述第一基板的側邊相對於所述第一基板的背面之垂直方向呈傾斜。

18. 一種發光二極體(LED)封裝，包括：

第一基板；

半導體堆疊，配置於所述第一基板的前面，所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

第二基板，包括第一引線電極與第二引線電極；

多個連接部，將所述半導體堆疊電性連接到所述第一引線電極與所述第二引線電極；

波長轉換層，覆蓋所述第一基板的背面；以及

底膠，配置於所述第一基板與所述第二基板之間，其中所述波長轉換層覆蓋至少部份所述底膠的側邊。

19. 如專利範圍第 18 項所述之 LED 封裝，其中所述底膠包括螢光粉與填充物中至少之一。

20. 如專利範圍第 18 項所述之 LED 封裝，更包括：防潮塗層，覆蓋所述波長轉換層。

21. 如專利範圍第 20 項所述之 LED 封裝，其中所述防潮塗層覆蓋所述底膠的側邊。

22. 一種發光二極體（LED）封裝，包括：

第一基板；

半導體堆疊，配置於所述第一基板的前面，所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

第二基板，包括第一引線電極與第二引線電極；

多個連接部，將所述半導體堆疊電性連接到所述第一引線電極與所述第二引線電極；

波長轉換層，覆蓋所述第一基板的背面；以及

防潮塗層，覆蓋所述波長轉換層。

23. 如專利範圍第 22 項所述之 LED 封裝，其中所述

防潮塗層包括交替疊層的有機材料層與無機材料層。

24. 如申請專利範圍第 22 項所述之 LED 封裝，其中所述波長轉換層填入所述第一基板與所述第二基板之間的空隙。

25. 一種發光二極體（LED）封裝，包括：

第一基板；

半導體堆疊，配置於所述第一基板的前面，所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

第二基板，包括第一引線電極與第二引線電極；

多個連接部，將所述半導體堆疊電性連接到所述第一引線電極與所述第二引線電極；以及

波長轉換層，覆蓋所述第一基板的背面，其中所述波長轉換層包括內含螢光粉之玻璃。

26. 如申請專利範圍第 25 項所述之 LED 封裝，其中所述玻璃直接置在所述第一基板的背面上方。

27. 一種發光二極體（LED）封裝，包括：

第一基板；

半導體堆疊，配置於所述第一基板的前面，所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

第二基板，包括第一引線電極與第二引線電極；

多個連接部，將所述半導體堆疊電性連接到所述第一引線電極與所述第二引線電極；以及

波長轉換層，覆蓋所述第一基板的背面其中所述第一基板的背面為結構化。

28. 一種發光二極體（LED）封裝，包括：

第一基板；

半導體堆疊，配置於所述第一基板的前面，所述半導體堆疊包括第一導電型半導體層、第二導電型半導體層以及主動層，所述主動層配置於所述第一導電型半導體層與所述第二導電型半導體層之間；

第二基板，包括第一引線電極與第二引線電極；

多個連接部，將所述半導體堆疊電性連接到所述第一引線電極與所述第二引線電極；以及

波長轉換層，覆蓋所述第一基板的背面其中所述第一基板的側邊相對於所述第一基板的背面之垂直方向呈傾斜。

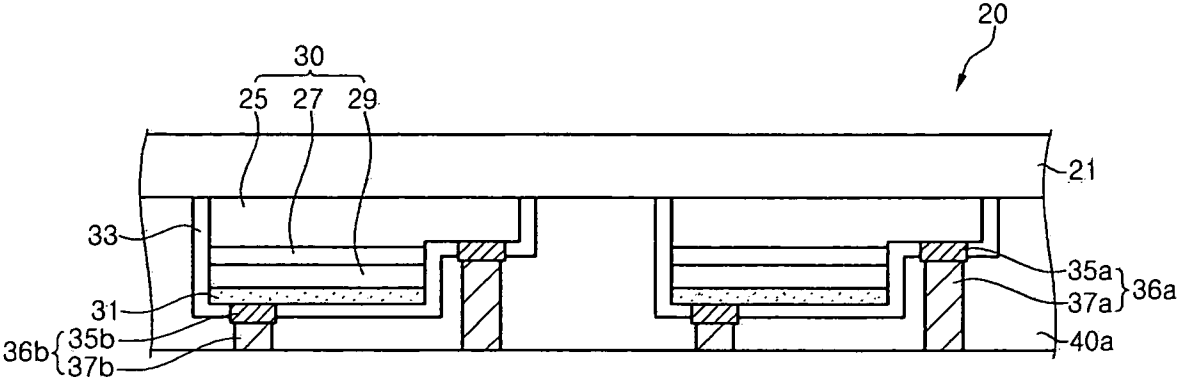


圖 1

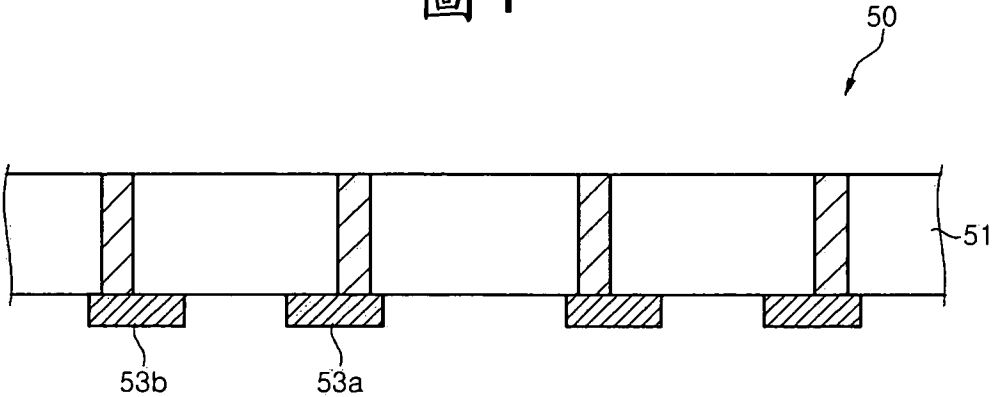


圖 2

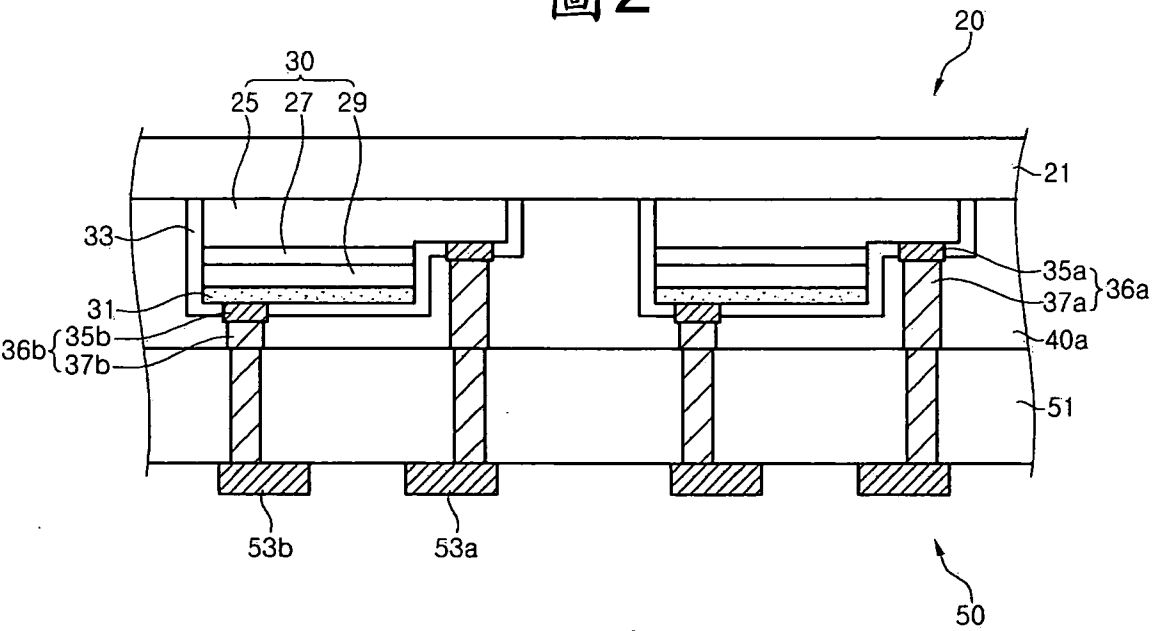


圖 3

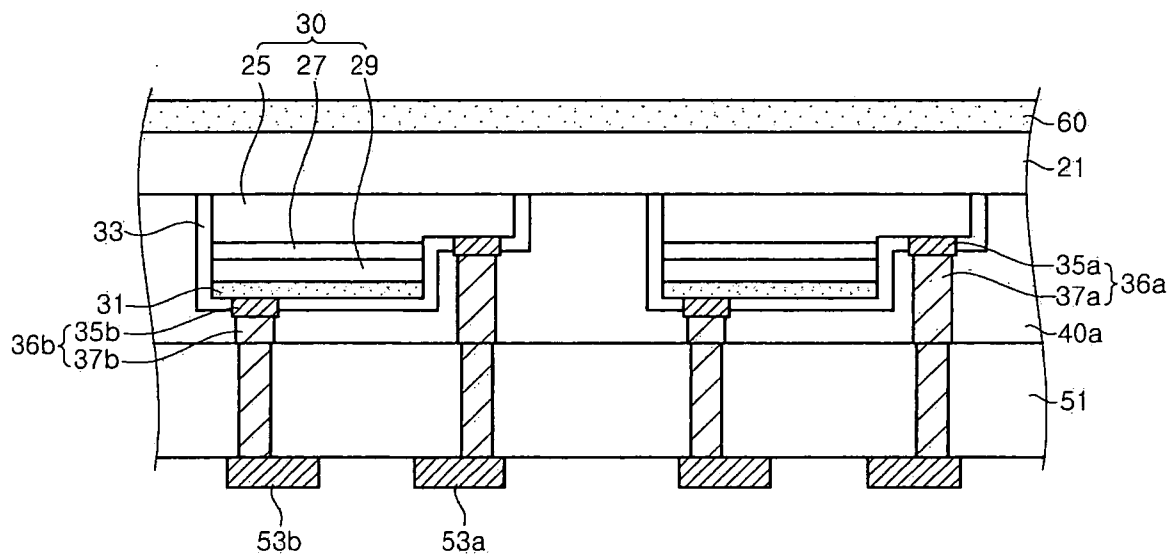


圖4

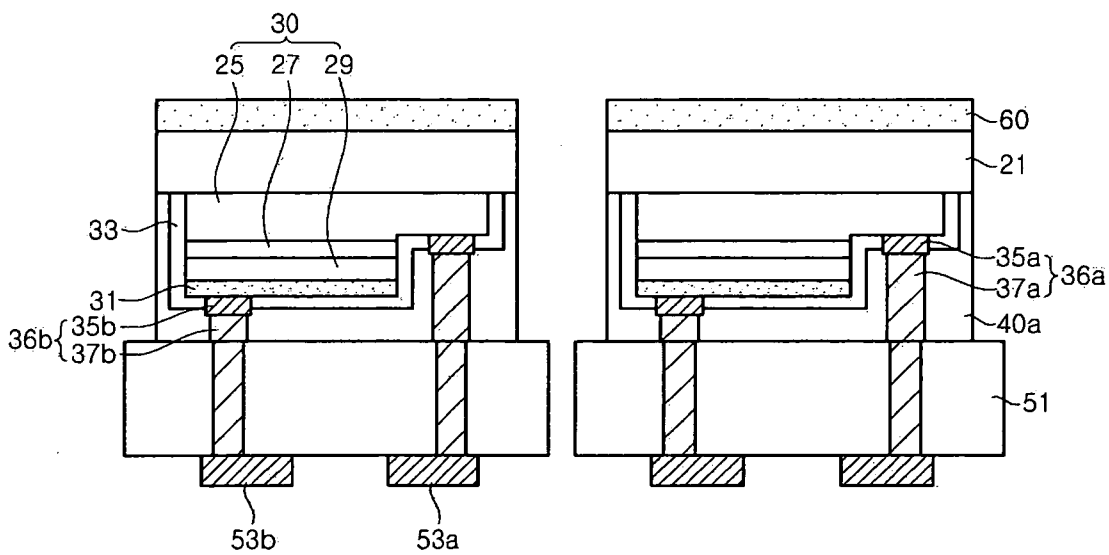


圖5

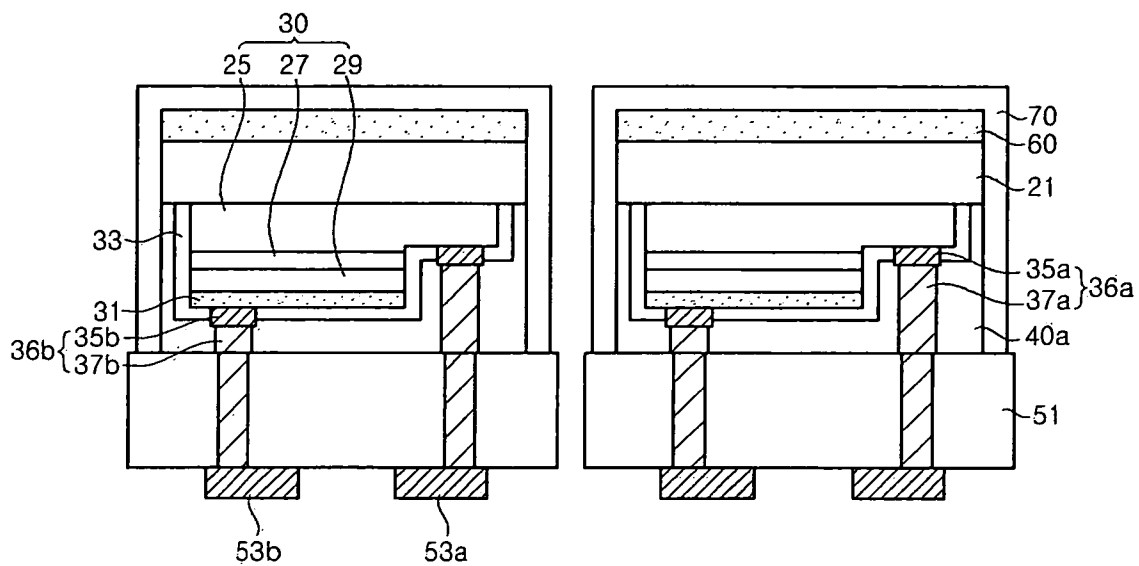


圖 6

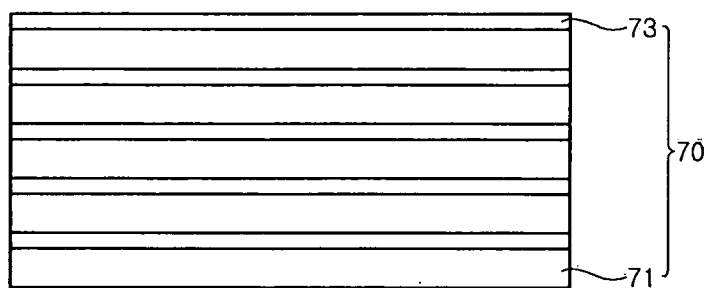


圖 7

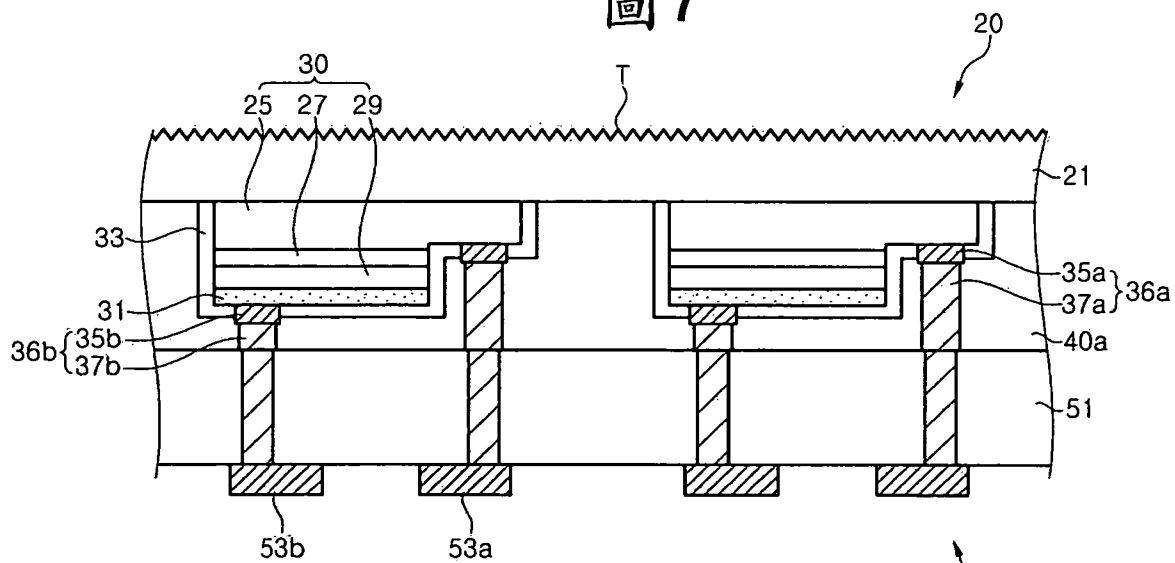


圖 8

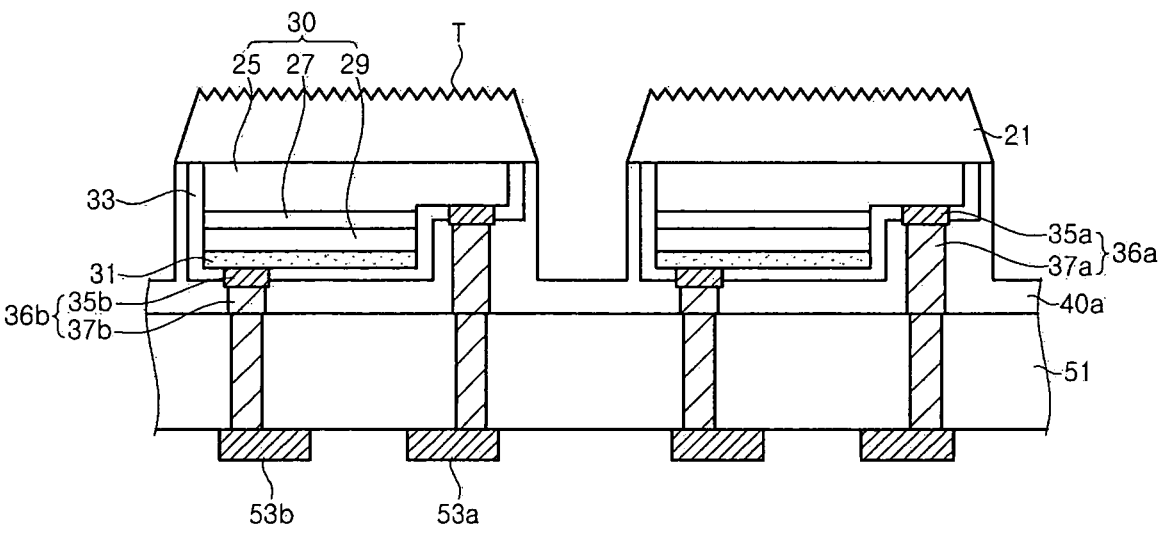


圖9

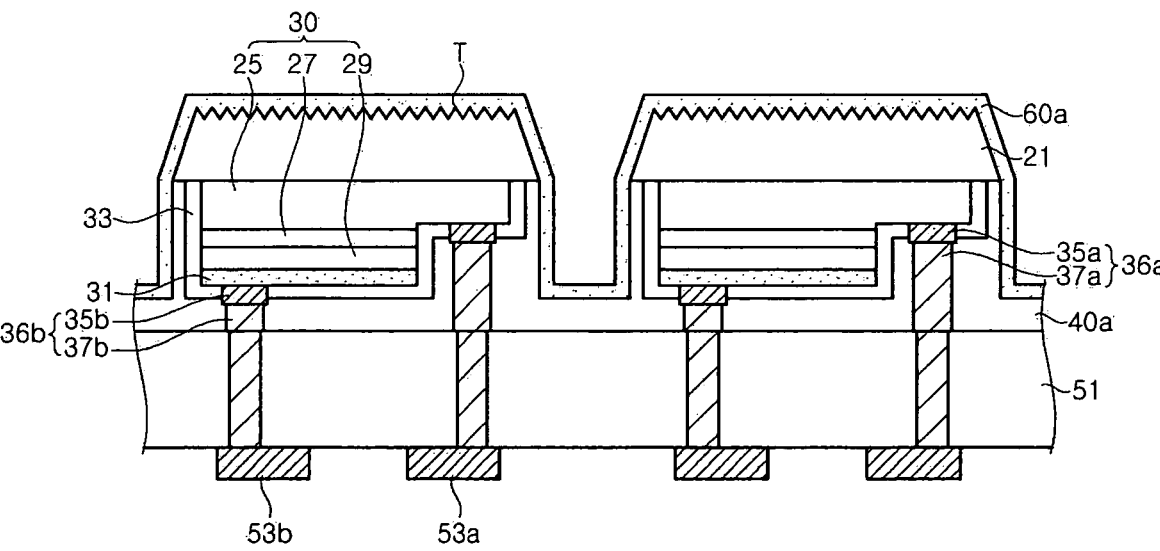


圖10

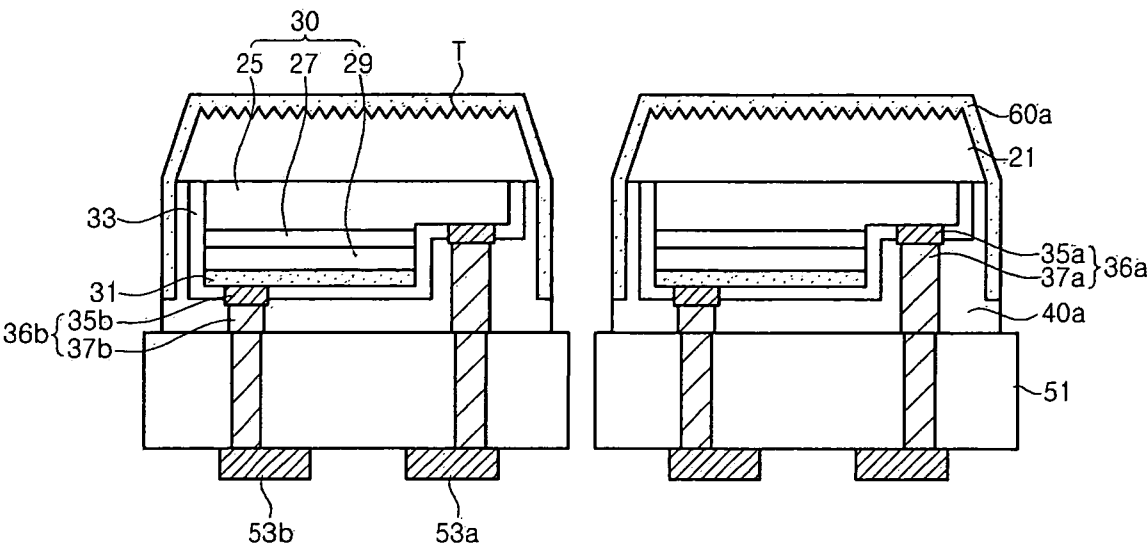


圖 11

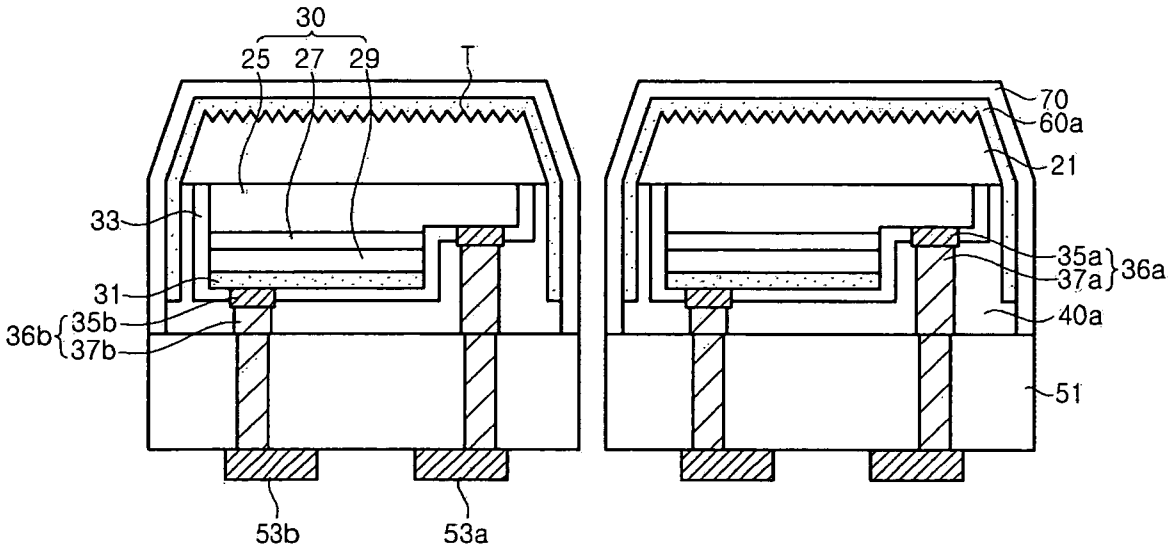


圖 12

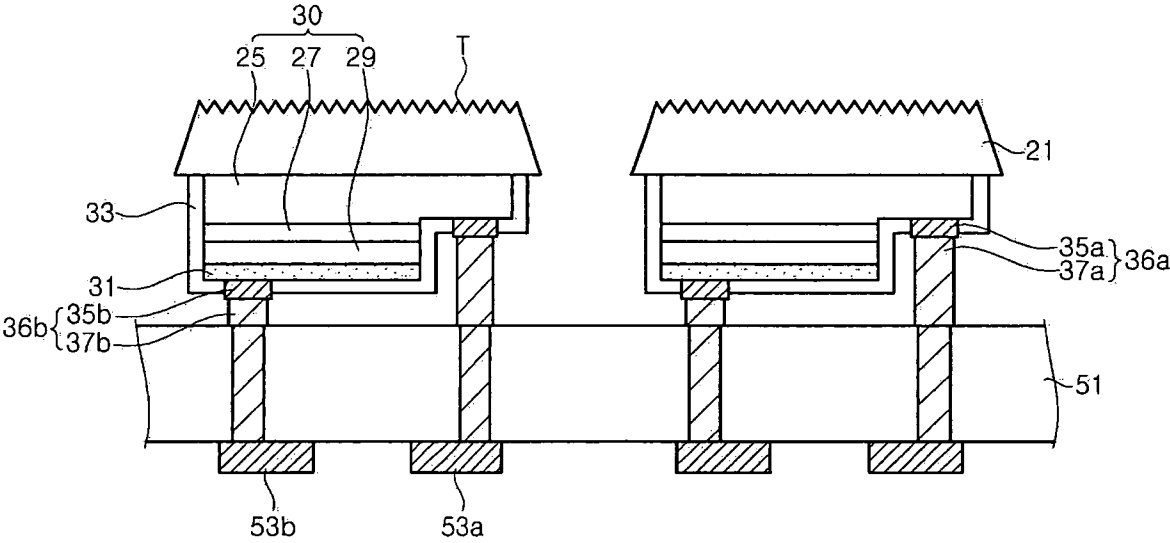


圖 13

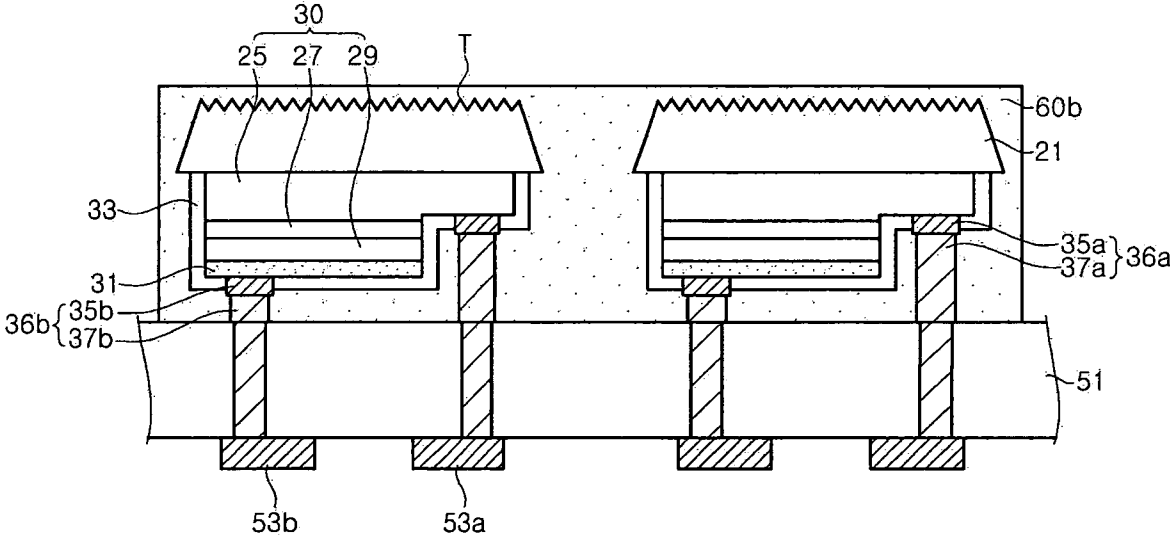


圖 14

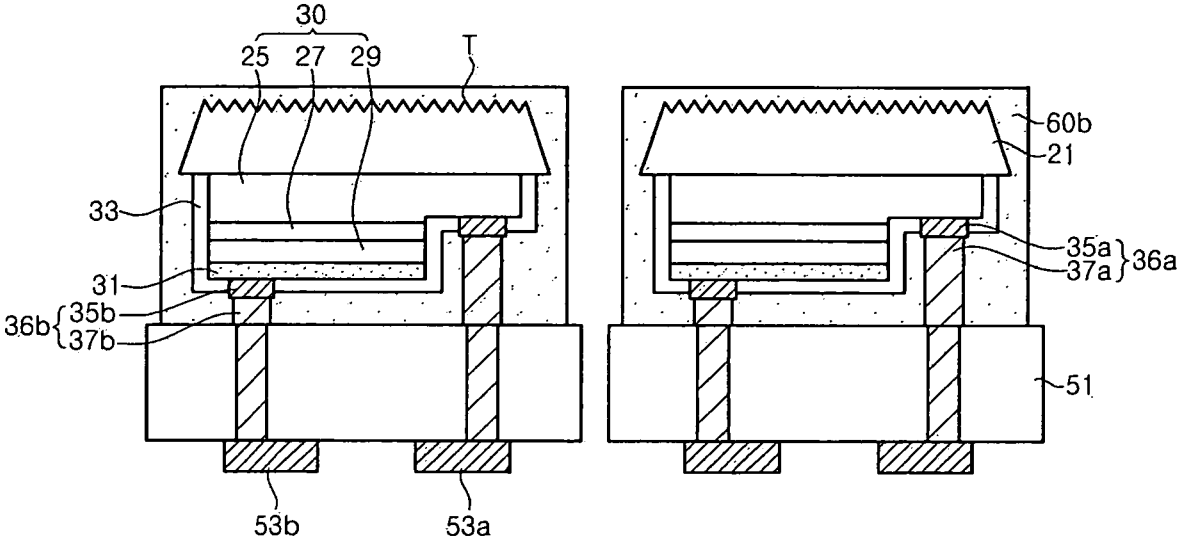


圖 15

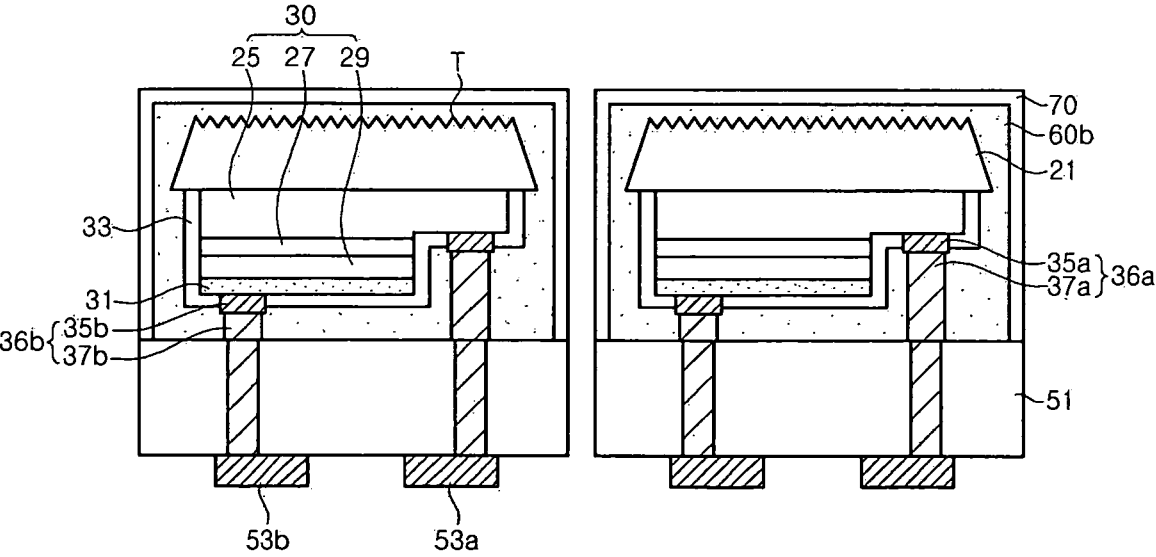


圖 16