(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年7月26日(26.07.2018)

WIPO | PCT

(10) 国際公開番号
WO 2018/135248 A1

(51) 国際特許分類:
H02P 27/06 (2006.01) *H02M 7/48* (2007.01)
B62D 5/04 (2006.01)

(21) 国際出願番号： PCT/JP2017/046507

(22) 国際出願日： 2017年12月26日(26.12.2017)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2017-008405 2017年1月20日(20.01.2017) JP

(71) 出願人: 日 本 電 産 株 式 会 社 (**NIDEC CORPORATION**) [JP/JP]; 〒6018205 京都府京都市南区久世殿城町３３８番地 Kyoto (JP).

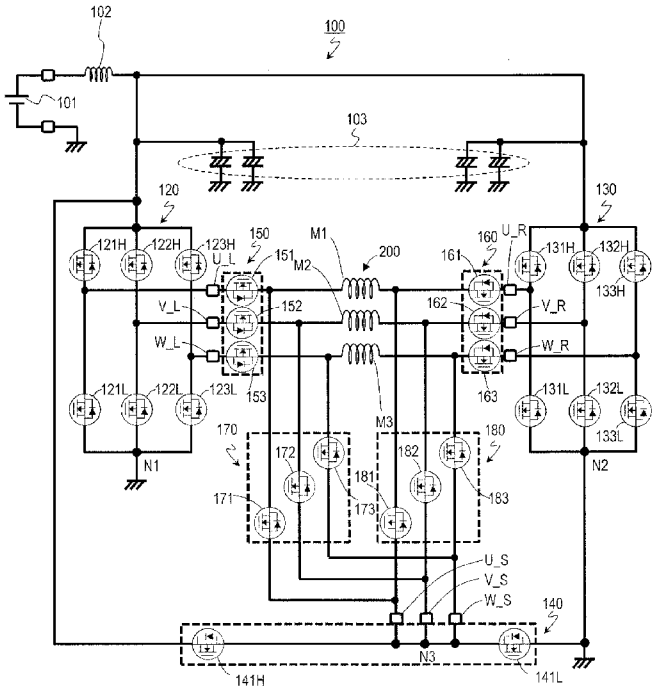
(72) 発明者: 大 橋 弘 光 (**OHASHI Hiromitsu**); 〒6018205 京都府京都市南区久世殿城町３３８番地 日本電産株式会社内 Kyoto (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

WO 2018/135248 A1

(54) **Title:** POWER CONVERSION DEVICE, MOTOR DRIVE UNIT, AND ELECTRIC POWER STEERING DEVICE

(54) 発明の名称： 電力変換装置、モータ駆動ユニットおよび電動パワーステアリング装置



(57) **Abstract:** [Problem] To provide a power conversion device capable of maintaining motor output even if motor control is switched from control during normal time to control during abnormal time. [Solution] A power conversion device 100 has: a first inverter 120 connected to one end of the winding of each phase of a motor 200; a second inverter 130 connected to the other end of the winding of each phase; a first phase separation relay circuit 150 for switching between the connection and non-connection between one end of the winding of each phase and the first inverter; a second

[続葉有]

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告(条約第21条(3))

phase separation relay circuit 160 for switching between the connection and non-connection between the other end of the winding of each phase and the second inverter; a sub-inverter circuit 140 capable of being connected to one end and the other end of the winding of each phase; a third phase separation relay circuit 170 for switching between the connection and non-connection between one end of the winding of each phase and the sub-inverter circuit; and a fourth phase separation relay circuit 180 for switching between the connection and non-connection between the other end of the winding of each phase and the sub-inverter circuit.

(57) 要約:【課題】モータ制御を正常時の制御から異常時の制御に切替えても、モータ出力を維持することが可能な電力変換装置を提供する。【解決手段】電力変換装置１００は、モータ２００の各相の巻線の一端に接続される第１インバータ１２０と、各相の巻線の他端に接続される第２インバータ１３０と、各相の巻線の一端と第１インバータとの接続および非接続を切替える第１相分離リレー回路１５０と、各相の巻線の他端と第２インバータとの接続および非接続を切替える第２相分離リレー回路１６０と、各相の巻線の一端および他端に接続可能であるサブインバータ回路１４０と、各相の巻線の一端とサブインバータ回路との接続および非接続を切替える第３相分離リレー回路１７０と、各相の巻線の他端とサブインバータ回路との接続および非接続を切替える第４相分離リレー回路１８０と、を有する。

明　細　書

発明の名称 ：

電力変換装置、モータ駆動ユニットおよび電動パワーステアリング装置

技術分野

[0001] 本開示は、電力変換装置、モータ駆動ユニットおよび電動パワーステアリング装置に関する。

背景技術

[0002] ブラシレスＤＣモータおよび交流同期モータなどの電動モータ（以下、単に「モータ」と表記する。）は、一般的に三相電流によって駆動される。三相電流の波形を正確に制御するため、ベクトル制御などの複雑な制御技術が用いられる。このような制御技術では、高度な数学的演算が必要であり、マイクロコントローラ（マイコン）などのデジタル演算回路が用いられる。ベクトル制御技術は、モータの負荷変動が大きな用途、例えば、洗濯機、電動アシスト自転車、電動スクータ、電動パワーステアリング装置、電気自動車、産業機器などの分野で活用されている。一方、出力が相対的に小さなモータでは、パルス幅変調（ＰＷＭ）方式などの他のモータ制御方式が採用されている。

[0003] 車載分野においては、自動車用電子制御ユニット（ＥＣＵ：Ｅｌｅｃｔｒｉｃａｌ　Ｃｏｎｔｏｒｌ　Ｕｎｉｔ）が車両に用いられる。ＥＣＵは、マイクロコントローラ、電源、入出力回路、ＡＤコンバータ、負荷駆動回路およびＲＯＭ（Ｒｅａｄ　Ｏｎｌｙ　Ｍｅｍｏｒｙ）などを有する。ＥＣＵを核として電子制御システムが構築される。例えば、ＥＣＵはセンサからの信号を処理してモータなどのアクチュエータを制御する。具体的に説明すると、ＥＣＵはモータの回転速度およびトルクを監視しながら、電力変換装置におけるインバータを制御する。ＥＣＵの制御の下で、電力変換装置はモータに供給する駆動電力を変換する。

[0004] 近年、モータ、電力変換装置およびＥＣＵが一体化された機電一体型モー

タが開発されている。特に車載分野においては、安全性の観点から高い品質保証が要求される。そのため、部品の一部が故障した場合でも安全動作を継続できる冗長設計が取り入れられている。冗長設計の一例として、１つのモータに対して２つの電力変換装置を設けることが検討されている。他の一例として、メインのマイクロコントローラにバックアップ用マイクロコントローラを設けることが検討されている。

[0005] 例えば特許文献１は、制御部と、２つのインバータとを有し、三相モータに供給する電力を変換する電力変換装置を開示している。２つのインバータの各々は電源およびグランド（以下、「ＧＮＤ」と表記する。）に接続される。一方のインバータは、モータの三相の巻線の一端に接続され、他方のインバータは、三相の巻線の他端に接続される。各インバータは、各々がハイサイドスイッチング素子およびローサイドスイッチング素子を含む３つのレグから構成されるブリッジ回路を有する。制御部は、２つのインバータにおけるスイッチング素子の故障を検出した場合、モータ制御を正常時の制御から異常時の制御に切替える。本明細書において、「異常」とは、主としてスイッチング素子の故障を意味する。また、「正常時の制御」は、全てのスイッチング素子が正常な状態における制御を意味し、「異常時の制御」は、あるスイッチング素子に故障が生じた状態における制御を意味する。

[0006] 異常時の制御において、２つのインバータのうちの故障したスイッチング素子を含むインバータ（以下、「故障インバータ」と表記する。）には、スイッチング素子を所定の規則でオンまたはオフすることにより巻線の中性点が構成される。その規則によれば、例えば、ハイサイドスイッチング素子が常時オフとなるオープン故障が発生した場合、インバータのブリッジ回路において、３つのハイサイドスイッチング素子のうちの故障したスイッチング素子以外のものはオフし、かつ、３つのローサイドスイッチング素子はオンする。その場合、中性点はローサイド側に構成される。または、ハイサイドスイッチング素子が常時オンとなるショート故障が発生した場合、インバータのブリッジ回路において、３つのハイサイドスイッチング素子のうちの故

障したスイッチング素子以外のものはオンし、かつ、３つのローサイドスイッチング素子はオフする。その場合、中性点はハイサイド側に構成される。特許文献１の電力変換装置によれば、異常時において、三相の巻線の中性点は、故障インバータの中に構成される。スイッチング素子に故障が生じても、正常な方のインバータを用いてモータ駆動を継続させることができる。

先行技術文献

特許文献

[0007] 特許文献1：特開２０１４－１９２９５０号公報

発明の概要

発明が解決しようとする課題

[0008] 上述した従来の技術では、異常時の制御においてモータ出力のさらなる向上が求められていた。

[0009] 本開示の実施形態は、モータ制御を正常時の制御から異常時の制御に切替えても、モータ出力を維持することが可能な電力変換装置を提供する。

課題を解決するための手段

[0010] 本開示の例示的な電力変換装置は、電源からの電力を、ｎ相（ｎは３以上の整数）の巻線を有するモータに供給する電力に変換する電力変換装置であって、前記モータの各相の巻線の一端に接続される第１インバータと、前記各相の巻線の他端に接続される第２インバータと、前記各相の巻線の一端と前記第１インバータとの接続および非接続を切替える第１相分離リレー回路と、前記各相の巻線の他端と前記第２インバータとの接続および非接続を切替える第２相分離リレー回路と、前記各相の巻線の一端および他端に接続可能であるサブインバータ回路と、前記各相の巻線の一端と前記サブインバータ回路との接続および非接続を切替える第３相分離リレー回路と、前記各相の巻線の他端と前記サブインバータ回路との接続および非接続を切替える第４相分離リレー回路と、を有する。

[0011] 本開示の例示的な他の電力変換装置は、電源からの電力を、ｎ相（ｎは３

以上の整数）の巻線を有するモータに供給する電力に変換する電力変換装置であって、前記モータの各相の巻線の一端に接続される第１インバータと、前記各相の巻線の他端に接続される第２インバータと、前記各相の巻線の一端と前記第１インバータとの接続および非接続を切替える第１相分離リレー回路と、前記各相の巻線の一端に接続可能であるサブインバータ回路と、前記各相の巻線の一端と前記サブインバータ回路との接続および非接続を切替える第２相分離リレー回路と、を有する。

発明の効果

[0012] 本開示の例示的な実施形態によると、モータ制御を正常時の制御から異常時の制御に切替えても、モータ出力を維持することが可能な電力変換装置、当該電力変換装置を有するモータ駆動ユニットおよび当該モータ駆動ユニットを有する電動パワーステアリング装置が提供される。

図面の簡単な説明

[0013] [図1A]図１Ａは、正常時の制御において一相の巻線にモータ電圧Ｖが印加される様子を示す模式図である。

[図1B]図１Ｂは、異常時の制御においてスター結線された３相の巻線にモータ電圧Ｖが印加される様子を示す模式図である。

[図2]図２は、例示的な実施形態１による電力変換装置１００の回路構成を示す回路図である。

[図3]図３は、例示的な実施形態１による第１相分離リレー回路１５０の回路構成を示す回路図である。

[図4]図４は、電力変換装置１００を有するモータ駆動ユニット４００の典型的なブロック構成を示すブロック図である。

[図5]図５は、正常時の三相通電制御に従って電力変換装置１００を制御したときにモータ２００のＵ相、Ｖ相およびW相の各巻線に流れる電流値をプロットして得られる電流波形を例示するグラフである。

[図6]図６は、例示的な実施形態１の変形例による電力変換装置１００Ａの回路構成を示す回路図である。

[図7]図７は、例示的な実施形態１のさらなる変形例による電力変換装置１００Ｂの回路構成を示す回路図である。

[図8]図８は、例示的な実施形態２による電力変換装置１００Ｃの回路構成を示す回路図である。

[図9]図９は、例示的な実施形態３による電力変換装置１００Ｄの回路構成を示す回路図である。

[図10]図１０は、例示的な実施形態４による電動パワーステアリング装置５００の典型的な構成を示す模式図である。

発明を実施するための形態

[0014] 本開示の実施形態を説明する前に、本開示の基礎となった本願発明者の知見を説明する。

[0015] 図１Ａは、正常時の制御において一相の巻線にモータ電圧Ｖが印加される様子を模式的に示す。図１Ｂは、異常時の制御においてスター結線された３相の巻線にモータ電圧Ｖが印加される様子を模式的に示す。

[0016] 特許文献１に開示された電力変換装置において、モータに電圧Ｖを印加することを考える。特許文献１に開示された正常時の制御モードは、第１から第３の制御モードを有する。なお、第３の制御モードは、後述する本開示の三相通電制御に相当する。第３の制御モードにおいて、図１Ａに示されるように一相の巻線には電圧Ｖがそのまま印加される。一方で、異常時の制御において、三相の巻線はスター結線され、スター結線のノードが中性点として機能する。そのノードを中心に１２０°間隔で並ぶ三相の巻線を考える。その場合、図１Ｂに示されるように、一相の巻線に印加される電圧はＶ／（３）$^{1/2}$となる。このように、異常時の制御では、正常時の制御と同じモータ電圧にもかかわらず、一相の巻線に印加される電圧は、正常時のそれと比べ１／（３）$^{1/2}$に低下する。その結果、モータ出力が低下するといった課題が生じる。なお、モータ出力（Ｗ）は、トルク（Ｎ・ｍ）および回転速度（ｒｐｍ）に基づいて求められる。

[0017] 以下、添付の図面を参照しながら、本開示の電力変換装置、モータ駆動ユ

ニットおよび電動パワーステアリング装置の実施形態を詳細に説明する。但し、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするため、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。

[0018] 本願明細書においては、三相（Ｕ相、Ｖ相、Ｗ相）の巻線を有する三相モータに供給する電力を変換する電力変換装置を例にして、本開示の実施形態を説明する。ただし、四相または五相などのｎ相（ｎは４以上の整数）の巻線を有するｎ相モータに供給する電力を変換する電力変換装置も本開示の範疇である。

[0019] （実施形態１）

〔１．１．電力変換装置１００の構造〕

図２は、本実施形態による電力変換装置１００の回路構成を模式的に示す。

[0020] 電力変換装置１００は、第１および第２インバータ１２０、１３０と、サブインバータ回路１４０と、第１から第４相分離リレー回路１５０、１６０、１７０および１８０と、を有する。電力変換装置１００は、モータ２００に接続され、電源１０１からの電力を、三相の巻線を有するモータ２００に供給する電力に変換する。

[0021] モータ２００は、例えば三相交流モータである。モータ２００は、Ｕ相の巻線Ｍ１、Ｖ相の巻線Ｍ２およびＷ相の巻線Ｍ３を有し、第１インバータ１２０と、第２インバータ１３０と、サブインバータ回路１４０と、に接続可能である。具体的に説明すると、第１インバータ１２０はモータ２００の各相の巻線の一端に接続可能であり、第２インバータ１３０は各相の巻線の他端に接続可能である。サブインバータ回路１４０は、各相の巻線の一端および他端に接続可能である。本願明細書において、部品（構成要素）同士の間の「接続」は、主に電気的な接続を意味する。

[0022] 第１インバータ１２０は、Ｕ相、Ｖ相およびＷ相の端子Ｕ＿Ｌ、Ｖ＿Ｌお

よびW__Ｌを有する。第２インバータ１３０は、Ｕ相、Ｖ相およびW相の端子Ｕ__Ｒ、Ｖ__ＲおよびW__Ｒを有する。サブインバータ回路１４０は、第１および第２インバータ１２０、１３０に共通の、Ｕ相、Ｖ相およびW相の端子Ｕ__Ｓ、Ｖ__ＳおよびW__Ｓを有する。

[0023] 第１インバータ１２０の端子Ｕ__Ｌは、Ｕ相の巻線Ｍ１の一端に接続され、端子Ｖ__Ｌは、Ｖ相の巻線Ｍ２の一端に接続され、端子W__Ｌは、W相の巻線Ｍ３の一端に接続される。第１インバータ１２０と同様に、第２インバータ１３０の端子Ｕ__Ｒは、巻線Ｍ１の他端に接続され、端子Ｖ__Ｒは、巻線Ｍ２の他端に接続され、端子W__Ｒは、巻線Ｍ３の他端に接続される。モータ巻線のこのような結線は、いわゆるスター結線およびデルタ結線とは異なる。

[0024] サブインバータ回路１４０の端子Ｕ__Ｓは、Ｕ相の巻線Ｍ１の一端または他端に接続可能であり、端子Ｖ__Ｓは、Ｖ相の巻線Ｍ２の一端または他端に接続可能であり、端子W__Ｓは、W相の巻線Ｍ３の一端または他端に接続可能である。

[0025] 第１インバータ１２０（「ブリッジ回路Ｌ」と表記する場合がある。）は、３個のレグから構成されるブリッジ回路を含む。各レグは、ローサイドスイッチング素子およびハイサイドスイッチング素子を有する。図２に示されるスイッチング素子１２１Ｌ、１２２Ｌおよび１２３Ｌがローサイドスイッチング素子であり、スイッチング素子１２１Ｈ、１２２Ｈおよび１２３Ｈがハイサイドスイッチング素子である。スイッチング素子として、例えば電界効果トランジスタ（典型的にはＭＯＳＦＥＴ）または絶縁ゲートバイポーラトランジスタ（ＩＧＢＴ）などの半導体スイッチ素子を用いることができる。本明細書において、インバータのスイッチング素子としてＦＥＴを用いる例を説明し、以下の説明ではスイッチング素子をＦＥＴと表記する場合がある。例えば、スイッチング素子１２１ＬはＦＥＴ１２１Ｌと表記される。

[0026] 第１インバータ１２０は、各相の巻線Ｍ１、Ｍ２およびＭ３に流れる電流を検出するための電流センサ１９０（図４を参照）として、例えば、各レグ

に設けられたシャント抵抗（不図示）を有する。電流センサ１９０は、シャント抵抗に流れる電流を検出する電流検出回路（不図示）を有する。例えば、シャント抵抗は、各レグにおいてローサイドスイッチング素子およびＧＮＤ側のノードＮ１との間に接続される。シャント抵抗の抵抗値は、例えば０．５ｍΩ～１．０ｍΩ程度である。

[0027] 第１インバータ１２０と同様に、第２インバータ１３０（「ブリッジ回路Ｒ」と表記する場合がある。）は、３個のレグから構成されるブリッジ回路を含む。図２に示されるＦＥＴ１３１Ｌ、１３２Ｌおよび１３３Ｌがローサイドスイッチング素子であり、ＦＥＴ１３１Ｈ、１３２Ｈおよび１３３Ｈがハイサイドスイッチング素子である。また、第２インバータ１３０の各レグは、第１インバータ１２０と同様に、シャント抵抗（不図示）を有する。例えば、シャント抵抗は、各レグにおいてローサイドスイッチング素子およびＧＮＤ側のノードＮ２との間に接続される。第１および第２インバータ１２０、１３０の各ＦＥＴは、例えばマイクロコントローラまたは専用ドライバによって制御され得る。なお、上述したシャント抵抗の配置は一例であり、使用するシャント抵抗の数およびその配置は、製品コストおよび設計仕様などを考慮して適宜決定される。

[0028] 本開示によるサブインバータ回路１４０は、少なくとも１つのレグを有する。本明細書では、少なくとも１つのレグを有する回路を「サブインバータ回路」と呼ぶこととする。本実施形態によるサブインバータ回路１４０は、ハイサイドスイッチング素子１４１Ｈおよびローサイドスイッチング素子１４１Ｌを有するレグを１個有する。そのレグは、シャント抵抗を有していてもよい。

[0029] サブインバータ回路１４０の端子Ｕ＿Ｓ、Ｖ＿ＳおよびＷ＿Ｓは、ハイサイドスイッチング素子１４１Ｈおよびローサイドスイッチング素子１４１Ｌの間のノードＮ３に共通に接続された端子である。

[0030] 第１相分離リレー回路１５０は、各相の巻線の一端と第１インバータ１２０との接続および非接続を切替える３個の第１相分離リレー１５１、１５２

および１５３を有する。第１相分離リレー回路１５０は、各相の巻線の一端と第１インバータ１２０との間に接続される。具体的には、第１相分離リレー１５１は、第１インバータ１２０の端子Ｕ＿ＬとＵ相の巻線Ｍ１の一端との間に接続される。第１相分離リレー１５２は、端子Ｖ＿ＬとＶ相の巻線Ｍ２の一端との間に接続される。第１相分離リレー１５３は、端子Ｗ＿ＬとＷ相の巻線Ｍ３の一端との間に接続される。第１相分離リレー回路１５０は、各相の巻線の一端と第１インバータ１２０との接続および非接続を相毎に切替えることが可能である。

[0031] 第２相分離リレー回路１６０は、各相の巻線の他端と第２インバータ１３０との接続および非接続を切替える３個の第２相分離リレー１６１、１６２および１６３を有する。第２相分離リレー回路１６０は、各相の巻線の他端と第２インバータ１３０との間に接続される。具体的には、第２相分離リレー１６１は、第２インバータ１３０の端子Ｕ＿ＲとＵ相の巻線Ｍ１の他端との間に接続される。第２相分離リレー１６２は、端子Ｖ＿ＲとＶ相の巻線Ｍ２の他端との間に接続される。第２相分離リレー１６３は、端子Ｗ＿ＲとＷ相の巻線Ｍ３の他端との間に接続される。第２相分離リレー回路１６０は、各相の巻線の他端と第２インバータ１３０との接続および非接続を相毎に切替えることが可能である。

[0032] 第３相分離リレー回路１７０は、各相の巻線の一端とサブインバータ回路１４０との接続および非接続を切替える３個の第３相分離リレー１７１、１７２および１７３を有する。第３相分離リレー回路１７０は、各相の巻線の一端とサブインバータ回路１４０との間に接続される。具体的には、第３相分離リレー１７１は、サブインバータ回路１４０の端子Ｕ＿ＳとＵ相の巻線Ｍ１の一端との間に接続される。第１相分離リレー１７２は、端子Ｖ＿ＳとＶ相の巻線Ｍ２の一端との間に接続される。第３相分離リレー１７３は、端子Ｗ＿ＳとＷ相の巻線Ｍ３の一端との間に接続される。第３相分離リレー回路１７０は、各相の巻線の一端とサブインバータ回路１４０との接続および非接続を相毎に切替えることが可能である。

[0033] 第４相分離リレー回路１８０は、各相の巻線の他端とサブインバータ回路１４０との接続および非接続を切替える３個の第４相分離リレー１８１、１８２および１８３を有する。第４相分離リレー回路１８０は、各相の巻線の他端とサブインバータ回路１４０との間に接続される。具体的には、第４相分離リレー１８１は、サブインバータ回路１４０の端子Ｕ＿ＳとＵ相の巻線Ｍ１の他端との間に接続される。第４相分離リレー１８２は、端子Ｖ＿ＳとＶ相の巻線Ｍ２の他端との間に接続される。第４相分離リレー１８３は、端子Ｗ＿ＳとW相の巻線Ｍ３の他端との間に接続される。第４相分離リレー回路１８０は、各相の巻線の他端とサブインバータ回路１４０との接続および非接続を相毎に切替えることが可能である。

[0034] 巻線の一端側に着目すると、第１相分離リレー１５１と第３相分離リレー１７１とは、Ｕ相の巻線Ｍ１の一端で共通に接続され、第１相分離リレー１５２と第３相分離リレー１７２とは、Ｖ相の巻線Ｍ２の一端で共通に接続され、第１相分離リレー１５３と第３相分離リレー１７３とは、W相の巻線Ｍ３の一端で共通に接続される。

[0035] 巻線の他端側に着目すると、第２相分離リレー１６１と第４相分離リレー１８１とは、Ｕ相の巻線Ｍ１の他端で共通に接続され、第２相分離リレー１６２と第４相分離リレー１８２とは、Ｖ相の巻線Ｍ２の他端で共通に接続され、第２相分離リレー１６３と第４相分離リレー１８３とは、W相の巻線Ｍ３の他端で共通に接続される。

[0036] 第１相分離リレー１５１、１５２、１５３、第２相分離リレー１６１、１６２、１６３、第３相分離リレー１７１、１７２、１７３、第４相分離リレー１８１、１８２および１８３のリレーのオンおよびオフは、例えばマイクロコントローラまたは専用ドライバによって制御され得る。これらのリレーとして、例えばＦＥＴまたはＩＧＢＴなどの半導体スイッチ素子を広く用いることができる。また、リレーとして、メカニカルリレーを用いても構わない。本明細書において、これらのリレーとして還流ダイオードを有するＦＥＴを用いる例を説明し、以下の説明では、各リレーをＦＥＴと表記する。例

えば、第１相分離リレー１５１、１５２および１５３は、ＦＥＴ１５１、１５２および１５３とそれぞれ表記される。

[0037] 一例として、第１相分離リレー回路１５０において、３個のＦＥＴ１５１、１５２および１５３は、還流ダイオードが同一方向を向き、かつ、モータ２００に向けて順方向電流が還流ダイオードに流れるよう配置され得る。第２相分離リレー回路１６０において、３個のＦＥＴ１６１、１６２および１６３は、還流ダイオードが同一方向を向き、かつ、モータ２００に向けて順方向電流が還流ダイオードに流れるよう配置され得る。第３相分離リレー回路１７０において、３個のＦＥＴ１７１、１７２および１７３は、還流ダイオードが同一方向を向き、かつ、モータ２００に向けて順方向電流が還流ダイオードに流れるよう配置され得る。第４相分離リレー回路１８０において、３個のＦＥＴ１８１、１８２および１８３は、還流ダイオードが同一方向を向き、かつ、モータ２００に向けて順方向電流が還流ダイオードに流れるよう配置され得る。このようなＦＥＴの配置によると、オフ状態の相分離リレー回路に流れる電流を遮断することができる。

[0038] 図３は、直列に接続された２つのＦＥＴを相毎に有する第１相分離リレー回路１５０の回路構成を模式的に示す。

[0039] 他の一例として、第１相分離リレー回路１５０は、複数の相分離リレーを相毎に有していてもよい。図３に示されるように、例えば、第１相分離リレー回路１５０は、直列に接続された２つＦＥＴを相毎に有し得る。２つのＵ相用ＦＥＴ１５１Ａ、１５１Ｂが配置され、２つのＶ相用ＦＥＴ１５２Ａ、１５２Ｂが配置され、２つのW相用ＦＥＴ１５３Ａ、１５３Ｂが配置される。また、ＦＥＴ１５１Ａ、１５２Ａおよび１５３Ａは、還流ダイオードが同一方向を向き、かつ、第１インバータ１２０に向けて順方向電流が還流ダイオードに流れるよう配置され得る。一方、ＦＥＴ１５１Ｂ、１５２Ｂおよび１５３Ｂは、還流ダイオードが同一方向を向き、かつ、モータ２００に向けて順方向電流が還流ダイオードに流れるよう配置され得る。このようなＦＥＴの配置によると、オフ状態の相分離リレー回路に流れる電流をより確実に

遮断することができる。

[0040] 第２、第３および第４相分離リレー回路１６０、１７０および１８０は、第１相分離リレー回路１５０と同様に、複数の相分離リレーを相毎に有していてもよい。例えば、これらの相分離リレー回路は、直列に接続された２つのＦＥＴを相毎に有し得る。

[0041] 電力変換装置１００は、電源１０１とＧＮＤとに接続される。具体的に説明すると、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０の各々は、電源１０１およびＧＮＤに接続される。第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０に電力が電源１０１から供給される。

[0042] 電源１０１は所定の電源電圧を生成する。電源１０１として、例えば直流電源が用いられる。ただし、電源１０１は、ＡＣ－ＤＣコンバータおよびＤＣ－ＤＣコンバータであってもよいし、バッテリー（蓄電池）であってもよい。例えば、電源１０１は、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０に共通の単一電源であってもよいし、第１インバータ１２０用の第１電源および第２インバータ１３０用の第２電源を有していてもよい。

[0043] 電源１０１と電力変換装置１００との間にコイル１０２が設けられている。コイル１０２は、ノイズフィルタとして機能し、各インバータに供給する電圧波形に含まれる高周波ノイズ、または各インバータで発生する高周波ノイズを電源１０１側に流出させないように平滑化する。また、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０の電源端子には、コンデンサ１０３が接続されている。コンデンサ１０３は、いわゆるバイパスコンデンサであり、電圧リプルを抑制する。コンデンサ１０３は、例えば電解コンデンサであり、容量および使用する個数は設計仕様などによって適宜決定される。

[0044] 〔１．２．モータ駆動ユニット４００の構造〕

図４は、電力変換装置１００を有するモータ駆動ユニット４００の典型的

なブロック構成を模式的に示す。

[0045] モータ駆動ユニット４００は、電力変換装置１００、モータ２００および制御回路３００を有する。

[0046] 制御回路３００は、例えば、電源回路３１０と、角度センサ３２０と、入力回路３３０と、マイクロコントローラ３４０と、駆動回路３５０と、ＲＯＭ３６０とを有する。制御回路３００は、電力変換装置１００に接続され、電力変換装置１００を制御することによりモータ２００を駆動する。例えば、制御回路３００は、目的とするモータトルクおよび回転速度を制御してクローズドループ制御を実現することができる。

[0047] 電源回路３１０は、回路内の各ブロックに必要なＤＣ電圧（例えば３Ｖ、５Ｖ）を生成する。角度センサ３２０は、例えばレゾルバまたはホールＩＣである。角度センサ３２０は、モータ２００のロータの回転角（以下、「回転信号」と表記する。）を検出し、回転信号をマイクロコントローラ３４０に出力する。入力回路３３０は、電流センサ１９０によって検出されたモータ電流値（以下、「実電流値」と表記する。）を受け取って、実電流値のレベルをマイクロコントローラ３４０の入力レベルに必要に応じて変換し、実電流値をマイクロコントローラ３４０に出力する。

[0048] マイクロコントローラ３４０は、電力変換装置１００の第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０における各ＦＥＴのスイッチング動作（ターンオンまたはターンオフ）を制御する。マイクロコントローラ３４０は、実電流値およびロータの回転信号などに従って目標電流値を設定してＰＷＭ信号を生成し、それを駆動回路３５０に出力する。

[0049] 駆動回路３５０は、典型的にはゲートドライバである。駆動回路３５０は、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０における各ＦＥＴのスイッチング動作を制御する制御信号（ゲート制御信号）をＰＷＭ信号に従って生成し、各ＦＥＴのゲートに制御信号を与える。また、駆動回路３５０は、第１から第４相分離リレー回路１５０、１６

０、１７０および１８０における各ＦＥＴのオンまたはオフを制御するゲート制御信号をマイクロコントローラ３４０からの指示に従って生成し、各ＦＥＴのゲートに制御信号を与えることができる。なお、マイクロコントローラ３４０は駆動回路３５０の機能を有していてもよい。マイクロコントローラ３４０および駆動回路３５０は、例えば同一のチップに実装され得る。

[0050] ＲＯＭ３６０は、例えば書き込み可能なメモリ（例えばＰＲＯＭ）、書き換え可能なメモリ（例えばフラッシュメモリ）または読み出し専用のメモリである。ＲＯＭ３６０は、マイクロコントローラ３４０に電力変換装置１００を制御させるための命令群を含む制御プログラムを格納する。例えば、制御プログラムはブート時にＲＡＭ（不図示）に一旦展開される。

[0051] 〔１．３．電力変換装置１００の制御〕

電力変換装置１００には正常時および異常時の制御がある。制御回路３００（主としてマイクロコントローラ３４０）は、電力変換装置１００の制御を正常時の制御から異常時の制御に切替えることが可能である。制御の種類に応じて、第１から第４相分離リレー回路１５０、１６０、１７０および１８０の中の各ＦＥＴのオン・オフ状態が決定される。

[0052] 本実施形態による制御回路３００は、各相の巻線の一端に共通に接続された２つのＦＥＴを択一的に制御し、各相の巻線の他端に共通に接続された２つのＦＥＴを択一的に制御する。具体的に説明すると、制御回路３００は、Ｕ相の巻線Ｍ１の一端に共通に接続された２つのＦＥＴ１５１、１７１のうちの一方をオンして他方をオフする。また、制御回路３００は、Ｕ相の巻線Ｍ１の他端に共通に接続された２つのＦＥＴ１６１、１８１のうちの一方をオンして他方をオフする。制御回路３００は、Ｖ相の巻線Ｍ２およびW相の巻線Ｍ３に接続された残りのＦＥＴのオン・オフを、上記の制御と同様に制御する。

[0053] 例えば、ＦＥＴ１５１がオン状態であり、ＦＥＴ１７１がオフ状態であるとき、Ｕ相の巻線Ｍ１の一端は、第１インバータ１２０に接続される。より詳細には、Ｕ相の巻線Ｍ１の一端は、ＦＥＴ１５１および第１インバータ１

２０の端子Ｕ＿Ｌを介して、第１インバータ１２０のインバータ回路の中のＦＥＴ１２１Ｈおよび１２１Ｌの間のノードに接続される。これに対し、ＦＥＴ１５１がオフ状態であり、ＦＥＴ１７１がオン状態であるとき、Ｕ相の巻線Ｍ１の一端は、サブインバータ回路１４０に接続される。より詳細には、Ｕ相の巻線Ｍ１の一端は、ＦＥＴ１７１およびサブインバータ回路１４０の端子Ｕ＿Ｓを介して、サブインバータ回路１４０のノードＮ３に接続される。

[0054] 各ＦＥＴのオン・オフ状態に応じた、Ｖ相の巻線Ｍ２と、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０と、の接続状態は、上述したＵ相の巻線Ｍ１のそれと同様である。各ＦＥＴのオン・オフ状態に応じた、Ｗ相の巻線Ｍ３と、第１インバータ１２０、第２インバータ１３０およびサブインバータ回路１４０と、の接続状態も、上述したＵ相の巻線Ｍ１のそれと同様である。

[0055] 本明細書において、各相分離リレー回路の中の全てのＦＥＴをオンすることを、「相分離リレー回路をオンする」と称することとする。また、各相分離リレー回路の中の全てのＦＥＴをオフすることを、「相分離リレー回路をオフする」と称することとする。例えば、第１相分離リレー回路１５０をオンするとは、ＦＥＴ１５１、１５２および１５３の全てをオンすることを指し、第１相分離リレー回路１５０をオフするとは、ＦＥＴ１５１、１５２および１５３の全てをオフすることを指す。

[0056] （１．３．１．正常時の制御）

電力変換装置１００の正常時の制御方法の具体例を説明する。上述したとおり、正常とは、第１および第２インバータ１２０、１３０の各ＦＥＴに故障が生じていない状態を指す。

[0057] 正常時において、制御回路３００は、第１および第２相分離リレー回路１５０、１６０をオンし、第３および第４相分離リレー回路１７０、１８０をオフする。これにより、各相の巻線の一端は、第１インバータ１２０に接続され、他端は、第２インバータ１３０に接続される。サブインバータ回路１

４０は、各相の巻線の一端および他端から電気的に切り離される。この接続状態において、制御回路３００は、第１および第２インバータ１２０、１３０の両方を用いて三相通電制御することによってモータ２００を駆動する。具体的に、制御回路３００は、第１インバータ１２０のＦＥＴと第２インバータ１３０のＦＥＴとを互いに逆位相（位相差＝１８０°）でスイッチング制御することにより三相通電制御を行う。例えば、ＦＥＴ１２１Ｌ、１２１Ｈ、１３１Ｌおよび１３１Ｈを含むＨブリッジに着目すると、ＦＥＴ１２１Ｌがオンすると、ＦＥＴ１３１Ｌはオフし、ＦＥＴ１２１Ｌがオフすると、ＦＥＴ１３１Ｌはオンする。これと同様に、ＦＥＴ１２１Ｈがオンすると、ＦＥＴ１３１Ｈはオフし、ＦＥＴ１２１Ｈがオフすると、ＦＥＴ１３１Ｈはオンする。

[0058] 図５は、正常時の三相通電制御に従って電力変換装置１００を制御したときにモータ２００のＵ相、Ｖ相およびW相の各巻線に流れる電流値をプロットして得られる電流波形（正弦波）を例示する。横軸は、モータ電気角（ｄｅｇ）を示し、縦軸は電流値（Ａ）を示す。図５の電流波形において、電気角３０°毎に電流値をプロットしている。I_{pk}は各相の最大電流値（ピーク電流値）を表す。なお、図５に例示した正弦波以外に、例えば矩形波を用いてモータ２００を駆動することは可能である。

[0059] 表１は、図５の正弦波において電気角毎に、各インバータの端子に流れる電流値を示している。表１は、具体的に、第１インバータ１２０（ブリッジ回路Ｌ）の端子Ｕ＿Ｌ、Ｖ＿ＬおよびW＿Ｌに流れる、電気角３０°毎の電流値、および、第２インバータ１３０（ブリッジ回路Ｒ）の端子Ｕ＿Ｒ、Ｖ＿ＲおよびW＿Ｒに流れる、電気角３０°毎の電流値を示している。ここで、ブリッジ回路Ｌに対しては、ブリッジ回路Ｌの端子からブリッジ回路Ｒの端子に流れる電流方向を正の方向と定義する。図５に示される電流の向きはこの定義に従う。また、ブリッジ回路Ｒに対しては、ブリッジ回路Ｒの端子からブリッジ回路Ｌの端子に流れる電流方向を正の方向と定義する。従って、ブリッジ回路Ｌの電流とブリッジ回路Ｒの電流との位相差は１８０°とな

る。表１において、電流値Ｉ$_1$の大きさは〔（３）$^{1/2}$／２〕＊Ｉ$_{pk}$であり、電流値Ｉ$_2$の大きさはＩ$_{pk}$／２である。

[0060] [表1]

		電気角[deg]											
		0 (360)	30	60	90	120	150	180	210	240	270	300	330
ブリッジ回路L	U_L相	0	I_2	I_1	Ipk	I_1	I_2	0	$-I_2$	$-I_1$	-Ipk	$-I_1$	$-I_2$
	V_L相	$-I_1$	-Ipk	$-I_1$	$-I_2$	0	I_2	I_1	Ipk	I_1	I_2	0	$-I_2$
	W_L相	I_1	I_2	0	$-I_2$	$-I_1$	-Ipk	$-I_1$	$-I_2$	0	I_2	I_1	Ipk
ブリッジ回路R	U_R相	0	$-I_2$	$-I_1$	-Ipk	$-I_1$	$-I_2$	0	I_2	I_1	Ipk	I_1	I_2
	V_R相	I_1	Ipk	I_1	I_2	0	$-I_2$	$-I_1$	-Ipk	$-I_1$	$-I_2$	0	I_2
	W_R相	$-I_1$	$-I_2$	0	I_2	I_1	Ipk	I_1	I_2	0	$-I_2$	$-I_1$	-Ipk

[0061] 電気角０°において、Ｕ相の巻線Ｍ１には電流は流れない。Ｖ相の巻線Ｍ２にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れ、Ｗ相の巻線Ｍ３にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_1$の電流が流れる。

[0062] 電気角３０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_{pk}$の電流が流れ、Ｗ相の巻線Ｍ３にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れる。

[0063] 電気角６０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_1$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れる。Ｗ相の巻線Ｍ３には電流は流れない。

[0064] 電気角９０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_{pk}$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_2$の電流が流れ、Ｗ相の巻線Ｍ３にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_2$の電流が流れる。

[0065] 電気角１２０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｌからブリッ

ジ回路Ｒに大きさＩ$_1$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れる。Ｖ相の巻線Ｍ２には電流は流れない。

[0066] 電気角１５０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_{pk}$の電流が流れる。

[0067] 電気角１８０°において、Ｕ相の巻線Ｍ１には電流は流れない。Ｖ相の巻線Ｍ２にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_1$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れる。

[0068] 電気角２１０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_2$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_{pk}$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_2$の電流が流れる。

[0069] 電気角２４０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_1$の電流が流れる。W相の巻線Ｍ３には電流は流れない。

[0070] 電気角２７０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_{pk}$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_2$の電流が流れる。

[0071] 電気角３００°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｒからブリッジ回路Ｌに大きさＩ$_1$の電流が流れ、W相の巻線Ｍ３にはブリッジ回路Ｌからブリッジ回路Ｒに大きさＩ$_1$の電流が流れる。Ｖ相の巻線Ｍ２には電流は流れない。

[0072] 電気角３３０°において、Ｕ相の巻線Ｍ１にはブリッジ回路Ｒからブリッ

ジ回路Ｌに大きさ$Ｉ_{2}$の電流が流れ、Ｖ相の巻線Ｍ２にはブリッジ回路Ｒからブリッジ回路Ｌに大きさ$Ｉ_{2}$の電流が流れ、Ｗ相の巻線Ｍ３にはブリッジ回路Ｌからブリッジ回路Ｒに大きさ$Ｉ_{pk}$の電流が流れる。

[0073] 本実施形態による三相通電制御によれば、電流の向きを考慮した三相の巻線に流れる電流の総和は電気角毎に「０」になる。例えば、制御回路３００は、図５に示される電流波形が得られるＰＷＭ制御によってブリッジ回路ＬおよびＲの各ＦＥＴのスイッチング動作を制御する。

[0074] （１．３．２．異常時の制御）

電力変換装置１００の異常時の制御方法の具体例を説明する。上述したように、異常とは主としてＦＥＴに故障が発生したことを意味する。ＦＥＴの故障には、大きく分けて「オープン故障」と「ショート故障」とがある。「オープン故障」は、ＦＥＴのソース－ドレイン間が開放する故障（換言すると、ソース－ドレイン間の抵抗ｒｄｓがハイインピーダンスになること）を指し、「ショート故障」は、ＦＥＴのソース－ドレイン間が短絡する故障を指す。

[0075] 再び図２を参照する。電力変換装置１００が正常に動作しているとき、通常は、２つのインバータにおける１２個のＦＥＴの中から１つのＦＥＴがランダムに故障するランダム故障が発生すると考えられる。本開示は、主としてランダム故障が発生した場合における電力変換装置１００の制御方法を対象としている。ただし、本開示は、複数のＦＥＴが連鎖的に故障した場合などの電力変換装置１００の制御方法も対象とする。連鎖的な故障とは、例えば１つのレグのハイサイドスイッチング素子およびローサイドスイッチング素子に同時に発生する故障を意味する。

[0076] 電力変換装置１００を長期間使用すると、ランダム故障が起こる可能性がある。なお、ランダム故障は、製造時に発生し得る製造故障とは異なる。２つのインバータにおける複数のＦＥＴのうちの１つでも故障すると、正常時の三相通電制御によるモータ駆動を継続させることはできない。

[0077] 故障検知の一例として、駆動回路３５０は、ＦＥＴのドレイン－ソース間

の電圧Ｖｄｓを監視し、所定の閾値電圧とＶｄｓとを比較することによって、ＦＥＴの故障を検知する。閾値電圧は、例えば外部ＩＣ（不図示）とのデータ通信および外付け部品によって駆動回路３５０に設定される。駆動回路３５０は、マイクロコントローラ３４０のポートと接続され、故障検知信号をマイクロコントローラ３４０に通知する。例えば、駆動回路３５０は、ＦＥＴの故障を検知すると、故障検知信号をアサートする。マイクロコントローラ３４０は、アサートされた故障検知信号を受信すると、駆動回路３５０の内部データを読み出して、２つのインバータにおける複数のＦＥＴの中でどのＦＥＴが故障しているのかを判別する。

[0078] 故障検知の他の一例として、マイクロコントローラ３４０は、モータの実電流値と目標電流値との差に基づいてＦＥＴの故障を検知することも可能である。ただし、故障検知は、これらの手法に限られず、故障検知に関する公知の手法を広く用いることができる。

[0079] マイクロコントローラ３４０は、故障検知信号がアサートされると、電力変換装置１００の制御を正常時の制御から異常時の制御に切替える。例えば、正常時から異常時に制御を切替えるタイミングは、故障検知信号がアサートされてから１０ｍｓｅｃ～３０ｍｓｅｃ程度である。

[0080] 以下、第１インバータ１２０のブリッジ回路ＲにおいてＦＥＴの故障が発生した場合の電力変換装置１００の制御を説明する。当然、第２インバータ１３０のブリッジ回路ＬにおいてＦＥＴの故障が発生した場合も、以下と同様な説明が成立する。

[0081] 制御回路３００は、第１相分離リレー回路１５０において３個のＦＥＴ１５１、１５２および１５３のうちの、故障したＦＥＴを含む（ブリッジ回路Ｒの）レグに接続されたＦＥＴをオフし、他のスイッチング素子をオンし、かつ、第３相分離リレー回路１７０において３個のＦＥＴ１７１、１７２および１７３のうちの、第１相分離リレー回路１５０におけるオフしたＦＥＴと巻線の一端で共通に接続されたＦＥＴをオンし、他のスイッチ素子をオフする。制御回路３００は、さらに、第２相分離リレー回路１６０をオンし、

第４相分離リレー回路１８０をオフする。この制御によると、サブインバータ回路１４０のレグ（ノードＮ３）は、巻線Ｍ１からＭ３の一端および他端の６つのうちの１つと電気的に接続可能である。

[0082] 本明細書では、第１インバータ１２０のブリッジ回路Ｒにおいて、ハイサイドスイッチング素子（ＦＥＴ）１２１Ｈが故障した場合の制御を例示する。なお、他のＦＥＴ１２２Ｈ、１２３Ｈ、１２１Ｌ、１２２Ｌおよび１２３Ｌが故障した場合も、下記に示す手順に基づいて電力変換装置１００の制御を異常時の制御に切替えることができる。

[0083] 制御回路３００は、第１相分離リレー回路１５０においてＦＥＴ１５１、１５２および１５３のうちの、故障したＦＥＴ１２１Ｈを含む（ブリッジ回路Ｒの）レグに接続されたＦＥＴ１５１をオフして、他のＦＥＴ１５２、１５３をオンし、かつ、第３相分離リレー回路１７０においてＦＥＴ１７１、１７２および１７３のうちの、第１相分離リレー回路１５０におけるオフしたＦＥＴ１５１と巻線Ｍ１の一端で共通に接続されたＦＥＴ１７１をオンし、他のＦＥＴ１７２、１７３をオフする。制御回路３００は、さらに、第２相分離リレー回路１６０をオンし、第４相分離リレー回路１８０をオフする。この例によると、サブインバータ回路１４０のレグは、巻線Ｍ１の一端に接続される。

[0084] 上述した制御によると、故障したＦＥＴ１２１Ｈを含むレグは巻線Ｍ１の一端から電気的に切り離され、その代わりにサブインバータ回路１４０のレグが巻線Ｍ１の一端に接続される。このように、ブリッジ回路Ｒにおける故障したＦＥＴ１２１Ｈを含むレグを、サブインバータ回路１４０のレグに置き換えることが可能となる。

[0085] 巻線Ｍ１の一端は、サブインバータ回路１４０のレグに接続され、巻線Ｍ２、Ｍ３の一端は、第１インバータ１２０のレグにそれぞれ接続され、かつ、巻線Ｍ１、Ｍ２およびＭ３の他端は、第２インバータ１３０に接続される。第１インバータ１２０の中の故障したＦＥＴ１２１Ｈを含むレグ以外の２個のレグ、第２インバータ１３０、および、サブインバータ回路１４０の１

個のレグを用いて、正常時と同様に、三相通電制御を継続することが可能となる。

[0086] 第２インバータ１３０のブリッジ回路ＬにおいてＦＥＴの故障が発生した場合、第１インバータ１２０の故障時の制御と同様に、第１から第４相分離リレー回路１５０、１６０、１７０および１８０の各ＦＥＴをオン・オフすることにより、ブリッジ回路Ｌにおける故障したＦＥＴを含むレグを、サブインバータ回路１４０のレグに置き換えることが可能となる。その結果、三相通電制御を継続することが可能となる。

[0087] なお、正常時においても、ブリッジ回路ＲまたはＬの中の１個のレグを、サブインバータ回路１４０のレグに置き換えることにより、三相通電制御を行うことは可能である。

[0088] 本実施形態によると、電力変換装置１００の制御を正常時の制御から異常時の制御に切替えても、三相通電制御を継続することが可能である。その結果、異常時の制御において正常時と同じモータ出力を得ることができる。

[0089] 図６は、本実施形態の変形例による電力変換装置１００Ａの回路構成を模式的に示す。

[0090] 電力変換装置１００Ａにおいて、サブインバータ回路１４０は、２個のレグを有する。各相の巻線の一端のうちの少なくとも１つは、第３相分離リレー回路１７０を介して、サブインバータ回路１４０の２個のレグの一方におけるローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続され、かつ、各相の巻線の一端のうちの残りは、第３相分離リレー回路１７０を介して、サブインバータ回路１４０の２個のレグの他方におけるローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続される。

[0091] 電力変換装置１００Ａにおいて、各相の巻線の他端のうちの少なくとも１つは、第４相分離リレー回路１８０を介して、サブインバータ回路１４０の一方のレグにおけるノードに接続され、かつ、各相の巻線の他端のうちの残りは、第４相分離リレー回路１８０を介して、サブインバータ回路１４０の

他方のレグにおけるノードに接続される。

[0092] このように、各巻線の一端は、サブインバータ回路１４０の２個のレグのいずれかに接続され得る。これと同様に、各巻線の他端は、サブインバータ回路１４０の２個のレグのいずれかに接続され得る。図６には、巻線Ｍ１の両端をサブインバータ回路１４０の一方のレグに接続し、巻線Ｍ２およびＭ３の両端を他方のレグに接続する構成を例示する。ただし、当然、サブインバータ回路１４０の２個のレグと、各巻線の両端との接続例は、これに限られず、選択可能なあらゆる組み合わせであり得る。

[0093] 例えば、第１インバータ１２０のＦＥＴ１２１Ｈおよび第２インバータ１３０のＦＥＴ１３２Ｈが同時に故障したと仮定する。その場合、制御回路３００は、第１相分離リレー回路１５０において、故障したＦＥＴ１２１Ｈを含む（ブリッジ回路Ｒの）レグに接続されたＦＥＴ１５１をオフして、ＦＥＴ１５２、１５３をオンし、かつ、第３相分離リレー回路１７０において、ＦＥＴ１７１をオンし、ＦＥＴ１７２、１７３をオフすることができる。

[0094] 制御回路３００は、さらに、第２相分離リレー回路１６０において、故障したＦＥＴ１３２Ｈを含む（ブリッジ回路Ｌの）レグに接続されたＦＥＴ１６２をオフして、ＦＥＴ１６１、１６３をオンし、かつ、第４相分離リレー回路１８０において、ＦＥＴ１８２をオンし、ＦＥＴ１８１、１８３をオフすることができる。この例によると、サブインバータ回路１４０の一方のレグのノードＮ３は、巻線Ｍ１の一端に接続され、他方のレグのノードＮ４は、巻線Ｍ２の他端に接続される。

[0095] 本変形例によると、ブリッジ回路ＲまたはＬの中の１個のレグを、サブインバータ回路１４０の２個のレグのいずれかに置き換えることにより、三相通電制御を継続することが可能である。さらに、故障したＦＥＴを含むレグが２個存在する場合、それらのレグを、サブインバータ回路１４０の２個のレグに置き換えることにより、三相通電制御を継続することが可能である。

[0096] 図７は、本実施形態のさらなる変形例による電力変換装置１００Ｂの回路構成を模式的に示す。

[0097] 電力変換装置１００Ｂにおいて、サブインバータ回路１４０は、第１インバータ用レグおよび第２インバータ用レグを有する。各相の巻線の一端は、第３相分離リレー回路１７０を介して、サブインバータ回路１４０の第１インバータ用レグ中のノードＮ３に接続され、各相の巻線の他端は、第４相分離リレー回路１８０を介して、サブインバータ回路１４０の第２インバータ用レグ中のノードＮ４に接続される。

[0098] 本変形例によると、ブリッジ回路Ｒの１個のレグを、サブインバータ回路１４０の第１インバータ用レグに置き換え、かつ、ブリッジ回路Ｌの１個のレグを、サブインバータ回路１４０の第２インバータ用レグに置き換えることが可能となる。特に、第１および第２インバータ１２０、１３０のそれぞれに故障したＦＥＴを含むレグが存在する場合、三相通電制御を継続することが可能である。

[0099] （実施形態２）

本実施形態による電力変換装置１００Ｃは、サブインバータ回路１４０が３個のレグを有する点で、実施形態１による電力変換装置１００とは異なる。以下、実施形態１との差異点を主に説明する。

[0100] 図８は、本実施形態による電力変換装置１００Ｃの回路構成を模式的に示す。

[0101] 電力変換装置１００Ｃにおいて、サブインバータ回路１４０は、３個のレグを有する。サブインバータ回路１４０の端子Ｕ＿Ｓは、ＦＥＴ１４１ＨおよびＦＥＴ１４１Ｌの間のノードＮ３に接続され、端子Ｖ＿Ｓは、ＦＥＴ１４２ＨおよびＦＥＴ１４２Ｌの間のノードＮ４に接続され、端子Ｗ＿Ｓは、ＦＥＴ１４３ＨおよびＦＥＴ１４３Ｌの間のノードＮ５に接続される。

[0102] 各相の巻線の一端は、第３相分離リレー回路１７０を介して、サブインバータ回路１４０の３個の端子Ｕ＿Ｓ、Ｖ＿ＳおよびＷ＿Ｓに接続される。各相の巻線の他端は、第４相分離リレー回路１８０を介して、サブインバータ回路１４０の３個の端子Ｕ＿Ｓ、Ｖ＿ＳおよびＷ＿Ｓに接続される。

[0103] 正常時および異常時の制御は、実施形態１で説明した三相通電制御である

。本実施形態によるサブインバータ回路１４０は３個のレグを有するので、第１および第２インバータ１２０、１３０と同様に、「インバータ」と称することができる。つまり、電力変換装置１００Ｃは、第１から第３インバータを有する。この構成によると、２つのインバータうちの１つが故障した場合、故障していないインバータおよびサブインバータ回路１４０を用いて三相通電制御を継続することができる。

[0104] 例えば、第１インバータ１２０が異常のとき、制御回路３００は、第１相分離リレー回路１５０をオフし、第２相分離リレー回路１６０をオンし、第３相分離リレー回路１７０をオンし、第４相分離リレー回路１８０をオフすればよい。これにより、故障インバータをモータ２００から切り離すことができ、第２インバータ１３０およびサブインバータ回路１４０を用いて三相通電制御を継続することができる。第２インバータ１３０が異常のとき、上述した制御と同様に、第１インバータ１２０およびサブインバータ回路１４０を用いて三相通電制御を継続することができる。

[0105] なお、本実施形態による回路構成において、実施形態１と同様に、相分離リレー回路の各ＦＥＴを相毎にオン・オフしてもよい。例えば、ブリッジ回路ＲのＦＥＴ１２１Ｈが故障した場合、制御回路３００は、第１相分離リレー回路１５０においてＦＥＴ１５１をオフし、ＦＥＴ１５２、１５３をオンし、かつ、第３相分離リレー回路１７０においてＦＥＴ１７１をオンし、ＦＥＴ１７２、１７３をオフしても構わない。換言すると、サブインバータ回路１４０の３個のレグのうちの少なくとも１つを用いることにより、異常時において三相通電制御を継続することができる。

[0106] 本実施形態によると、例えば第１インバータ１２０のブリッジ回路Ｒの全てのハイサイドスイッチング素子が故障した場合であっても、ブリッジ回路Ｒ全体をサブインバータ回路１４０に置き換えることにより、三相通電制御を継続することが可能である。

[0107] （実施形態３）

本実施形態による電力変換装置１００Ｄは、モータ２００の第１インバー

タ１２０側にだけ２つの相分離リレー回路を有する点で、実施形態１による電力変換装置１００とは異なる。

[0108] 図９は、本実施形態による電力変換装置１００Ｄの回路構成を模式的に示す。

[0109] 電力変換装置１００Ｄは、モータ２００の第１インバータ１２０側にだけ、つまり、モータ２００の片側にだけ、２つの相分離リレー回路１５０、１７０を有する。

[0110] 本実施形態によると、第１インバータ１２０、つまり、２つのインバータのうち、２つの相分離リレー回路が設けられている方が故障したとき、サブインバータ回路１４０を用いて三相通電制御を継続することができる。

[0111] （実施形態４）

自動車等の車両は一般的に、電動パワーステアリング装置を有する。電動パワーステアリング装置は、運転者がステアリングハンドルを操作することによって発生するステアリング系の操舵トルクを補助するための補助トルクを生成する。補助トルクは、補助トルク機構によって生成され、運転者の操作の負担を軽減することができる。例えば、補助トルク機構は、操舵トルクセンサ、ＥＣＵ、モータおよび減速機構などから構成される。操舵トルクセンサは、ステアリング系における操舵トルクを検出する。ＥＣＵは、操舵トルクセンサの検出信号に基づいて駆動信号を生成する。モータは、駆動信号に基づいて操舵トルクに応じた補助トルクを生成し、減速機構を介してステアリング系に補助トルクを伝達する。

[0112] 本開示のモータ駆動ユニット４００は、電動パワーステアリング装置に好適に利用される。図１０は、本実施形態による電動パワーステアリング装置５００の典型的な構成を模式的に示す。電動パワーステアリング装置５００は、ステアリング系５２０および補助トルク機構５４０を有する。

[0113] ステアリング系５２０は、例えば、ステアリングハンドル５２１、ステアリングシャフト５２２（「ステアリングコラム」とも称される。）、自在軸継手５２３Ａ、５２３Ｂ、回転軸５２４（「ピニオン軸」または「入力軸」

とも称される。）、ラックアンドピニオン機構５２５、ラック軸５２６、左右のボールジョイント５５２Ａ、５５２Ｂ、タイロッド５２７Ａ、５２７Ｂ、ナックル５２８Ａ、５２８Ｂ、および左右の操舵車輪（例えば左右の前輪）５２９Ａ、５２９Ｂから構成され得る。ステアリングハンドル５２１は、ステアリングシャフト５２２と自在軸継手５２３Ａ、５２３Ｂとを介して回転軸５２４に連結される。回転軸５２４にはラックアンドピニオン機構５２５を介してラック軸５２６が連結される。ラックアンドピニオン機構５２５は、回転軸５２４に設けられたピニオン５３１と、ラック軸５２６に設けられたラック５３２とを有する。ラック軸５２６の右端には、ボールジョイント５５２Ａ、タイロッド５２７Ａおよびナックル５２８Ａをこの順番で介して右の操舵車輪５２９Ａが連結される。右側と同様に、ラック軸５２６の左端には、ボールジョイント５５２Ｂ、タイロッド５２７Ｂおよびナックル５２８Ｂをこの順番で介して左の操舵車輪５２９Ｂが連結される。ここで、右側および左側は、座席に座った運転者から見た右側および左側にそれぞれ一致する。

[0114] ステアリング系５２０によれば、運転者がステアリングハンドル５２１を操作することによって操舵トルクが発生し、ラックアンドピニオン機構５２５を介して左右の操舵車輪５２９Ａ、５２９Ｂに伝わる。これにより、運転者は左右の操舵車輪５２９Ａ、５２９Ｂを操作することができる。

[0115] 補助トルク機構５４０は、例えば、操舵トルクセンサ５４１、ＥＣＵ５４２、モータ５４３、減速機構５４４および電力変換装置５４５から構成され得る。補助トルク機構５４０は、ステアリングハンドル５２１から左右の操舵車輪５２９Ａ、５２９Ｂに至るステアリング系５２０に補助トルクを与える。なお、補助トルクは「付加トルク」と称されることがある。

[0116] ＥＣＵ５４２として、本開示による制御回路３００を用いることができ、電力変換装置５４５として、本開示による電力変換装置１００を用いることができる。また、モータ５４３は、本開示におけるモータ２００に相当する。ＥＣＵ５４２、モータ５４３および電力変換装置５４５によって構成する

ことが可能な機電一体型モータとして、本開示によるモータ駆動ユニット４００を好適に用いることができる。

[0117] 操舵トルクセンサ５４１は、ステアリングハンドル５２１によって付与されたステアリング系５２０の操舵トルクを検出する。ＥＣＵ５４２は、操舵トルクセンサ５４１からの検出信号（以下、「トルク信号」と表記する。）に基づいてモータ５４３を駆動するための駆動信号を生成する。モータ５４３は、操舵トルクに応じた補助トルクを駆動信号に基づいて発生する。補助トルクは、減速機構５４４を介してステアリング系５２０の回転軸５２４に伝達される。減速機構５４４は、例えばウォームギヤ機構である。補助トルクはさらに、回転軸５２４からラックアンドピニオン機構５２５に伝達される。

[0118] 電動パワーステアリング装置５００は、補助トルクがステアリング系５２０に付与される箇所によって、ピニオンアシスト型、ラックアシスト型、およびコラムアシスト型等に分類することができる。図１０には、ピニオンアシスト型の電動パワーステアリング装置５００を示す。ただし、電動パワーステアリング装置５００は、ラックアシスト型、コラムアシスト型等にも適用される。

[0119] ＥＣＵ５４２には、トルク信号だけでなく、例えば車速信号も入力され得る。外部機器５６０は例えば車速センサである。または、外部機器５６０は、例えばＣＡＮ（Ｃｏｎｔｒｏｌｌｅｒ Ａｒｅａ Ｎｅｔｗｏｒｋ）等の車内ネットワークで通信可能な他のＥＣＵであってもよい。ＥＣＵ５４２のマイクロコントローラは、トルク信号および車速信号などに基づいてモータ５４３をベクトル制御またはＰＷＭ制御することができる。

[0120] ＥＣＵ５４２は、少なくともトルク信号に基づいて目標電流値を設定する。ＥＣＵ５４２は、車速センサによって検出された車速信号を考慮し、さらに角度センサによって検出されたロータの回転信号を考慮して、目標電流値を設定することが好ましい。ＥＣＵ５４２は、電流センサ（不図示）によって検出された実電流値が目標電流値に一致するように、モータ５４３の駆動信

号、つまり、駆動電流を制御することができる。

[0121] 電動パワーステアリング装置５００によれば、運転者の操舵トルクにモータ５４３の補助トルクを加えた複合トルクを利用してラック軸５２６によって左右の操舵車輪５２９Ａ、５２９Ｂを操作することができる。特に、上述した機電一体型ユニットに、本開示のモータ駆動ユニット４００を利用することにより、部品の品質が向上し、かつ、モータ制御を正常時の制御から異常時の制御に切替えても、モータ出力を維持することが可能なモータ駆動ユニットを有する電動パワーステアリング装置が提供される。

産業上の利用可能性

[0122] 本開示の実施形態は、掃除機、ドライヤ、シーリングファン、洗濯機、冷蔵庫および電動パワーステアリング装置などの、各種モータを有する多様な機器に幅広く利用され得る。

符号の説明

[0123] １００、１００Ａ、１００Ｂ、１００Ｃ、１００Ｄ　：電力変換装置

１０１　：電源

１０２　：コイル

１０３　：コンデンサ

１２０　：第１インバータ

１２１Ｈ、１２２Ｈ、１２３Ｈ　：ハイサイドスイッチング素子（ＦＥＴ）

１２１Ｌ、１２２Ｌ、１２３Ｌ　：ローサイドスイッチング素子（ＦＥＴ）

１３０　：第２インバータ

１３１Ｈ、１３２Ｈ、１３３Ｈ　：ハイサイドスイッチング素子（ＦＥＴ）

１３１Ｌ、１３２Ｌ、１３３Ｌ　：ローサイドスイッチング素子（ＦＥＴ）

１４０　：サブインバータ回路

１５０　　：第１相分離リレー回路

１５１、１５２、１５３　　：第１相分離リレー（ＦＥＴ）

１６０　　：第２相分離リレー回路

１６１、１６２、１６３　　：第２相分離リレー（ＦＥＴ）

１７０　　：第３相分離リレー回路

１７１、１７２、１７３　　：第３相分離リレー（ＦＥＴ）

１８０　　：第４相分離リレー回路

１８１、１８２、１８３　　：第４相分離リレー（ＦＥＴ）

１９０　　：電流センサ

２００　　：電動モータ

３００　　：制御回路

３１０　　：電源回路

３２０　　：角度センサ

３３０　　：入力回路

３４０　　：マイクロコントローラ

３５０　　：駆動回路

３６０　　：ＲＯＭ

４００　　：モータ駆動ユニット

５００　　：電動パワーステアリング装置

請求の範囲

[請求項1] 電源からの電力を、ｎ相（ｎは３以上の整数）の巻線を有するモータに供給する電力に変換する電力変換装置であって

前記モータの各相の巻線の一端に接続される第１インバータと、

前記各相の巻線の他端に接続される第２インバータと、

前記各相の巻線の一端と前記第１インバータとの接続および非接続を切替える第１相分離リレー回路と、

前記各相の巻線の他端と前記第２インバータとの接続および非接続を切替える第２相分離リレー回路と、

前記各相の巻線の一端および他端に接続可能であるサブインバータ回路と、

前記各相の巻線の一端と前記サブインバータ回路との接続および非接続を切替える第３相分離リレー回路と、

前記各相の巻線の他端と前記サブインバータ回路との接続および非接続を切替える第４相分離リレー回路と、

を有する電力変換装置。

[請求項2] 前記第１相分離リレー回路は、前記各相の巻線の一端と前記第１インバータとの接続および非接続を切替えるｎ個のスイッチ素子を有し、

前記第２相分離リレー回路は、前記各相の巻線の他端と前記第２インバータとの接続および非接続を切替えるｎ個のスイッチ素子を有し、

前記第３相分離リレー回路は、前記各相の巻線の一端と前記サブインバータ回路との接続および非接続を切替えるｎ個のスイッチ素子を有し、

前記第４相分離リレー回路は、前記各相の巻線の他端と前記サブインバータ回路との接続および非接続を切替えるｎ個のスイッチ素子を有する、請求項１に記載の電力変換装置。

[請求項3] 前記第１から第４相分離リレー回路の各回路におけるｎ個のスイッチ素子の各々は、還流ダイオードを有する半導体スイッチ素子であり、各回路において、ｎ個の還流ダイオードは同一方向を向く、請求項２に記載の電力変換装置。

[請求項4] 前記第１から第４相分離リレー回路の各回路におけるｎ個のスイッチ素子の各々は、前記モータに向けて順電流が前記還流ダイオードに流れるよう配置される、請求項３に記載の電力変換装置。

[請求項5] 前記第１および第２インバータのブリッジ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有するｎ個のレグを有し、

前記サブインバータ回路は、ローサイドスイッチング素子およびハイサイドスイッチング素子を有する１個のレグを有し、

前記各相の巻線の一端は、前記第１相分離リレー回路を介して、前記第１インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第３相分離リレー回路を介して、前記サブインバータ回路の前記レグ中の前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続され、

前記各相の巻線の他端は、前記第２相分離リレー回路を介して、前記第２インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第４相分離リレー回路を介して、前記サブインバータ回路の前記レグ中の前記ローサイドスイッチング素子およびハイサイドスイッチング素子の前記ノードに接続される、請求項１から４のいずれかに記載の電力変換装置。

[請求項6] 前記第１および第２インバータのブリッジ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有するｎ個のレグを有し、

前記サブインバータ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有する２個のレグを有し、

前記各相の巻線の一端は、前記第１相分離リレー回路を介して、前記第１インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、

前記各相の巻線の一端のうちの少なくとも１つは、前記第３相分離リレー回路を介して、前記サブインバータ回路の前記２個のレグの一方における前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続され、かつ、前記各相の巻線の一端のうちの残りは、前記第３相分離リレー回路を介して、前記サブインバータ回路の前記２個のレグの他方における前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続され、

前記各相の巻線の他端は、前記第２相分離リレー回路を介して、前記第２インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、

前記各相の巻線の他端のうちの少なくとも１つは、前記第４相分離リレー回路を介して、前記サブインバータ回路の前記一方のレグにおける前記ノードに接続され、かつ、前記各相の巻線の他端のうちの残りは、前記第４相分離リレー回路を介して、前記サブインバータ回路の前記他方のレグにおける前記ノードに接続される、請求項１から４のいずれかに記載の電力変換装置。

[請求項7] 前記第１および第２インバータのブリッジ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有するｎ個のレグを有し、

前記サブインバータ回路は、ローサイドスイッチング素子およびハイサイドスイッチング素子を有する第１インバータ用レグ、および、

ローサイドスイッチング素子およびハイサイドスイッチング素子を有する第２インバータ用レグを有し、

前記各相の巻線の一端は、前記第１相分離リレー回路を介して、前記第１インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第３相分離リレー回路を介して、前記サブインバータ回路の前記第１インバータ用レグ中の前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のノードに接続され、

前記各相の巻線の他端は、前記第２相分離リレー回路を介して、前記第２インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第４相分離リレー回路を介して、前記サブインバータ回路の前記第２インバータ用レグ中の前記ローサイドスイッチング素子およびハイサイドスイッチング素子のノードに接続される、請求項１から４のいずれかに記載の電力変換装置。

[請求項8] 前記第１および第２インバータのブリッジ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有するｎ個のレグを有し、

前記サブインバータ回路は、各々がローサイドスイッチング素子およびハイサイドスイッチング素子を有するｎ個のレグを有し、

前記各相の巻線の一端は、前記第１相分離リレー回路を介して、前記第１インバータのブリッジ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第３相分離リレー回路を介して、前記サブインバータ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、

前記各相の巻線の他端は、前記第２相分離リレー回路を介して、前記第２インバータのブリッジ回路中の、前記ローサイドスイッチング

素子およびハイサイドスイッチング素子の間のｎ個のノードに接続され、かつ、前記第４相分離リレー回路を介して、前記サブインバータ回路中の、前記ローサイドスイッチング素子およびハイサイドスイッチング素子の間の前記ｎ個のノードに接続される、請求項１から４のいずれかに記載の電力変換装置。

[請求項9] 正常駆動時において、前記第１および第２相分離リレー回路はオンし、前記第３および第４相分離リレー回路はオフする、請求項１から８のいずれかに記載の電力変換装置。

[請求項10] 前記第１インバータが異常のとき、前記第１相分離リレー回路はオフし、前記第２相分離リレー回路はオンし、前記第３相分離リレー回路はオンし、前記第４相分離リレー回路はオフする、請求項８に記載の電力変換装置。

[請求項11] 前記第２インバータが異常のとき、前記第１相分離リレー回路はオンし、前記第２相分離リレー回路はオフし、前記第３相分離リレー回路はオフし、前記第４相分離リレー回路はオンする、請求項８に記載の電力変換装置。

[請求項12] 前記第１および第２インバータのうちの故障していないインバータと、前記サブインバータ回路と、を用いて電力変換を行う、請求項１０または１１に記載の電力変換装置。

[請求項13] 前記第１インバータのブリッジ回路が故障したスイッチング素子を含む場合、

前記第１相分離リレー回路においてｎ個のスイッチ素子のうちの、故障したスイッチング素子を含むレグに接続されたスイッチ素子はオフし、ｎ－１個の他のスイッチング素子はオンし、

前記第２相分離リレー回路はオンし、

前記第３相分離リレー回路においてｎ個のスイッチ素子のうちの、前記第１相分離リレー回路におけるオフしたスイッチ素子と巻線の一端で共通に接続されたスイッチ素子はオンし、

ｎ－１個の他のスイッチ素子はオフし、

前記第４相分離リレー回路はオフする、請求項５から７のいずれかに記載の電力変換装置。

[請求項14] 前記第２インバータのブリッジ回路が故障したスイッチング素子を含む場合、

前記第１相分離リレー回路はオンし、

前記第２相分離リレー回路においてｎ個のスイッチ素子のうちの、故障したスイッチング素子を含むレグに接続されたスイッチ素子はオフし、

ｎ－１個の他のスイッチング素子はオンし、

前記第３相分離リレー回路はオフし、

前記第４相分離リレー回路においてｎ個のスイッチ素子のうちの、前記第２相分離リレー回路におけるオフしたスイッチ素子と巻線の他端で共通に接続されたスイッチ素子はオンし、

ｎ－１個の他のスイッチ素子はオフする、請求項５から７のいずれかに記載の電力変換装置。

[請求項15] 前記第１インバータのブリッジ回路における故障したスイッチング素子を含むレグを、前記サブインバータ回路のレグに置き換えることによって、前記第１、第２インバータおよび前記サブインバータ回路を用いて電力変換を行う、請求項１３に記載の電力変換装置。

[請求項16] 前記第２インバータのブリッジ回路における故障したスイッチング素子を含むレグを、前記サブインバータ回路のレグに置き換えることによって、前記第１、第２インバータおよび前記サブインバータ回路を用いて電力変換を行う、請求項１４に記載の電力変換装置。

[請求項17] 前記電源は単一の電源である、請求項１から１６のいずれかに記載の電力変換装置。

[請求項18] 前記モータと、

請求項１から１７のいずれかに記載の電力変換装置と、

前記電力変換装置を制御する制御回路と、

を有するモータ駆動ユニット。

[請求項19] 請求項１８に記載のモータ駆動ユニットを有する電動パワーステアリング装置。

[請求項20] 電源からの電力を、ｎ相（ｎは３以上の整数）の巻線を有するモータに供給する電力に変換する電力変換装置であって、

前記モータの各相の巻線の一端に接続される第１インバータと、

前記各相の巻線の他端に接続される第２インバータと、

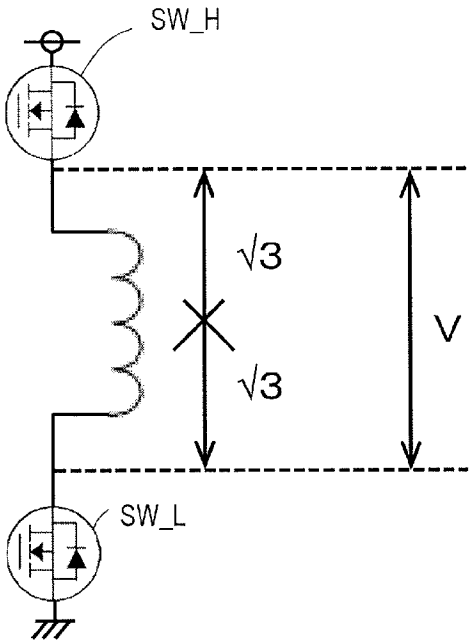
前記各相の巻線の一端と前記第１インバータとの接続および非接続を切替える第１相分離リレー回路と、

前記各相の巻線の一端に接続可能であるサブインバータ回路と、

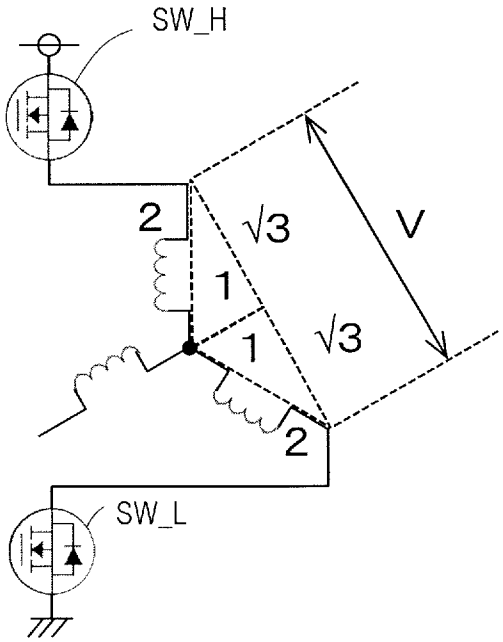
前記各相の巻線の一端と前記サブインバータ回路との接続および非接続を切替える第２相分離リレー回路と、

を有する電力変換装置。

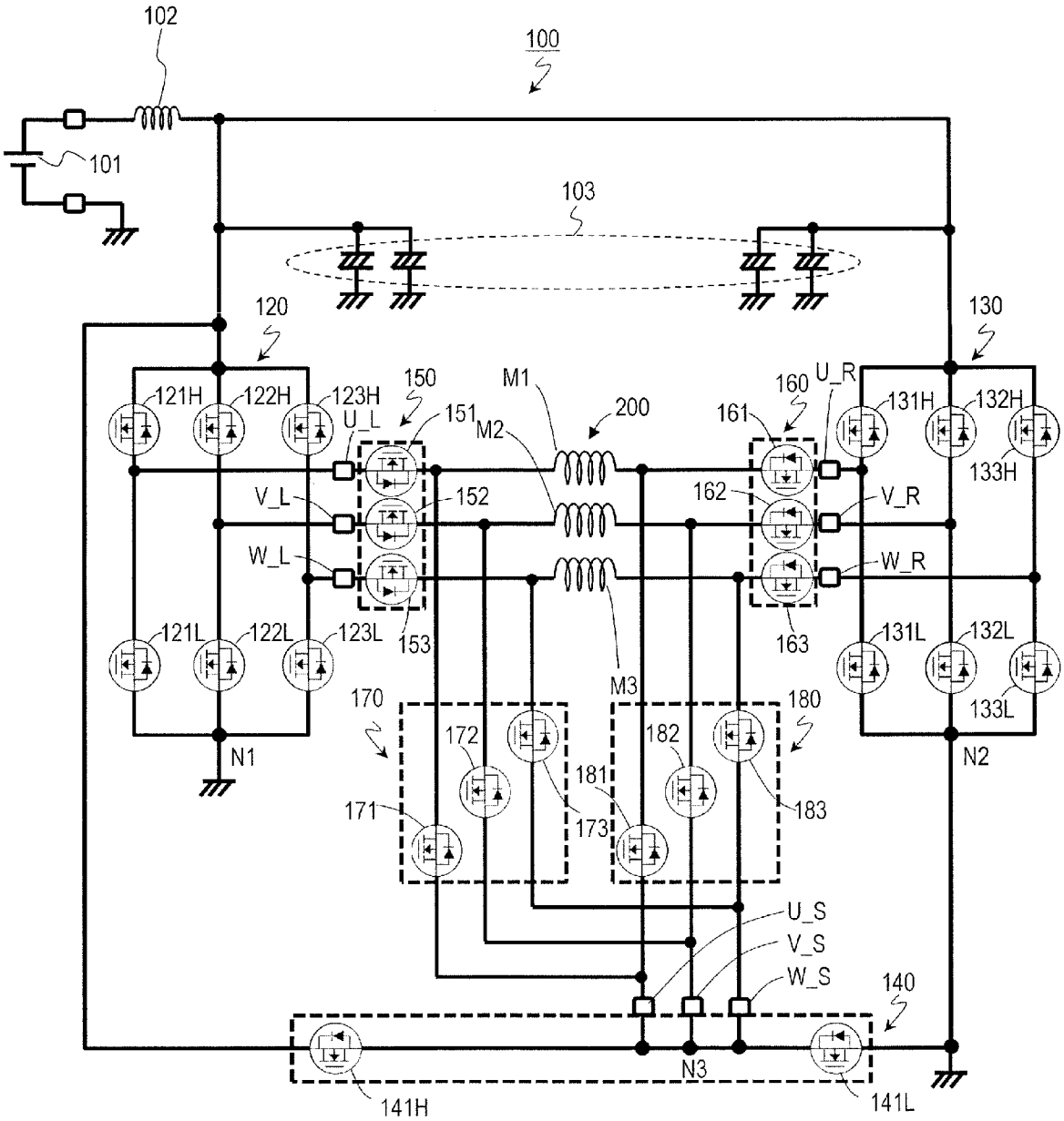
[図1A]



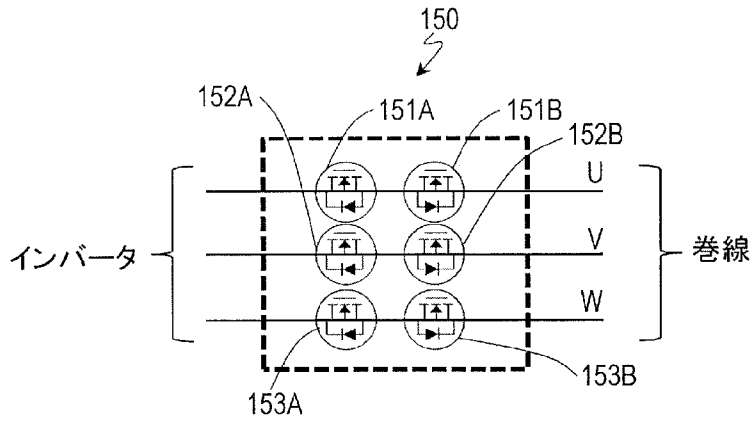
[図1B]



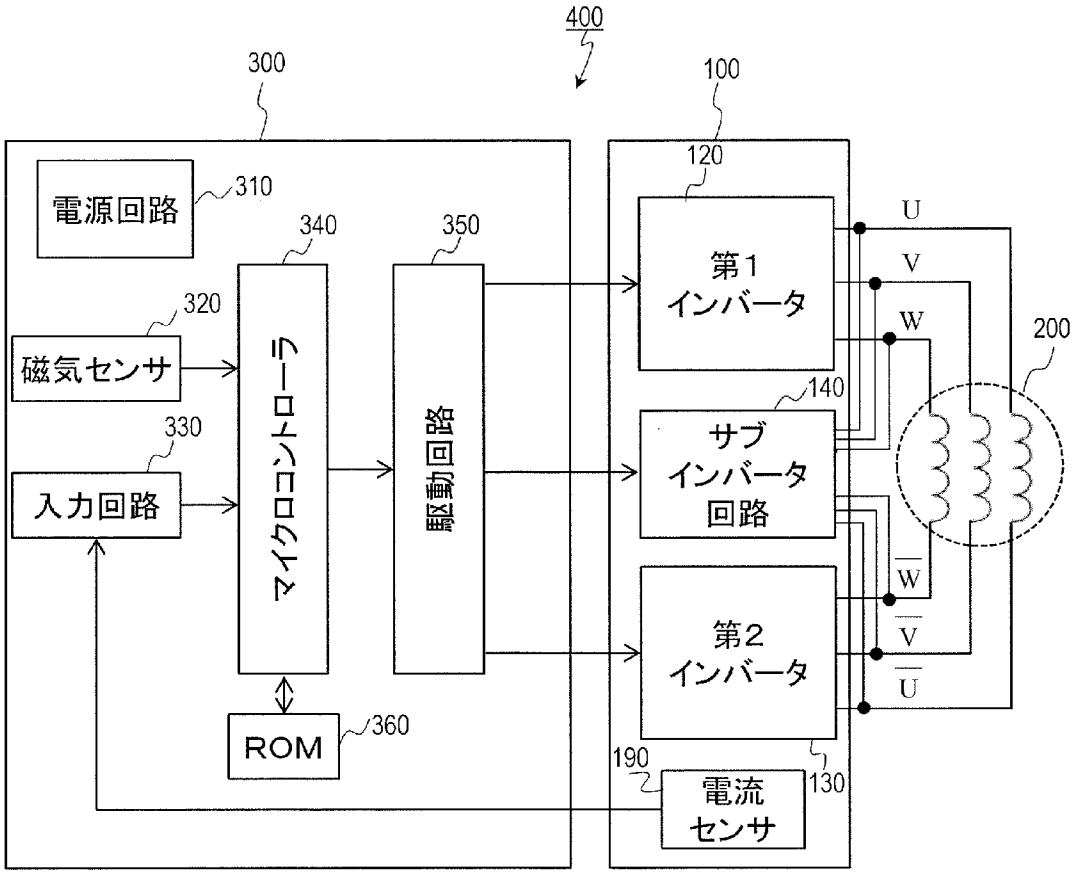
[図2]


102
100
101
103
120
130
121H
122H
123H
150
151
M1
M2
200
U_L
V_L
W_L
152
153
160
161
162
U_R
V_R
W_R
163
131H
132H
133H
121L
122L
123L
131L
132L
133L
M3
170
171
172
173
180
181
182
183
N1
N2
U_S
V_S
W_S
140
N3
141H
141L

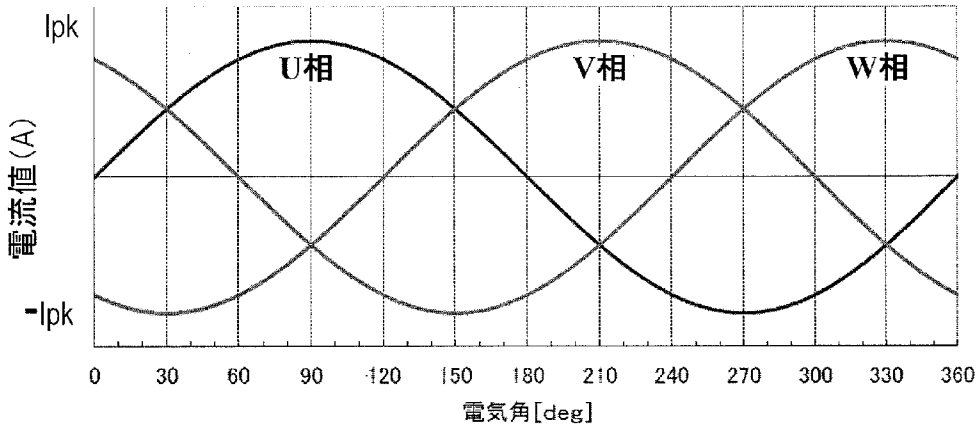
[図3]


150
152A
151A
151B
152B
U
V
W
インバータ
巻線
153A
153B

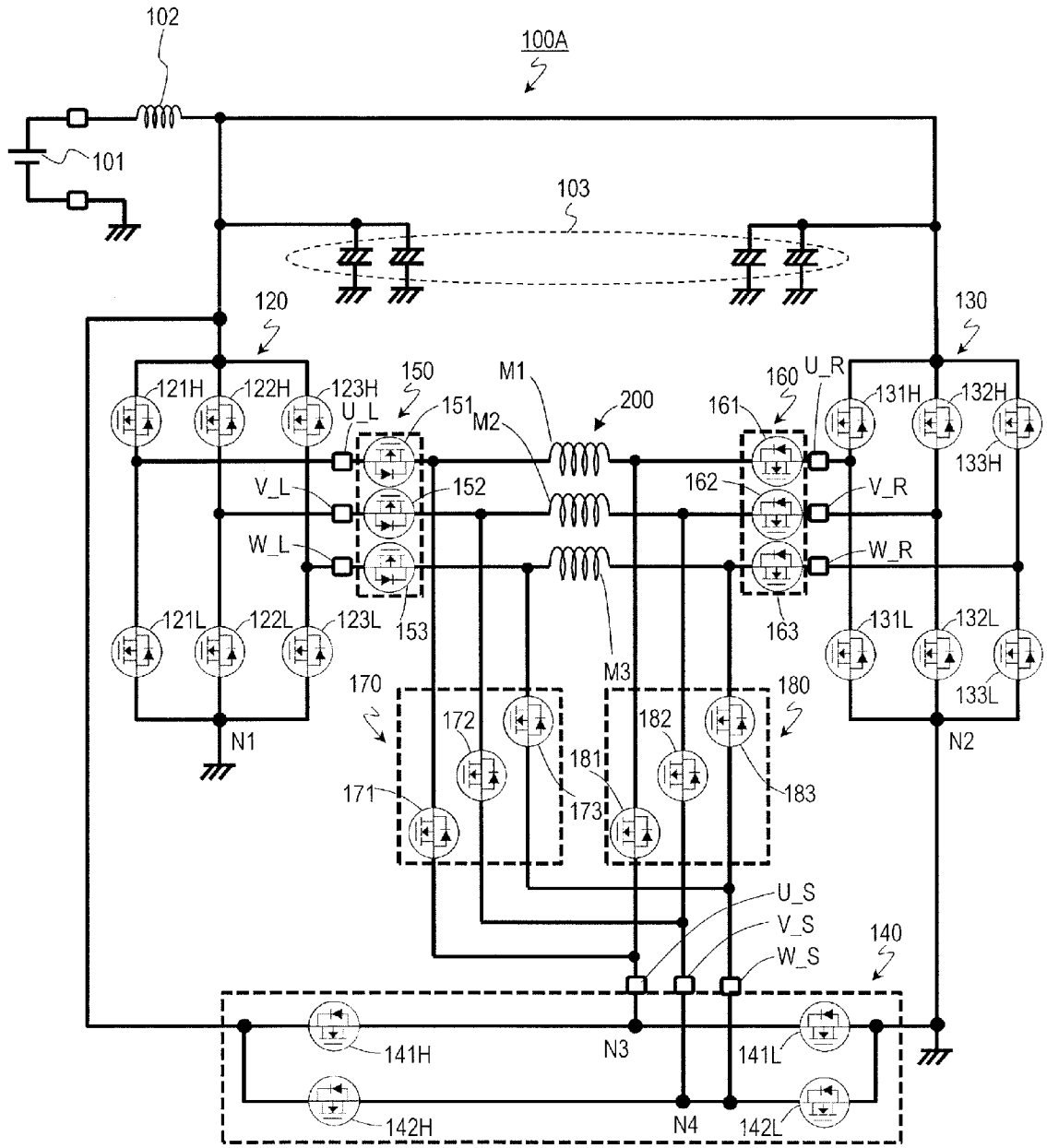
[図4]


400
300
100
120
電源回路
310
340
350
320
磁気センサ
マイクロコントローラ
駆動回路
330
入力回路
第1
インバータ
U
V
W
200
140
サブ
インバータ
回路
W
第2
インバータ
V
U
ROM
360
190
電流
センサ
130

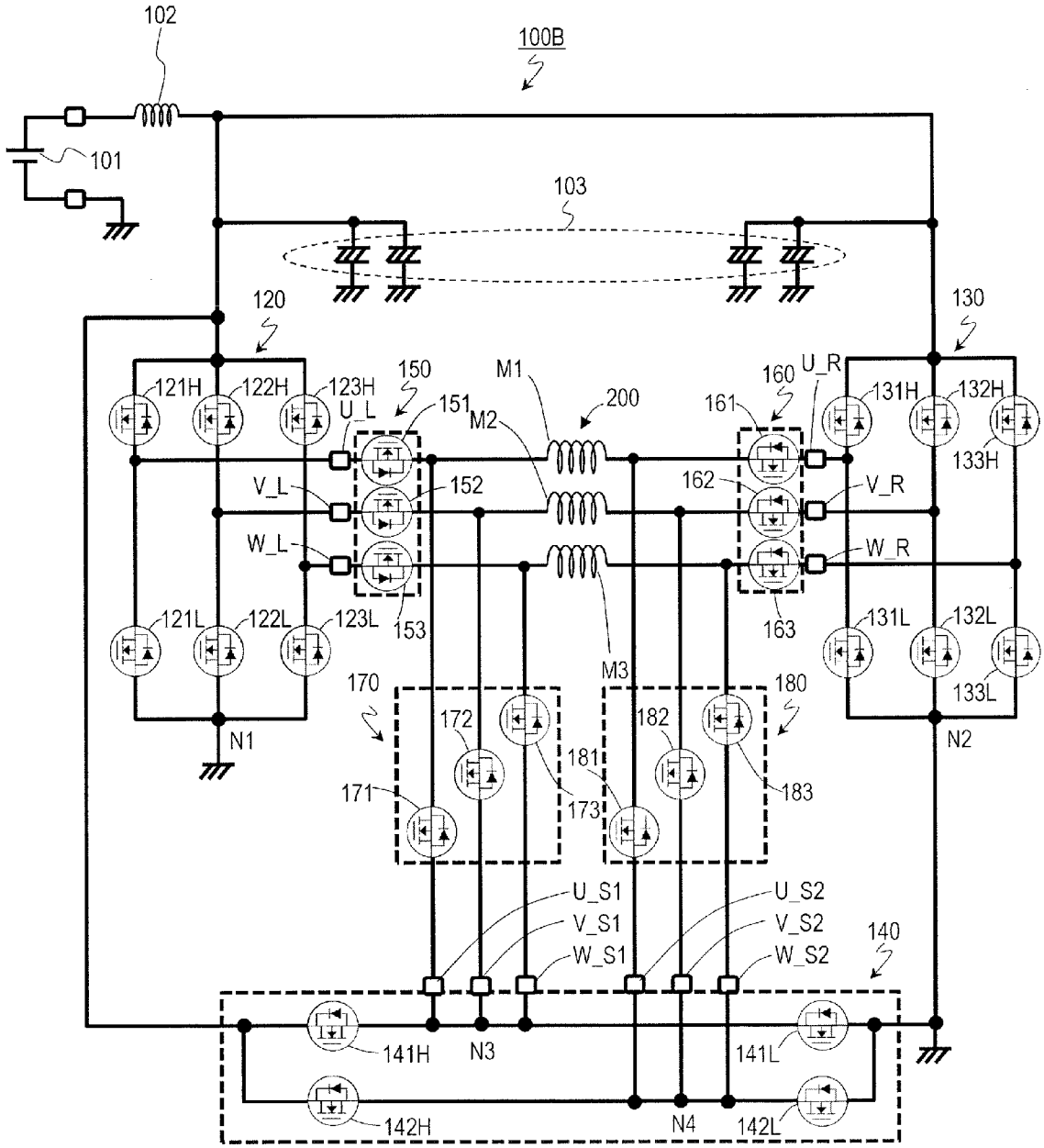
[図5]


Ipk
-Ipk
電流値(A)
U相
V相
W相
0
30
60
90
120
150
180
210
240
270
300
330
360
電気角[deg]

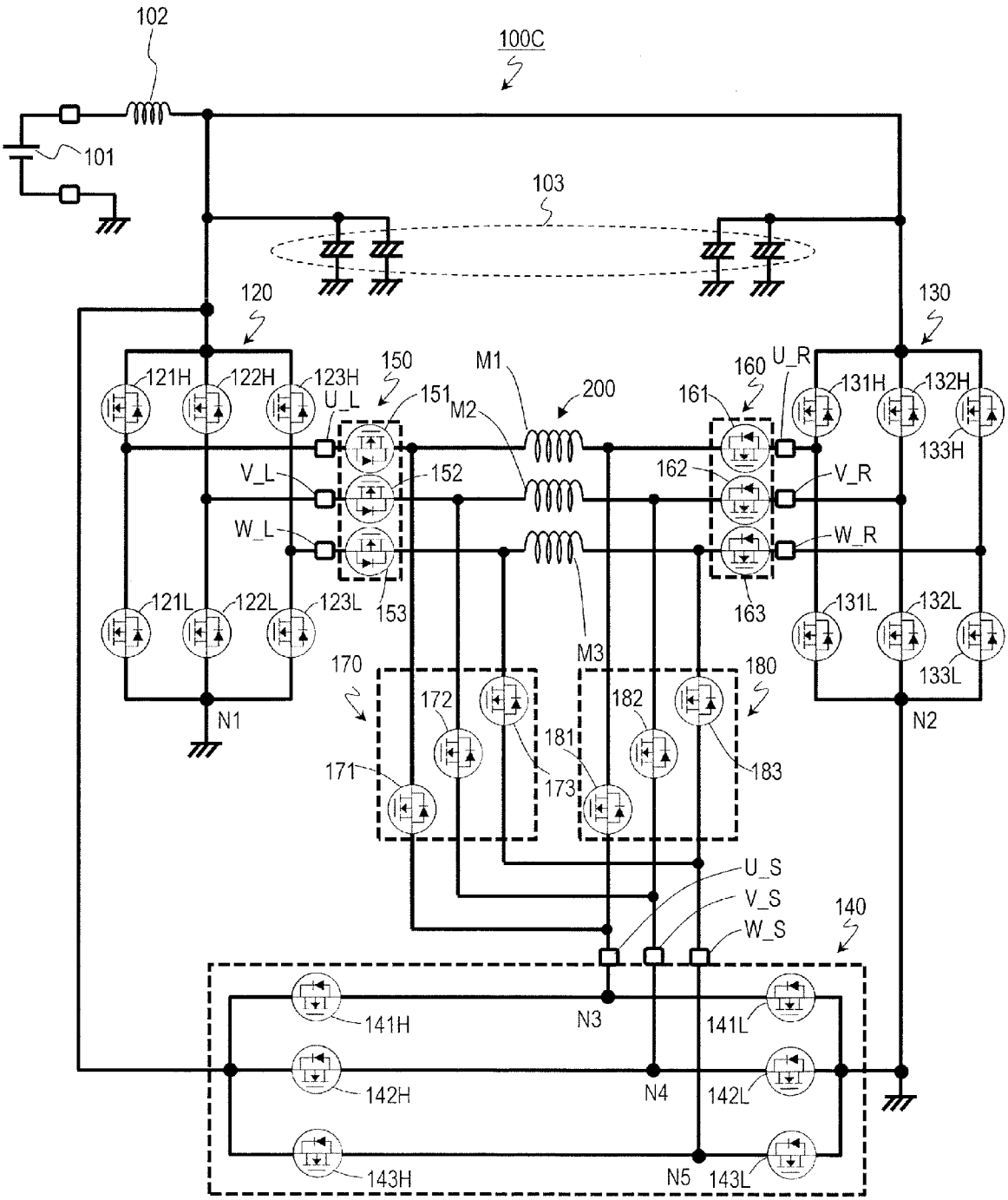
[図6]


102
100A
101
103
120
130
121H
122H
123H
150
151
M1
M2
200
160
161
U_R
131H
132H
133H
U_L
V_L
W_L
152
153
162
V_R
W_R
163
121L
122L
123L
131L
132L
133L
M3
170
180
172
182
181
171
173
183
N1
N2
U_S
V_S
W_S
140
141H
N3
141L
142H
N4
142L

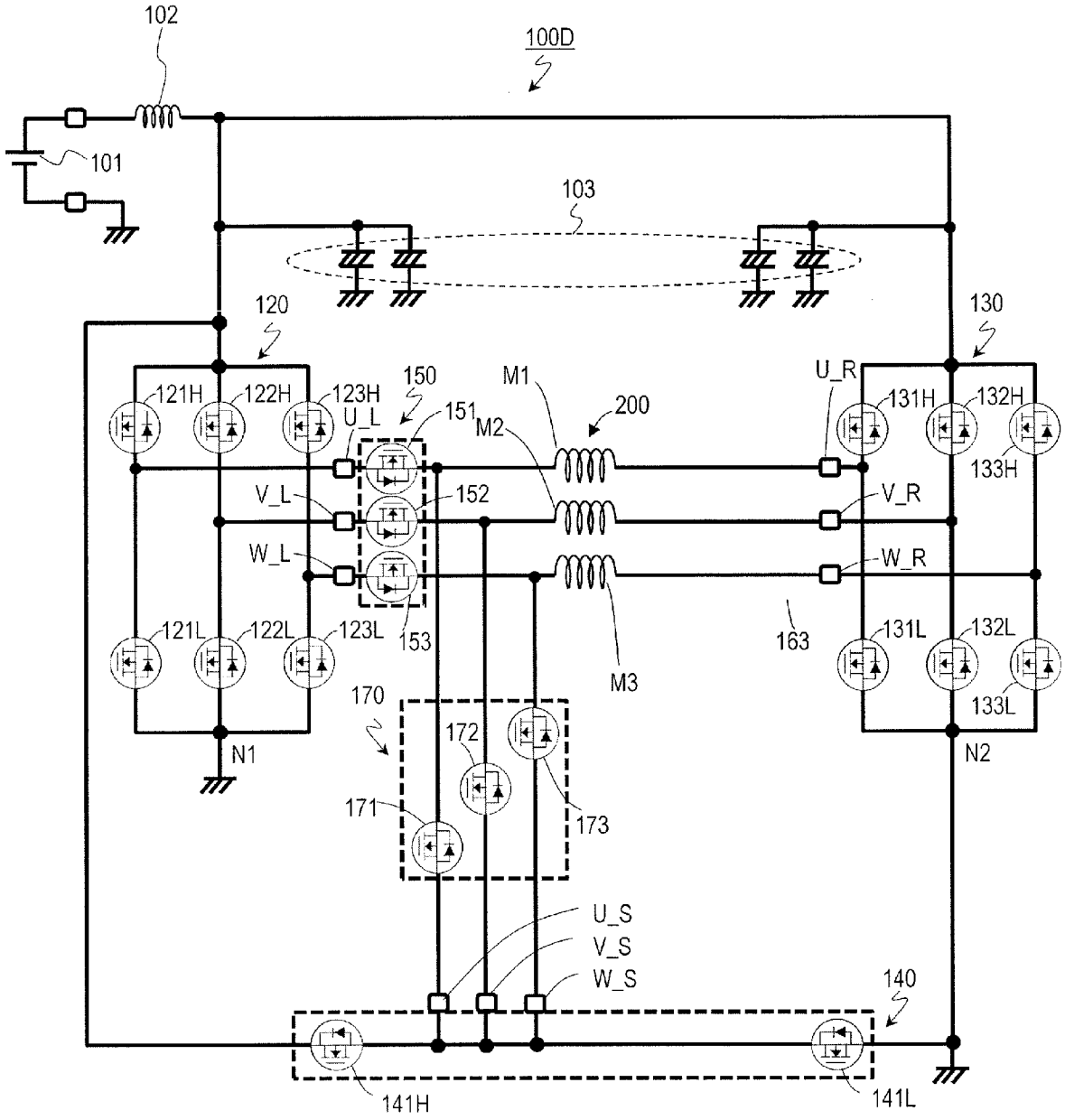
[図7]


102
100B
101
103
120
130
121H
122H
123H
150
151
U_L
M1
M2
200
160
161
U_R
131H
132H
133H
V_L
152
162
V_R
W_L
W_R
121L
122L
123L
153
163
131L
132L
133L
M3
170
180
172
182
181
171
173
183
N1
N2
U_S1
V_S1
W_S1
U_S2
V_S2
W_S2
140
141H
N3
141L
142H
N4
142L

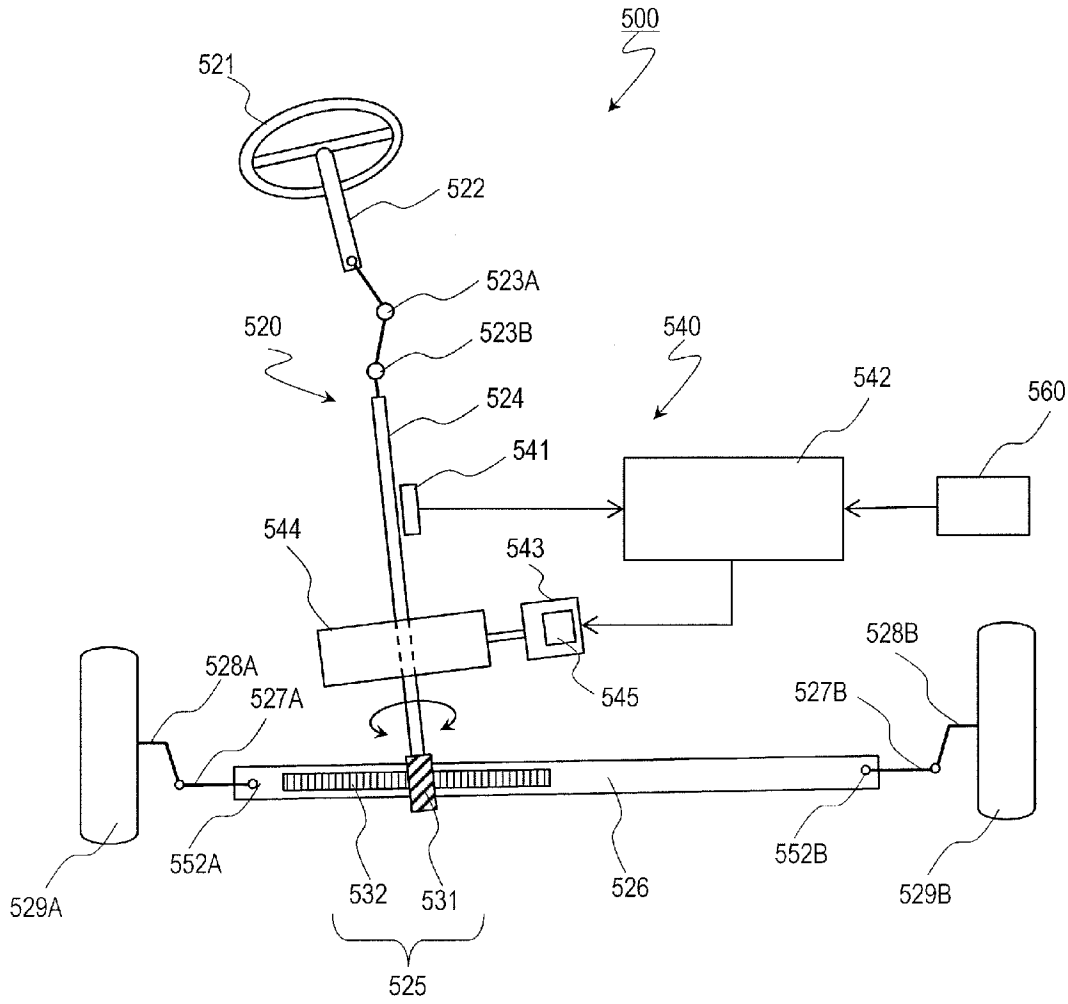
[図8]


102
100C
101
103
120
130
121H
122H
123H
150
M1
U_L
151
M2
200
160
U_R
161
131H
132H
133H
V_L
152
162
V_R
W_L
W_R
121L
122L
123L
153
163
131L
132L
133L
M3
170
180
172
182
181
171
173
183
N1
N2
U_S
V_S
W_S
140
141H
N3
141L
142H
N4
142L
143H
N5
143L

[図9]


102
100D
101
103
120
130
121H
122H
123H
150
151
M1
200
M2
U_L
U_R
131H
132H
133H
V_L
152
V_R
W_L
W_R
121L
122L
123L
153
163
131L
132L
133L
M3
170
172
171
173
N1
N2
U_S
V_S
W_S
140
141H
141L

[図10]


500
521
522
523A
520
523B
540
542
560
524
541
544
543
545
528A
527A
528B
527B
529A
552A
532
531
526
552B
529B
525

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/046507

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl. H02P27/06(2006.01)i, B62D5/04(2006.01)i, H02M7/48(2007.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl. H02P27/06, B62D5/04, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2014-192950 A (DENSO CORP.) 06 October 2014, paragraphs [0002]-[0004], [0009]-[0043], fig. 1-3 (Family: none)	20 1-19
Y A	JP 2014-128156 A (KOBE STEEL, LTD.) 07 July 2014, paragraphs [0011]-[0039], fig. 1-4 (Family: none)	20 1-19
Y A	WO 2014/203300 A1 (NSK LTD.) 24 December 2014, paragraphs [0018]-[0025], fig. 2 & JP 2015-2634 A & JP 5569626 B1 & US 2016/0134212 A1, paragraphs [0043]-[0063], fig. 2 & EP 3012966 A1 & CN 104736413 A	20 1-19

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
04 April 2018 (04.04.2018)	17 April 2018 (17.04.2018)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１７／０４６５０７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02P27/06(2006.01)i, B62D5/04(2006.01)i, H02M7/48(2007.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02P27/06, B62D5/04, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１８年
日本国実用新案登録公報	１９９６－２０１８年
日本国登録実用新案公報	１９９４－２０１８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ Ａ	JP 2014-192950 A（株式会社デンソー）2014.10.06, 段落［０００２］－［０００４］,［０００９］－［００４３］, 図１－３（ファミリーなし）	２０ １－１９
Ｙ Ａ	JP 2014-128156 A（株式会社神戸製鋼所）2014.07.07, 段落［００１１］－［００３９］, 図１－４（ファミリーなし）	２０ １－１９

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０４．０４．２０１８	１７．０４．２０１８

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　３Ｖ　３７４８
上野　力
電話番号　０３－３５８１－１１０１　内線　３３５７

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ｙ Ａ	WO 2014/203300 A1（日本精工株式会社）2014.12.24, 段落［００１８］－［００２５］, 図２ & JP 2015-2634 A & JP 5569626 B1 & US 2016/0134212 A1, 段落［００４３］－［００６３］, 図２ & EP 3012966 A1 & CN 104736413 A	２０ １－１９