

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 2 区分
【発行日】令和 6 年 8 月 20 日(2024.8.20)

【公開番号】特開 2024-96824(P2024-96824A)
【公開日】令和 6 年 7 月 17 日(2024.7.17)
【年通号数】公開公報(特許)2024-132
【出願番号】特願 2024-62150(P2024-62150)
【国際特許分類】

H 1 0 B 12/00(2023.01)
H 0 1 L 29/786(2006.01)
H 0 1 L 21/336(2006.01)
H 0 1 L 27/088(2006.01)
H 0 1 L 21/8234(2006.01)
H 1 0 B 10/00(2023.01)
H 1 0 B 41/70(2023.01)

10

【F I】

H 1 0 B 12/00 8 0 1
H 0 1 L 29/78 6 1 3 B
H 0 1 L 29/78 6 1 8 B
H 0 1 L 29/78 6 1 8 Z
H 0 1 L 29/78 6 1 9 A
H 0 1 L 27/088 3 3 1 E
H 0 1 L 27/06 1 0 2 A
H 0 1 L 27/088 H
H 1 0 B 12/00 6 7 1 Z
H 1 0 B 10/00
H 1 0 B 41/70

20

【手続補正書】

30

【提出日】令和 6 年 8 月 9 日(2024.8.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のトランジスタ、第 2 のトランジスタおよび容量素子を有し、

前記第 1 のトランジスタは、酸化物半導体以外の材料を第 1 のチャネル形成領域を有し

40

、
前記第 1 のトランジスタは、前記第 1 のチャネル形成領域と重なる第 1 のゲート電極を有し、

前記第 2 のトランジスタは、第 1 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 1 の絶縁層上の酸化物半導体を有し、

前記酸化物半導体は、第 2 のチャネル形成領域を有し、

前記第 2 のトランジスタは、前記酸化物半導体上の第 2 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 2 の絶縁層上の第 2 のゲート電極を有し、

前記第 2 のトランジスタは、前記第 2 のゲート電極上の第 3 の絶縁層を有し、

前記第 1 の絶縁層は、酸素を含み、

50

前記第 3 の絶縁層は、酸化シリコンを有し、

前記第 2 のトランジスタのソースまたはドレインの一方は、前記容量素子の一方の電極と電氣的に接続され、

前記第 2 のトランジスタのソースまたはドレインの一方は、前記第 1 のトランジスタの前記第 1 のゲート電極と電氣的に接続される、半導体装置。

【請求項 2】

第 1 のトランジスタ、第 2 のトランジスタおよび容量素子を有し、

前記第 1 のトランジスタは、酸化物半導体以外の材料を第 1 のチャンネル形成領域を有し

、
前記第 1 のトランジスタは、前記第 1 のチャンネル形成領域と重なる第 1 のゲート電極を 10
有し、

前記第 2 のトランジスタは、第 1 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 1 の絶縁層上の第 2 のゲート電極を有し、

前記第 2 のトランジスタは、前記第 2 のゲート電極上の第 2 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 2 の絶縁層上の酸化物半導体を有し、

前記酸化物半導体は、第 2 のチャンネル形成領域を有し、

前記第 2 のトランジスタは、前記酸化物半導体上の第 3 の絶縁層を有し、

前記第 1 の絶縁層は、酸素を含み、

前記第 3 の絶縁層は、酸化シリコンを有し、

前記第 2 のトランジスタのソースまたはドレインの一方は、前記容量素子の一方の電極 20
と電氣的に接続され、

前記第 2 のトランジスタのソースまたはドレインの一方は、前記第 1 のトランジスタの前記第 1 のゲート電極と電氣的に接続される、半導体装置。

【請求項 3】

第 1 のトランジスタ、第 2 のトランジスタおよび第 3 のトランジスタを有し、

前記第 1 のトランジスタは、酸化物半導体以外の材料を第 1 のチャンネル形成領域を有し

、
前記第 3 のトランジスタは、酸化物半導体以外の材料を第 3 のチャンネル形成領域を有し

、
前記第 2 のトランジスタは、第 1 の絶縁層を有し、 30

前記第 2 のトランジスタは、前記第 1 の絶縁層上の酸化物半導体を有し、

前記酸化物半導体は、第 2 のチャンネル形成領域を有し、

前記第 2 のトランジスタは、前記酸化物半導体上の第 2 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 2 の絶縁層上のゲート電極を有し、

前記第 2 のトランジスタは、前記ゲート電極上の第 3 の絶縁層を有し、

前記第 1 の絶縁層は、酸素を含み、

前記第 3 の絶縁層は、酸化シリコンを有し、

前記第 2 のトランジスタのソースまたはドレインの一方は、前記第 1 のトランジスタのゲートと電氣的に接続され、

前記第 1 のトランジスタのソースまたはドレインの一方は、前記第 3 のトランジスタの 40
ソースまたはドレインの一方と電氣的に接続される、半導体装置。

【請求項 4】

第 1 のトランジスタ、第 2 のトランジスタおよび第 3 のトランジスタを有し、

前記第 1 のトランジスタは、酸化物半導体以外の材料を第 1 のチャンネル形成領域を有し

、
前記第 3 のトランジスタは、酸化物半導体以外の材料を第 3 のチャンネル形成領域を有し

、
前記第 2 のトランジスタは、第 1 の絶縁層を有し、

前記第 2 のトランジスタは、前記第 1 の絶縁層上の第 2 のゲート電極を有し、

前記第 2 のトランジスタは、前記第 2 のゲート電極上の第 2 の絶縁層を有し、 50

前記第 2 のトランジスタは、前記第 2 の絶縁層上の酸化物半導体を有し、
前記酸化物半導体は、第 2 のチャネル形成領域を有し、
前記第 2 のトランジスタは、前記酸化物半導体上の第 3 の絶縁層を有し、
前記第 1 の絶縁層は、酸素を含み、
前記第 3 の絶縁層は、酸化シリコンを有し、
前記第 2 のトランジスタのソースまたはドレインの一方は、前記第 1 のトランジスタの
ゲートと電氣的に接続され、
前記第 1 のトランジスタのソースまたはドレインの一方は、前記第 3 のトランジスタの
ソースまたはドレインの一方と電氣的に接続される、半導体装置。

【請求項 5】

10

請求項 1 乃至 4 のいずれかーにおいて、
前記酸化物半導体以外の材料は、シリコンである、半導体装置。

【請求項 6】

請求項 1 乃至 4 のいずれかーにおいて、
前記酸化物半導体以外の材料は、単結晶シリコンである、半導体装置。

【請求項 7】

請求項 1 乃至 6 のいずれかーにおいて、
前記酸化物半導体の膜厚は、1 nm 以上 10 nm 以下である、半導体装置。

【請求項 8】

請求項 1 乃至 7 のいずれかーにおいて、
前記酸化物半導体は、In 及び Zn を含む、半導体装置。

20

【請求項 9】

請求項 1 乃至 8 のいずれかーにおいて、
前記酸化物半導体は、In - Ga - Zn 系酸化物を含む、半導体装置。

【請求項 10】

請求項 1 乃至 7 のいずれかーにおいて、
前記酸化物半導体は、酸化インジウムを含む、半導体装置。

30

40

50