[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 21/768 (2006.01)

[12] 发明专利说明书

专利号 ZL 200580005360.X

[45] 授权公告日 2009 年 9 月 2 日

[11] 授权公告号 CN 100536105C

[22] 申请日 2005.2.18
[21] 申请号 200580005360.X
[30] 优先权
[32] 2004.2.20 [33] US [31] 10/784,074
[86] 国际申请 PCT/US2005/006116 2005.2.18
[87] 国际公布 WO2005/083778 英 2005.9.9
[85] 进入国家阶段日期 2006.8.18
[73] 专利权人 美光科技公司
地址 美国爱达荷州
[72] 发明人 K·K·柯比 孟 双
G·J·德尔德里安
[56] 参考文献
CN1392610A 2003.1.22
CN1412821A 2003.4.23
US2003/0219979A1 2003.11.27
US2001/0027011A1 2001.10.4
US6459150B1 2002.10.1
US2003/0082356A1 2003.5.1
审查员 王艳华
[74] 专利代理机构 北京律盟知识产权代理有限责任公司
代理人 王允方 刘国伟

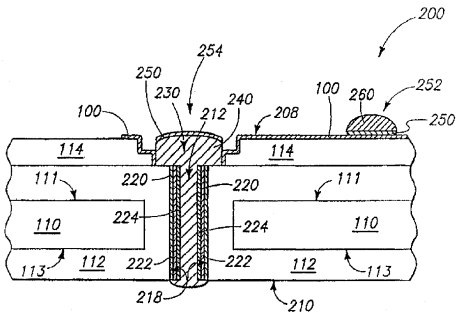
权利要求书 3 页 说明书 16 页 附图 9 页

[54] 发明名称

制备用于半导体元件的互连的方法

[57] 摘要

在一个方面中，本发明包括制备用于半导体元件互连的方法。提供了半导体衬底，并且开口(212)形成为完全地延伸穿过衬底。在小于或等于大约200℃的温度下，沿着开口侧壁(218)来沉积上第一材料(220)。这种沉积可包括原子层沉积和化学气相沉积中的一种或两种，并且第一材料可包括金属氮化物。焊料可润湿的材料(224)形成于第一材料的表面之上。例如，焊料可润湿的材料可包括镍。随后，将焊料(240)提供至该开口中和该焊料可润湿的材料之上。



1. 一种制备用于半导体元件的互连的方法，包括:

提供半导体元件，所述元件具有处在第一高度水平的第一侧，以及处在所述第一高度水平之上的第二高度水平的相对的第二侧;

形成完全地延伸穿过所述元件的开口，所述开口因此而从所述元件的第一侧延伸至所述元件的所述相对的第二侧，所述开口具有侧壁;

沿着所述开口的侧壁来沉积第一材料，所述沉积在小于或等于200℃的温度下进行，所述第一材料由金属氮化物组成；和

在所述开口中并在所述第一材料之上镀上焊料可润湿的材料，所述焊料可润湿的材料仅仅部分地填充了所述开口；以及

在所述开口中并沿着所述焊料可润湿的材料来形成焊料，所述焊料填充了所述开口并从所述元件的所述第一侧的第一高度水平延伸至所述元件的所述相对的第二侧的第二高度水平。

2. 一种制备用于半导体元件的互连的方法，包括:

提供半导体元件;

形成完全地延伸穿过所述元件的开口，所述开口具有侧壁;

沿着所述开口的侧壁来沉积金属氮化物，所述沉积是在小于或等于200℃的温度下进行，且在反应室中利用:

第一前体，其包含所述金属氮化物的金属;

第二前体，其包含所述金属氮化物的氮；和

至少一个循环，在所述循环中，所述第一前体和第二前体在彼此不同且基本上不会重叠的时间间隔内处在所述反应室中；以及

将第二材料镀在所述开口中并镀在所述金属氮化物之上，所述第二材料为焊料可润湿的材料。

3. 根据权利要求2所述的方法，其特征在于，所述金属氮化物

是氮化钛。

4. 根据权利要求 3 所述的方法，其特征在于，所述第一前体是 $TiCL_4$，所述第二前体是 NH_3。

5. 根据权利要求 3 所述的方法，其特征在于，所述第一前体是 TDMAT，所述第二前体是 NH_3。

6. 根据权利要求 5 所述的方法，其特征在于，所述循环以下列顺序采用了，使 TDMAT 的第一脉冲进入所述反应室中，随后从所述反应室中吹洗掉所述 TDMAT，使 NH_3 的第二脉冲进入所述反应室中。

7. 一种制备用于半导体元件的互连的方法，包括:

提供半导体元件，所述元件包括具有一对相对侧的单晶半导体材料，所述元件包括位于所述单晶半导体材料的相对侧之一外侧的正面以及位于所述单晶半导体材料的相对侧中另一侧外侧的背面，所述元件还包括邻接于所述正面的传导材料层;

形成开口，其从所述正面延伸至所述背面并因此而完全地延伸穿过所述半导体元件，所述开口具有侧壁，并且延伸穿过所述传导材料层;

沿着所述开口的侧壁沉积第一材料以缩小所述开口，所述第一材料由金属氮化物组成，所述沉积利用了工艺的一个或多个循环，所述工艺在每一循环中形成了小于或等于 10Å 的所述第一材料，并且使所述元件暴露在小于或等于 200℃的温度下;

在所述开口中并沿着所述第一材料形成焊料可润湿的材料;以及

沿着所述焊料可润湿的材料形成焊料，以便用焊料填充所述开口；所述开口中的焊料与所述传导材料层电连接。

8. 根据权利要求 7 所述的方法，其特征在于，所述第一材料是金属氮化物，其中，所述工艺是在反应室中利用以下材料和处理来进行的:

第一前体，其包含所述金属氮化物的金属;

第二前体，其包含所述金属氮化物的氮；和

在彼此不同且基本上不会重叠的时间间隔内在所述反应室中提供所述第一前体和第二前体。

9. 根据权利要求 8 所述的方法，其特征在于，所述金属氮化物是氮化钛、氮化钨、氮化钽或氮化铪。

10. 根据权利要求 7 所述的方法，其特征在于，所述沉积沿着所述半导体元件的背面形成了所述第一材料，所述方法还包括，从所述半导体元件的背面之上除去所述第一材料。

制备用于半导体元件的互连的方法

技术领域

[0001] 本发明涉及一种制备用于半导体元件的互连的方法。

发明背景

[0002] 半导体元件、例如小片、晶片和芯片级封装制备成包括外触点，以便允许从元件外侧至元件上所包含的集成电路的电连接。例如，半导体管芯一般包括形成于管芯面上的焊盘图案。在晶片级，焊盘用于测试管芯上的集成电路的探针。在管芯级，焊盘用于测试并且还用于制作电连接，例如导线焊盘，以用于封装。通常，焊盘包括平坦的铝焊盘，或者位于可被焊料润湿的焊盘上的焊块。

[0003] 如上所述的互连仅仅是可用于半导体元件的一种互连。许多种其它类型的互连也是已知的。例如，半导体封装如芯片级封装可利用设置成较密阵列的焊球，例如焊球网格阵列(BGA)或较细的焊球网格阵列(FBGA)。

[0004] 图 1-5 显示了具有与之相关联的互连的示例性半导体元件 10。图 1 是元件 10 片段的顶视图，并且显示了多条传导迹线 12,14,16,18,20,22,24,26,28,30,32,34,36。传导迹线从内引线焊盘 38,40,42,44,46,48,50,52,54,56,58,60,62 延伸至外引线焊盘 64,66,68,70,72,74,76,78,80,82,84,86,88。外引线焊盘和内引线焊盘的所示相对尺寸仅仅是用于示意说明目的。因此，尽管内引线焊盘显示为尺寸一致，并且大于尺寸一致的外引线焊盘，但是，可以理解，这种构造也可具有尺寸不一致的内引线焊盘和/或外引线焊盘，并且可具有小于外引线焊盘的内引线焊盘。

[0005] 图 2 和图 3 显示了图 1 片段的放大区域的顶视图和侧剖

视图。这些视图显示迹线 18 是传导材料层 100。外引线焊盘 70 包括位于包含镍的可被焊料润湿的材料 104 上的焊球 102。内引线焊盘 44 包括焊料互连 106，其具有位于其上的传导材料帽 108。传导材料帽 108 可包括例如镍和/或焊球。

[0006] 迹线 100 可被称为再分配层，其中，它将电信号从内引线焊盘 44 的中心位置分配至外引线焊盘 70 的横向外侧位置，反之亦然。

[0007] 片段 10 的半导体元件包括半导体管芯 110，其可对应于例如单晶硅晶片。管芯 110 具有与之相关联的不同层级的集成电路(未示出)。电绝缘的钝化层 112 围绕管芯 110 延伸并将管芯与焊料材料 106 隔开。钝化层 112 可包括、基本上包括或包含二氧化硅，并且一般具有的厚度是从大约 2000Å 至大约 8000Å。绝缘材料 114 设在钝化层 112 之上，并用于支撑电路迹线 100，并且也可在电路迹线 100 的图案形成过程中使用。层 114 可包括例如聚酰亚胺。

[0008] 半导体管芯 110 可被视为半导体衬底，或者管芯 110 连同元件 10 的不同其它材料的组合可被视为半导体衬底。为了有助于解释所附权利要求，用语"半导体的衬底"和"半导体衬底"被定义为指包括半导体材料的任何构造，所述半导体材料包括但不限于半导体的体材料如半导体晶片(单独的或包括位于其上的其它材料的组件)，以及半导体材料层(单独的或包括位于其上的其它材料的组件)。用语"衬底"指的是任何支撑结构，包括但不限于如上所述的半导体衬底。

[0009] 管芯 110 具有两个相对侧 111 和 113，其一般被分别称为正面和背面。元件 10 具有相对的外表面 115 和 117，其分别邻接于管芯 110 的正面 111 和背面 113。表面 115 和 117 可分别被称为元件 10 的正面和背面。

[0010] 焊料材料 106 完全地延伸穿过元件 10，并因此从元件的正面 115 延伸至元件的背面 117。焊料材料 106 最终可用于至邻近背面 117 的外部器件上的电连接，并且可用于将这种器件电互连在与

外引线 70 的焊盘 102 相关联的另一器件上。

[0011] 参见图 4 和图 5 描述了形成图 2 和图 3 所示结构的方法。具体而言，显示了在形成引线 44 和 70(图 2 和图 3)之前的构造 10。孔 130 被蚀刻而穿过元件 10 从正面 115 延伸至背面 117。该孔例如可通过激光刻蚀来形成。该孔包括从正面 115 延伸至背面 117 的深度 132，并且包括正交于该深度的宽度尺寸 134。从上方看去（如图所示），该孔可为大致圆形的，因此宽度尺寸 134 可对应于圆形的直径。或者，该孔从上方看去可具有多边形形状(例如方形的形状)。与孔 130 的形状无关的是，最大宽度尺寸一般将小于或等于大约 100 微米，常常小于或等于大约 35 微米。

[0012] 在利用焊料均匀地填充孔 130 时，就会遇到问题。具体而言，小尺寸的孔 130 使得焊料难于流入该孔中。已经采取了各种努力来沿着孔 130 的周边侧壁提供焊料，以便将焊料吸入该孔中。然而，提供焊料润湿剂常常会涉及较高温度的处理（具体为超过 300℃的处理），这可能会不利地影响与管芯 110 相关联的电路。因此，需要研制一种在半导体元件中形成互连的方法。

概要

[0013] 在一个方面中，本发明包括制备用于半导体元件的互连的方法。提供半导体衬底，并且形成完全地延伸穿过衬底的开口。在小于或等于大约 200℃的温度下沿着开口的侧壁来沉积第一材料。然后将第二材料镀在该开口中并镀在第一材料上。

[0014] 在一个方面中，本发明包括制备用于半导体元件的互连的方法。提供半导体衬底，并且形成完全地延伸穿过衬底的开口。沿着开口的侧壁而沉积金属氮化物。利用包含金属氮化物的金属的第一前体以及包含金属氮化物的氮的第二前体，在反应室中进行这种沉积。这种沉积包括至少一个循环，其中第一和第二前体以彼此不同且基本上不会重叠的时间间隔而处在反应室中。第二材料然后

镀在该开口中并镀在金属氮化物之上。

附图简介

[0015] 下面参见以下附图来介绍本发明的优选实施例。

[0016] 图 1 是现有技术半导体元件构造的示意性顶视图。

[0017] 图 2 是现有技术构造的图 1 所示区域 2 的放大图。

[0018] 图 3 是现有技术构造的沿着图 2 中线 3-3 的视图。

[0019] 图 4 是处在图 2 所示阶段之前的处理阶段的现有技术构造的视图。

[0020] 图 5 是现有技术构造的沿着图 4 中线 5-5 的截面图。

[0021] 图 6 是在本发明示例性方法的预处理阶段中的半导体元件的示意性截面图。

[0022] 图 7 是在图 6 所示之后的处理阶段中的图 6 所示片段的视图。

[0023] 图 8 是在图 7 所示之后的处理阶段中的图 6 所示片段的视图。

[0024] 图 9 是在图 8 所示之后的处理阶段中的图 6 所示片段的视图。

[0025] 图 10 是在图 9 所示之后的处理阶段中的图 6 所示片段的视图。

[0026] 图 11 是在图 10 所示之后的处理阶段中的图 6 所示片段的视图。

[0027] 图 12 是在图 11 所示之后的处理阶段中的图 6 所示片段的视图。

[0028] 图 13 是在图 12 所示之后的处理阶段中的图 6 所示片段的视图。

[0029] 图 14 是根据本发明第二方面的在图 7 所示之后的处理阶段中的图 6 所示片段的视图。

[0030] 图 15 是图 14 所示之后的图 14 片段的视图。

[0031] 图 16 是在图 15 所示之后的处理阶段中的图 14 所示片段的视图。

[0032] 图 17 是可用于本发明各方面的示例性沉积装置的示意性截面图。

优选实施例的详细描述

[0033] 在一些特定的方面，本发明包括用于在延伸穿过半导体元件的开口中形成焊料的方法。低温沉积用于在开口中形成薄膜。该薄膜可包括金属氮化物，例如氮化钛。薄膜的表面被镀上焊料可润湿的材料(例如镍)。镀覆(plating)可包括活化表面(例如，通过将薄膜浸入包含铪和/或钯的溶液中)，随后通过用焊料可润湿的材料来对活化的表面进行化学镀。或者，镀覆可包括利用较少活化的镀覆化学处理而在表面上形成镀层。较少活化的镀覆化学处理可利用更少的稳定剂含量并可利用 TiN 薄膜来载带用于镀覆化学反应的电势。作为另一示例，低温 TiN 薄膜可用作用于另一低温化学气相沉积层(例如钨)的低温基层或附着层。然后，焊料可润湿的材料可被镀在低温化学气相沉积层上。

[0034] 在薄膜上形成焊料可润湿的材料之后，焊料可沿着焊料可润湿的材料而被吸入开口中，以便填充开口。

[0035] 低温沉积薄膜优选在小于或等于大约 200℃的温度下进行，以便半导体元件的温度在沉积过程中不会超过 200℃。合适的沉积技术可包括原子层沉积(ALD)和/或化学气相沉积(CVD)。为了有助于读者理解本发明，将首先比较详细地介绍 ALD 技术和 CVD 技术。首先参考 ALD 技术，这一般涉及在衬底上形成连续的原子层。这种层可包括例如多晶的和/或无定形的外延材料。ALD 也可被称为原子层外延、原子层处理，等等。

[0036] 概括而言，ALD 包括将初始元件暴露给第一化学物质，

以便实现物质在该元件上的化学吸附。在原理上，化学吸附形成了单层，其在整个暴露的初始元件上均匀地为一个原子或分子厚。换句话说为饱和单层。在实践中，如下进一步所述，化学吸附可能不会出现在元件的所有部分上。但是，这种有缺陷的单层在本文中仍是单层。在许多应用中，只有大致饱和的单层可能是合适的。大致饱和的单层仍会产生沉积层，其展示出这种层所需的质量和/或性能。

[0037] 对第一物质从该元件之上进行吹洗，并且提供第二化学物质以便化学吸附在第一物质的第一单层上。然后对第二物质进行吹洗，并且在将第二物质单层暴露给第一物质时，重复这些步骤。在一些情形下，这两个单层可为相同的物质。另外，可连续地化学吸附并吹洗第三物质或更多物质，如同第一和第二物质一样。应当注意，第一、第二和第三物质中的一种或多种可与惰性气体相混合，以便加速反应室内的压力饱和。

[0038] 吹洗可涉及多种技术，包括但不限于，使所述元件和/或单层接触载气和/或将压力降低至低于沉积压力，以便降低与元件接触的物质和/或化学吸附的物质的浓度。载气的示例包括 N_2，Ar，He，Ne，Kr，Xe，等等。或者，吹洗可包括使元件和/或单层与任何这样的物质相接触，所述任何物质允许化学吸附副产物脱附、并降低准备引入另一物质的一种物质浓度。合适的吹洗量可凭经验来确定，这是本领域技术人员已知的。吹洗时间可连续地减少至可导致薄膜生长速率提高的吹洗时间。薄膜生长速率的提高可显示出变化至非 ALD 工艺状态，并可用于建立吹洗时限。

[0039] ALD 常常被描述为自身限制的工艺，因为在元件上存在第一物质可与之形成化学键结合的有限量的部位。第二物质可能仅仅结合在第一物质上，因此也可为自身限制的。一旦元件上的全部有限量的部位都与第一物质相结合，那么第一物质通常不会结合在已经与元件形成结合的其它第一物质上。然而，工艺条件可在 ALD 中变化，以便促进这种结合并使 ALD 不是自身限制的。因此，ALD

也可包括通过堆叠物质而一次形成并非一个单层的物质，从而形成大于一个原子或分子厚的层。本文所述的本发明各个方面适用于其中可能需要 ALD 的任何情形。还可注意到，局部化学反应可在 ALD 过程中发生(例如，进入的反应物分子可从现有表面中置换出分子，而非在该表面上形成单层)。对于发生这种化学反应而言，这类反应通常局限在该表面的最上单层内。

[0040] 传统的 ALD 可在常用范围内的温度和压力下进行，并符合已建立的吹洗标准，以便实现所需的一次一个单层地形成整个 ALD 层。即使如此，ALD 条件可根据具体的前体、层成分、沉积设备和本领域技术人员已知的其它符合标准的因素，而产生很大的变化。保持温度、压力和吹洗的传统条件减少了非所需的反应，这类反应会影响单层形成和所得整个 ALD 层的质量。因此，在传统温度和压力范围之外的操作可能会存在形成缺陷单层的风险。

[0041] 化学气相沉积(CVD)的一般技术包括多种更特定的工艺，包括但不限于等离子体增强 CVD 和其它工艺。CVD 常常用于在元件上无选择性地形成完整的沉积材料。CVD 的一种特性是，在沉积室中同时存在用于发生反应以形成沉积材料的多种物质。这种条件与用于传统 ALD 的吹洗标准形成对照，在传统 ALD 中，元件与化学吸附在元件上或之前沉积的物质上的单一一种沉积物质相接触。ALD 工艺规程可提供同时接触多种类型的物质，或处在可发生 ALD 化学吸附而非 CVD 反应的状态下。除了一起反应之外，物质或者可化学吸附在元件或之前沉积的物质上，从而提供了这样的表面，接下来的物质可接着化学吸附在该表面上，以形成完整的所需材料层。

[0042] 在大多数 CVD 条件下，以主要与下层元件的成分或表面性能无关的方式，来产生沉积。作为对比，ALD 中的化学吸附率可能会受到元件或化学吸附物质的成分、晶体结构和其它性能的影响。其它工艺条件例如压力和温度也可影响化学吸附率。因此，观察显

示，化学吸附可能不会在元件的一些部分上显著地发生，虽然这种化学吸附在合适的吸附率下在同一元件的其它部分上发生。这种条件可能会将不可接受的缺陷引入沉积的材料中。

[0043] 本发明的示例性方法参见图 6-13 所述。首先参见图 6，该图显示了在预处理阶段的构造 200 的片段。构造 200 包括参见图 1-5 如上所述的若干结构，这类结构的标号与图 1-5 中所示构造 200 中的标号相同。因此，构造 200 显示为包括具有正面 111 和背面 113 的半导体元件 110，并且进一步显示为包括在元件 110 周围延伸的钝化层 112。构造 200 还包括类似于上述迹线的传导金属迹线 100，并且包括在迹线 100 之下的厚的钝化层 114。该厚的钝化层例如可为包含聚酰亚胺的层。

[0044] 构造 200 与图 1-5 所示构造 10 不同之处在于，构造 200 包括在传导材料层 100 之上的一对绝缘材料层 202 和 204。绝缘材料层 202 和 204 可分别被称为第一和第二绝缘材料层。绝缘材料层 202 可包括例如聚酰亚胺，并且绝缘材料层 204 可包括例如通过低温沉积所形成的二氧化硅。绝缘材料层 202 被图案化，从而具有从中延伸通过的间隙 206，其最终为用于外引线焊盘的位置。

[0045] 构造 200 可被视为半导体元件，并且这种元件包括位于半导体管芯 110 正面外侧的正面 208，以及位于管芯 110 的背面 113 外侧的背面 210。

[0046] 开口 212 完全地延伸穿过半导体元件 200，并且具体从正面 208 延伸至背面 210。开口 212 包括正面 208 和背面 210 的之间的深度 214，并且包括正交于深度 214 的宽度 216。当从上方看去时，开口 212 可具有任何合适的形状，包括例如大致圆形的形状。如果当从上方看去开口 212 是大致圆形的，那么该宽度 216 将对应于圆的直径。与开口 212 的形状无关的是，开口将具有最大横截面宽度。在具体的方面中，这种最大横截面宽度将小于大约 100 微米，并且在另外的方面中，这种最大横截面宽度将小于大约 35 微米。

[0047] 开口 212 具有侧壁外围(periphery)218，其包括钝化材料 112 的表面和绝缘材料 204 的表面。在具体的方面中，材料 204 和 112 可包括彼此相同的成分，具体可包括、基本上包括或包含二氧化硅。因此，侧壁 218 可沿着整个侧壁而包括、基本上包括或包含二氧化硅。

[0048] 如前面所述，结构 110 可包括半导体管芯，并且在具体方面将包括单晶半导体材料，例如单晶硅晶片。因此，在本发明的一些方面中，开口 212 可被视为延伸穿过单晶硅晶片。

[0049] 应当注意，材料 204 和 112 之间的界面应显示在图 6 的开口 212 中，因为这种界面将在开口平面的后面看到。然而，这种界面未在开口中显示出，以便简化该图。一般地，在本说明书的截面图的所示平面后面所产生的界面将不会显示出，除非这些界面的图示将使附图和/或描述更清楚。

[0050] 结构 114,100,202 和 204 可被视为邻接于结构 110 的正面 111。具体而言，与结构 114,100,202 和 204 接近于背面 113 相比，结构 114,100,202 和 204 更接近正面 111。

[0051] 参见图 4 和图 5 如上所述的处理显示了被冲压穿过传导材料 100 的孔 130，因此孔 130 包括包含传导材料 100 的外围。图 6 结构 200 和参见图 4 和图 5 所述的结构之间的区域在于，孔 212 不包括完全地延伸至传导材料 100 的外围。构造 200 可通过初始形成待图案化的传导材料层 100 来形成，使得材料 100 包括从中延伸穿过的间隙，孔 212 将最终在该间隙中形成。间隙然后可填充上电绝缘材料 204，并且开口 212 可被冲压穿过电绝缘材料 204。

[0052] 尽管构造 200 显示为其中开口 212 并不接触传导材料 100，但是可以理解，图 4 和图 5 的处理可用于取代所示的处理。因此，开口可通过传导材料的焊盘形成，如图 4 和图 5 所示，并且可具有包括焊盘传导材料的外围。

[0053] 接下来参见图 7，层(其也可在本文中称为薄膜)220 沿着

侧壁 218 而沉积在开口 212 中，并且也沿着元件 200 的背面 210 沉积。层 220 可包括导电材料，并且在具体的方面将包括、基本上包括或包含金属氮化物。例如，层 220 可包括、基本上包括或包含氮化钛、氮化钨、氮化钽和氮化铪中的一种或多种。在本发明的具体方面，层 220 可被称为第一材料，以便使层 220 与随后在开口 212 中形成的材料区分开。

[0054] 尽管层 220 描述为形成于背面 210 之上，但是可以理解，层 220 或者可被视为限定了新的背面，以便背面 210 与层 220 而非与材料 112 相关联。然而，从以下的描述中可以理解，层 220 的与构造 200 背面相关联的那部分最终被除去，因此，如果背面即使在形成层 220 之后仍保持与材料 112 相关联，那么它对于这里的描述而言也更简单。

[0055] 层 220 可例如通过 ALD 和/或 CVD 形成，优选在小于或等于大约 200℃的温度下形成。采用处在或低于 200℃的温度可避免如本说明书中的"背景"段落中所述的问题，具体而言，可避免将与管芯 110 相关联的电路(未示出)加热至会对该电路造成不利影响的温度。

[0056] 图 17 显示了可用来形成层 220 的示例性沉积装置 1000。该装置 1000 包括反应室 1002。进口 1004 延伸至反应室中，并且阀 1006 设在进口 1004 中，用于控制材料流过该进口。出口 1008 也延伸至反应室中，并且阀 1010 设置成用于控制材料流过该出口。

[0057] 衬底托座 1012 设在反应室中，并且显示为托住示例性的衬底 1014。衬底 1014 可对应于例如图 6 和图 7 的半导体元件 200。

[0058] 在操作中，材料通过进口 1004 流入室 1002 中，并且通过出口 1008 从室 1002 排出。流入室中的材料由箭头 1016 来表示，而从室中排出的材料由箭头 1018 来表示。流入室 1002 中的材料可为适当的反应物(即一种或多种前体)、载气、吹洗气体，等等。

[0059] 如果装置 1000 用于 ALD 类型的工艺，那么两种前体可

在彼此不同且基本上不重叠的时间间隔内被引入室中。具体而言，第一前体可被引入室中，以在衬底 1014 的暴露表面之上形成大致饱和的第一单层，随后第一前体可从反应室排出。第二前体然后可被引入反应室中，以便与由第一前体形成的单层发生反应，以由单层来形成所需的材料。利用第一和第二前体可被视为一个工艺循环，并且多个循环可用于形成所需的材料而达到所需的厚度。第一和第二前体被介绍为在彼此"不重叠的时间间隔"中处在该室中，其中，每一前体在引入另一前体之前被基本上彻底地从反应室中冲洗掉。用语"基本上不重叠的时间间隔"用于表示在后面的前体被引入室中时，可能在室中有一些残留的前体，但这种残留的前体浓度将非常低，并且一般低至没有可检测到的前体之间的相互作用，除了在衬底 1014 的表面之外。

[0060] 在本发明的一个示例性方面，层 220 包括金属氮化物。在这一方面中，第一前体可包括金属氮化物的金属，并且第二前体可包括金属氮化物的氮。层 220 可利用至少一个循环来形成，其中第一和第二前体在彼此不同且基本上不重叠的时间间隔内处在反应室中。典型地，每一循环将包括引入第一前体，随后进行吹洗，然后引入第二前体。如果金属氮化物是氮化钛，那么包含氮化钛中金属的示例性前体是 $TiCL_4$ 和四-二甲基-酰氨基-钛(TDMAT)，并且包含金属氮化物中氮的示例性前体是氨(NH_3)。

[0061] 如果由四氯化钛和氨形成，那么氮化钛层 220 可在从大约 68℃至大约 400℃的温度下形成，但优选在小于大约 200℃的温度下形成。

[0062] 在其中层 220 是氮化钛的应用中，第一前体包括 TDMAT，第二前体包括氨，可利用多个循环在从大约 100℃至大约 180℃的温度下来形成层 220，该温度一般为从大约 130℃至大约 170℃，其中示例性的温度是 155℃；压力为从大约 200 毫托至大约 2 托，其中示例性的压力是大约 800 毫托；冷壁反应室；TDMAT 的脉冲进

入室中的持续时间为大约 1 秒；吹洗所用时间为大约 10 秒；并且氨的第二脉冲进入反应室中的第二脉冲持续时间为大约 4 秒。氨的脉冲之后可接着进行大约 10 秒的吹洗，以便完成单个循环。吹洗可利用真空和/或合适的吹洗气体来实现。吹洗气体可包括例如氩，并且优选为对与前体和衬底上任何暴露材料的反应呈惰性的气体。

[0063] 用于形成金属氮化物层的上述温度是示例性温度。然而，优选用来形成层 220 的温度可处于或低于大约 200℃，更优选该温度处于或低于大约 160℃。

[0064] 层 220 可通过 ALD 类型工艺的多个循环而形成为任何所需的厚度。层 220 的典型厚度将为至少大约 100Å，其中示例性厚度是大约 100Å 至大约 3000Å。如果采用了 TDMAT/NH_3 处理，那么每一上述循环一般将形成小于或等于大约 10Å 厚的层(其中典型的层是大约 9Å 厚)，因此可能需要重复所述循环达至少大约 10 次，以形成所需厚度的层 220。

[0065] 如上所述用于 TDMAT/NH_3 处理和 $TiCL_4$/NH_3 处理的方法类似于 ALD 的处理，其中这些方法利用了两种前体，其在彼此基本上不重叠的时间间隔内被提供至反应室中。然而可以理解，用于形成层 220 的处理可为任何合适的处理，包括 CVD 类型的工艺。

[0066] 应当注意，由 TDMAT 形成的 TiN 薄膜在暴露于空气中时通常会氧化，除非沉积后的退火处理温度为大约 400℃。从下文中可以清楚，本发明的金属氮化物薄膜 220 用作衬底而用于镀覆工序。在这种应用中，薄膜的传导性能一般不是所关心的，因此薄膜可一定程度地氧化。因此，一般在利用 TDMAT 形成 TiN 时所采用的沉积后退火可省略，可利用在整个过程中处于或低于 200℃(一般处于或低于 160℃，常常处于或低于 155℃)的工艺来形成薄膜 220。

[0067] 参见图 8，层 220 显示为从元件 200 的背面 210 之上除去。这种除去可利用任何合适的蚀刻、和/或利用平面化方法(例如，化学机械抛光)来实现。

[0068] 图 8 也显示了形成于层 220 的暴露表面之上的层 222。层 222 代表层 220 的活化。层 220 的活化通过将层 220 暴露于铪和钯中之一或两者来实现。对层 220 的表面进行活化的示例性方法是将该层暴露于含每升大约 0.15 克氯化钯、每升大约 4 毫升氢氟酸并且其余为去离子水的溶液中。可通过浸入该溶液中达大约 30 秒至大约 60 秒的一段时间来实现这种暴露，在室温下大约 30 秒的时间一般就足够了。活化处理可形成如图所示的单独的层 222，或可改变层 220 的表面成分。无论如何，这种活化使得层 220 准备好用于随后在该层之上进行的无电沉积。在具体的方面中，活化形成了所示的单独的层 222，其包括、基本上包括或包含铪和钯中之一或两者。层 222 可具有从大约 1 微米至大约 7 微米的厚度，其中示例性的合适厚度是大约 5 微米。

[0069] 活化层 220 的表面可在将层 220 从背面 210 上除去之前或之后进行。如果层 220 包括铪或钯，那么可省略对该层的活化。

[0070] 接下来参见图 9，层 224 被化学镀在活化层 222 上。层 224 的材料可被称为第二材料，以便与层 220 的第一材料区分开。层 224 优选包括焊料可润湿的材料，并且形成于开口 212 中，以便有效地将该开口的侧壁与焊料可润湿的材料排齐。

[0071] 例如，层 224 可包括、基本上包括或包括镍。在这样的方面中，层 224 可通过将构造 200 浸入次磷酸镍溶液中来形成，所采用的工作温度是从大约 59℃至大约 64℃，和沉积时间为从大约 5 分钟至大约 10 分钟。次磷酸镍溶液可为 Shipley Corporation 公司生产的用于 p-dimethylaminobenzaldeyhyde(DMAB)应用中的溶液。次磷酸镍溶液将一般具有大约 5 至 7 的 pH 值，优选的 pH 值是大约 7。化学镀层 224 可具有从大约 1 微米至大约 7 微米的厚度，其中大约 5 微米是优选的厚度。如果厚度太薄，则在开口 212 完全填充上焊料之前，形成于镍层之上的焊料材料(如下所述的焊料材料)可能会消耗化学镀层，导致化学镀材料不能实现为用于填充开口 212 的焊料提

供充分润湿的所需任务。

[0072] 如前面所述，活化和随后的化学镀仅仅是可用来将焊料可润湿的材料镀覆在金属氮化物之上的多种方法中的一种。其它方法包括，例如，将很少活化的镀层镀覆在金属氮化物上，并在金属氮化物上形成低温化学气相沉积层，然后镀覆在低温化学气相沉积层上。如果利用了这类其它的方法，则活化层 222 可省略，或可被低温化学气相沉积层取代。或者，活化层可形成于低温化学气相沉积层之上，而低温化学气相沉积层形成于金属氮化物之上。

[0073] 尽管层 224 显示为在从背面 210 上除去层 220 之后形成，但是可以理解，本发明包括其它的方面，其中在从背面 210 上除去层 220 之前来提供化学镀材料 224，并且其中化学镀材料和材料 220 都从该背面上除去。

[0074] 参见图 10，除去绝缘材料层 204(图 9)，以留出在包含聚酰亚胺的层 202 中的开口 232，在其上将形成外引线焊盘。另外，开口 212 的上部区域伸展开，以形成完全延伸完全跨过传导材料层 100 间隙的开口区域 230。因此，开口 212 的伸展区域 230 具有外围，其包括传导材料 100 的暴露表面。在本发明的具体方面，开口 212 可被视为不会伸展至传导材料 100 的第一开口，伸展区域 230 可被视为第一开口的一部分，其伸展至到达传导材料 100。形成伸展区域 230 可利用任何合适的蚀刻来实现。尽管整个绝缘材料 204 显示为在形成伸展区域 230 的过程中除去，但是可以理解，本发明包括其它的方面，其中仅仅一部分材料 204 被除去以形成伸展区域 230。无论如何，至少一些材料 204 被除去。

[0075] 在本发明的所示方面中，在活化第一材料 220 之后、并且还在形成化学镀层材料 224 之后，形成伸展区域 230。然而可以理解，本发明包括其它的方面，其中，在对材料 220 进行活化和形成镀层材料 224 之一或两者之前，形成伸展区域 230。

[0076] 除去层 204(图 9)就改变了正面 208 的位置，使得该表面

208 现在与层 202 的表面、而非与层 204 的表面相关联。

[0077] 参见图 11，焊料 240 设在开口 212 和伸展区域 230 中。焊料 240 可例如通过利用从元件 200 背面施加焊料的波焊方法来提供。因此，焊料填充了开口 212，但不会延伸至与元件 200 正面相关联的其它形貌特征中，包括例如开口 232。

[0078] 焊料 240 可包括任何合适的焊料成分，例如包括这样的成分，其包含 63%锡和 37%铅(按重量计算)，96.5%锡和 3.4%银(按重量计算)，或者 96.5%锡、3%银和 0.5%铜(按重量计算)。

[0079] 焊料可润湿的材料 224 有利地有助于焊料在较低温度下流入窄小开口 212 中，同时提供质量一致的开口填充。用于在开口中提供焊料的示例性温度处于或低于大约 200℃。

[0080] 参见图 12，传导材料层 250 形成于正面 208 上的暴露的传导材料 100 和 240 之上。例如，传导材料 250 可包括、基本上包括或包含镍，并且可利用化学镀技术来形成。间隙 232 中的传导材料 250 形成了外引线 252 的一部分。传导材料 250 与焊料 240 一起形成了延伸至开口 212 中的内引线 254。

[0081] 参见图 13，包含的聚酰胺材料 202(图 12)被除去，并且焊球 260 形成于外引线 252 的传导材料 250 之上。除去材料 202 就将元件 200 的正面 208 改变为迹线 100 的外表面、材料 114 以及暴露的材料 250 和 260。尽管焊球 260 显示为选择性地形成于外引线 252 的材料 250 之上，并且不会形成于内引线 254 的材料 250 之上，但是可以理解，焊球可也形成于内引线之上。

[0082] 图 6-13 的处理显示了本发明的一个示例性方面。另一示例性方面参见图 14-16 来描述。在参见图 14-16 时，在合适之处，采用与图 6-13 所述相同的标号。

[0083] 图 14 显示了在图 7 所示之后的处理步骤中的构造 300，在形成传导材料 220 之后、并且在从该元件背面 210 上除去传导材料 220 之前，来形成伸展区域 230。

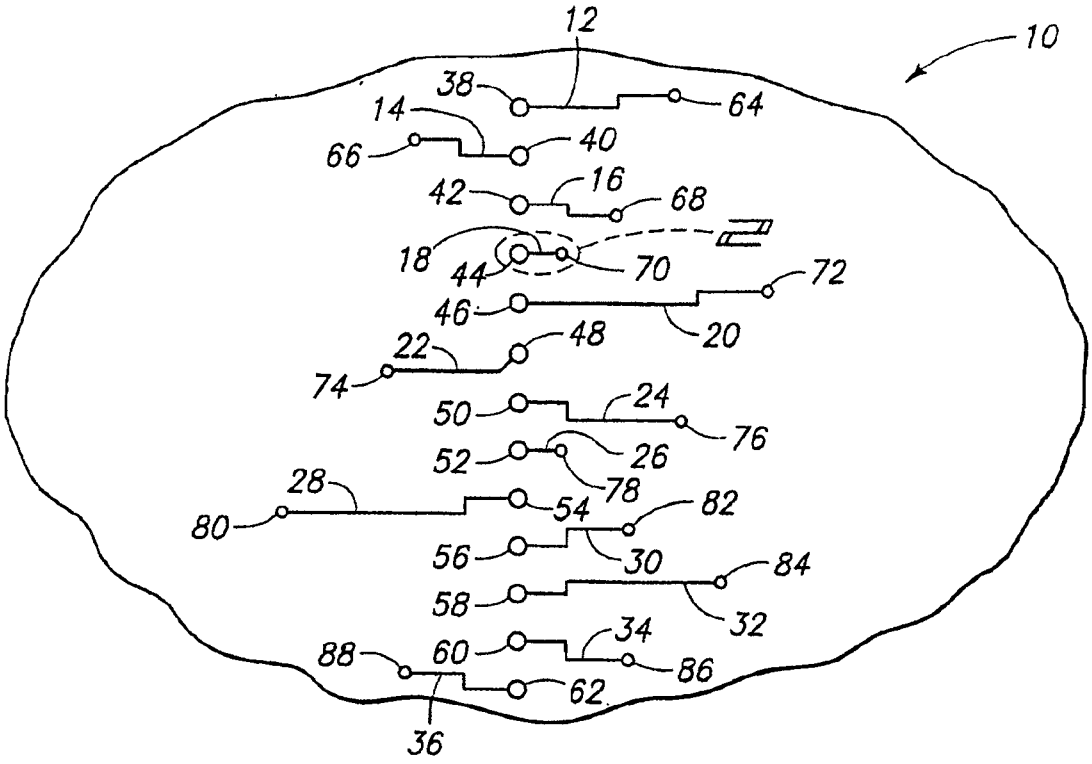
[0084] 图 15 显示了沿着材料 220 形成的活化层 222 和化学镀层 224。图 15 也显示了从背面 210 之上除去的材料 220。这种除去可在形成活化层 222 和化学镀层 224 之一或两者之前或者之后进行。另外，图 15 显示了从包含聚酰胺的材料 202 上除去绝缘材料 204(图 14)，这就留下了在将形成外引线的位置处暴露的间隙 232。除去材料 204 优选在形成活化层 222 和化学镀层 224 之后进行，以避免在开口 232 中在传导材料 100 上形成化学镀材料。然而，本发明包括其它的方面(未示出)，其中需要与形成化学镀材料 224 同时地在开口 232 中形成化学镀材料，在这些方面中，可能需要将开口 232 中的传导材料 100 暴露在用来形成层 222 和 224 的条件下。

[0085] 参见图 16，焊料 240 设在开口 212 和伸展区域 230 中，传导材料帽 250 设在区域 230 和 232(图 15 中的区域 232)中，并且焊球 260 设在开口 232 中的传导材料 250 之上。图 16 的构造与图 13 的构造大致相当，但不同之处在于，根据本发明的一个备选方面，相对于图 13 而言，在形成焊球 260 的过程中，包含聚酰胺的材料 202 在图 16 的构造中留下来。

[0086] 本发明的低温处理可提供许多优点。例如，处理工艺可用于所谓的"后端"工艺，其中加热至本发明所用温度之上可能会是有害的或是不可行的。另外，本发明的方法可用于对塑料或对温度敏感的其它材料进行金属化。

图 1

现有技术



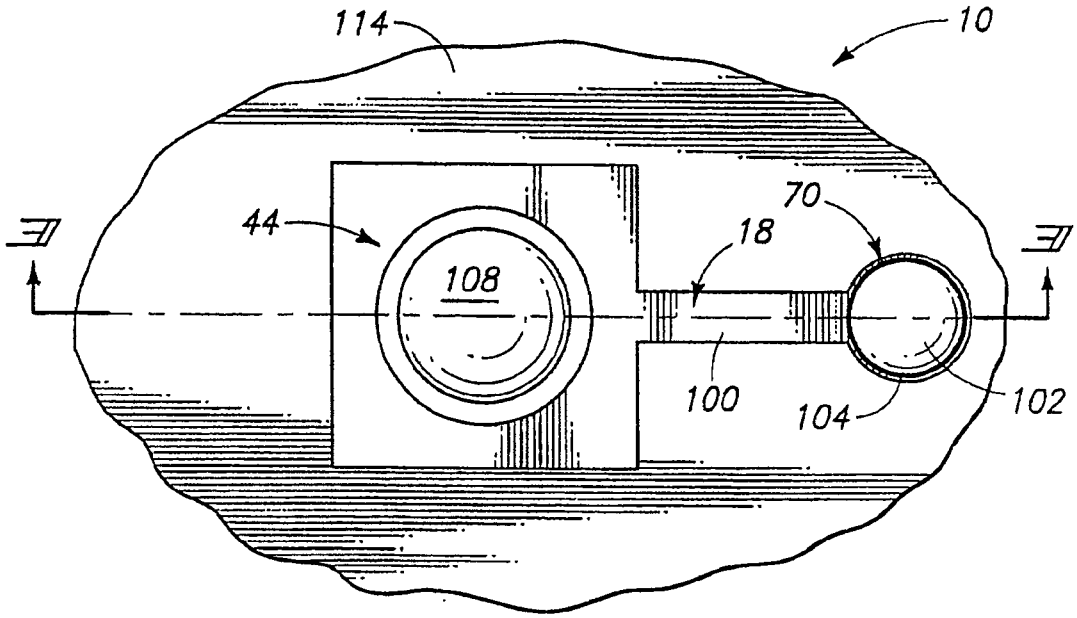
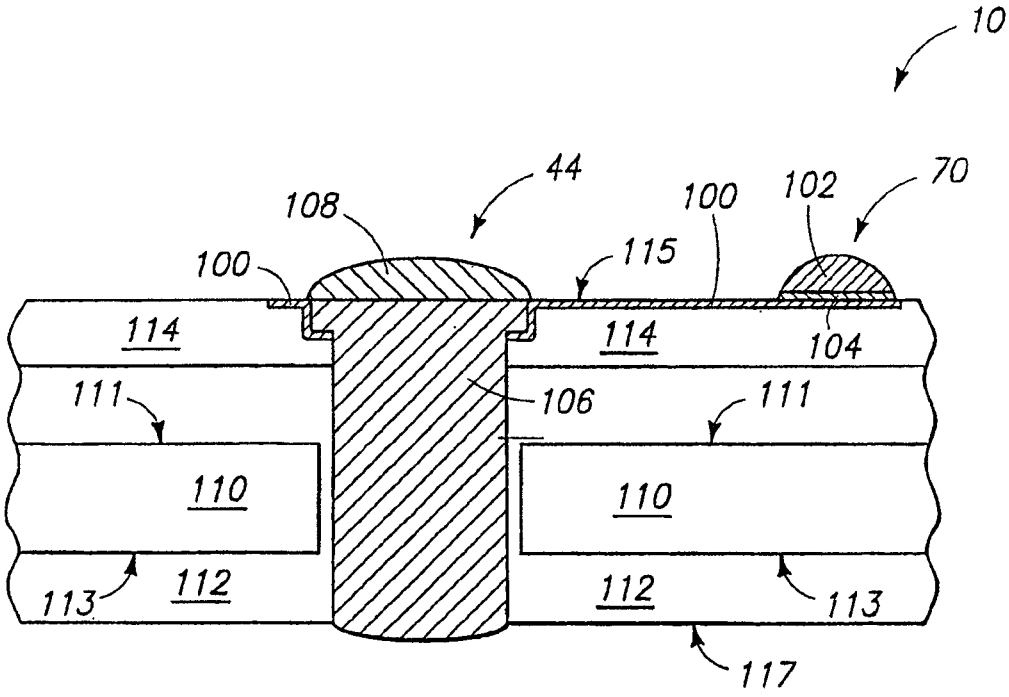


图 2

现有技术

图 3
现有技术



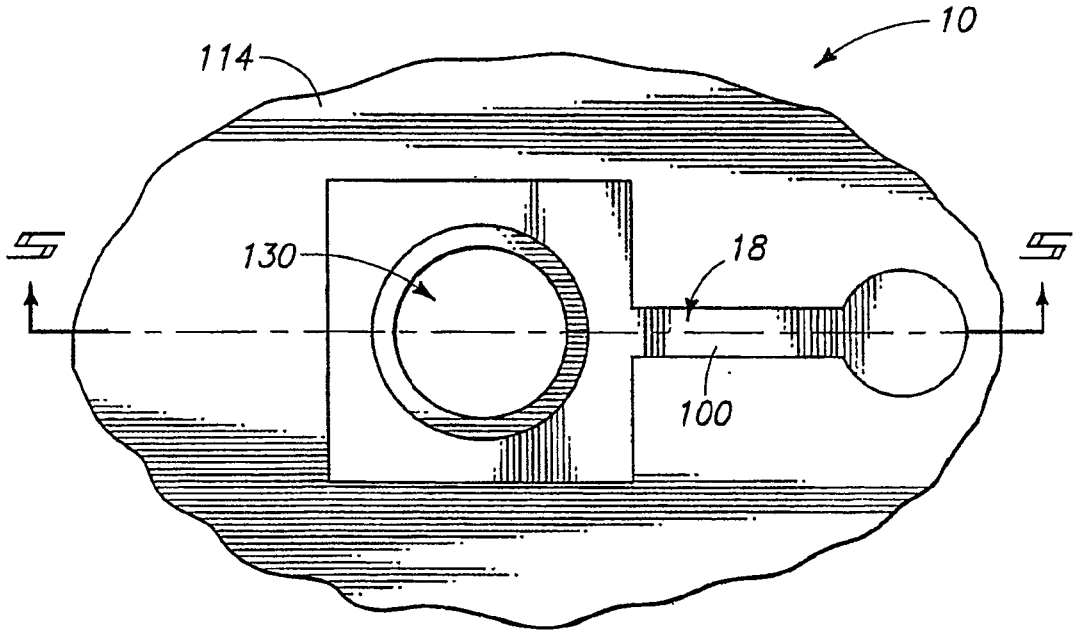
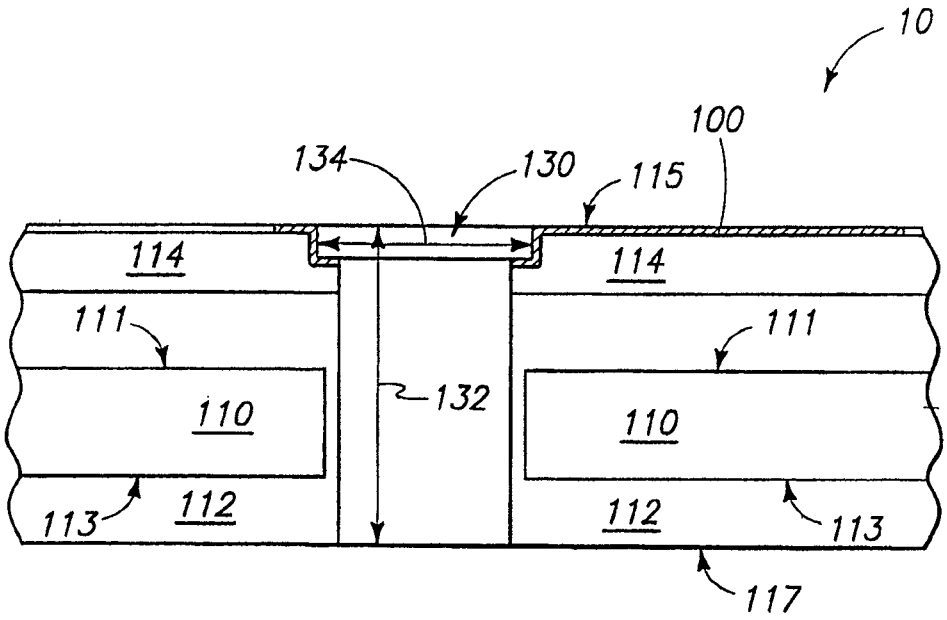


图 4
现有技术

图 5
现有技术


10
100
134
130
115
114
114
111
111
110
132
110
113
112
112
113
117

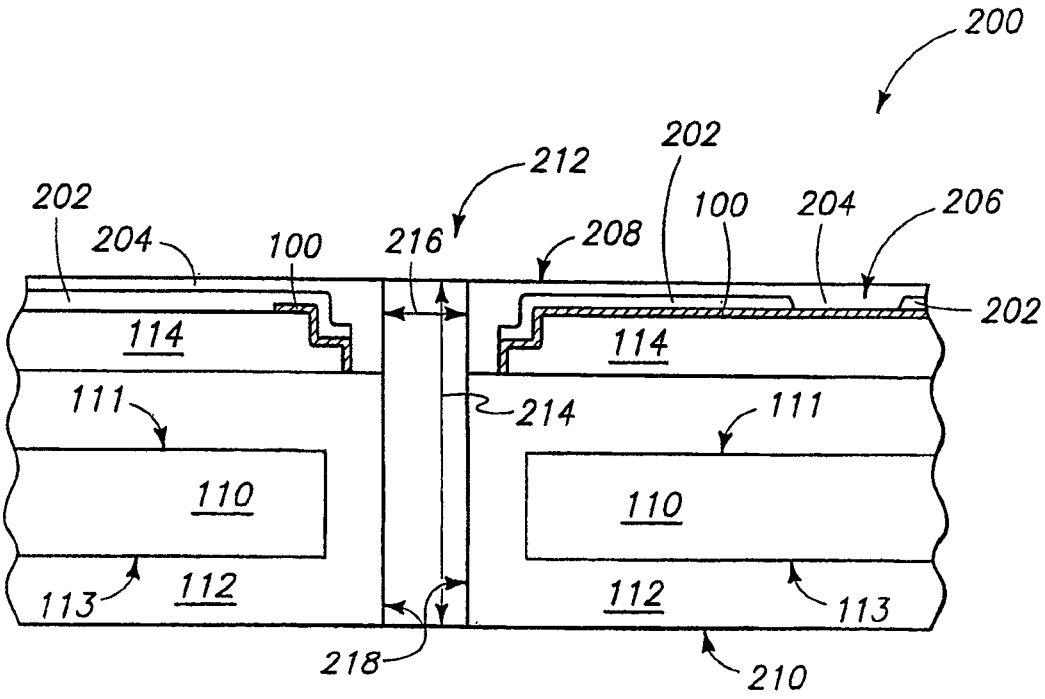
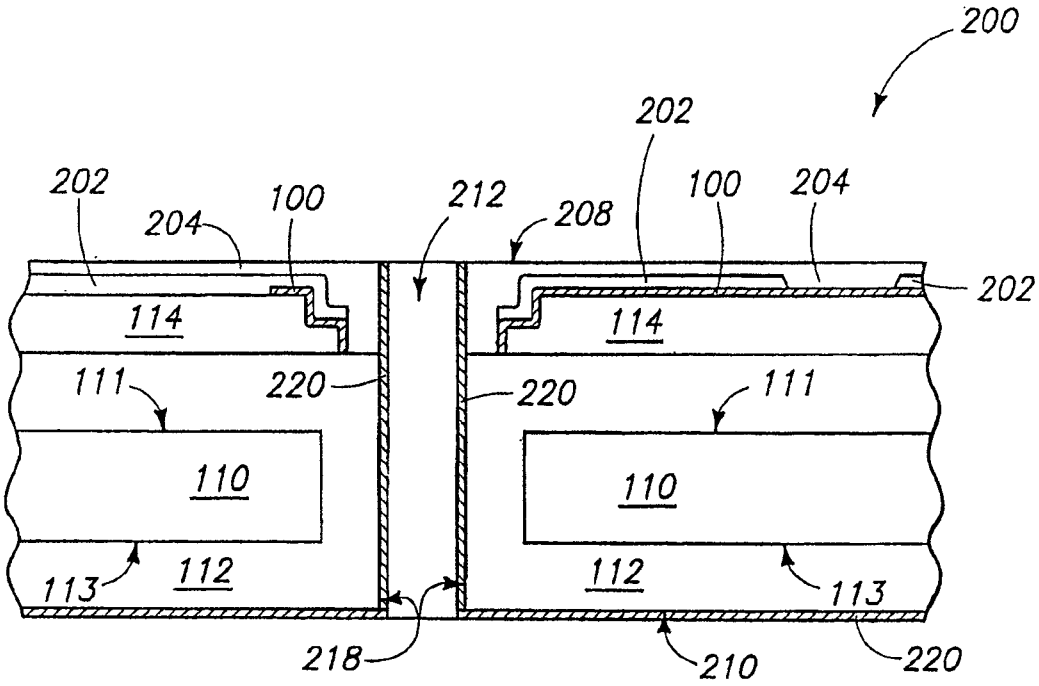

200
202
212
202
202
204
100
216
208
100
204
206
202
114
114
111
214
111
110
110
113
112
112
113
218
210

图 6

图 7


200
202
202
204
100
212
208
100
204
202
114
114
111
220
220
111
110
110
113
112
112
113
218
210
220

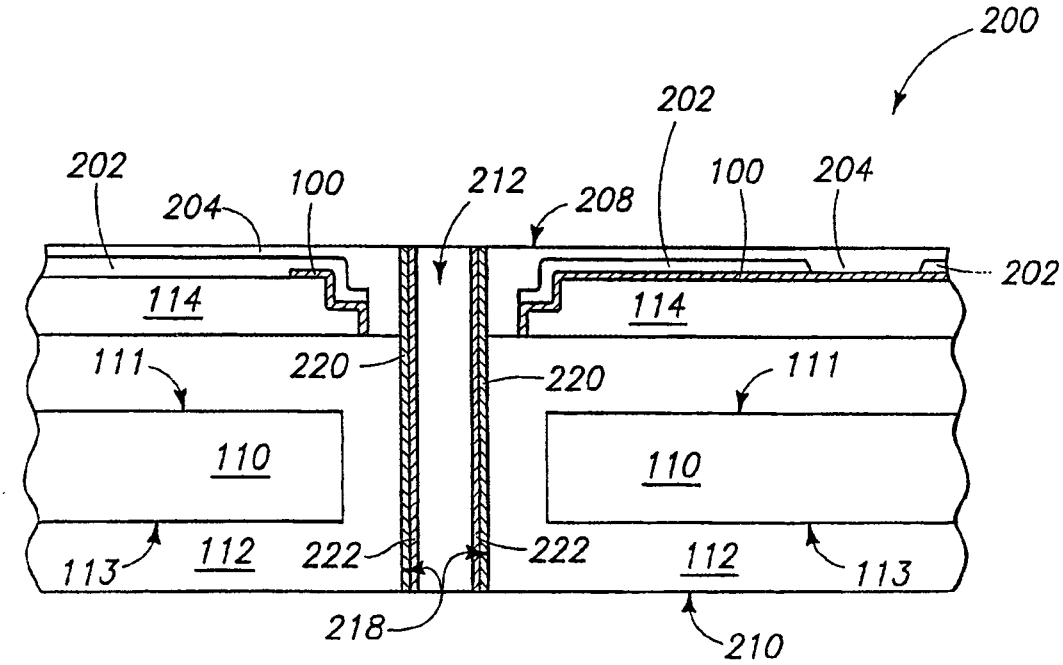
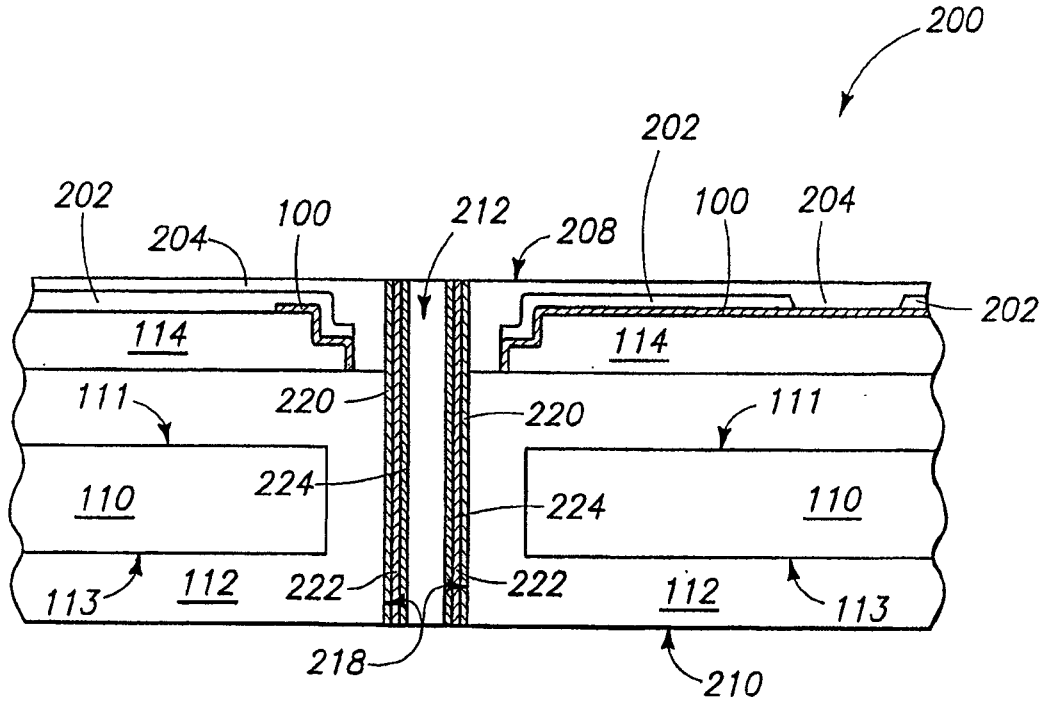

200
202
202
204
100
212
208
100
204
202
114
114
111
220
220
111
110
110
113
112
222
222
112
113
218
210

图 8

图 9


200
202
202
204
100
212
208
100
204
202
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

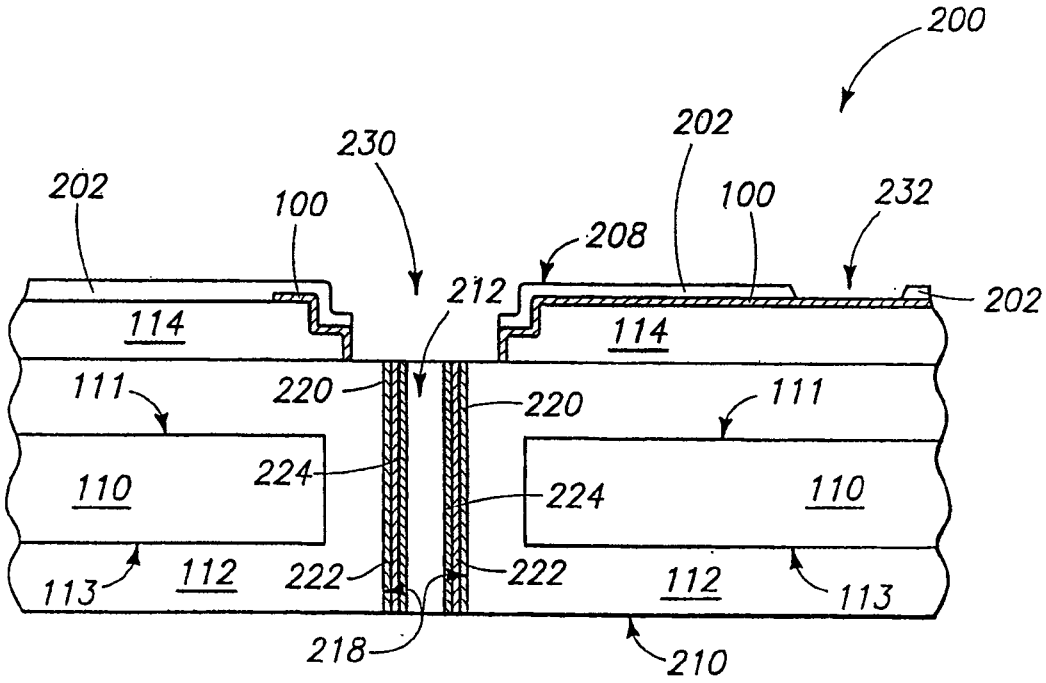
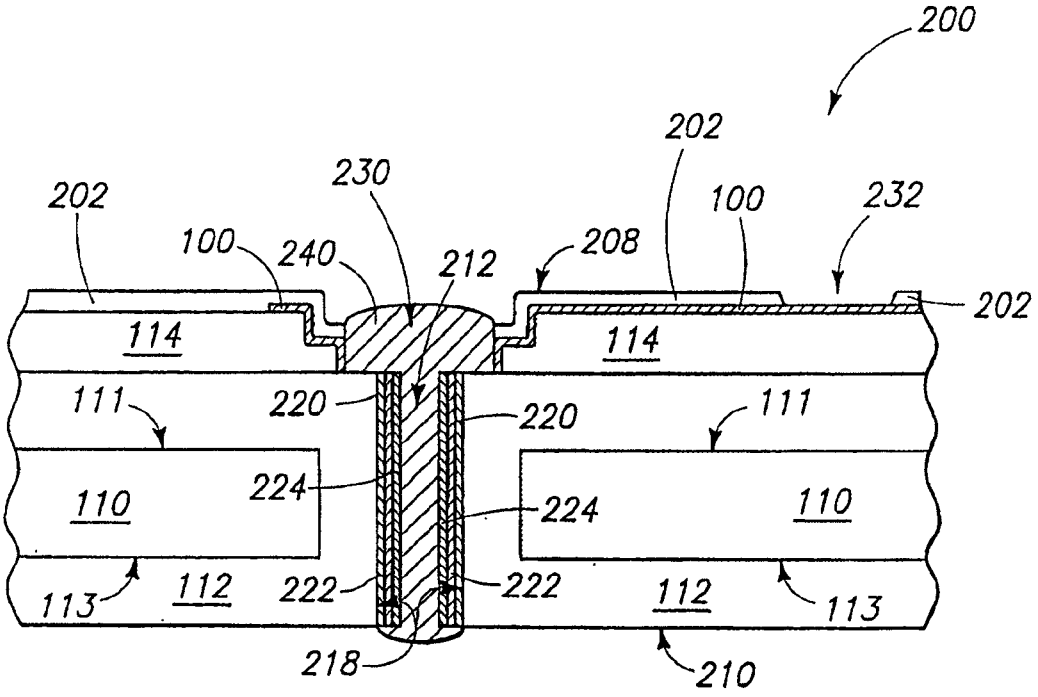

200
230
202
202
100
100
232
208
212
202
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

图 10

图 11


200
202
230
202
100
232
100
240
212
208
202
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

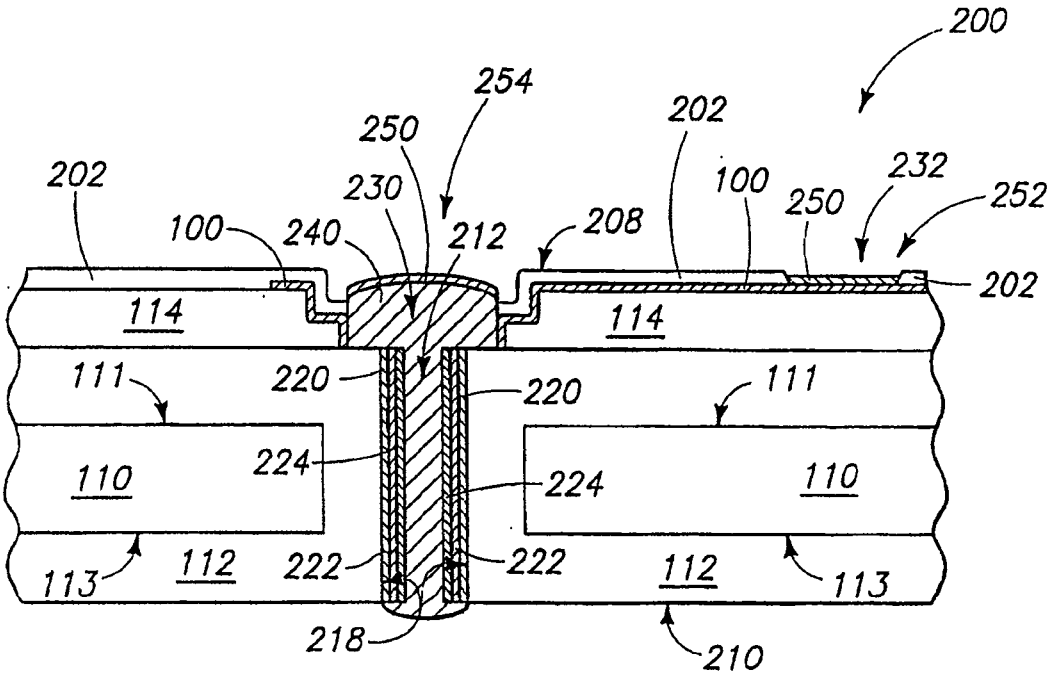
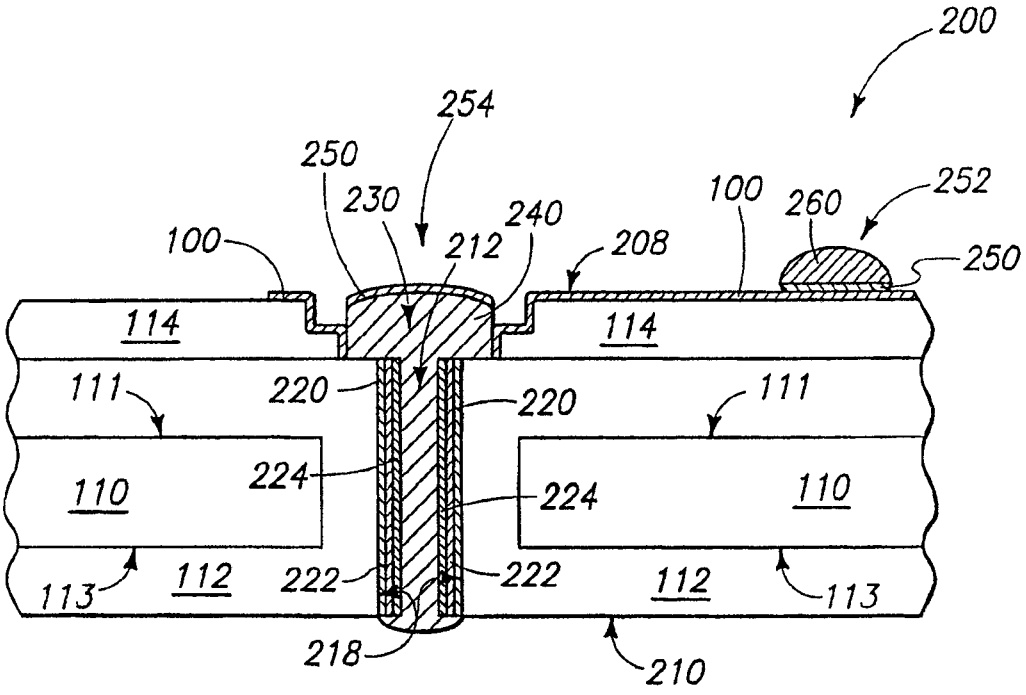

200
254
250
202
202
230
100
250
232
252
100
240
212
208
202
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

图 12

图 13


200
254
250
230
240
212
208
100
260
252
250
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

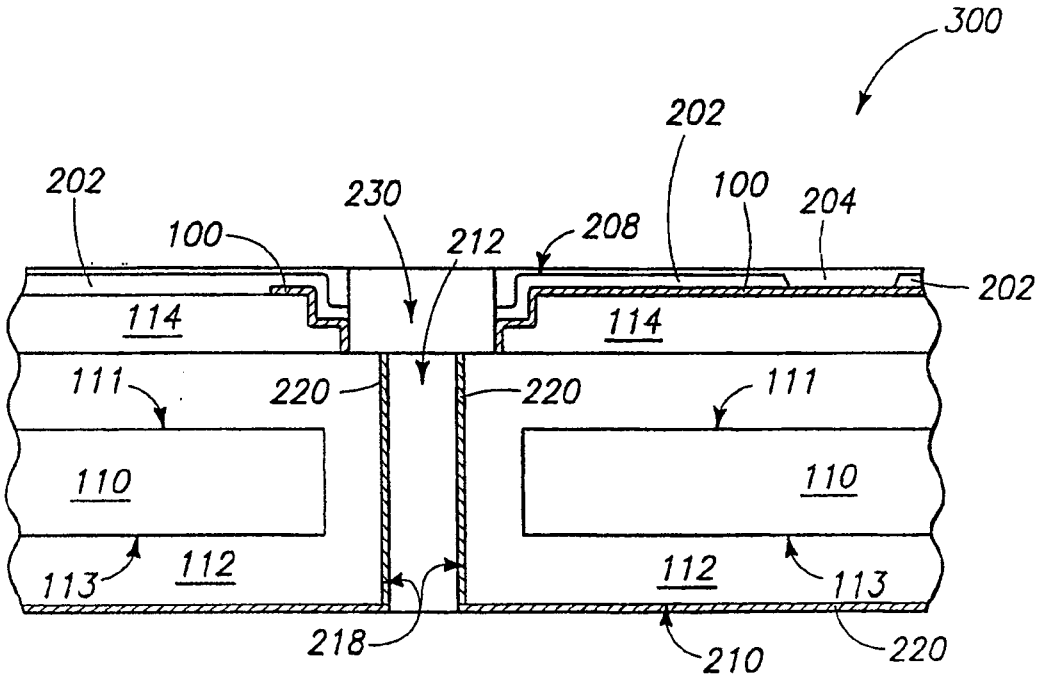
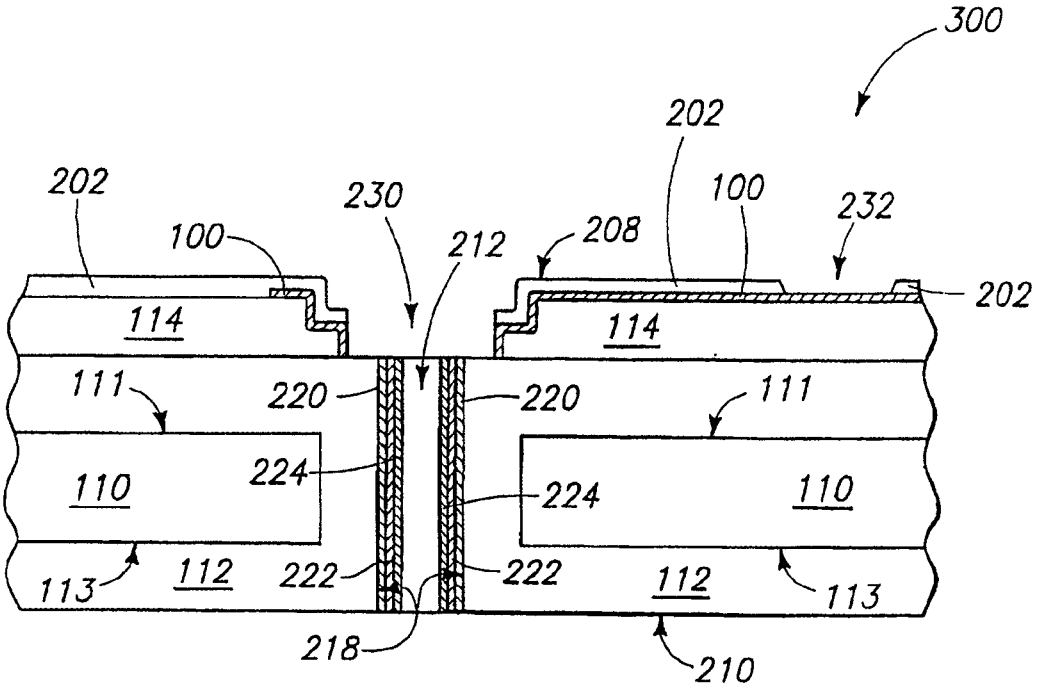

300
202
202
230
100
204
100
212
208
202
114
114
111
220
220
111
110
110
113
112
112
113
218
210
220

图 14

图 15


300
202
202
100
230
212
208
100
232
202
114
114
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

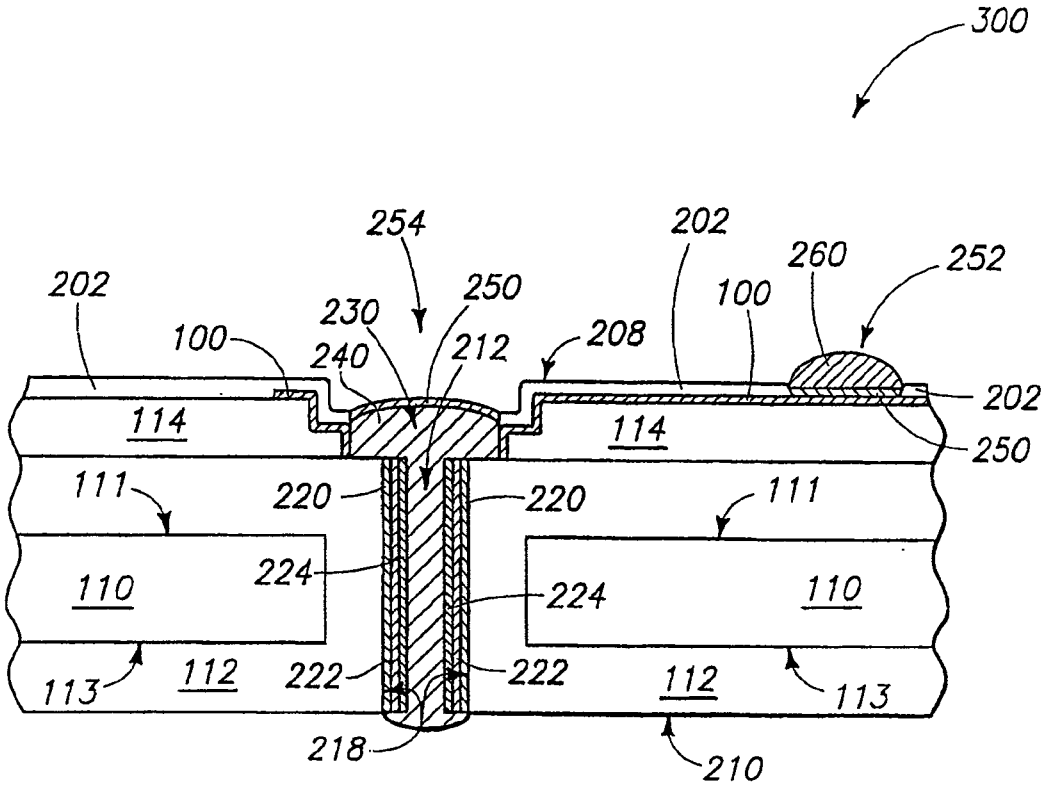

300
254
202
260
252
202
250
230
100
240
212
208
202
114
114
250
111
220
220
111
110
224
224
110
113
112
222
222
112
113
218
210

图 16

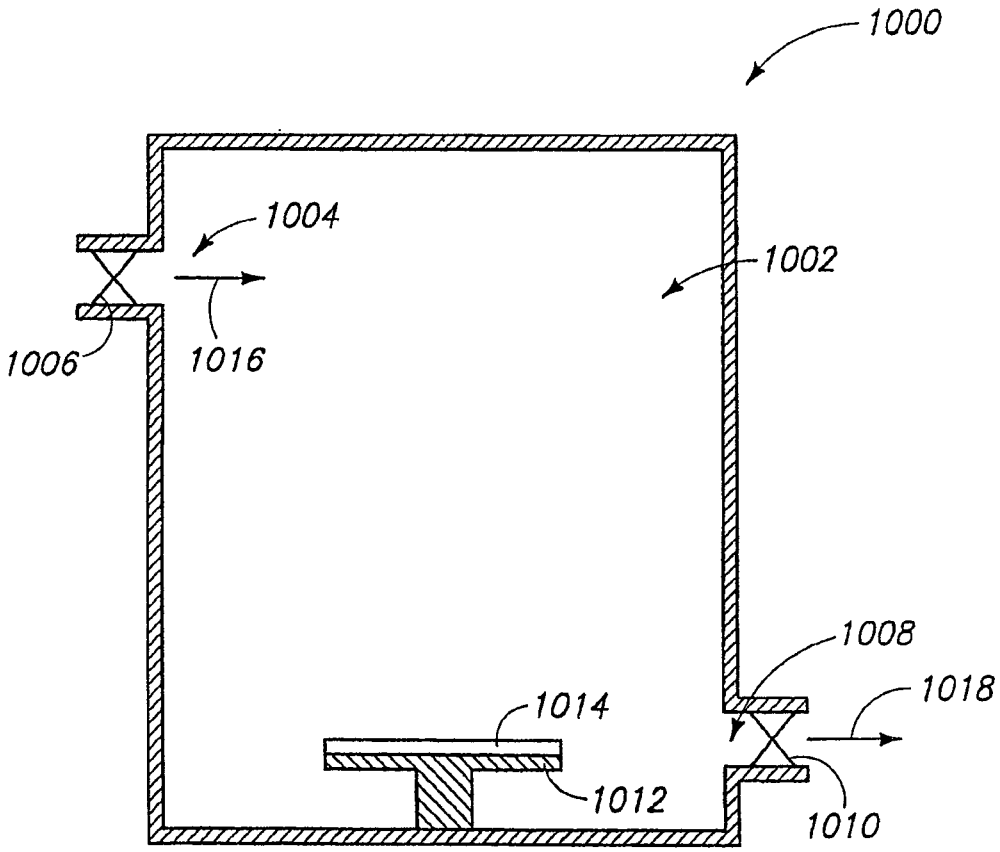


图 17