

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H05K 3/46 (2006.01)

B32B 7/04 (2006.01)



[12] 发明专利说明书

专利号 ZL 03155970.0

[45] 授权公告日 2008 年 12 月 3 日

[11] 授权公告号 CN 100441073C

[22] 申请日 2003.8.27 [21] 申请号 03155970.0

[30] 优先权

[32] 2002.8.28 [33] JP [31] 247974/02

[73] 专利权人 可乐丽股份有限公司

地址 日本国冈山县

[72] 发明人 津轻利纪 砂本辰也 吉川淳夫

[56] 参考文献

CN1140973A 1997.1.22

US5719354A 1998.2.17

JP2001-144206A 2001.5.25

审查员 商纪楠

[74] 专利代理机构 北京三幸商标专利事务所

代理人 刘激扬

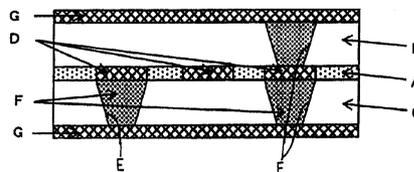
权利要求书 2 页 说明书 21 页 附图 8 页

[54] 发明名称

多层电路板及其制造方法

[57] 摘要

本发明的目的是提供了一种制造多层电路板的简单方法，所述多层电路板能够实现在表面上高密度安装电子元件。提供了一种制造多层电路板的方法，所述多层电路板包括第一膜层和至少另外两膜层，第二膜层和第三膜层，每一层都是由能够形成光学各向异性熔融相的热塑聚合物形成。第一膜层的熔点低，第二和第三膜层各自的熔点比第一层的熔点高。而且至少第二和第三膜层之一上具有电路布线。第一至第三膜层被热压在一起，第一膜层位于第二和第三层之间。该方法包括在第一至第三膜层热压粘合过程中使得第二和第三膜层之一上的电路布线至少之一通过第一膜层与第二和第三膜层中另一个的相对表面连接。



1.一种制造多层电路板的方法，所述多层电路板包括第一膜层，并至少包括第二膜层和第三膜层，每一膜层都是由能够形成光学各向异性熔融相的热塑聚合物形成，第一膜层的熔点低，第二和第三膜层各自的熔点比第一膜层的熔点高，而且至少第二和第三膜层之一上具有电路布线和微通道，所述第一至第三膜层被热压在一起，第一膜层位于第二和第三膜层之间，该方法包括如下步骤：

使得在第一至第三膜层热压粘合过程中，形成在至少第二和第三膜层之一上的电路布线贯穿第一膜层，与形成在第二和第三膜层中另一个上的电路布线或微通道直接接触形成电连接。

2.根据权利要求1所述的制造多层电路板的方法，其特征在于，在热压粘合之前，第一膜层的厚度在将要穿过第一膜层的电路布线高度的1/5至1.5倍范围内。

3.根据权利要求1所述的制造多层电路板的方法，其特征在于，第二和第三膜层的各自熔点中的每一个都比第一膜层的熔点高15°C或更高。

4.根据权利要求1所述的制造多层电路板的方法，其特征在于，第二和第三膜层中的一个或者二者具有至少一个微通道。

5.根据权利要求1所述的制造多层电路板的方法，其特征在于，第二和第三膜层的每一个的热变形温度都比第一膜层高20°C或更高。

6.根据权利要求1所述的制造多层电路板的方法，其特征在于，第一至第三膜层的每一个都是各向同性的。

7.一种多层电路板，包括第一膜层，并至少包括第二膜层和

第三膜层，每一膜层都是由能够形成光学各向异性熔融相的热塑聚合物形成，第一膜层的熔点低，第二和第三膜层各自的熔点比第一膜层的熔点高，

所述第一至第三膜层被热压在一起，所述第一膜层位于第二和第三膜层之间；以及

至少第二和第三膜层之一上形成有电路布线和微通道，而且形成在至少第二和第三膜层之一上的电路布线贯穿第一膜层，与形成在第二和第三膜层中另一个上的电路布线或微通道直接接触形成电连接。

8.根据权利要求7所述的多层电路板，其特征在于，第二和第三膜层的各自熔点中的每一个都比第一膜层的熔点高 15°C 或更高。

9.根据权利要求7所述的多层电路板，其特征在于，第二和第三膜层的每一个的热变形温度都比第一膜层高 20°C 或更高。

10.根据权利要求7所述的多层电路板，其特征在于，第二和第三膜层中的一个或者二者具有至少一个微通道。

11.根据权利要求7所述的多层电路板，其特征在于，第一至第三膜层的每一个都是各向同性的。

多层电路板及其制造方法

本申请以 2002 年 8 月 28 日申请的申请号为 2002-247974 号日本专利申请为基础，该申请的全部内容包括在这里以供参考。

技术领域

本发明涉及一种多层电路板及其制造方法，该电路板使用一种能够形成光学各向异性熔融相的热塑聚合物制成的膜层作为绝缘层。

在本发明的说明书中，除非特别说明，能够形成光学各向异性熔融相的热塑聚合物将被称为“热塑液晶聚合物”，而且除非特别说明，利用这样的热塑液晶聚合物形成的膜层将被称为“热塑液晶聚合物膜”。

背景技术

在多层电路板中为了实现三维电连接，构成多层电路板的印刷线路板包括形成在印刷线路板表面上的连线(通常称为“电路布线”的“表面连线”)，形成为延伸到印刷线路板内部的连线(后面称为“内层连线”)和形成为延着一些印刷线路板的整个厚度延伸的连线(后面将称为“中间层连线”)。

多层电路板通常利用具有不同化学成分和/或者热阻性能诸如熔点的多层材料，而且通常通过热压粘结具有中间层和/或者表面连线的一层或多层与其中没有形成连线的一层或多层制成。如果形成中间层线路板的各层材料具有相同熔点，在热压粘结处理

期间这些层将同时融化。因此，各层材料必须具有彼此不同熔点。

举例来说，美国第 5,719,354 号专利公开号为日本第 309803/1988 号专利申请公开了一种多层电路板，包括：由热塑液晶聚合物制成的两个膜层并具有表面连线和中间层连线，作为印刷线路板；和位于两个膜层之间的热塑液晶聚合物膜层，作为粘合层，其中粘合层的熔点低于两个膜层的熔点。在该已知的多层电路板中，印刷线路板通过粘合层彼此电绝缘(例如参见美国专利第 5,719,354 号的图 1D 和 1E 及公开号为日本第 309803/1988 号专利申请的图 1)。具体地说，美国第 5,719,354 号专利第 5 栏第 61 至 64 行和第 6 栏第 4 至 6 行公开了在粘合层上钻孔，然后必须利用金属以便实现印刷线路板之间电连接。

对于上述钻孔，传统上使用钻头或者激光器，实施在预定位置钻孔的钻孔步骤以便形成相应孔。对于上述金属的利用，传统上使用一种方法(后面将称为“电镀方法”)，该方法中顺序进行化学和电镀处理以便在孔内壁表面上形成镀层。此外，为了上述目的也可以利用另一种方法(后面将称为“胶合方法”)，该方法中施加导电胶或者印刷以便填充利用激光器或者利用钻所形成的孔，然后固化。

然而，已经发现需要形成沿着印刷线路板和粘合层延伸的孔的多层电路板具有如下问题，即在线路板的前后表面上形成用于中间层连接的孔的位置不能形成连线和装电子元件。因此，这种已知的多层电路板不仅不能满足近来表面电子元件安装高密度的要求，而且制造已知的多层电路板的方法包括一系列制造步骤，其中一些步骤需要复杂处理控制，似乎是多余的。

发明内容

在上述情况下完成了本发明。根据本发明的一个方面，提供了一种制造多层电路板的方法，该方法把热塑液晶聚合物膜层被热压在一起。热塑液晶聚合物膜层包括第一膜层，并至少包括第二膜层和第三膜层，每一膜层都是由能够形成光学各向异性熔融相的热塑聚合物形成。第一膜层的熔点低，第二和第三膜层各自的熔点比第一膜层的熔点高。而且至少第二和第三膜层之一上具有电路布线。第一至第三膜层被热压在一起，第一膜层位于第二和第三层之间。该方法包括使得在第一至第三膜层热压粘合过程中，形成在至少第二和第三膜层之一上的电路布线贯穿第一膜层，与形成在第二和第三膜层中另一个上的电路布线或微通道直接接触形成电连接。

而且，本发明提供了一种能够实现在表面上高密度安装电子元件的改进多层电路板。所述多层线路板能够通过简单的制造工艺制造。本发明的多层电路板包括第一膜层，并至少包括第二膜层和第三膜层，每一膜层都是由能够形成光学各向异性熔融相的热塑聚合物形成。第一膜层的熔点低，第二和第三膜层各自的熔点比第一膜层的熔点高。第一至第三膜层被热压在一起，第一膜层位于第二和第三膜层之间。至少第二和第三膜层之一上形成有电路布线和微通道，而且形成在至少第二和第三膜层之一上的电路布线贯穿第一膜层，与形成在第二和第三膜层中另一个上的电路布线或微通道直接接触形成电连接。

根据本发明，不仅能够有利地抑制分别在第二和第三膜层上形成的不希望的电路布线位置误差，这些误差是由于第一膜层的树脂材料流动引起的，而且能够在这些电路布线之间形成可靠的电连接。本发明的多层电路板具有热塑液晶聚合物的优良性能，诸如低吸水性 and 优良的电特性。此外，本发明的多层电路板能够满足普通电路板所需要的耐热性。

附图说明

无论如何，通过下面结合附图对最佳实施例的描述本发明将更容易理解。然而，实施例和附图只是为了说明和解释而给出的，而不是用于以任何方式限制本发明的范围的。在附图中，相同的参考标号在所有附图中用于表示相同的部件，其中：

图 1A 和 1B 示出制造根据本发明的第一最佳实施例的多层电路板的顺序，其中图 1A 是构成多层电路板的元件在热压粘合之前排列的垂直视图，图 1B 是在热压粘合之后多层电路板的垂直视图；

图 2A 和 2B 示出制造根据本发明的第二最佳实施例的多层电路板的顺序，其中图 2A 是构成多层电路板的元件在热压粘合之前排列的垂直视图，图 2B 是在热压粘合之后多层电路板的垂直视图；

图 3A 和 3B 示出制造根据本发明的第三最佳实施例的多层电路板的顺序，其中图 3A 是构成多层电路板的元件在热压粘合之前排列的垂直视图，图 3B 是在热压粘合之后多层电路板的垂直视图；

图 4A~4C 示出制造根据本发明的第四最佳实施例的多层电路板的顺序；

图 5A~5D 示出制造根据本发明的第五最佳实施例的多层电路板的顺序；

图 6 是根据本发明的第六最佳实施例的多层电路板的简要垂直截面图；

图 7 是根据本发明的第七最佳实施例的多层电路板的简要垂直截面图；

图 8 是示出制造多层电路板的传统方法的垂直截面图；

图9是示出利用图8所示方法制造的多层电路板的简要垂直截面图；

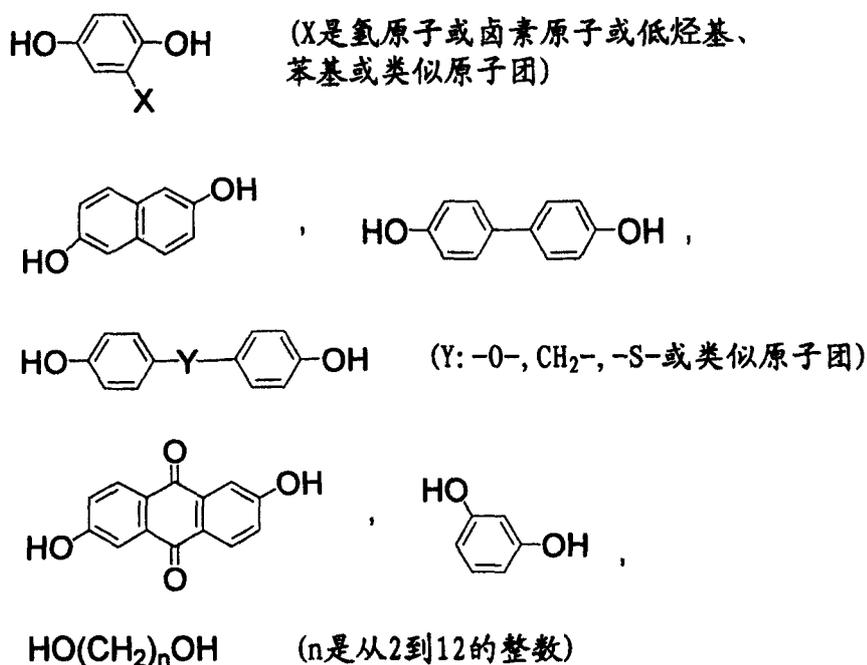
图10A~10D是分别示出根据本发明例1中所示的制造多层电路板的方法的处理步骤中获得产品结构简要垂直截面图。

具体实施方式

在实施本发明中能够使用的第一至第三热塑液晶聚合物膜层A、B和C中每个膜层材料的具体例子虽然不特别限于这里所述，包括已知的热塑液晶聚合物和由下面的(1)至(4)类化合物制备的热塑酰胺聚合物及它们的衍射物。

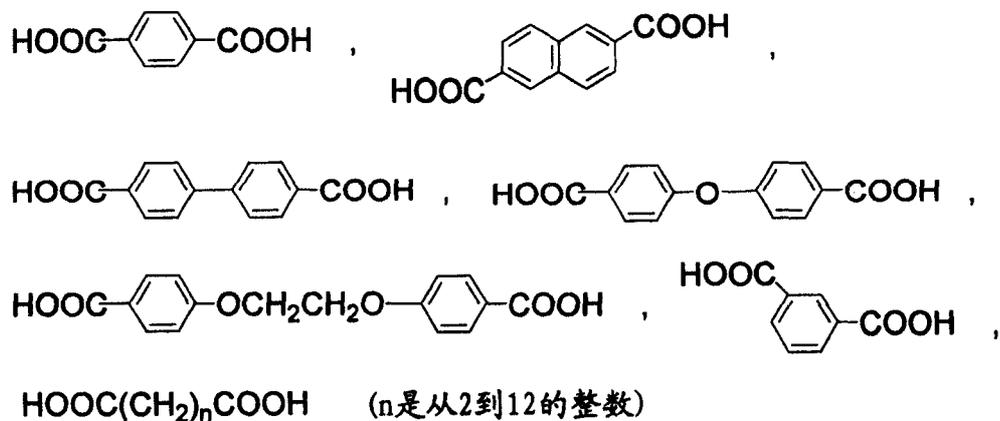
(1)芳香族或者脂肪族二羟基化合物，相应的例子在下面的表1中示出：

表1芳香族或者脂肪族二羟基化合物代表例的化学式



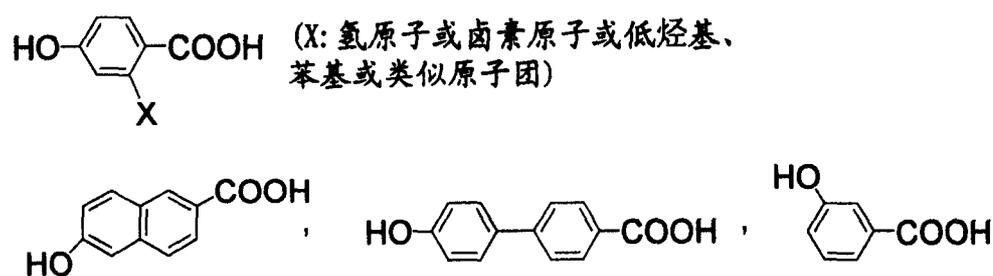
(2)芳香族或者脂肪族二羧酸，相应的例子在下面的表2中示出：

表 2 芳香族或者脂肪族二羧酸代表例的化学式



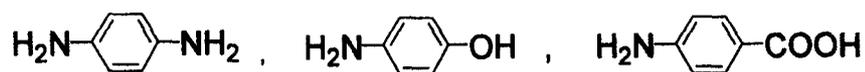
(3) 芳香族羟基羧酸，相应的例子在下面的表 3 中示出：

表 3 芳香族或者脂肪族羟基羧酸代表例的化学式



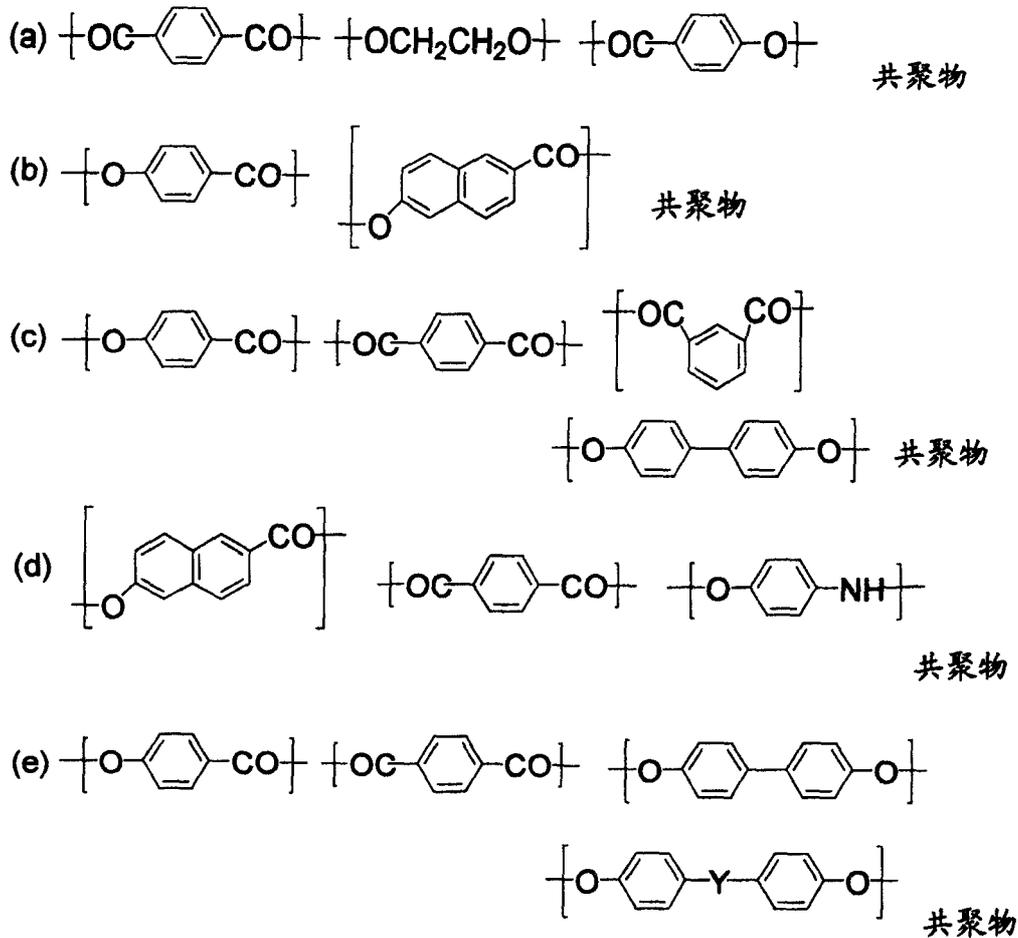
(4) 芳香二元胺、芳香羟基胺和芳香氨基羧酸，相应的例子在下面的表 4 中示出：

表 4 芳香二元胺、芳香羟基胺和芳香氨基羧酸代表例的化学式



从任何这些起始化合物制备的热塑液晶聚合物的代表例包括具有下面的表 5 中的(a)至(e)所示的结构单元的化合物。

表 5 热塑液晶聚合物的代表例结构单元

(Y: -O-, -CH₂-, -S-或类似原子团)

这些热塑液晶聚合物的熔点是向光学各向异性熔融相的过渡温度，最好在大约 200~400°C，而且更好是在大约 250~350°C，以便产生的膜层能够具有希望的热阻和希望的处理性能。

除非本发明的效果被削弱，如果希望可以在其中加入一种添加剂或者各种添加剂的混合物，诸如润滑剂、抗氧化剂或者填充剂。

在实施本发明过程中，起印刷线路板和形成在上面的电路布线作用的热塑液晶聚合物膜层即热塑液晶聚合物膜层 B 和 C 应该是高熔点膜层，而位于印刷线路板之间起粘合层作用的热塑液晶

聚合物膜层即热塑液晶聚合物膜层 A 的熔点应该比膜层 B 和 C 的熔点低。

热塑液晶聚合物膜层 B 和 C 的各自熔点 T_{m2B} 和 T_{m2C} 应该比热塑液晶聚合物膜层 A 的熔点 T_{m1} 高。热塑液晶聚合物膜层 B 和 C 的熔点与热塑液晶聚合物膜层 A 的熔点之间的差值(即 $T_{m2B}-T_{m1}$ 和 $T_{m2C}-T_{m1}$)最好不小于 10°C ，更好是不小于 15°C 。

热塑液晶聚合物膜层 A 的膜厚最好选择为基本上等于电路布线的高度，所述电路布线在与热塑液晶聚合物膜层 B 和 C 层压在一起之后贯穿所述热塑液晶聚合物膜层 A。为此，最好热塑液晶聚合物膜层 A 的厚度在与热塑液晶聚合物膜层 B 和 C 层压在一起之前最好在电路布线高度的 $1/5$ 至 1.5 倍范围内，更好是在 $1/2$ 至 1.2 倍范围内，所述电路布线形成在热塑液晶聚合物膜层 B 和 C 之一上而且贯穿所述热塑液晶聚合物膜层 A。

在分别低于热塑液晶聚合物膜层 B 和 C 的熔点 T_{m2B} 和 T_{m2C} 并高于热塑液晶聚合物膜层 A 的熔点 T_{m1} 的温度下，通过热压粘合把热塑液晶聚合物膜层 B 和 C 与位于二者之间的热塑液晶聚合物膜层 A 层压在一起。在热压粘合过程中，热塑液晶聚合物膜层 B 和 C 将不被增塑，因此能够有利地避免分别形成在这些热塑液晶聚合物膜层 B 和 C 上的电路布线位置发生不希望的偏差。

而且，因为热塑液晶聚合物膜层 A 的厚度选择为在层压之后基本上等于电路布线的高度，所述电路布线将贯穿所述热塑液晶聚合物膜层 A，所述电路布线能够贯穿所述热塑液晶聚合物膜层 A，所述膜层 A 是熔融的，将通过热压粘合足够增塑，并使之与热塑液晶聚合物膜层 B 或者 C 的各自相对表面接触，以便在热塑液晶聚合物膜层 B 和 C 之间实现电连接和物理粘合，两个膜层 B 和 C 起到印刷线路板的作用。

应该注意热塑液晶聚合物膜层 A 通过热压粘合的热量增塑能够填充电路布线周围形成的空气间隙，以便产生具有良好绝缘性能的多层电路板。

热塑液晶聚合物膜层 B 和 C 的各自热变形温度 T_{d2B} 和 T_{d2C} 最好比热塑液晶聚合物膜层 A 的热变形温度 T_{d1} 高 20°C 或更高，这样能够在热压粘合期间抑制热塑液晶聚合物膜层 B 和 C 的塑性变形，以便避免分别在热塑液晶聚合物膜层 B 和 C 上形成的电路布线位置产生不希望的偏差。

应该注意，如果希望，可以通过把相应的热塑液晶聚合物膜层经过热处理把热塑液晶聚合物膜层中每一个的熔点和热变形温度增加到希望的数值。举例来说，热处理的温度可以是这样的，即使热塑液晶聚合物膜层中的熔点为 283°C ，热变形温度为 260°C ，在 260°C 温度下加热该热塑液晶聚合物膜层 5 小时将把熔点和热变形温度分别提高到 320°C 和 310°C 。

在实施本发明中使用的热塑液晶聚合物膜层可以利用已知的挤压成型技术制造。其中，T-模处理和充气法在工业上有优势。特别是对于充气法，不仅可以在膜层的机械轴方向上(该方向后面将称为“MD 方向”)施加拉伸产生的应力，也可以在垂直于 MD 方向上(后面将称为“TD 方向”)上施加。因此，因此充气法对于制造在 MD 和 TD 两个方向上具有均衡良好的物理和热性能的热塑液晶聚合物膜层是有效的，因此使用是有利的。而且，在实施本发明中使用的热塑液晶聚合物膜层最好在 MD 和 TD 两个方向上的物理和热性能最好基本上各向同性的，以便能够获得几乎不翘曲的多层电路板。

在实施本发明中使用的每个热塑液晶聚合物膜层具有适当的分段取向比例(SOR)，该分段取向比例可以根据应用领域不同。如

果 SOR 小于 1.5, 热塑液晶聚合物膜层的分子取向偏差将非常可观, 使得热塑液晶聚合物膜层将硬化而且在 MD 方向将断裂。在多层电路板需要具有稳定形状以便在加热期间不产生翘曲, 构成多层电路板的热塑液晶聚合物膜层的 SOR 最好不大于 1.3。特别是, SOR 不大于 1.3 的热塑液晶聚合物膜层在 MD 和 TD 两个方向上可以表现出很均衡的物理和热性能, 使得膜层在实际应用中更优良。而且, 必须在加热期间基本上不产生翘曲的高精度多层电路板情况下, 构成多层电路板的热塑液晶聚合物膜层的 SOR 最好不大于 1.03。

上面说的分段取向比例 SOR 表示分子取向度数而且与传统 MOR(分子取向比例)的显著区别在于 SOR 表示考虑物体厚度时的数值。所述 SOR 可以如下方式计算。

利用商业上可以获得的包括微波谐振波导的微波分子取向度测量装置, 热塑液晶聚合物膜层插入微波谐振波导中以便其中的膜层表面垂直于微波的传播方向, 而且测量通过膜层传播的微波电场强度(即微波透过率)。根据所述测量, 通过下面的等式计算 m 数值(后面将称为“折射率”):

$$m=(Z_0/\Delta z)\times[1-v_{\max}/v_0]$$

其中 Z_0 表示装置常数, Δz 表示测量物体的平均厚度, v_{\max} 表示当改变微波频率时能够获得最大透过率的微波频率, v_0 表示当平均厚度为零时获得最大微波透过率的频率, 即当没有物体存在时。

然后通过把 m_0 除以 m_{90} 计算分段取向比例 SOR (即 $SOR=m_0/m_{90}$), 其中 m_0 表示当物体的旋转角度相对于微波的振荡方向成 0° 时获得 m 数值, 即当微波的振荡方向与物体大部分分子取向方向相同而且表现出最大微波透过率的方向, m_{90} 表示当物

体的旋转角度相对于微波的振荡方向成 90° 时获得 m 数值。

实施本发明可以使用的热塑液晶聚合物膜层厚度并不特别限于特定数值，只是在用作膜层 B 和 C 中的任何一个时，两个膜层中的每一个在多层电路板中起印刷线路板和形成在上面的电路布线的作用，厚度最好不大于 5mm，而且更好是在 0.1 至 3mm 范围内。另一方面，在用于柔性印刷电路板中的情况下，热塑液晶聚合物膜层厚度最好不大于 $500\mu\text{m}$ ，更好是在 10 至 $250\mu\text{m}$ 范围内。

在实施本发明中，最好作为各个印刷线路板的热塑液晶聚合物膜层厚度 B 和 C 之一具有电路布线。该电路布线可以任何公知方式形成。例如，可以下面任何公知方法形成电路布线：

(a)一种方法，其中热塑液晶聚合物膜层和金属板热压在一起，然后蚀刻形成电路布线。

(b)一种方法，其中首先通过气相电镀在热塑液晶聚合物膜的表面上形成导电膜，诸如溅射技术、离子电镀技术和蒸汽沉积技术或者液相电镀，然后形成电路布线。

实施上述方法(a)中可以使用的金属板材料包括适合用于电连接的金属、诸如铜、金、银、镍或者铝。其中，铜最好。上述金属板厚度最好在 1 至 $50\mu\text{m}$ 范围内，更好是在 5 至 $20\mu\text{m}$ 范围内。

实施上述方法(b)中可以使用的导电膜金属包括上述金属之一。其中，铜最好。上述导电膜的厚度虽然不特别限定为上述具体数值，最好在 1 至 $50\mu\text{m}$ 范围内，更好是在 5 至 $20\mu\text{m}$ 范围内。

形成在热塑液晶聚合物膜层 B 和 C 任何一个上的电路布线的厚度与上述金属板或者导电膜层的厚度相应，最好在 1 至 $50\mu\text{m}$ 范围内，更好是在 5 至 $20\mu\text{m}$ 范围内。

如果需要，热塑液晶聚合物膜层 B 和 C 之一或者两者可以具有一个或者多个微通道填充导电材料，诸如导电胶或者焊料以便

实现电路布线内部和/或者外部电连接。制造这些微通道的适当方法在本领域是公知的，包括激光处理和化学蚀刻，激光处理方法是利用二氧化碳激光器、YAG 激光器或者准分子激光器，化学蚀刻方法是使用碱溶液。而且，如果希望的话，热塑液晶聚合物膜层 B 和 C 之一或者两者可以具有一个或者多个通孔。这些通孔可以通过钻孔方法或者上述任何微通道形成方法形成。

为了使用导电材料填充微通道和/或者通孔，可以使用任何公知的方法，公知方法的例子包括利用无电极电镀技术的铜布线电镀和/或者电解电镀技术并填充导电胶。

在实施本发明过程中，最好通过使具有电路布线的热塑液晶聚合物膜层 B 和 C 以及位于热塑液晶聚合物膜层 B 和 C 之间的热塑液晶聚合物膜层 A 经过热压粘合制造多层电路板。此时，至少形成在热塑液晶聚合物膜层 B 和 C 上的各个电路布线之一排列成穿过热塑液晶聚合物膜层 A。

上述热压粘合可以利用任何公知的方法实现，诸如热辊、平板类型的热压模、真空平板类型热压模或者双带压模。所述热压粘合可以连续或者以成批方式完成。

热压粘合最好在如下温度下完成，使得热塑液晶聚合物膜层 A 足够增塑，但是热塑液晶聚合物膜层 B 和 C 没有增塑。具体地说，完成热压粘合的温度 $T_p(^{\circ}\text{C})$ 最好满足如下条件(1)和(2)，更好是满足如下条件(3)和(4)：

$$(1) T_{m1} \leq T_p$$

$$(2) T_p < T_{m2B} \text{ 而且 } T_p < T_{m2C}$$

$$(3) T_{m1} + 5 \leq T_p$$

$$(4) T_p < T_{m2B} - 10 \text{ 而且 } T_p < T_{m2C} - 10$$

而且，除了上述条件之外，温度 T_p 最好也满足如下条件(5)，

更好是满足如下条件(6):

$$(5) T_p < T_{d_2B} \text{ 而且 } T_p < T_{d_2C}$$

$$(6) T_p < T_{d_2B} - 10 \text{ 而且 } T_p < T_{d_2C} - 10$$

热压粘合通常在 1 至 10Mpa 范围内的压力下完成, 最好是在 2 至 6Mpa 范围内, 更好是在 3 至 5Mpa 范围内。

后面, 将结合附图详细描述根据本发明的最佳实施例。

参考附图 1, 该图简要示出制造根据本发明的第一最佳实施例的多层电路板的方法。具体地, 图 1A 示出构成多层电路板的元件在热压粘合之前的排列。如图所示, 使用一个热塑液晶聚合物膜层 A 和两个热塑液晶聚合物膜层 B 和 C。热塑液晶聚合物膜层 B 具有一个电路布线 D 和一个微通道 E, 而热塑液晶聚合物膜层 C 具有两个电路布线 D 和两个微通道 E。导电材料 F 诸如导电胶或者焊料填充在每个微通道 E 内, 以便在把膜层 B 和 C 与位于它们之间的膜层 A 热压粘合在一起之后能够实现形成在热塑液晶聚合物膜层 C 上的电路布线 D 的外部电连接。膜层 A 的厚度选择成在热压粘合之后变成基本上等于电路布线 D 的高度。

热压粘合以如下方式实现。当膜层 B 和 C 设置成彼此面面对关系时, 膜层 B 上的电路布线 D 对着膜层 C 上的电路布线 D, 膜层 A 位于膜层 B 和 C 之间。然后把金属板 G 和 G 放置在膜层 A 至 C 膜层堆的外部, 并加热产生的整个组件到低于热塑液晶聚合物膜层 B 和 C 的熔点并高于热塑液晶聚合物膜层 B 和 C 的熔点的温度, 以便实现热压粘合。

图 1B 示出在热塑液晶聚合物膜层 A 至 C 热压在一起之后的多层电路板。如图所示, 在热压粘合之后, 电路布线 D 沿着整个热塑液晶聚合物膜层 A 延伸以便保持与热塑液晶聚合物膜层 B 和 C 的相对表面接触。与此同时, 每个热塑液晶聚合物膜层 B 和 C

中被电路布线 D 遗留并在其周围的空气间隙被热塑液晶聚合物膜层 A 填充。

在这样制造的多层电路板中，位于多层电路板的各个外表面上的金属板 G 可以经过蚀刻形成电路布线，所述电路布线通过微通道 E 内的导电材料 F 与内层电路布线 D 电连接。

膜层 B 和 C 可以具有相同的熔点。或者，膜层 B 和 C 可以具有彼此不同的熔点，只要都比膜层 A 的熔点高即可。而且，在图 1 中，在实施本发明过程中可以省略一个或者两个金属板 G。

应该注意，虽然没有示出，本发明并不排除如下实施例，即进一步包括通过激光处理、钻孔或者化学蚀刻方法形成一个或者多个沿着整个多层电路板延伸的通孔，以便在所有印刷线路板之间形成电连接。

图 2 示出制造根据本发明的第二最佳实施例的多层电路板的方法，其中图 2A 示出构成多层电路板的元件在热压粘合之前的排列。如图所示，热塑液晶聚合物膜层 B 和 C 中的每一个具有形成在上表面上的电路布线 D。热塑液晶聚合物膜层 B 的下表面对着热塑液晶聚合物膜层 C 的上表面，热塑液晶聚合物膜层 A 位于二者之间。以如上方式排列的热塑液晶聚合物膜层 A 至 C 的膜堆被热压在一起形成多层电路板。

图 2B 示出在热压粘合之后的多层电路板。容易看出形成在热塑液晶聚合物膜层 C 上的电路布线 D 沿着膜层 A 延伸以便保持与热塑液晶聚合物膜层 B 的下表面接触。

图 2A 和 2B 所示的多层电路板的其他结构特征与图 1A 和 1B 所示的多层电路板的结构特征相类似，因此为了简练省略细节说明。图 2A 和 2B 中示出的对应于图 1A 和 1B 中的部件使用相同的参考标号表示。应该注意在图 2A 和 2B 中，没有使用图 1A 和 1B

中设置在膜层 B 附近的金属板 G。

图 3 示出制造根据本发明的第三最佳实施例的多层电路板的方法，其中图 3A 示出构成多层电路板的元件在热压粘合之前的排列。如图所示，热塑液晶聚合物膜层 B 的上表面上形成有金属膜层 M，下表面上形成有电路布线 D，而热塑液晶聚合物膜层 C 的上表面形成有电路布线 D。热塑液晶聚合物膜层 C 的上表面对着热塑液晶聚合物膜层 B 的下表面，热塑液晶聚合物膜层 A 位于二者之间。以如上方式排列的热塑液晶聚合物膜层 A 至 C 的膜堆被热压在一起形成多层电路板。图 3B 示出在热压粘合之后的多层电路板。

图 3A 和 3B 所示的多层电路板的其他结构特征与图 1A 和 1B 所示的多层电路板的结构特征相类似，因此为了简练省略细节说明。图 3A 和 3B 中示出的对应于图 1A 和 1B 中的部件使用相同的参考标号表示。

图 4 示出制造根据本发明的第四最佳实施例的多层电路板的方法。在该实施例中，在上表面上形成有电路布线 D 的热塑液晶聚合物膜层 B 首先与热塑液晶聚合物膜层 A 热压在一起以便形成如图 4A 所示的第一积层。然后这样形成的第一积层被热压到如图 4B 所示的具有电路布线的热塑液晶聚合物膜层 C 上以便形成如图 4C 所示的多层电路板。

在这种情况下，形成在热塑液晶聚合物膜层 C 上的电路布线 D 沿着整个膜层 A 延伸以便保持与热塑液晶聚合物膜层 B 的表面接触。应该注意在图 4A 至 4C 中，没有使用图 1A 和 1B 中设置在膜层 B 和 C 附近的两个金属板 G。

图 4A 至 4C 所示的多层电路板的其他结构特征与图 1A 和 1B 所示的多层电路板的结构特征相类似，因此为了简练省略细节说

明。图 4A 至 4C 中示出的对应于图 1A 和 1B 中的部件使用相同的参考标号表示。

图 5 示出制造根据本发明的第五最佳实施例的多层电路板的方法。在该实施例中，如图 5A 所示，没有电路布线 D 热塑液晶聚合物膜层 B 和具有电路布线 D 和填充导电材料 F 微通道 E 的热塑液晶聚合物膜层 C 与位于二者之间的热塑液晶聚合物膜层 A 热压在一起以便形成如图 5B 所示结构的积层。然后，在如图 5C 所示，至少在热塑液晶聚合物膜层 B 一层上形成一个微通道 E，然后填充导电材料 F。然后，在热塑液晶聚合物膜层 B 一层的上表面形成电路布线 D 以便形成如图 5D 所示的多层电路板。

还应该主意在图 5A 至 5D 中，没有使用图 1A 和 1B 中设置在膜层 B 和 C 附近的两个金属板 G。

图 5A 至 5D 所示的多层电路板的其他结构特征与图 1A 和 1B 所示的多层电路板的结构特征相类似，因此为了简练省略细节说明。图 5A 至 5DB 中示出的对应于图 1A 和 1B 中的部件使用相同的参考标号表示。

图 6 示出根据本发明的第六最佳实施例的方法制造的多层电路板。在该多层电路板中，使用多个具有电路布线 D 的热塑液晶聚合物膜层 B 和 C(印刷线路板)和相应数量的热塑液晶聚合物膜层 A。膜层 A 至 C 的组件被热压再一起，每个热塑液晶聚合物膜层 A 位于相邻的热塑液晶聚合物膜层 B 和 C 之间。因此，印刷线路板通过微通道 E 内的导电材料 F 彼此电连接，所述微通道形成在热塑液晶聚合物膜层 B 和 C 上。

图 7 示出根据本发明的第七最佳实施例的方法制造的多层电路板。在该实施例中，电路布线 D 具有不同高度，而且只有高度最高的电路布线 D 沿着整个热塑液晶聚合物膜层 A 延伸。具有较

小高度的其他电路布线 D 嵌入热塑液晶聚合物膜层 A 中，如图中所清楚地示出一样。应该注意如同最右边位置所示出一样，形成在热塑液晶聚合物膜层 B 和 C 上的电路布线 D 能够保持彼此直接接触。

图 7 所示的多层电路板的其他结构特征与图 1A 和 1B 所示的多层电路板的结构特征相类似，因此为了简练省略细节说明。图 7 中示出的对应于图 1B 中的部件使用相同的参考标号表示。

图 8 中示出利用公知的传统方法制造的多层电路板，例如如同前面讨论的 5,719,354 号美国专利和公开号为平 11-309803 的日本专利申请中公开的方法。在实施所述公知的制造方法中，具有相应的电路布线的热塑液晶聚合物膜层 B 和 C 首先设置成使膜层 B 上的电路布线对着膜层 C 上的电路布线 D，而且热塑液晶聚合物膜层 A 位于二者之间。这样设置的膜层 A 至 C 的膜堆被热压在一起。

在该多层电路板中，因为热塑液晶聚合物膜层 A 具有最大厚度，没有电路布线 D 贯穿热塑液晶聚合物膜层 A，相反它们都嵌入热塑液晶聚合物膜层 A 中，如图 9 所示。因此，具有相应的电路布线 D 的热塑液晶聚合物膜层 B 和 C 彼此电绝缘。

后面，将通过具体例子说明本发明，这些例子不是特别用于限制本发明的范围的，而是为了说明目的而示出的。

应该注意所有具体例子中，热塑液晶聚合物膜层的物理性能(包括熔点、热变形温度和膜厚)、多层电路板的物理性能(包括微通道对准误差、粘合强度和电导率)以如下方式评价。

(1)熔点

使用差示扫描量热仪观测膜层的热特性以便测量熔点。换句话说，在以 20°C/min 速率提高测试膜的温度到膜层完全融化，以

50°C/min 速率迅速冷却熔融产品至 50°C, 而且当再次以 20°C/min 速率提高温度时出现的吸热曲线峰值温度记录为膜层的熔点。

(2)热变形温度

利用热机分析仪(Shimadzu 公司制造的“TMA-50”)绘制表示加热时温度与热塑液晶聚合物膜层的热变形之间的关系的曲线(热变形曲线),热变形温度定义为分别穿过高温区的热变形曲线和低温区的热变形曲线的近似直线的交点处出现的温度。

(3)膜厚

使用数字厚度仪(Mitsutoyo 公司制造)在 TD 方向以 1cm 间隔测量热塑液晶聚合物膜层,膜厚用任意选择的 10 个膜厚的平均值表示。

(4)微通道对准误差

利用扫描电子显微镜观察多层电路板的垂直截面以便确定在膜层 F1 上的膜层 F2 中的半径为 R 的底部圆形平面上的微通道的中心位置与在膜层 F1 下的膜层 F2 的半径为 R 的上部圆形平面上的微通道的中心位置之间的水平距离 L, 如图 10D 所示, 对准误差量通过下面的等式计算:

$$\text{微通道对准误差}(\%) = L/R \times 100$$

其中: R 表示微通道的设计半径。

(5)粘合强度

宽度为 1cm 的测试片从多层电路板上没有形成电路布线的区域上切下, 然后通过双面胶带固定在平板上, 最外层粘合在平板上。通过根据 JIS 5016 的 180°剥离强度测试方法, 当以每分钟 50mm 的速率剥离积层相反侧的最外层时确定剥离强度。

(6)电导率

为了通过多层电路板的所有膜层形成电导, 通过连接到多层

电路板的两个相对最外侧电路布线之间的电极测量最外侧的电路布线之间的电阻 R_1 ，所述最外侧的电路布线与中间层连线通过微通道电连接。 R_2 表示设计电阻， $[R_1/R_2 \times 100]$ 的数值评价为电导率指数(%)。

参考例 1

由 p-羟基苯酸和 6-羟基-2-环烷酸的共聚物构成而且熔点为 283°C 的热塑液晶聚合物被熔融挤压，然后通过充气技术拉伸，其中拉伸比值为 2.0，吹气比值为 6.0，以便形成热塑液晶聚合物膜层 F1，其厚度为 $20\mu\text{m}$ ，分段取向比值(SOR)为 1.03，熔点为 283°C ，热变形温度为 260°C 。

参考例 2

由 p-羟基苯酸和 6-羟基-2-环烷酸的共聚物构成而且熔点为 325°C 的热塑液晶聚合物被熔融挤压，然后通过充气技术拉伸，其中拉伸比值为 2.0，吹气比值为 6.0，以便形成热塑液晶聚合物膜层 F2，其厚度为 $50\mu\text{m}$ ，分段取向比值(SOR)为 1.03，熔点为 325°C ，热变形温度为 305°C 。

例 1

通过下面的步骤 1 至 4 获得多层电路板，这些步骤分别在图 10A 至 10D 中示出。

步骤 1:

在通过参考例 2 获得的热塑液晶聚合物膜层 F2 上预定位置，通过二氧化碳激光器形成设计直径为 $100\mu\text{m}$ 的微通道。然后，用导电胶填充微通道，然后通过预备加热把所述导电胶固化(图

10A)。

步骤 2:

在具有通过步骤 1 形成的微通道的热塑液晶聚合物膜层 F2 的每个相对表面上形成厚度为 $18\mu\text{m}$ 的电解铜锡箔。然后在温度为 335°C 、压力为 3Mpa 条件下, 通过真空热压模把膜堆(铜锡箔/热塑液晶聚合物膜层/铜锡箔)热压在一起, 产生双面铜包层, 其中填充在微通道内的导电胶完全被固化。然后, 用相应抗蚀膜覆盖积层的第一表面的预定区域和积层第二表面的对着第一表面的整个区域。使用氯化铁水溶液作为蚀刻剂, 蚀刻积层第一表面上的抗蚀膜外部的铜锡箔部分, 然后去掉抗蚀膜, 形成单面铜包层, 其中微通道形成在热塑液晶聚合物膜层 F2 的内层而且一个表面上具有电路布线 D(图 10B)。

而且, 通过后面的步骤 2 制备上面没有电路布线的类似单面铜锡箔包层 2, 即通过制备热塑液晶聚合物膜层 F2 的双面铜包层和两个 $10\mu\text{m}$ 的电解铜锡箔, 上面具有类似的微通道, 然后蚀刻从双面铜锡箔包层一个外表面上去掉铜锡箔。

步骤 3:

通过步骤 2 获得单面铜包层 1 和 2 设置在通过参考例 1 获得的热塑液晶聚合物膜层 F1 的两面上, 通过销钉-积层方法使位于各个单面铜包层 1 和 2 上的铜膜层 G 朝外, 以便单面铜包层 1 和 2 的微通道中心位置精确对准。在温度为 228°C 、压力为 3Mpa 条件下, 通过真空热压模把组件热压在一起, 以便产生积层(图 10C)。

步骤 4:

利用步骤 2 中的技术图案蚀刻位于通过步骤 3 获得的积层外层上的铜锡箔以便形成具有三层导电层的多层电路板(图 10D)。多层电路板形状平坦。评价结果在表 6 中示出。如同在图 6 中清楚

地看出的一样，这样制造的多层电路板实际上是很有用的。

比较例 1

重复例 1 的步骤 1 至 4，只是在步骤 3 中两个热塑液晶聚合物膜层 F1 位于单面铜包层 1 和 2 之间，而不是一个热塑液晶聚合物膜层 F1，以便产生多层电路板。评价产生的多层电路板，评价结果在表 6 中示出。如同能够容易地从表 6 中清楚地看出的一样，用于比较目的的多层电路板具有较大的微通道对准误差和低导电率。观察该多层电路板的垂直截面示出膜层 F1 产生的热塑液晶聚合物薄膜保持在内层电路图案和微通道之间。

表 6

	微通道对准误差(%)	粘合强度(kgf/cm)	导电率(%)
例 1	0.3	1.1	99.2
比较例 1	38.6	1.1	15.7

虽然结合最佳实施例参考附图详细描述了本发明，所述附图只是用于说明目的的，本领域的普通技术人员在阅读本发明的说明书后容易想到在各种变形和改进在本发明的范围之内。因此，这些改进和变形包括在本发明的范围之内，除非它们脱离本发明所限定的范围。

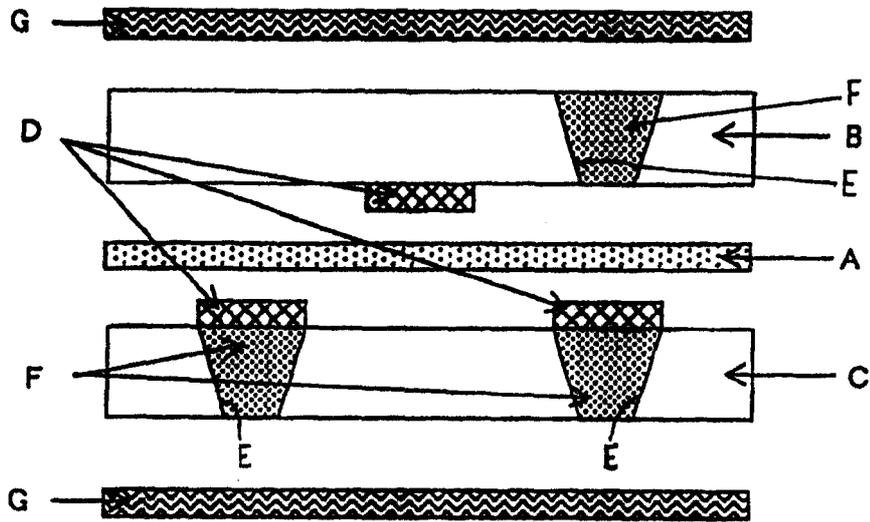


图 1A

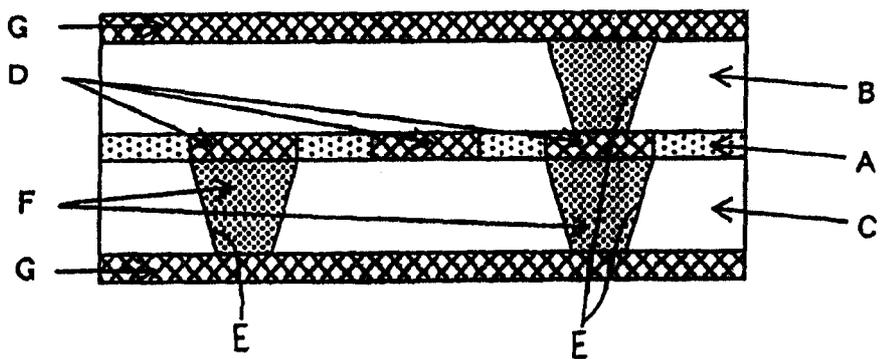


图 1B

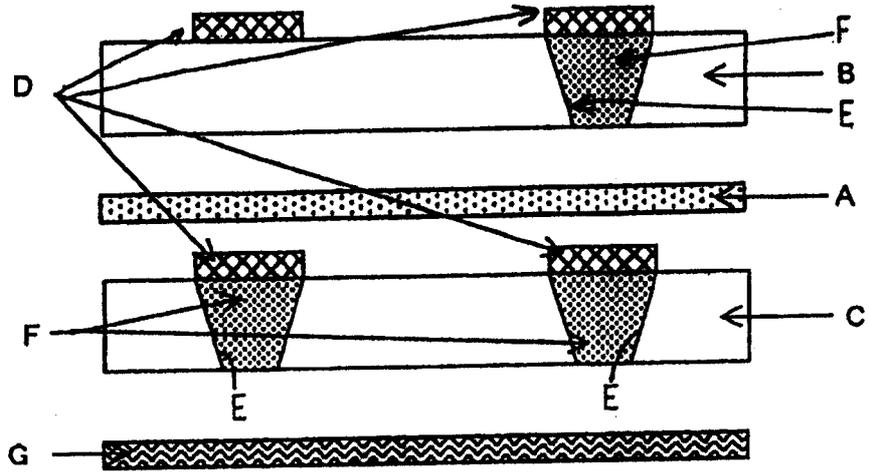


图 2A

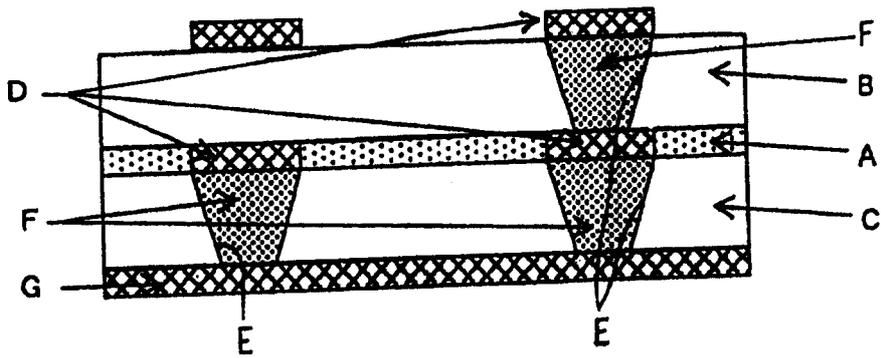


图 2B

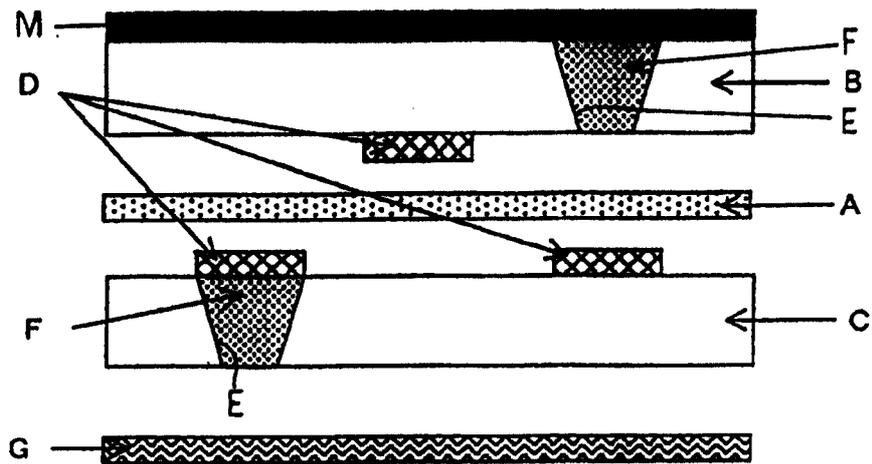


图 3A

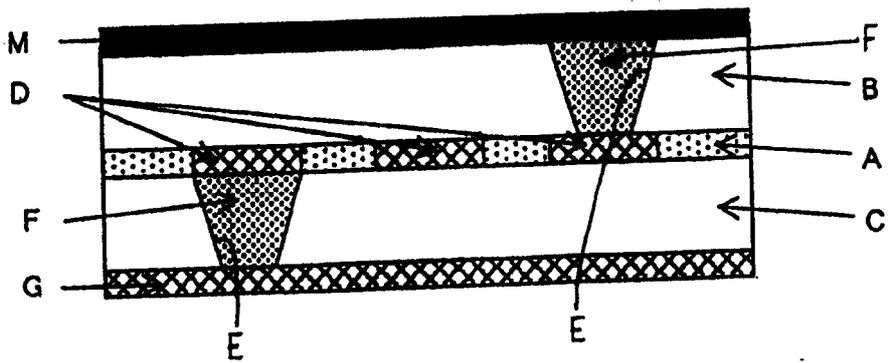


图 3B

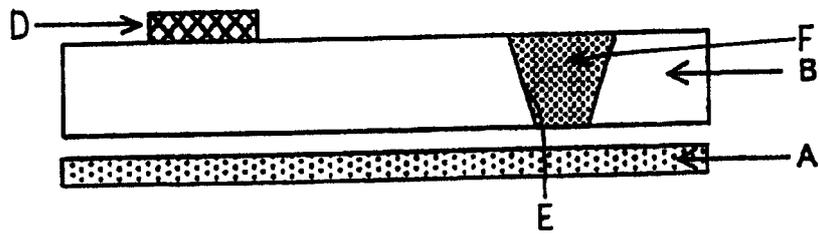


图 4A

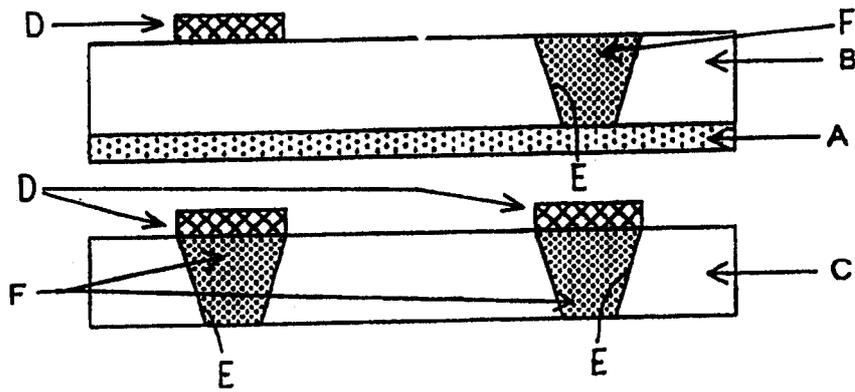


图 4B

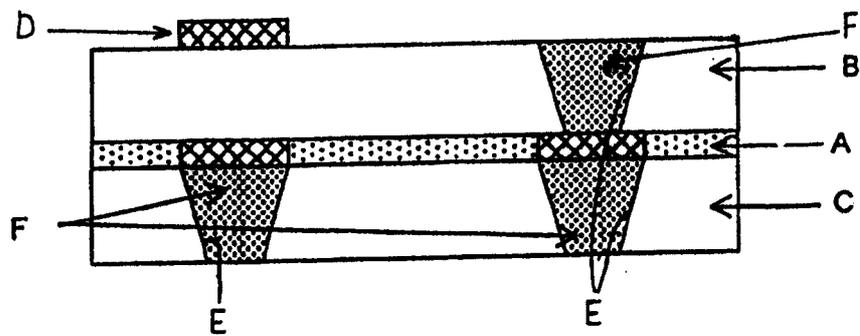


图 4C

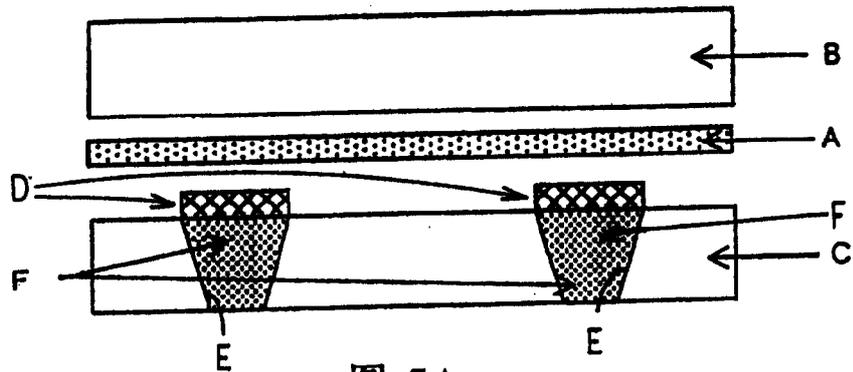


图 5A

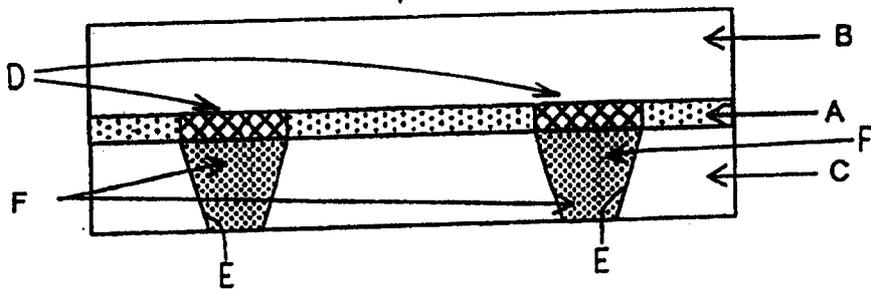


图 5B

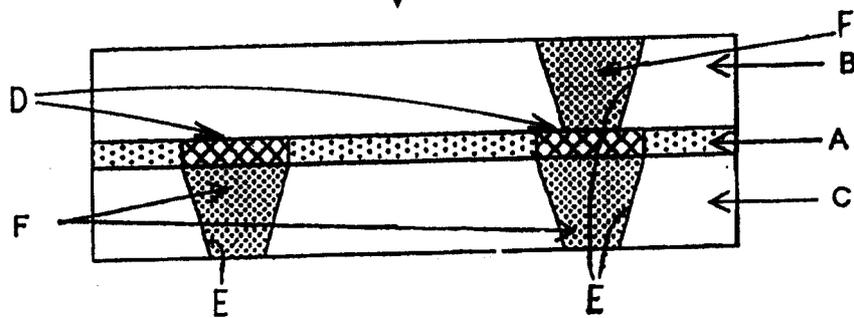


图 5C

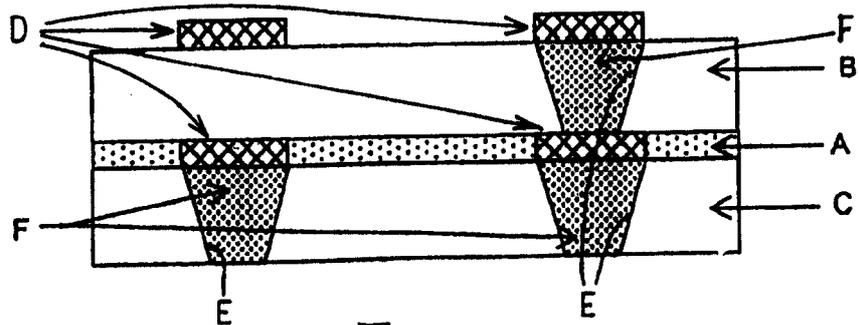


图 5D

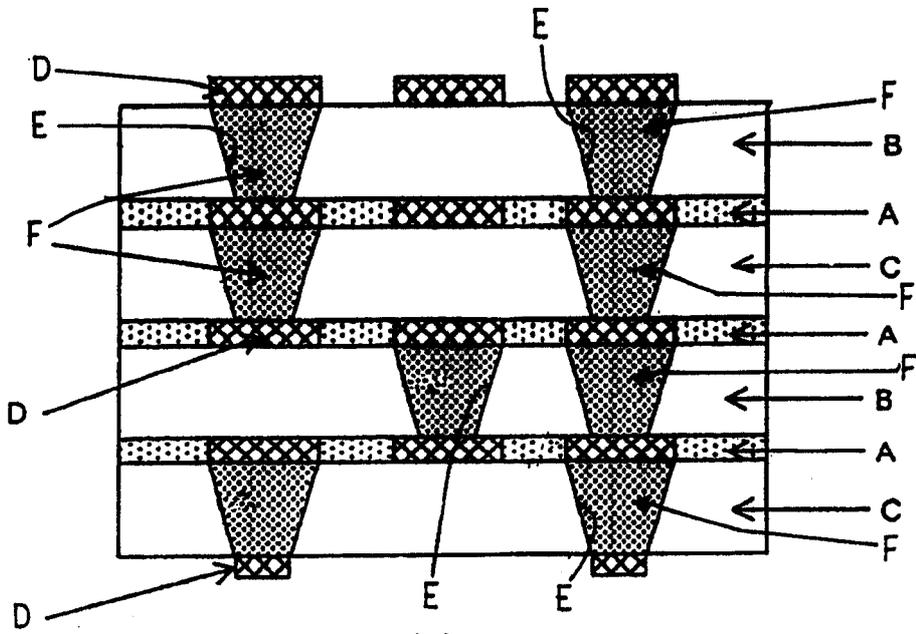


图 6

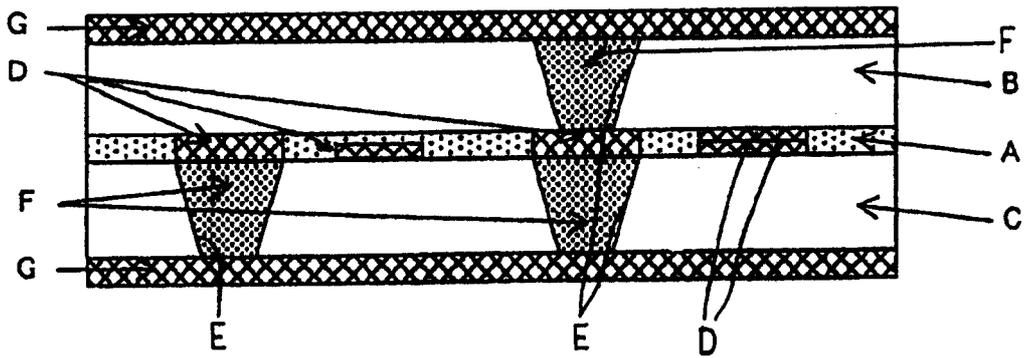


图 7

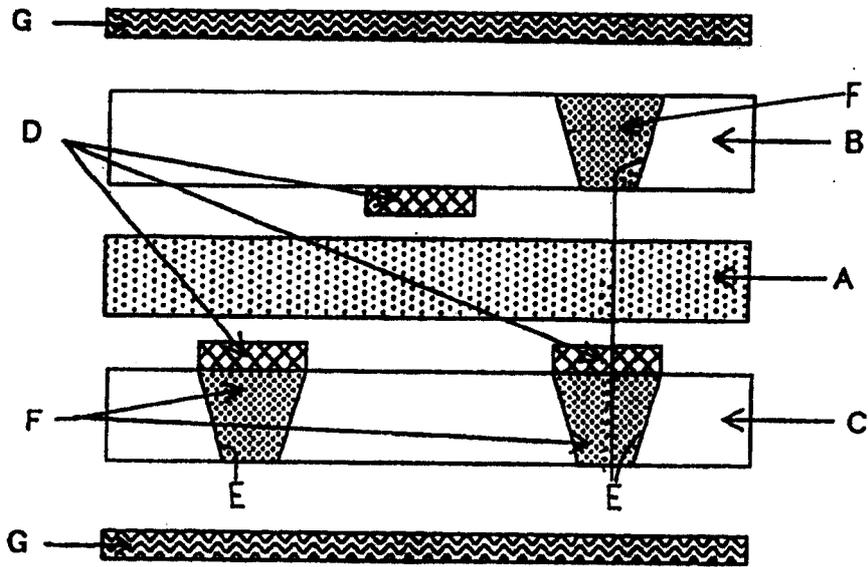


图 8

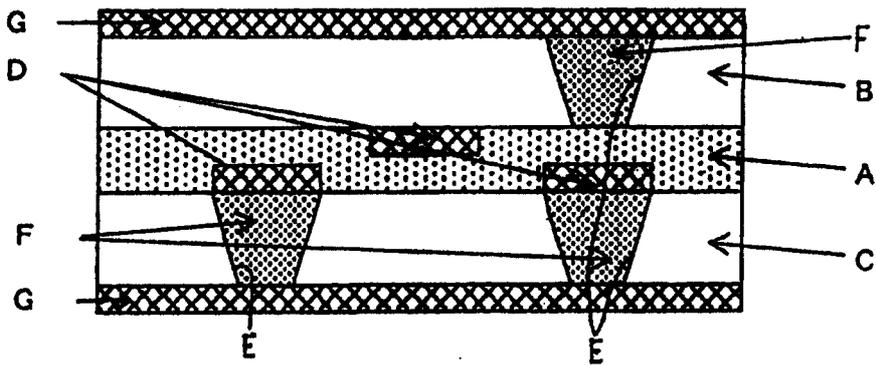


图 9



图 10A

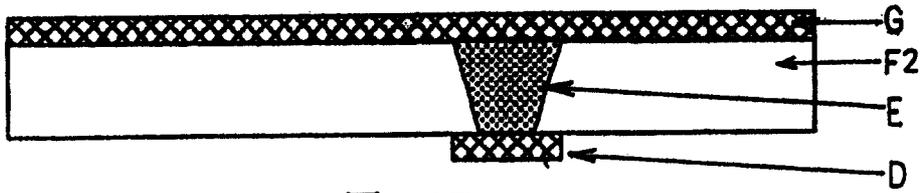


图 10B

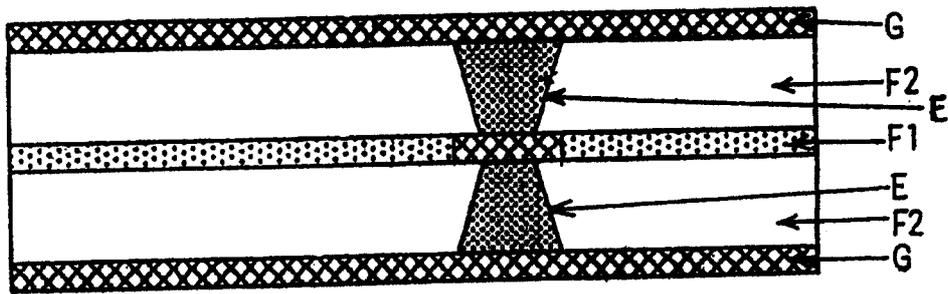


图 10C

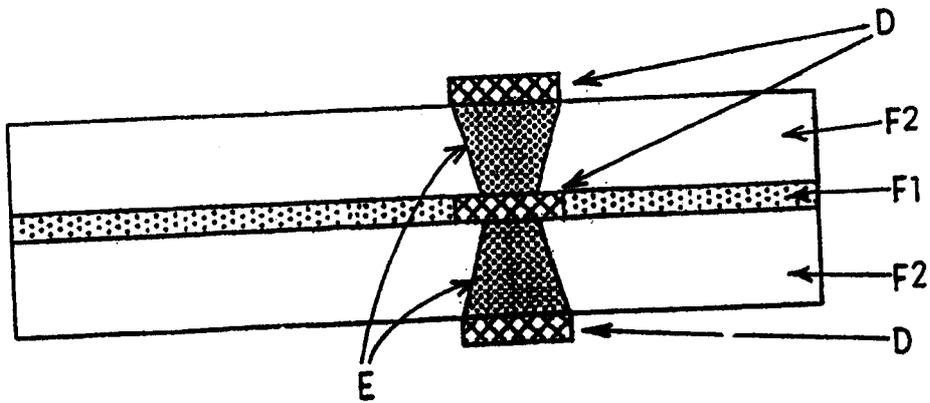


图 10D