



## (12) 发明专利

(10) 授权公告号 CN 101388400 B

(45) 授权公告日 2012. 05. 23

(21) 申请号 200810215918. 2

(22) 申请日 2008. 09. 09

(30) 优先权数据

233694/2007 2007. 09. 10 JP

(73) 专利权人 精工爱普生株式会社

地址 日本东京都

(72) 发明人 森胁稔 石井达也

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 陈海红 段承恩

(56) 对比文件

US 6452241 B1, 2002. 09. 17, 全文.

US 2004016931 A1, 2004. 01. 29, 全文.

US 2007117239 A1, 2007. 05. 24, 全文.

审查员 陈龙

(51) Int. Cl.

H01L 27/12 (2006. 01)

H01L 29/786 (2006. 01)

H01L 21/84 (2006. 01)

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

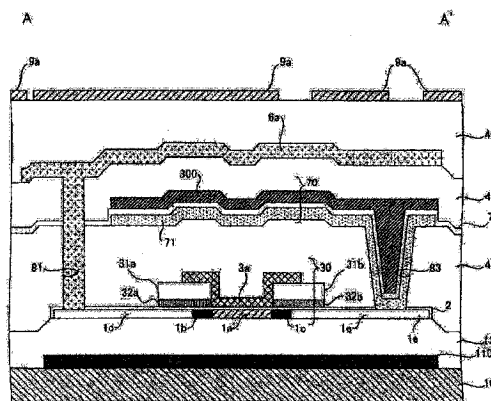
权利要求书 2 页 说明书 19 页 附图 13 页

(54) 发明名称

电光装置及其制造方法以及电子设备

(57) 摘要

本发明涉及一种电光装置及其制造方法以及电子设备。在液晶等的电光装置中,减少光泄漏电流的发生,能够显示高品质的图像。该电光装置具备:基板(10);数据线(6a)及扫描线(11a),在基板上相互交叉进行延伸;像素电极(9a),设置于与数据线及扫描线的交叉处相对应而规定的每个像素中;半导体层(1a),具有沟道区域(1a')、数据线侧源漏区域(1d)、像素电极侧源漏区域(1e)、第1结区域(1b)及第2结区域(1c);第1绝缘膜(31a),覆盖第1结区域被设置为岛状;第2绝缘膜(31b),覆盖第2结区域被设置为岛状;栅电极(3a),隔着栅绝缘膜(2)与沟道区域相对,并且延伸到第1及第2绝缘膜上。



1. 一种电光装置,其特征为,  
具备:基板;  
数据线及扫描线,在该基板上相互交叉进行延伸;  
像素电极,设置于与所述数据线及所述扫描线的交叉处相对应而规定的每个像素中;  
半导体层,具有沟道区域、与所述数据线电连接的数据线侧源漏区域、与所述像素电极电连接的像素电极侧源漏区域、形成于所述沟道区域及所述数据线侧源漏区域间的第1区域以及形成于所述沟道区域及所述像素电极侧源漏区域间的第2区域,其中,所述沟道区域沿所述数据线或所述扫描线的方向延伸;  
第1绝缘膜,设置为覆盖所述第1区域的岛状;  
第2绝缘膜,设置为覆盖所述第2区域的岛状;和  
栅电极,隔着栅绝缘膜与所述沟道区域相对,并且延伸于所述第1及第2绝缘膜上。
2. 根据权利要求1所述的电光装置,其特征为,  
在所述基板上俯视,  
所述第1绝缘膜,以与所述数据线侧源漏区域的至少一部分不重叠的方式设置,  
所述第2绝缘膜,以与所述像素电极侧源漏区域的至少一部分不重叠的方式设置,  
所述栅电极,以与上述的所述数据线侧源漏区域的至少一部分重叠的方式延伸,并且  
以与上述的所述像素电极侧源漏区域的至少一部分重叠的方式延伸。
3. 根据权利要求1或2所述的电光装置,其特征为,  
所述栅绝缘膜,除所述沟道区域之外还在与所述第1及第2区域相对的区域上,作为所述第1及第2绝缘膜的基底层而形成。
4. 根据权利要求1或2所述的电光装置,其特征为,  
所述栅绝缘膜,未形成于与所述第1及第2区域相对的区域,  
所述第1及第2绝缘膜分别比所述栅绝缘膜厚。
5. 根据权利要求1所述的电光装置,其特征为,  
所述第1及第2绝缘膜,在相互相同的层上以相同的膜在相互分离的状态下形成。
6. 根据权利要求1所述的电光装置,其特征为,  
所述第1绝缘膜,以在所述基板上俯视、除所述第1区域之外还至少部分覆盖所述数据线侧源漏区域的方式设置,  
所述栅电极,以覆盖所述第1绝缘膜上覆盖的所述数据线侧源漏区域的方式延伸。
7. 根据权利要求1所述的电光装置,其特征为,  
所述第2绝缘膜,以在所述基板上俯视、除所述第2区域之外还至少部分覆盖所述像素电极侧源漏区域的方式设置,  
所述栅电极,以覆盖所述第2绝缘膜上覆盖的所述像素电极侧源漏区域的方式延伸。
8. 根据权利要求1所述的电光装置,其特征为,  
所述第1及第2绝缘膜中的至少一方,在所述基板上俯视,配置于从所述沟道区域隔开指定距离的位置上。
9. 根据权利要求1所述的电光装置,其特征为,  
所述第1及第2绝缘膜中的至少一方,以隔着氮化膜与所述半导体层相对的方式配置。
10. 根据权利要求1所述的电光装置,其特征为,

所述第 2 区域,在所述基板上俯视,至少部分配置于所述数据线及所述扫描线交叉的交叉区域内。

11. 根据权利要求 1 所述的电光装置,其特征为,

所述第 2 区域是 LDD 区域。

12. 一种电子设备,其特征为,

具备如权利要求 1 到 10 中的任一项所述的电光装置。

13. 一种电光装置的制造方法,其特征为,

包括:

半导体层形成工序,在基板上形成半导体层,该半导体层具有沟道区域、数据线侧源漏区域、像素电极侧源漏区域、形成于所述沟道区域及所述数据线侧源漏区域间的第 1 区域以及形成于所述沟道区域及所述像素电极侧源漏区域间的第 2 区域;

栅绝缘膜形成工序,在所述基板上俯视,所形成的绝缘膜覆盖所述半导体层;

绝缘膜形成工序,对以在所述基板上俯视、覆盖所述栅绝缘膜的方式形成的绝缘膜进行图形化,形成第 1 绝缘膜及第 2 绝缘膜,该第 1 绝缘膜设置为岛状以覆盖所述第 1 区域,该第 2 绝缘膜设置得覆盖所述第 2 区域;

栅电极形成工序,以使其隔着栅绝缘膜与所述沟道区域相对、并且在所述基板上俯视其延伸于所述第 1 及第 2 绝缘膜上的方式形成栅电极;

扫描线及数据线形成工序,所形成的扫描线及数据线相互交叉进行延伸;和

像素电极形成工序,在与所述扫描线及所述数据线的交叉处相对应而规定的每个像素中形成像素电极。

14. 根据权利要求 13 所述的电光装置制造方法,其特征为,

形成所述半导体层的工序,包含:

区域形成工序,通过对形成所述沟道区域、所述数据线侧源漏区域、所述像素电极侧源漏区域以及所述第 1 及第 2 区域之前的半导体层,注入低浓度的离子,作为 LDD 区域而形成所述第 1 及第 2 区域;

源漏区域形成工序,通过对形成所述第 1 及第 2 区域后的半导体层注入高浓度的离子,形成所述数据线侧源漏区域及所述像素电极侧源漏区域。

15. 根据权利要求 13 或 14 所述的电光装置制造方法,其特征为,在形成上述栅电极的工序之前,

还包括:

氮化膜形成工序,在形成所述绝缘膜的工序之后形成氮化膜,在所述基板上俯视其覆盖所述栅绝缘膜;

氮化膜去除工序,在形成所述第 1 及第 2 绝缘膜的工序之后,通过热磷酸处理将所述氮化膜去除。

## 电光装置及其制造方法以及电子设备

### 技术领域

[0001] 本发明涉及如液晶装置等的电光装置及该电光装置的制造方法以及具备该电光装置的如液晶投影机等的电子设备。

### 背景技术

[0002] 作为这种电光装置的一例的液晶装置不仅仅是直视型显示器,例如也已作为投影型显示装置的光调制单元(光阀)被广泛应用。特别是在投影型显示装置的情况下,因为来自光源的强光入射于液晶光阀,所以将作为遮挡入射光的遮光单元的遮光膜内置在液晶光阀中,以便不因该光而使液晶光阀内的薄膜晶体管(TFT:Thin Film Transistor)发生泄漏电流的增大和错误工作等。

[0003] 关于这种遮光单元或者遮光膜,例如专利文献1公开了一种在TFT的沟道区域上利用作为栅电极来发挥作用的扫描线进行遮光的技术。根据专利文献2,通过设置在沟道区域上所形成的多个遮光膜和吸收内面反射光的层,减少了到达TFT的沟道区域的光。专利文献3,公开了一种能够确保TFT的最佳工作并且使扫描线窄小化、同时尽量减少向TFT的沟道区域入射的入射光的技术。

[0004] 专利文献1:特开2004-4722号公报

[0005] 专利文献2:特许3731447号公报

[0006] 专利文献3:特开2003-262888号公报

[0007] 但是,在利用所述那种遮光膜对TFT进行遮光时,遮光膜和构成TFT的半导体层之间以三维的形式看上去例如隔着绝缘膜等分离,存在从遮光膜的侧部斜向入射的入射光到达构成TFT的半导体层、发生TFT中的光泄漏电流的危险。因为这种TFT中的光泄漏电流,所以存在下述这样的技术性问题,即发生闪烁、像素不匀等的显示不良,使显示图像的品质下降。

### 发明内容

[0008] 本发明是鉴于例如所述问题而做出的,其课题在于提供一种电光装置及其制造方法以及具备该电光装置而成的电子设备,该电光装置例如是以有源矩阵方式来驱动的液晶装置等的电光装置,可以减少像素开关用TFT中光泄漏电流的发生,能够显示高品质的图像。

[0009] 本发明的电光装置为了解决所述课题,具备:基板;数据线及扫描线,在该基板上相互交叉进行延伸;像素电极,设置于与所述数据线及所述扫描线的交叉处相对应而规定的每个像素中;半导体层,具有沟道区域、与所述数据线电连接的数据线侧源漏区域、与所述像素电极电连接的像素电极侧源漏区域、形成于所述沟道区域及所述数据线侧源漏区域间的第1结区域以及形成于所述沟道区域及所述像素电极侧源漏区域间的第2结区域,其中,所述沟道区域具有沿所述数据线或所述扫描线的延伸方向的沟道长度;第1绝缘膜,设置为覆盖所述第1结区域的岛状;第2绝缘膜,设置为覆盖所述第2结区域的岛状;和栅电

极,隔着栅绝缘膜与所述沟道区域相对,并且延伸于所述第 1 及第 2 绝缘膜上。

[0010] 根据本发明所涉及的电光装置,能够在其工作时,一面控制例如从数据线向像素电极的图像信号供给,一面从扫描线供给扫描信号,实现利用所谓有源矩阵方式的图像显示。还有,图像信号,通过使电连接于数据线及像素电极间的作为开关元件的晶体管、按照从扫描线供给的扫描信号进行导通 / 截止,按预定的定时被从数据线经过晶体管供给给像素电极。像素电极例如是由 ITO(Indium Tin Oxide,氧化铟锡)等透明导电材料构成的透明电极,并且对应于数据线及扫描线的交叉处,在基板上在应作为显示区域的区域内按矩阵状设置多个。

[0011] 所述晶体管由下述半导体层、与沟道区域重叠的栅电极和配置于半导体层及栅电极间的栅绝缘膜来构成,该半导体层具有沟道区域、数据线侧源漏区域、像素电极侧源漏区域、以及形成于沟道区域及数据线侧源漏极区域间的第 1 结区域,以及形成于沟道区域及像素电极侧源漏区域间的第 2 结区域。还有,晶体管也可以构成双栅型的薄膜晶体管,该双栅型薄膜晶体管从上下由二个栅电极挟持半导体层,或者相对于二个串联连接的沟道区域分别存在二个栅电极。再者,也可以有三个以上的栅电极。

[0012] 在本发明中,特别是,设置:第 1 绝缘膜,设置成覆盖第 1 结区域的岛状;第 2 绝缘膜,设置成覆盖第 2 结区域的岛状。也就是说,在基板上俯视,第 1 及第 2 结区域分别由第 1 及第 2 绝缘膜覆盖。第 1 及第 2 绝缘膜例如由二氧化硅( $\text{SiO}_2$ )等的氧化膜构成,通过利用蚀刻的图形化等使之成形。

[0013] 另外,在半导体层上的沟道区域内,隔着栅绝缘膜设置栅电极。栅电极,以延伸到所述第 1 及第 2 绝缘膜上的方式设置。也就是说,栅电极隔着栅绝缘膜配置在与沟道区域相对的部分,在与沟道区域相邻的第 1 结区域及第 2 结区域相对的部分上,隔着第 1 及第 2 绝缘膜的各膜,或者除第 1 及第 2 绝缘膜之外隔着栅绝缘膜等的绝缘膜来配置。因此,栅电极,在沟道区域上相对半导体层局部接近地配置,在第 1 及第 2 结区域上,配置于第 1 及第 2 绝缘膜存在的分离位置上。

[0014] 假设,使栅电极相对于第 1 及第 2 结区域接近例如到栅绝缘膜的膜厚的程度,则该电极部分或布线部分,相对结区域,作为或大或小施加和栅电极相同电位的电极来发挥作用。也就是说,在结区域上也发生超出假定的载流子的变化。因此,原本就关系到假定了对沟道区域施加栅电压来形成沟道的薄膜晶体管中的泄漏电流的发生、导通 / 截止阈值的变化等。

[0015] 然而,在本发明中,特别是,因为设有第 1 及第 2 绝缘膜,所以栅电极和第 1 及第 2 结区域不接近到会产生所述那种泄漏电流的发生、导通 / 截止阈值的变化等的程度。因而,能够有效防止晶体管中的工作不良。

[0016] 再者,在本发明中,特别是,设置为栅电极延伸到第 1 及第 2 绝缘膜上。也就是说,栅绝缘膜配置为,在基板上俯视其与第 1 及第 2 结区域重叠。因此,能够遮挡相对于第 1 及第 2 结区域,从比栅电极靠上层侧入射的光。特别是,半导体层上的第 1 结区域,易于发生光泄漏电流。从而,通过遮挡要入射于第 1 结区域的光,就可以进一步有效防止光泄漏电流的发生。

[0017] 另外,凭借所述那种优良的遮光性能,即便不另行设置遮光膜等也可以进行充分的遮光。因而,各像素非开口区域(也就是,显示图像所使用的光不通过的区域)的配置面

积变大,可以防止除非开口区域之外的开口区域进一步减小。其结果为,即便使各像素微细化,也能够维持比较高的开口率。

[0018] 如上所述,根据本发明所涉及的电光装置,可以一面防止晶体管的工作不良,一面减少或者防止因晶体管中的光泄漏电流的发生所引起的闪烁等显示不良的发生。从而,根据本发明的电光装置用基板,能够实现高品质的图像显示。

[0019] 在本发明的电光装置一个方式中,在所述基板上俯视,所述第1绝缘膜,以与所述数据线侧源漏区域的至少一部分不重叠的方式设置,所述第2绝缘膜,以与所述像素电极侧源漏区域的至少一部分不重叠的方式设置,所述栅电极,以与所述数据线侧源漏区域的至少一部分重叠的方式延伸,并且以与所述像素电极侧源漏区域的至少一部分重叠的方式延伸。

[0020] 根据该方式,第1绝缘膜,以在基板上俯视其与数据线侧源漏区域的至少一部分不重叠的方式设置,栅电极以沿着第1绝缘膜的轮廓、与数据线侧源漏区域的至少一部分重叠的方式延伸。因此,隔着第1绝缘膜配置在相对于半导体层上的第1结区域分离的位置上的栅电极,以使相对于数据线侧源漏区域接近到例如栅绝缘膜的膜厚程度的方式配置。

[0021] 另一方面,第2绝缘膜,以在基板上俯视与像素电极侧源漏区域的至少一部分不重叠的方式设置,栅电极以沿着第2绝缘膜的轮廓、与像素电极侧源漏区域的至少一部分重叠的方式延伸。因而,与所述第1绝缘膜的情形相同,栅电极,以相对于像素电极侧源漏区域接近到例如栅绝缘膜的膜厚程度的方式配置。

[0022] 还有,数据线侧源漏区域及像素电极侧源漏区域是掺杂成高浓度的导电层。因此,如上所述,即使将栅电极以与数据线侧源漏区域或者像素电极侧源漏区域接近的方式配置,也几乎或者实际上完全没有产生于栅电极的电场对数据线侧源漏区域及像素电极侧源漏区域带来电影响而在晶体管中发生工作不良的状况。

[0023] 因为栅电极是以与数据线侧源漏区域或者像素电极侧源漏区域接近的方式配置的,所以能够遮挡例如要从数据线侧源漏区域或者像素电极侧源漏区域的上层侧对第1及第2结区域斜向入射的光。因而,可以进一步有效减少或者防止因光泄漏电流的发生所引起的闪烁等显示不良的发生。从而,能够实现高品质的图像显示。

[0024] 在本发明的电光装置其他方式中,所述栅绝缘膜,除所述沟道区域之外还在与所述第1及第2结区域相对的区域上,作为所述第1及第2绝缘膜的基底层而形成。

[0025] 根据该方式,栅绝缘膜,除沟道区域之外还在与第1及第2结区域相对的区域上形成。而且,栅绝缘膜作为第1及第2绝缘膜的基底层。也就是说,第1及第2绝缘膜分别配置于栅绝缘膜的上层。

[0026] 由于按所述方法来构成,栅电极,被配置在与第1及第2结区域相对的部分的相对半导体层离开第1及第2绝缘膜的厚度的位置上。因而,可以进一步有效防止栅电极中所产生的电场对第1及第2结区域带来电影响的状况。从而,能够进一步可靠防止晶体管中的工作不良。

[0027] 在本发明的电光装置其他方式中,所述栅绝缘膜,未形成于与所述第1及第2结区域相对的区域,所述第1及第2绝缘膜分别比所述栅绝缘膜厚。

[0028] 根据该方式,栅绝缘膜未形成于与第1及第2结区域相对的区域上。因此,第1及第2绝缘膜相对于半导体层,不隔着栅绝缘膜而相对配置。

[0029] 这里特别是,第 1 及第 2 绝缘膜分别形成得比栅绝缘膜更厚。因此,栅电极,被配置在与第 1 及第 2 结区域相对的部分上的相对于半导体层离开第 1 及第 2 绝缘膜的厚度和栅绝缘膜的厚度之差的位置上。换言之,栅电极,在与第 1 及第 2 结区域相对的部分上,被配置在和与沟道区域相对的部分相比确实离开半导体层的位置上。因而,可以进一步有效防止栅电极中所产生的电场对第 1 及第 2 结区域带来的电影响。从而,能够进一步可靠防止晶体管中的工作不良。

[0030] 在本发明的电光装置的其他方式中,所述第 1 及第 2 绝缘膜在相互相同的层上以相同的膜形成。

[0031] 根据该方式,因为第 1 及第 2 绝缘膜在相互相同的层以相同的膜形成,所以能够通过相同的成膜工序形成第 1 及第 2 绝缘膜。还有,第 1 及第 2 绝缘膜如果通过相同的成膜工序来形成,则例如膜的厚度等也可以相互不同。因为通过相同的成膜工序来形成第 1 及第 2 绝缘膜,所以可以防止制造工序的长期化及高度复杂化等。

[0032] 在本发明的电光装置的其他方式中,所述第 1 绝缘膜,以在所述基板上俯视、除所述第 1 结区域之外还至少部分覆盖所述数据线侧源漏区域的方式设置,所述栅电极,以覆盖所述第 1 绝缘膜上的所述数据线侧源漏区域的方式延伸。

[0033] 根据该方式,第 1 绝缘膜,以在基板上俯视、除第 1 结区域之外还至少部分覆盖数据线侧源漏区域的方式设置。而且,栅电极,以覆盖第 1 绝缘膜上的数据线侧源漏区域的方式延伸。也就是说,栅电极,以在基板上俯视与数据线侧源漏区域至少部分重叠的方式配置。因此,可以利用栅电极遮挡例如要从数据线侧源漏区域的上层侧对第 1 结区域斜向入射的光。因而,可以进一步有效减少或者防止因光泄漏电流的发生所引起的闪烁等显示不良的发生。从而,能够实现高品质的图像显示。

[0034] 在本发明的电光装置的其他方式中,所述第 2 绝缘膜,以在所述基板上俯视、除所述第 2 结区域之外还至少部分覆盖所述像素电极侧源漏区域的方式设置,所述栅电极,以覆盖所述第 2 绝缘膜上的所述像素电极侧源漏区域的方式延伸。

[0035] 根据该方式,第 2 绝缘膜,以在基板上俯视、除第 2 结区域之外还至少部分覆盖像素电极侧源漏区域的方式设置。而且,栅电极,以覆盖第 2 绝缘膜上的像素电极侧源漏区域的方式延伸。也就是说,栅电极,以在基板上俯视与像素电极侧源漏区域至少部分重叠的方式配置。因此,能够利用栅电极遮挡例如要从像素电极侧源漏区域的上层侧对第 1 结区域斜向入射的光。因而,可以进一步有效减少或者防止因光泄漏电流的发生所引起的闪烁等显示不良的发生。从而,能够实现高品质的图像显示。另外,因为在沟道区域和第 2 结区域之间的界面上最易于发生光泄漏电流,所以根据这种方式,可以谋求该界面上的遮光性的提高。

[0036] 在本发明的电光装置的其他方式中,所述第 1 及第 2 绝缘膜中的至少一方,在所述基板上俯视,配置于从所述沟道区域隔开指定距离的位置上。

[0037] 根据该方式,第 1 及第 2 绝缘膜的至少一方,在基板上俯视,配置于从沟道区域隔开指定距离的位置上。还有,这里所谓的“指定距离”指的是第 1 及第 2 绝缘膜不给沟道区域的保持特性带来影响的那样的距离。具体而言,例如是  $0.125\mu\text{m}$  左右,并且也可以考虑制造余量或者图形化精度。

[0038] 因为将第 1 及第 2 绝缘膜配置于从沟道区域隔开指定距离的位置上,所以能够使

第 1 及第 2 绝缘膜不对沟道区域的保持特性带来影响。因而,在晶体管导通时,可以防止向沟道区域流动的电流(也就是,导通电流)下降。从而,能够显示高品质的图像。

[0039] 在本发明的电光装置其他方式中,所述第 1 及第 2 绝缘膜中的至少一方,以隔着氮化膜与所述半导体层相对的方式配置。

[0040] 根据该方式,在半导体层和第 1 及第 2 绝缘膜的至少一方之间,形成有氮化膜。氮化膜,在例如通过蚀刻对第 1 及第 2 绝缘膜进行图形化时等,作为保护膜来发挥作用。因而,可以防止因过度的蚀刻而损伤栅绝缘膜和半导体层。从而,能够防止制造工序的高度复杂化等。

[0041] 再者,因为氮化膜具有遮光性能,所以能够遮挡要向半导体层入射的光。因而,还能够提高防止半导体层中的光泄漏电流的发生这样的效果。

[0042] 在本发明的电光装置其他方式中,所述第 2 结区域,在所述基板上俯视,至少部分配置于所述数据线及所述扫描线交叉的交叉区域内。

[0043] 根据该方式,第 2 结区域,在基板上俯视,至少部分配置于扫描线及数据线交叉的交叉区域内。通过使扫描线及数据线交叉,提高交叉区域内的遮光性能。因而,通过将易于发生光泄漏电流的第 2 结区域配置于遮光性能高的交叉区域内,就可以进一步有效防止光泄漏电流的发生。从而,能够显示高品质的图像。

[0044] 在本发明的电光装置其他方式中,所述第 2 结区域是 LDD 区域。

[0045] 根据该方式,半导体层具有 LDD 区域(也就是,通过离子注入法等杂质掺入在半导体层中掺入了杂质的杂质区域),作为 LDD 型的薄膜晶体管来构成。还有,除了第 2 结区域之外,第 1 结区域也可以是 LDD 区域。

[0046] 假设,如果在作为第 2 结区域所形成的 LDD 区域(下面,根据情况称为“像素电极侧 LDD 区域”)发生了光泄漏电流,则在具有 LDD 结构的晶体管特性方面,当晶体管截止时,向数据线侧源漏区域及像素电极侧源漏区域流动的电流(也就是,截止电流)增加。

[0047] 然而,在本方式中,特别是,可以利用栅电极有效遮挡向像素电极侧 LDD 区域入射的光。从而,可以有效防止所述那样的截止电流的增加,能够显示高品质的图像。

[0048] 本发明的电子设备为了解决所述课题,具备所述本发明的电光装置而成。

[0049] 根据本发明的电子设备,由于其具备所述本发明的电光装置(也包括各种方式),因而能够实现可进行高品质显示的投影型显示装置、移动电话、电子记事本、文字处理机、取景器型或监视直视型的视频信号磁带记录器、工作站、电视电话、POS 终端及接触式面板等各种电子设备。另外,作为本发明所涉及的电子设备,还能够实现例如电子纸等的电泳装置等。

[0050] 本发明的电光装置制造方法为了解决所述课题,包括:

[0051] 半导体层形成工序,在基板上形成半导体层,该半导体层具有沟道区域、数据线侧源漏区域、像素电极侧源漏区域、形成于所述沟道区域及所述数据线侧源漏区域间的第 1 结区域以及形成于所述沟道区域及所述像素电极侧源漏区域间的第 2 结区域;栅绝缘膜形成工序,在所述基板上俯视,所形成的绝缘膜覆盖所述半导体层;绝缘膜形成工序,对以在所述基板上俯视、覆盖所述栅绝缘膜的方式形成的绝缘膜进行图形化,形成第 1 绝缘膜及第 2 绝缘膜,该第 1 绝缘膜设置为岛状以覆盖所述第 1 结区域,该第 2 绝缘膜设置得覆盖所述第 2 结区域;栅电极形成工序,以使其隔着栅绝缘膜与所述沟道区域相对、并且在所述基



板上俯视其延伸于所述第 1 及第 2 绝缘膜上的方式形成栅电极；扫描线及数据线形成工序，所形成的扫描线及数据线相互交叉进行延伸；和像素电极形成工序，在与所述扫描线及所述数据线的交叉处相对应而规定的每个像素中形成像素电极。

[0052] 根据本发明所涉及的电光装置制造方法，首先在基板上形成半导体层，该半导体层具有沟道区域、数据线侧源漏区域、像素电极侧源漏区域、形成于沟道区域及数据线侧源漏区域间的第 1 结区域以及形成于沟道区域及像素电极侧源漏区域间的第 2 结区域；接下来，以在基板上俯视覆盖半导体层的方式形成栅绝缘膜。

[0053] 接着，以在基板上俯视覆盖半导体层的方式形成栅绝缘膜。绝缘膜被图形化，形成第 1 绝缘膜及第 2 绝缘膜，该第 1 绝缘膜设置成在基板上俯视覆盖第 1 结区域的岛状，该第 2 绝缘膜以覆盖第 2 结区域的方式设置。再者，以隔着栅绝缘膜与沟道区域相对、且在基板上俯视延伸于第 1 及第 2 绝缘膜上的方式形成栅电极。栅电极，以通过事先形成第 1 及第 2 绝缘膜、能够有效遮挡要向半导体层入射的光、且不对沟道区域之外的区域带来电影响的方式形成。

[0054] 最后，以相互交叉进行延伸的方式形成扫描线及数据线，并且在与扫描线及数据线的交叉处相对应而规定的每个像素中形成像素电极。

[0055] 如上所述，根据本发明所涉及的电光装置制造方法，能够良好地制造所述可进行高品质图像显示的电光装置。

[0056] 在本发明的电光装置制造方法的一个方式中，形成所述半导体层的工序，包含：结区域形成工序，通过对形成所述沟道区域、所述数据线侧源漏区域、所述像素电极侧源漏区域以及所述第 1 及第 2 结区域之前的半导体层，注入低浓度的离子，作为 LDD 区域而形成所述第 1 及第 2 结区域；源漏区域形成工序，通过对形成所述第 1 及第 2 结区域后的半导体层注入高浓度的离子，形成所述数据线侧源漏区域及所述像素电极侧源漏区域。

[0057] 根据该方式，对于形成沟道区域、数据线侧源漏区域、像素电极侧源漏区域以及第 1 及第 2 结区域之前的半导体层，注入低浓度的离子。据此，作为 LDD 区域来形成第 1 及第 2 结区域。另外，因为形成第 1 及第 2 结区域，所以形成于第 1 及第 2 结区域间的沟道区域也被限定。当进行离子注入时，在不作为 LDD 区域的部分（例如，沟道区域）上例如事先设置掩膜，使离子不注入该部分。

[0058] 再者，在形成第 1 及第 2 结区域之后，在半导体层中注入高浓度的离子。据此，形成数据线侧源漏区域及像素电极侧源漏区域。因为数据线侧源漏区域及像素电极侧源漏区域作为掺杂成高浓度的区域来形成，所以既可以注入所述低浓度的离子，也可以不注入。相反，在沟道区域以及第 1 及第 2 结区域中，不注入高浓度的离子。还有，所述那种工序典型的是在形成栅绝缘膜之后进行。

[0059] 如上所述，通过对半导体层进行高浓度离子的注入和低浓度离子的注入，可以进一步良好地形成具有 LDD 区域的半导体层。

[0060] 在本发明的电光装置制造方法的其他方式中，还具备：氮化膜形成工序，在形成所述绝缘膜的工序之后形成氮化膜，在所述基板上俯视其覆盖所述栅绝缘膜；氮化膜去除工序，在形成所述第 1 及第 2 绝缘膜的工序之后，通过热磷酸处理将所述氮化膜去除。

[0061] 根据该方式，形成栅绝缘膜之后，形成氮化膜使，在基板上俯视其覆盖栅绝缘膜。因此，所述第 1 及第 2 绝缘膜形成于氮化膜的上层。这里，氮化膜例在如通过蚀刻对第 1 及

第 2 绝缘膜进行图形化时等作为保护膜来发挥作用。因而,可以防止因过度蚀刻而损伤栅绝缘膜和半导体层。从而,能够防止制造工序的高度复杂化。

[0062] 在形成第 1 及第 2 绝缘膜之后,通过热磷酸处理去除氮化膜。热磷酸处理,例如使用摄氏 120 度到 130 度的磷酸,花费 20 分钟左右的时间来进行。此时,第 1 及第 2 绝缘膜例如由氧化膜那样的不受热磷酸影响的材料构成。因而,利用热磷酸去除氮化膜,第 1 及第 2 绝缘膜得以残留。这样,通过进行热磷酸处理,就能更为容易地进行氮化膜的去除。还有,虽然形成于第 1 及第 2 绝缘膜和栅绝缘膜间的氮化膜(也就是,被第 1 及第 2 绝缘膜保护、不受热磷酸影响的氮化膜)残留,但是因为氮化膜具有遮光性能,所以可以使之作为遮挡要向半导体层入射的光的遮光膜来发挥作用。因而,还能够提高防止半导体层中的光泄漏电流的发生这样的效果。

[0063] 本发明的作用及其他优势将从下面说明的用于实施的最佳方式得以明确。

## 附图说明

[0064] 图 1 是概略表示本实施方式所涉及的液晶装置结构的俯视图。

[0065] 图 2 是图 1 的 H-H' 线剖视图。

[0066] 图 3 是构成本实施方式所涉及的液晶装置的图像显示区域、形成为矩阵状的多个像素中的各种元件、布线等的等效电路图。

[0067] 图 4 是相邻的多个像素部俯视图。

[0068] 图 5 是注重晶体管、表示其结构的俯视图。

[0069] 图 6 是图 4 的 A-A' 线剖视图。

[0070] 图 7 是图 6 中的晶体管部分的放大图。

[0071] 图 8 是表示本实施方式所涉及的液晶装置的变形例的剖视图。

[0072] 图 9 是图 4 的 B-B' 线剖视图。

[0073] 图 10 是表示测试用 TFT 中的光照射位置和漏电流之间关系的图。

[0074] 图 11 是表示在漏侧结区域上产生光激发时的载流子的活动的概念图。

[0075] 图 12 是表示在源侧结区域上产生光激发时的载流子的活动的概念图。

[0076] 图 13 是表示在数据线侧源漏区域为漏电位时、在数据线侧结区域(换言之,是漏侧结区域)上产生光激发时的载流子的活动的概念图。

[0077] 图 14 是表示在像素电极侧源漏区域为漏电位时、在像素电极侧结区域(换言之,是漏侧结区域)上产生光激发时的载流子的活动的概念图。

[0078] 图 15 表示出对像素开关用的 TFT 整体照射比较强的光时像素电极电位的波形。

[0079] 图 16 是按照顺序表示本实施方式所涉及的制造过程各工序的工序图(其 1)。

[0080] 图 17 是按照顺序表示本实施方式所涉及的制造过程各工序的工序图(其 2)。

[0081] 图 18 是按照顺序表示本实施方式所涉及的制造过程各工序的工序图(其 3)。

[0082] 图 19 是表示作为使用电光装置的电子设备的一例的投影机结构的俯视图。

[0083] 符号说明

[0084] 1a...半导体层,1a'...沟道区域,1b...数据线侧 LDD 区域,1c...像素电极侧 LDD 区域,1d...数据线侧源漏区域,1e...像素电极侧源漏区域,2...栅绝缘膜,3a...栅电极,6a...数据线,9a...像素电极,10...TFT 阵列基板,10a...图像显示区域,11a...扫描线,30...TFT,31a...

第 1 绝缘膜, 31b... 第 2 绝缘膜, 32a... 第 1 氮化膜, 32b... 第 2 氮化膜, 99a... 开口区域, 99b... 非开口区域, 99ba... 第 1 区域, 99bb... 第 2 区域, 99cr... 交叉区域

## 具体实施方式

[0085] 以下, 对于本发明的各实施方式, 一边参照附图一边进行说明。在以下的实施方式中, 将分别采取作为本发明电光装置的一例的驱动电路内置型 TFT 有源矩阵驱动方式的液晶装置为例。

### [0086] < 电光装置 >

[0087] 首先, 对于本实施方式所涉及的液晶装置整体结构, 参照图 1 及图 2 进行说明。这里, 图 1 是从对向基板一侧看到和形成于其上的各结构要件一起的 TFT 阵列基板的液晶装置概略俯视图, 图 2 是图 1 的 H-H' 线剖视图。

[0088] 在图 1 及图 2 中, 本实施方式所涉及的液晶装置包括: 相对配置的 TFT 阵列基板 10 和对向基板 20。TFT 阵列基板 10 例如是石英基板、玻璃基板、硅基板等的透明基板。对向基板 20 也是例如由和 TFT 阵列基板 10 相同的材料构成的透明基板。在 TFT 阵列基板 10 和对向基板 20 之间封入液晶层 50, TFT 阵列基板 10 和对向基板 20 通过设置于密封区域内的密封材料 52 相互粘合, 该密封区域位于图像显示区域 10a 的周围。

[0089] 密封材料 52 由用来粘合两个基板的例如紫外线硬化树脂、热硬化树脂等构成, 在制造过程中在涂敷于 TFT 阵列基板 10 上之后, 通过紫外线照射、加热等使之固化。另外, 例如在密封材料 52 中, 散布有用来将 TFT 阵列基板 10 和对向基板 20 之间的间隔 (基板间间隙) 设为指定值的玻璃纤维或玻璃珠等间隙材料 56。本实施方式所涉及的液晶装置适于作为投影机的光阀用以小型进行放大显示。

[0090] 与配置有密封材料 52 的密封区域内侧并行, 规定图像显示区域 10a 框缘区域的遮光性框缘遮光膜 53 设置在对向基板 20 方。但是, 这种框缘遮光膜 53 的一部分或全部也可以设置于 TFT 阵列基板 10 侧作为内置遮光膜。

[0091] 在 TFT 阵列基板 10 上位于图像显示区域 10a 外围的外围区域内, 分别形成数据线驱动电路 101、取样电路 7、扫描线驱动电路 104 及外部电路连接端子 102。

[0092] 在 TFT 阵列基板 10 上的外围区域内, 在比密封区域靠外围方, 数据线驱动电路 101 及外部电路连接端子 102 沿着 TFT 阵列基板 10 的一边设置。另外, 在 TFT 阵列基板 10 上的外围区域之中位于比密封区域靠内侧的区域内, 使之沿着下述图像显示区域 10a 的一边且被框缘遮光膜 53 覆盖地配置取样电路 7, 该图像显示区域 10a 沿着 TFT 阵列基板 10 的一边。

[0093] 扫描线驱动电路 104, 以沿着与 TFT 阵列基板 10 的一边邻接的 2 条边且被框缘遮光膜 53 所覆盖的方式进行设置。再者, 为了电连接这样设置于图像显示区域 10a 的两侧的二个扫描线驱动电路 104 间, 而沿着 TFT 阵列基板 10 剩下的一边且被框缘遮光膜 53 覆盖地设置多条布线 105。

[0094] 另外, 在 TFT 阵列基板 10 上的外围区域内, 在与对向基板 20 的 4 个角部相对应的区域, 配置上下导通端子 106, 并且在该 TFT 阵列基板 10 及对向基板 20 间, 上下导通部件对应于上下导通端子 106 与该端子 106 电连接地进行设置。

[0095] 在图 2 中, 在 TFT 阵列基板 10 上, 形成装入作为驱动元件的像素开关用 TFT、扫描

线、数据线等的布线后的叠层结构。在图像显示区域 10a 上,在像素开关用 TFT、扫描线、数据线等的布线的上层以矩阵状设有像素电极 9a。在像素电极 9a 上,形成取向膜 16。还有,在本实施方式中像素开关元件除了 TFT 之外,也可以采用各种晶体管或者 TFD 等来构成。

[0096] 另一方面,在对向基板 20 上的与 TFT 阵列基板 10 相对向面的上,形成有遮光膜 23。遮光膜 23 例如由遮光性金属膜等来形成,在对向基板 20 上的图像显示区域 10a 内,例如图形化成为晶格状等。而且,在遮光膜 23 上(图 2 中比遮光膜 23 靠下侧),由 ITO 等透明材料构成的对向电极 21 和多个像素电极 9a 相对地例如形成为整面状,而且在对向电极 21 上(图 2 中比对向电极 21 靠下侧)形成有取向膜 22。

[0097] 液晶层 50 例如由一种或将数种向列液晶混合后的液晶构成,在这一对取向膜间变为指定的取向状态。而且,在液晶装置的驱动时,通过分别施加电压,在像素电极 9a 和对向电极 21 之间形成液晶保持电容。

[0098] 还有,这里虽然未图示,但是在 TFT 阵列基板 10 上除了数据线驱动电路 101 及扫描线驱动电路 104 之外,还可以形成:先于图像信号给多条数据线分别供给指定电平的预充电信号的预充电电路、用来检查制造过程中或出厂时该液晶装置的品质、缺陷等的检查电路等。

[0099] 以下,对于本实施方式所涉及的液晶装置像素部电结构,参照图 3 进行说明。这里,图 3 是构成本实施方式所涉及的液晶装置图像显示区域的形成为矩阵状的多个像素中各种元件、布线等的等效电路图。

[0100] 在图 3 中,在构成图像显示区域 10a 的形成为矩阵状的多个像素的各个中,形成有像素电极 9a 及 TFT30。TFT30 电连接于像素电极 9a,在液晶装置的工作时对像素电极 9a 进行开关控制。供给图像信号的数据线 6a 电连接于 TFT30 的源。写入数据线 6a 的图像信号 S1、S2、...、Sn 既可以按该顺序线顺次来供给,也可以对相邻接的多条数据线 6a 之间,按组来供给。

[0101] TFT30 的栅电连接于扫描线 11a,本实施方式所涉及的液晶装置,构成为,按指定的定时以脉冲方式将扫描信号 G1、G2、...、Gm,按该顺序线顺次施加给扫描线 11a。像素电极 9a 于 TFT30 的漏电连接,通过将作为开关元件的 TFT30 只按一定期间闭合其开关,从数据线 6a 供给的图像信号 S1、S2、...、Sn 按指定的定时被写入。通过像素电极 9a 写入作为电光物质一例的液晶中的指定电平图像信号 S1、S2、...、Sn 在和形成于对向基板上的对向电极 21 之间被保持一定期间。

[0102] 构成液晶层 50(参见图 2)的液晶由于所施加的电位使分子集合的取向、秩序产生变化,就能够对光进行调制,实现灰度显示。如果是常白模式,则根据以各像素的单位所施加的电压减少对入射光的透射率,如果是常黑模式,则根据以各像素的单位所施加的电压增加对入射光的透射率,并且整体上从液晶装置出射具有与图像信号相应的对比度的光。

[0103] 这里,为了防止所保持的图像信号出现泄漏,附加了对形成于像素电极 9a 和对向电极 21(参见图 2)之间的液晶电容电并联的蓄积电容 70。蓄积电容 70 是一种电容元件,作为根据图像信号的供给暂时保持各像素电极 9a 电位的保持电容来发挥作用。蓄积电容 70 的一个电极和像素电极 9a 电并联、连接于 TFT30 的漏,另一个电极连接到电位固定的电容线 300 上使之成为恒定电位。只要利用蓄积电容 70,就能够使像素电极 9a 中的电位保持特性得到提高,实现对比度提高和闪烁减少之类的显示特性提高。还有,蓄积电容 70 如下

所述,还作为遮挡向 TFT30 入射的光的内置遮光膜来发挥作用。

[0104] 下面,对于实现所述工作的像素部具体结构,除图 1 到图 3 之外还参照图 4 到图 9 进行说明。这里,图 4 是表示相邻的多个像素部的俯视图,图 5 是注重晶体管表示其结构的俯视图。另外,图 6 是图 4 的 A-A' 线剖视图,图 7 是图 6 中晶体管部分的放大图。再者,图 8 是表示本实施方式所涉及的液晶装置的变形例的俯视图,图 9 是图 4 的 B-B' 线剖视图。

[0105] 还有,在图 4 至图 9 中,因为将各层、各部件设为可在附图上辨认程度的大小,所以使用该各层、各部件的每个比例都不同。就这一点而言,对于下述相应各附图相同。在图 4 到图 9 中,将只对于参照图 1 或图 2 所说明的结构中的 TFT 阵列基板侧的结构进行说明,并且为了说明的方便,在这些附图中省略了位于比像素电极 9a 靠上侧的部分的图示。另外,在图 5 中,将注重晶体管更为详细表示其结构,并且对非开口区域内的对于晶体管的数据线、扫描线以及构成蓄积电容的各种膜的配置关系也概略进行了表示。

[0106] 在图 4 中,像素电极 9a 在 TFT 阵列基板 10 上呈矩阵状设有多个。而且,分别沿着像素电极 9a 的纵横边界设有数据线 6a 及扫描线 11a。扫描线 11a 沿着图 4 中的 X 方向延伸,数据线 6a 沿着图 4 中的 Y 方向延伸使之和扫描线 11a 交叉。在扫描线 11a 及数据线 6a 相互交叉的每个处,设有图 5 放大所示的那种像素开关用 TFT30。

[0107] 所述的扫描线 11a、数据线 6a、TFT30、蓄积电容 70、下侧遮光膜 110 及中继层 93,在 TFT 阵列基板 10 上俯视,被配置到包围与像素电极 9a 对应的各像素开口区域 99a(也就是,在各像素中透射或者反射实际上有利于显示的光的区域)的非开口区域 99b 内。也就是说,这些扫描线 11a、数据线 6a、TFT30、蓄积电容 70、下侧遮光膜 110 及中继层 93 不配置到各像素的开口区域 99a 内,而配置到非开口区域 99b 内,以便不妨碍显示。

[0108] 非开口区域 99b,例如由 TFT 阵列基板 10 侧的数据线 6a 和扫描线 11a,或者构成蓄积电容 70 的导电膜的至少一部分具有遮光性的遮光膜来限定,作为可利用这种遮光膜遮挡向各像素入射的光的区域,要在 TFT 阵列基板 10 侧进行规定。更为具体而言,非开口区域 99b 包含沿 Y 方向的第 1 区域 99ba 及沿 X 方向的第 2 区域 99bb。另外,优选的是,如参照图 2 所说明的那样,还利用在对向基板 20 侧所形成的遮光膜 23,和 TFT 阵列基板 10 侧的遮光膜一起,限定非开口区域 99b。

[0109] 以下,将从下层侧按顺序说明图 6 所示的像素部结构要件。

[0110] 在图 6 中,下侧遮光膜 110 被配置于 TFT 阵列基板 10 上,例如由钨(W)、钛(Ti)、钛化硅(TiN)等高熔点金属材料等的遮光性导电材料构成。另外,下侧遮光膜 110,如图 4 或图 5 所示,例如沿着扫描线 11a 的延伸方向(也就是 X 方向)形成,也就是说,对应于各扫描线 11a 在图像显示区域 10a 上形成为带状。只要利用这种下侧遮光膜 110,就可以遮挡 TFT 阵列基板 10 上的背面反射或从多片式投影机等其他液晶装置发出并穿透合成光学系统而来的光等的返回光之中向 TFT30 行进的光。

[0111] 再者,下侧遮光膜 110 由于和扫描线 11a 通过接触孔等进行电连接,因而能够冗长地作为扫描线来发挥作用。

[0112] 基底绝缘膜 12 例如由硅氧化膜等来构成。基底绝缘膜 12 由于形成于 TFT 阵列基板 10 的整个面上,因而具有防止 TFT 阵列基板 10 的表面研磨时的粗糙或清洗后残留的粘污等以及像素开关用 TFT30 的特性变化的功能。

[0113] 在图 4 到图 6 中,TFT30 包含半导体层 1a、栅电极 3a。

[0114] 半导体层 1a 例如由多晶硅构成,包括沟道区域 1a'、数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 以及数据线侧源漏区域 1d 及像素电极侧源漏区域 1e,其中,该沟道区域 1a' 具有沿图 4 中的 Y 方向的沟道长度。也就是说,TFT30 具有 LDD 结构。还有,数据线侧 LDD 区域 1b 是本发明所涉及的“第 1 结区域”的一例,像素电极侧 LDD 区域 1c 是本发明所涉及的“第 2 结区域”的一例。

[0115] 数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 以沟道区域 1a' 为基准,沿着 Y 方向大致形成镜像对称。也就是说,数据线侧 LDD 区域 1b 形成在沟道区域 1a' 及数据线侧源漏区域 1d 间。像素电极侧 LDD 区域 1c 形成在沟道区域 1a' 及像素电极侧源漏区域 1e 间。数据线侧 LDD 区域 1b、像素电极侧 LDD 区域 1c、数据线侧源漏区域 1d 及像素电极侧源漏区域 1e,是例如通过离子注入法等杂质掺入在半导体层 1a 中掺入杂质而成的杂质区域。数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c,分别作为与数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 相比杂质更少的低浓度杂质区域而形成。只要利用这种杂质区域,就可以在 TFT30 的非工作时,减少向源区域及漏区域流动的截止电流,且抑制 TFT30 的工作时流动的导通电流下降。还有,TFT30,虽然优选的是具有 LDD 结构,但又可以是不对数据线侧 LDD 区域 1b、像素电极侧 LDD 区域 1c 进行杂质掺入的偏置(オフセット)结构,又可以是以栅电极作为掩膜高浓度掺入杂质来形成数据线侧源漏区域及像素电极侧源漏区域的自对准型。

[0116] 在半导体层 1a 的数据线侧 LDD 区域 1b 及数据线侧源漏区域 1d 的上层侧,隔着栅绝缘膜 2 及第 1 氮化膜 32a,设置第 1 绝缘膜 31a。同样,在像素电极侧 LDD 区域 1c 及像素电极侧源漏区域 1e 的上层侧,隔着栅绝缘膜 2 及第 2 氮化膜 32b,设置第 2 绝缘膜 31b。第 1 绝缘膜 31a 及第 2 绝缘膜 31b 例如由二氧化硅( $\text{SiO}_2$ ) 构成。另外,第 1 氮化膜 32a 及第 2 氮化膜 32b 例如由氮化硅( $\text{SiN}$ ) 构成,具有遮挡要从上层侧向半导体层 1a 入射的光的功能。

[0117] 扫描线 11a,隔着例如由硅氧化膜等构成的绝缘膜 202 配置得比半导体层 1a 更靠上层侧。扫描线 11a 例如由导电性多晶硅构成,其形成沿 X 方向延伸。在扫描线 11a 上,作为其一部分形成具有遮光性的栅电极 3a。栅电极 3a,以隔着栅绝缘膜 2 俯视与沟道区域 1a' 重叠的方式设置。再者,栅电极 3a,也可以以数据线侧 LDD 区域 1b 及数据线侧源漏区域 1d、以及像素电极侧 LDD 区域 1c 及像素电极侧源漏区域 1e 重叠的方式设置。

[0118] 这里,栅电极 3a,因为设有所述的第 1 绝缘膜 31a 及第 2 绝缘膜 31b,所以其以在第 1 绝缘膜 31a 及第 2 绝缘膜 31b 上延伸的方式设置。因此,栅电极 3a 在与数据线侧 LDD 区域 1b 及数据线侧源漏区域 1d、以及像素电极侧 LDD 区域 1c 及像素电极侧源漏区域 1e 重叠的区域上,和与沟道区域 1a' 重叠的区域相比,配置于从半导体层离开的位置上。因而,栅电极 3a 不接近到会对数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 带来电影响的程度。因而,能够有效防止晶体管中的工作不良。从该观点来看,第 1 绝缘膜 31a 及第 2 绝缘膜 31b 分别形成,例如具有数十到数千 nm(纳米)左右的膜厚,并且具有和 LDD 区域大致相同的轮廓或者大一圈的轮廓。

[0119] 另外,因为栅电极 3a 具有遮光性,所以要从上层侧入射数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 的光,被栅电极 3a 遮光。因此,优选的是,栅电极 3a 以实现栅原来的功能为条件,例如由反射率高或者光吸收率高的遮光性优良的不透明多晶硅膜、金属膜、

金属硅化物膜等的单层或多层来构成。但是,如果栅电极 3a 的材料中具备哪怕少许遮光能力(也就是,光反射能力或光吸收能力),则如上所述只要具有单独的形状及配置,就相应获得遮挡要对数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 入射的光的功能。

[0120] 在图 7 中,所述的第 1 绝缘膜 31a 及第 2 绝缘膜 31b,如果配置于在基板 10 上俯视从沟道区域 1a' 离开指定距离 W 的位置上,则较为理想。指定距离 W 例如是  $0.125\mu\text{m}$  左右,由于按所述方法来配置,因而能够抑制在沟道区域 1a' 的保持特性中产生不一致。另外,因为在沟道区域 1a' 和像素电极侧 LDD 区域 1c 之间的界面上最易于发生光泄漏电流,所以如果利用这种结构,则可以谋求该界面上的遮光性的提高。

[0121] 所述栅电极 3a 的结构,归根结底就是一例,例如也可以采用下面所示的那种结构。

[0122] 在图 8 中,栅电极 3a 也可以以延伸到越过第 1 绝缘膜 31a 及第 2 绝缘膜 31b 的位置、隔着栅绝缘膜 2 与数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 的一部分相对的方式设置。由于这样构成,因而能够遮挡例如要从数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 的上层侧对数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 斜向入射的光。因而,可以进一步有效防止光泄漏电流的发生。

[0123] 还有,因为数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 是掺杂成高浓度的导电层,所以如上所述,即便将栅电极 3a 配置得接近数据线侧源漏区域 1d 及像素电极侧源漏区域 1e,也几乎或者实际上完全没有产生于栅电极 3a 中的电场对数据线侧源漏区域 1d 及像素电极侧源漏区域 1e 带来电影响而在晶体管中发生工作不良的状况。

[0124] 如上所述,在本实施方式所涉及的液晶装置中,通过设置第 1 绝缘膜 31a 及第 2 绝缘膜 31b 以及第 1 氮化膜 32a 及第 2 氮化膜 32b,就可以将栅电极 3a 配置于能恰当进行遮光的那样的位置上。从而,能够进一步有效遮挡向半导体层 1a 入射的光,防止光泄漏电流的发生。

[0125] 在图 5 中,像素电极侧 LDD 区域 1c,在非开口区域 99b 中配置到第 1 区域 99ba 及第 2 区域 99bb 相互交叉的交叉区域 99cr 内。在交叉区域 99cr 上,针对像素电极侧 LDD 区域 1c 从比其更靠上层侧入射的光之中的、沿着图 5 中箭头 Py 所示的行进方向行进的光,能够利用第 1 区域 99ba 进行遮光,沿着图 5 中箭头 Px 所示的行进方向行进的光能够利用第 2 区域 99bb 进行遮光。还有,在图 5 中箭头 Py 表示具有沿 Y 方向行进的成分的光的行进方向的一例,箭头 Px 表示具有沿 X 方向行进的成分的光的行进方向的一例。

[0126] 从而,在交叉区域 99cr 上除了栅电极 3a 之外,还可以利用第 1 区域 99ba 及第 2 区域 99bb 遮挡对像素电极侧 LDD 区域 1c 行进的光。因而,能够有效减少入射像素电极侧 LDD 区域 1c 的光。

[0127] 这里,虽然有关其的详细情况将在下面进行说明,但是本申请发明人推测出,特别是在对像素电极侧 LDD 区域 1c 照射光的情况,和对数据线侧 LDD 区域 1b 照射光的情况进行比较,易于产生 TFT30 中的光泄漏电流。在本实施方式中,譬如可以精确提高对形成于半导体层 1a 上的各种区域之中的像素电极侧 LDD 区域 1c 的遮光性。从而,可以有效减少各像素 TFT30 的光泄漏电流。

[0128] 另外,在本实施方式中,即便对像素电极侧 LDD 区域 1c 没有设置不同于交叉区域 99cr 的遮光区域,也可以精确提高对像素电极侧 LDD 区域 1c 的遮光性。因而,通过设置这

种用来精确提高遮光性的区域,就能够防止各像素的非开口区域 99b 的配置面积扩大使开口区域 99a 进一步减小的状况。其结果为,即便使各像素微细化,也可以精确地使遮光性得到提高,且开口率也得到进一步提高。

[0129] 在图 6 中,在 TFT 阵列基板 10 上、隔着层间绝缘膜 41 相比 TFT30 更靠上层侧,设有蓄积电容 70。

[0130] 蓄积电容 70 通过下部电容电极 71 和上部电容电极 300 隔着电解质膜 75 相对配置而形成。

[0131] 上部电容电极,作为电容线 300 的一部分来形成。虽然有关其结构省略了图示,但是电容线 300 从配置有像素电极 9a 的图像显示区域 10a 延伸设置于其周围,和恒定电位源进行电连接。因此,上部电容电极 300 被维持为固定电位,能够作为固定电位侧电容电极来发挥作用。上部电容电极 300 例如由包含 Al(铝)、Ag(银)等金属或合金的非透明金属膜形成,还作为对 TFT30 进行遮光的上侧遮光膜(内置遮光膜)来发挥作用。还有,上部电容电极 300 也可以由例如包含 Ti(钛)、Cr(铬)、W(钨)、Ta(钽)、Mo(钼)、Pd(钯)等高熔点金属之中的至少一种的金属单质、合金、金属硅化物、多晶硅化物以及将它们叠层后的物质等来构成。

[0132] 在图 4 或图 6 中,下部电容电极 71 是与 TFT30 的像素电极侧源漏区域 1e 及像素电极 9a 电连接的像素电位侧电容电极。更为具体而言,下部电容电极 71 通过接触孔 83(参见图 4 及图 6),于像素电极侧源漏区域 1e 进行电连接,并且通过接触孔 84(参见图 4 及图 9)电连接到中继层 93 上。再者,中继层 93 通过接触孔 85(参见图 4 及图 9)电连接到像素电极 9a 上。也就是说,下部电容电极 71 和中继层 93 一起,对像素电极侧源漏区域 1e 及像素电极 9a 间的电连接进行中继。下部电容电极 71 例如由导电性的多晶硅或者例如包含 Al(铝)等金属或合金的非透明金属膜形成。

[0133] 这里,下部电容电极 71,优选,除了作为像素电位侧电容电极的功能之外,还具有作为配置于作为上侧遮光膜的上部电容电极 300 和 TFT30 之间的光吸收层或遮光膜的功能。从而,在交叉区域 99cr 上,对于对像素电极侧 LDD 区域 1c 从比其更靠上层侧入射的光,也能够利用上部电容电极 300 及下部电容电极 71 的各自进行遮光。

[0134] 电解质膜 75 具有例如由 HTO(High Temperature Oxide,高温氧化)膜、LT0(Low Temperature Oxide,低温氧化)膜等的氧化硅膜或者氮化硅膜等所构成的单层结构或多层结构。

[0135] 在图 6 及图 9 中,在 TFT 阵列基板 10 上的蓄积电容 70 更靠上层侧隔着层间绝缘膜 42,设有数据线 6a 及中继层 93。

[0136] 数据线 6a 通过贯穿绝缘膜 202、层间绝缘膜 41、电解质膜 75 及层间绝缘膜 42 的接触孔 81,电连接到半导体层 1a 的数据线侧源漏区域 1d 上。数据线 6a 及接触孔 81 内部例如由 Al-Si-Cu、Al-Cu 等的 Al(铝)含有材料或 Al 单质或者 Al 层和 TiN 层等的多层膜构成。数据线 6a 还具有对 TFT30 进行遮光的功能。

[0137] 如图 4 或图 5 所示,数据线 6a 在交叉区域 99cr 内,以和栅电极 3a 重叠的方式形成。因而,在交叉区域 99cr 内,也能够利用数据线 6a 对于从比其更靠上层侧对像素电极侧 LDD 区域 1c 入射的光进行遮光。

[0138] 在图 4 及图 9 中,中继层 93 在层间绝缘膜 42 上,和数据线 6a(参见图 6)形成于



相同的层上。数据线 6a 及中继层 93 事先采用薄膜形成法,将例如金属膜等的由导电材料构成的薄膜形成于层间绝缘膜 42 上,并通过将该薄膜部分去除,也就是进行图形化,在相互分离的状态下形成。因此,可以通过同一工序来形成数据线 6a 及中继层 93,所以能够简化装置的制造过程。

[0139] 在图 6 及图 9 中,像素电极 9a 隔着层间绝缘膜 43 形成到比数据线 6a 更靠上层侧。像素电极 9a 通过下部电容电极 71、接触孔 83、84、85 以及中继层 93,电连接到半导体层 1a 的像素电极侧源漏区域 1e 上。接触孔 85 通过使在形成为贯穿层间绝缘膜 43 的孔部内壁上构成 ITO 等像素电极 9a 的导电材料成膜来形成。在像素电极 9a 的上侧表面上,设置实施过研磨处理等指定取向处理的取向膜 16。

[0140] 以上说明的像素部结构在各像素部中是通用的。在图像显示区域 10a(参见图 1)中,该像素部周期性地形成。

[0141] 因而,在上述本实施方式的液晶装置中,在其工作时,能够防止因 TFT30 的光泄漏电流的发生所引起的显示不良发生,或者即使发生也在显示上减低到视觉不会辨认出显示不良的程度。另外,还可以防止 TFT30 的工作不良和开口率下降,同时易于使各像素精细化。其结果为,在本实施方式中,可以在液晶装置中显示高品质的图像。

[0142] 这里,对于在所述 TFT30 的工作时,与数据线侧 LDD 区域 1b 相比在像素电极侧 LDD 区域 1c 相对更易于发生光泄漏电流的原因,参照图 10 到图 15 进行详细说明。

[0143] 首先,对于测量向测试用 TFT 照射过光时的漏电流大小的测量结果,参照图 10 进行说明。这里,图 10 是表示测试用 TFT 中的光照射位置和漏电流之间关系的曲线图。

[0144] 在图 10 中,数据 E1 表示出,测量对测试用的单个 TFT、也就是 TEG(Test Element Group)从漏区域侧朝向源区域侧按顺序扫描光点(约 2.4 $\mu$ m 的可见光激光)、同时进行照射时的漏电流大小的结果。TEG 除了沟道区域、源区域及漏区域之外,还具有形成于沟道区域和源区域之间的接合部上的源侧结区域;形成于沟道区域和漏极区域之间的接合部上的漏侧结区域。

[0145] 还有,图 10 的横轴表示出照射过光点的光照射位置,并且将沟道区域和漏侧结区域之间的边界及沟道区域和源侧结区域之间的边界还有沟道区域设为零。图 10 的纵轴表示出漏电流的大小(但是,是用指定的值标准化后的相对值),在漏电流从漏区域朝向源区域流动时,表示正值(也就是,正数的值),在漏电流从源区域朝向漏区域流动时,表示负值(也就是,负数的值)。

[0146] 在图 10 中,数据 E1 在任一个光照射位置上都表示出正值。也就是说,表示出漏电流正从漏区域朝向源区域流动。另外,表示出数据 E1 在漏侧结区域内,比在源侧结区域内更大的值。也就是说,表示出在向漏侧结区域内照射过光点时情况下,与向源侧结区域内照射过光点的情形相比,漏电流变得更大。也就是说,表示出在向漏侧结区域内照射过光点时,与向源侧结区域内照射光点的情形相比,光泄漏电流变得更大。还有,漏电流由暗电流(或者亚阈值泄漏电流,也就是在不照射光的状态下仍在 TEG 的截止状态下在源区域及漏区域间流动的泄漏电流)和光泄漏电流(或者光激发电流,也就是因为由照射光引起的电子激发而产生的电流)构成。

[0147] 下面,对于对漏侧结区域内照射过光点的情形与对源侧结区域内照射过光点的情形相比光泄漏电流变得更大的机理,参照图 11 及图 12 进行说明。这里,图 11 是表示在漏

侧结区域上产生光激发时的载流子活动的概念图。图 12 是表示在源侧结区域上产生光激发时的载流子活动的概念图。还有,在图 11 及图 12 中,假定了所述电连接 TFT30 的像素电极 9a 中的中间灰度的显示,并且将源电位(也就是,源区域的电位)设为 4.5V,将栅电位(也就是,沟道区域的电位)设为 0V,将漏电位(也就是,漏区域的电位)设为 9.5V。图 11 及图 12 的横轴表示出构成 TEG 的半导体层上的各区域。图 11 及图 12 的纵轴表示出电子的电势(费米能阶)。因为电子具有负的电荷,所以各区域上的电位越高,电子的电势就越低,各区域上的电位越低,电子的电势就越高。

[0148] 图 11 表示出向形成于沟道区域及漏区域间的漏侧结区域照射光点、在漏侧结区域上产生光激发时的载流子的活动。

[0149] 在图 11 中,可以推测出光泄漏电流由 2 个电流成分组成。

[0150] 也就是说,作为第 1 电流成分,有因电子移动而产生的电流成分,该电子是因光激发而产生的。更为具体而言,这是由于漏侧结区域内因光激发所产生的电子(参见附图中的“e”)从漏侧结区域向电势较低的漏区域进行移动而产生的(该电流成分从漏区域向源区域流动)的电流成分。

[0151] 作为第 2 电流成分,有因空穴(也就是 hole,参见附图中的“h”)移动而产生的电流成分,该空穴是因光激发而产生的。更为具体而言,这是由于漏侧结区域内因光激发所产生的空穴从漏侧结区域向电势较低(也就是说,作为电子的电势较高)的沟道区域进行移动而发生的双极效应所引起的电流成分。也就是说,由于向沟道区域移动的空穴的正电荷,沟道区域的电势(即所谓基极电势)从电势 Lc1 下降到电势 Lc2,所以从源区域朝向漏区域的电子增大这样的效果所产生的电流成分(该电流成分从漏区域向源区域流动)。因而,在漏侧结区域上产生光激发的情况下,第 1 及第 2 电流成分全都按使漏电流(换言之,是集电极电流)增大的方向(也就是,从漏区域向源区域流动的方向)发生。

[0152] 图 12 表示出对形成于沟道区域及源区域间的源侧结区域照射光点、在源侧结区域上产生光激发时的载流子的活动。

[0153] 在图 12 中,可以推测出,光泄漏电流和参照图 11 在所述漏侧结区域上产生光激发的情形不同,主要的是由空穴从源侧结区域向电势较低(也就是说,作为电子的电势较高)的沟道区域进行移动的双极效应所引起的第 2 电流成分。也就是说,可以推测出,由于源侧结区域上因光激发所产生的电子(参见附图中的“e”)从源侧结区域向电势较低的源区域进行移动而产生的第 1 电流成分(该电流成分从源区域向漏区域流动),比因双极效应所引起的第 2 电流成分(该电流成分从漏区域向源区域流动)更少。

[0154] 在图 12 中,由双极效应引起的第 2 电流成分(也就是,由于向沟道区域移动空穴的正电荷,基极电势从电势 Lc1 下降到电势 Lc3,所以从源区域朝向漏区域的电子增大这样的效果所产生的电流成分)从漏区域向源区域流动。另一方面,所述的第 1 电流成分从源区域向漏区域流动。也就是说,第 1 电流成分和第 2 电流成分相互按相反方向流动。这里,再次在图 10 中,在对源侧结区域照射过光点的情况下,漏电流(参见数据 E1)表示出正值。也就是说,这种情况下,漏电流正从漏区域朝向源区域流动。因而,可以认为,第 1 电流成分仅仅通过抑制暗电流、作为第 2 电流成分的由双极效应而产生的电流成分,还大不到使漏电流的流动从源区域转向漏区域的程度。

[0155] 再者,因为沟道区域及源区域间的电位差比沟道区域及漏区域间的电位差更小,

所以源区域侧的耗尽区域（也就是源侧结区域）比漏区域侧的耗尽区域（也就是漏侧结区域）更窄。因此，在对源侧结区域照射过光点的情况，与对漏侧结区域照射过光点的情形进行比较，光激发的绝对量较少。

[0156] 上面，如同参照图 11 及图 12 所说明的那样，在漏侧结区域上产生光激发时，第 1 及第 2 电流成分全都按使漏电流增大的方向发生。另一方面，在源侧结区域上产生光激发时，第 1 电流成分抑制第 2 电流成分。因而，对漏侧结区域内照射过光点的情形与对源侧结区域内照射过光点的情形相比，漏电流变得更大（也就是说，光泄漏电流增大）。

[0157] 下面，对于像素电极侧源漏区域设为漏电位并且对像素电极侧结区域内照射过光点的情形、与数据线侧源漏区域设为漏电位并且对数据线侧结区域内照射过光点的情形相比，光泄漏电流变得更大的机理，参照图 13 及图 14 进行说明。这里，图 13 是表示在数据线侧源漏区域设为漏电位时在数据线侧结区域（换言之，是漏侧结区域）上产生光激发时的载流子活动的概念图。图 14 是表示在像素电极侧源漏区域设为漏电位时在像素电极侧结区域（换言之，是漏侧结区域）上产生光激发时的载流子活动的概念图。

[0158] 在下面，要考虑在包含像素开关用 TFT 的像素部中保持电荷并且产生光激发的情形。和所述那种假定 TEG 的情形不同之处为，像素开关用 TFT 的像素电极侧可能成为浮动（フローティング）状态。还有在像素开关用 TFT 的像素电极侧，连接像蓄积电容 70 那样的保持电容的情况，并且如果电容值足够大，则和所述使用 TEG 的情形相同，成为近似固定电极的状态，但是如果电容不够大，则成为浮动状态或与之近似的状态。还有，这里假设电容值不够大。

[0159] 在图 13 及图 14 中，液晶装置为了防止所谓的图像保留要采用交流驱动。这里，假定中间灰度的显示，并且假定在像素电极中以 7V 为基准电位，交替保持 4.5V 的负电场电荷和 9.5V 的正电场电荷的情形。因此，像素开关用 TFT 的源及漏在像素电极侧源漏区域和数据线侧源漏区域之间，不是固定的而是变化的。也就是说，如图 13 所示，在像素电极中保持负电场的电荷时（也就是，像素电极侧源漏区域的电位比数据线侧源漏区域的电位更低时），像素电极侧源漏区域成为源，相对于此，如图 14 所示，在像素电极中保持正电场的电荷时（也就是，像素电极侧源漏区域的电位比数据线侧源漏区域的电位更高时），像素电极侧源漏区域成为漏。

[0160] 在图 13 中，在像素电极中保持负电场的电荷时，像素电极侧源漏区域成为源（或者发射极），数据线侧源漏区域成为漏（或者集电极）。在作为漏侧结区域的数据线侧结区域上产生光激发时，如上所述，发生由于因光激发而生的电子移动而产生的第 1 电流成分和因双极效应所引起的第 2 电流成分。这里，如果发生了因双极效应所引起的第 2 电流成分（也就是说，如果基极电势从电势  $Lc1$  下降到电势  $Lc2$ ，电子从作为源的像素电极侧源漏区域向作为漏的数据线侧源漏区域进行了移动），则致使从作为浮动状态的像素电极侧源漏极区域获取电子，作为发射极的像素电极侧源漏区域的电势从电势  $LS1$  下降到电势  $LS2$ （电位上升）。也就是说，在作为漏侧结区域的数据线侧结区域上产生光激发时，基极电势下降，并且作为发射极的像素电极侧源漏极区域的电势也下降。换言之，在作为漏极侧结区域的数据线侧结区域上产生光激发时，伴随基极电位的上升，发射极电位也上升。因此，漏电流（也就是，集电极电流）得到抑制。

[0161] 另一方面，在图 14 中，在像素电极中保持正电场的电荷时，数据线侧源漏区域成

为源（或者发射极），像素电极侧源漏区域成为漏（或者集电极）。在作为漏侧结区域的像素电极侧结区域上产生光激发时，如上所述，发生由于因光激发而生的电子的移动而产生的第1电流成分和因双极效应所引起的第2电流成分。这里，因为作为源的数据线侧源漏区域和数据线连接，所以和像素电极不同，不是浮动状态，在电位上不产生变化。如果发生了因双极效应所引起的第2电流成分（也就是说，如果基极电势从电势  $Lc1$  下降到电势  $Lc2$ ，电子从作为源的数据线侧源漏区域向作为漏的像素电极侧源漏区域移动），则致使电子流入处于浮动状态的像素电极侧源漏区域，作为集电极的像素电极侧源漏区域的电势从电势  $Ld1$  上升到电势  $Ld2$ （电位下降）。但是，作为集电极的像素电极侧源漏区域的电势上升和所述作为源极的像素电极侧源漏区域的电势下降不同，几乎没有抑制漏电流的作用。因为漏电流（也就是，集电极电流）基本上根据基极电位相对发射极电位的大小来决定，所以即使集电极电位下降，也几乎不产生抑制漏电流的作用，换言之，就是进入到双极晶体管饱和区域中的状态。

[0162] 以上，如同参照图13及图14所说明的那样，在像素电极中保持正电场的电荷时（也就是，像素电极侧源漏区域为漏时），因双极效应引起的第2电流成分几乎不被抑制，与之相对，在像素电极中保持负电场的电荷时（也就是，数据线侧源漏区域为漏时），因双极效应引起的第2电流成分，因为处于浮动状态的像素电极侧源漏区域的电位上升，而被抑制。也就是说，像素电极侧源漏区域成为漏时与数据线侧源漏区域成为漏时的情形相比，因为光泄漏电流而使漏电流进一步增加。

[0163] 这里，图15表示出，对像素开关用的 TFT 整体照射比较强的光时像素电极电位的波形。

[0164] 在图15中，数据E2表示出，在像素电极中保持正电场的电荷时（像素电极电位为电位  $V1$  时）的像素电极电位的变动  $\Delta 1$  比在像素电极中保持负电场的电荷时（像素电极电位为电位  $V2$  时）的像素电极电位的变动  $\Delta 2$  更大。也就是说，表示出在像素电极中正电场的电荷与负电场的电荷相比更加不易保持（也就是说，易于发生光泄漏）。这和所述的机理一致，该机理为，在像素电极中保持正电场的电荷时（也就是，像素电极侧源漏区域为漏时）与在像素电极中保持负电场的电荷时（也就是，数据线侧源漏区域为漏时）相比更易产生光泄漏电流。

[0165] 上面，如同参照图10到图15所详细说明的那样，在像素开关用 TFT 的漏侧结区域上产生光激发时，漏电流易于增加。再者，在像素电极侧源漏区域为漏时，漏电流易于增加（相反而言，在数据线侧源漏区域为漏时，因双极效应引起的电流成分得到抑制）。因而，如同本实施方式所涉及的液晶装置那样，通过使相比对作为数据线侧结区域的数据线侧 LDD 区域 1b 的遮光性，对作为像素电极侧结区域的像素电极侧 LDD 区域 1c 的遮光性更高，就可以维持较高的开口率，同时非常有效地减少 TFT30 中的光泄漏电流。

[0166] < 电光装置的制造方法 >

[0167] 在下面，将对于所述本实施方式所涉及的液晶装置制造过程，参照图16到图18进行说明。这里，图16、图17及图18分别是按照顺序表示制造过程各工序的工序图。还有，在图16到图18中，将晶体管30分为图像显示用晶体管 Pix 和驱动用晶体管 Dr 进行表示。

[0168] 另外，在下面将对于形成晶体管30的工序进行详细说明，有关形成于其上层及下层的层制造工序则予以省略。例如，通过利用减压 CVD 等形成非晶硅膜并施以热处理，使多

晶硅膜进行固相生长,或者利用减压 CVD 法等直接形成多晶硅膜,通过此后的图形化等来形成半导体层 1a。还有,附图中配置于左侧的半导体层 1a 用来构成图像显示用晶体管 Pix,附图中配置于右侧的半导体层 1a 用来构成驱动用晶体管 Dr。另外,在此时的半导体层 1a 上,未形成沟道区域 1a'、数据线侧 LDD 区域 1b、像素电极侧 LDD 区域 1c、数据线侧源漏区域 1d 及像素电极侧源漏区域 1e。形成半导体层 1a 之后,通过热氧化等来形成栅绝缘膜 2,使之俯视覆盖所形成的半导体层 1a。

[0169] 在图 16(b) 所示的工序中,在栅绝缘膜 2 的上层,形成离子注入时作为掩膜的第 1 掩膜 510。第 1 掩膜 510 在图像显示用晶体管 Pix 侧,被设置于与半导体层 1a 形成沟道区域 1a' 的部分相对的位置上。另一方面,在驱动用晶体管 Dr 侧,其被设置为覆盖半导体层 1a 的整个面。接着,从第 1 掩膜 510 的上层侧,对半导体层 1a 注入低浓度离子。此时,低浓度离子只对半导体层 1a 上未由第 1 掩膜 510 覆盖的部分进行注入。

[0170] 在图 16(c) 所示的工序中,代替第 1 掩膜 510,形成第 2 掩膜 520。还有,第 2 掩膜 520 既可以在去除第 1 掩膜 510 之后重新形成,也可以通过部分去除第 1 掩膜 510,或者对第 1 掩膜 510 进行部分添加来形成。第 2 掩膜 520,在图像显示用晶体管 Pix 侧及驱动用晶体管 Dr 侧,都设置于和形成沟道区域 1a'、数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c 的部分相对的位置上。接着,从第 2 掩膜 520 的上层侧,对半导体层 1a 注入高浓度离子。据此,如果在图像显示用晶体管 Pix 侧,则形成沟道区域 1a'、数据线侧 LDD 区域 1b、像素电极侧 LDD 区域 1c、数据线侧源漏区域 1d 及像素电极侧源漏区域 1e。另一方面,如果在驱动用晶体管 Dr 侧,则形成数据线侧源漏区域 1d 及像素电极侧源漏区域 1e。

[0171] 在图 17(a) 所示的工序中,例如采用减压 CVD 法、等离子 CVD 法等形成氮化膜 32,使之俯视覆盖栅绝缘膜 2。氮化膜 32 例如包括 SiN,以  $0.025\mu\text{m}$  左右的厚度来形成。再者,形成绝缘膜 31,使之俯视覆盖所形成的氮化膜 32。绝缘膜 31 例如包含  $\text{SiO}_2$ ,以  $0.3\sim 0.4\mu\text{m}$  左右的厚度来形成。更为具体而言,这里例如可以采用常压或减压 CVD 法等,使用 TEOS(TetraEthyl Ortho Silicate,硅酸四乙酯)气体、TEB(Tetra Ethyl Borate,硼酸四乙酯)气体及 TMOP(Tetra Methyl Oxy Phosphate,磷酸四甲氧基酯)气体等,形成由 NSG(No Silicate Glass,非硅酸盐玻璃)、PSG(Phosphosilicate Glass,磷硅酸盐玻璃)、BSG(Boron-Silicate Glass,硼硅酸盐玻璃)及 BPSG(Borophosphosilicate Glass,硼磷硅酸盐玻璃)等的硅酸盐玻璃膜、氮化硅膜或氧化硅膜等构成的绝缘膜 31。

[0172] 在图 17(b) 所示的工序中,通过蚀刻对绝缘膜 31 进行图形化,形成岛状的第 1 绝缘膜 31a 及第 2 绝缘膜 31b。第 1 绝缘膜 31a 及第 2 绝缘膜 31b,在图像显示用晶体管 Pix 侧,形成为俯视至少覆盖数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c。另外,除此之外,还可以形成为覆盖数据线侧源漏区域 1d 及像素电极侧源漏区域 1e。还有,在该蚀刻中,所述氮化膜 32 作为保护下层栅绝缘膜 2 及半导体层 1a 的保护膜(所谓的蚀刻阻止膜)来发挥作用。

[0173] 在图 17(c) 所示的工序中,通过热磷酸处理,去除氮化膜 32。热磷酸处理例如以摄氏 120 度到 130 度,进行 20 分钟左右。在该热磷酸处理中,所述的第 1 绝缘膜 31a 及第 2 绝缘膜 31b 不受影响也不会被去除。另外,氮化膜 32 之中的被第 1 绝缘膜 31a 及第 2 绝缘膜 31b 所覆盖的部分也作为第 1 氮化膜 32a 及第 2 氮化膜 32b 残留下来。因为该第 1 氮化膜 32a 及第 2 氮化膜 32b 具备遮光性,所以具备遮挡要向半导体层 1a 入射的光这样的功

能。

[0174] 在图 18(a) 所示的工序中,在例如采用减压 CVD 法等堆积多晶硅膜之后,通过对磷(P) 进行热扩散,使该多晶硅膜导电化,从而形成栅电极 3a。栅电极 3a 若是在图像显示用晶体管 Pix 侧,则其设置为和沟道区域 1a' 相对,并且延伸于第 1 绝缘膜 31a 及第 2 绝缘膜 31b 上。另一方面,如果在驱动用晶体管 Dr 侧,则其设置为与形成沟道区域 1a' 的部分相对。

[0175] 在图 18(b) 所示的工序中,在驱动用晶体管 Dr 侧从栅电极 3a 的上层侧,将低浓度的离子注入半导体层 1a。据此,在驱动用晶体管 Dr 侧的半导体层 1a 上,形成沟道区域 1a'、数据线侧 LDD 区域 1b 及像素电极侧 LDD 区域 1c。还有,在所述的离子注入时,栅电极 3a 作为掩膜来发挥作用。也就是说,驱动用晶体管 Dr 是自对准型的晶体管。

[0176] 通过上面所说明的那种工序,形成晶体管 30。根据本实施方式所涉及的光电装置制造方法,由于形成第 1 绝缘膜 31a 及第 2 绝缘膜 31b,因而可以将栅电极 3a 轻易配置于最佳的位置上。从而,能够更为容易地制造所述那种可进行高品质图像显示的光电装置。

[0177] < 电子设备 >

[0178] 下面,对于将所述作为光电装置的液晶装置使用于各种电子设备中的情形,进行说明。这里,图 19 是表示投影机结构例的俯视图。在下面,将对使用该液晶装置作为光阀的投影机,进行说明。

[0179] 如图 19 所示,在投影机 1100 内部,设置由卤素灯等的白色光源构成的光源组件 1102。从该光源组件 1102 所射出的投射光,通过配置于光导向装置 1104 内的 4 片镜体 1106 及 2 片分色镜 1108 被分离成 RGB 的 3 原色,入射到作为与各原色对应的光阀的液晶面板 1110R、1110B 及 1110G 上。

[0180] 液晶面板 1110R、1110B 及 1110G 的结构和所述液晶装置相同,按照从图像信号处理电路供给的 R、G、B 原色信号分别进行驱动。而且,由这些液晶面板调制后的光从 3 个方向入射于分色棱镜 1112。在该分色棱镜 1112 上,R 及 B 的光折射 90 度,另一方面,G 的光直行。从而,合成各色图像的结果为,通过投影透镜 1114,向屏幕等投影彩色图像。

[0181] 在此,注意由各液晶面板 1110R、1110B 及 1110G 得到的显示影像,由液晶面板 1110G 得到的显示像必须相对由液晶面板 1110R、1110B 得到的显示像进行左右反转。

[0182] 还有,在液晶面板 1110R、1110B 及 1110G 上,由于通过分色镜 1108,入射与 R、G、B 各原色相对应的光,因而不需要设置滤色器。

[0183] 还有,除了参照图 19 所说明的电子设备之外,还能列举出移动式个人计算机、移动电话、液晶电视、取景器型、监视直视型的视频信号磁带记录器、汽车导航装置、寻呼机、电子记事本、台式电子计算机、文字处理机、工作站、电视电话、POS 终端及具备接触面板的装置等。而且,不言而喻,可以使用于这些各种电子设备中。

[0184] 另外,本发明除所述实施方式中所说明的液晶装置之外,还可以用于反射型液晶装置(LCOS)、等离子体显示器(PDP)、电场发射型显示器(FED、SED)、有机 EL 显示器、数字微镜器件(DMD)及电泳装置等中。

[0185] 本发明并不限于所述的实施方式,而可以在不违反从权利要求书及说明书总体所领会的发明宗旨或构思的范围内,进行适当变更,并且伴随那种变更的光电装置及其制造方法,以及具备该光电装置的电子设备也全都包含在本发明的技术范围内。

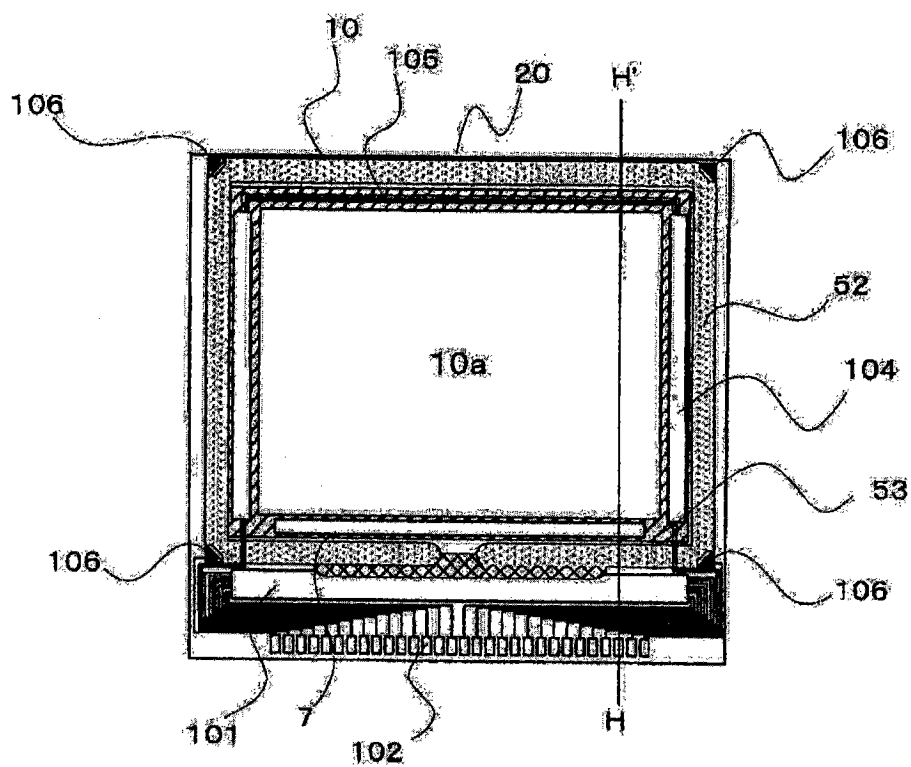


图 1

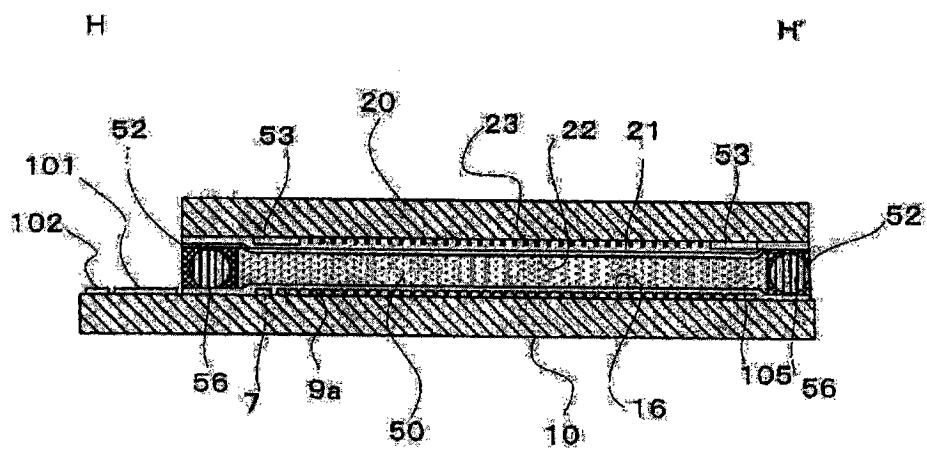


图 2

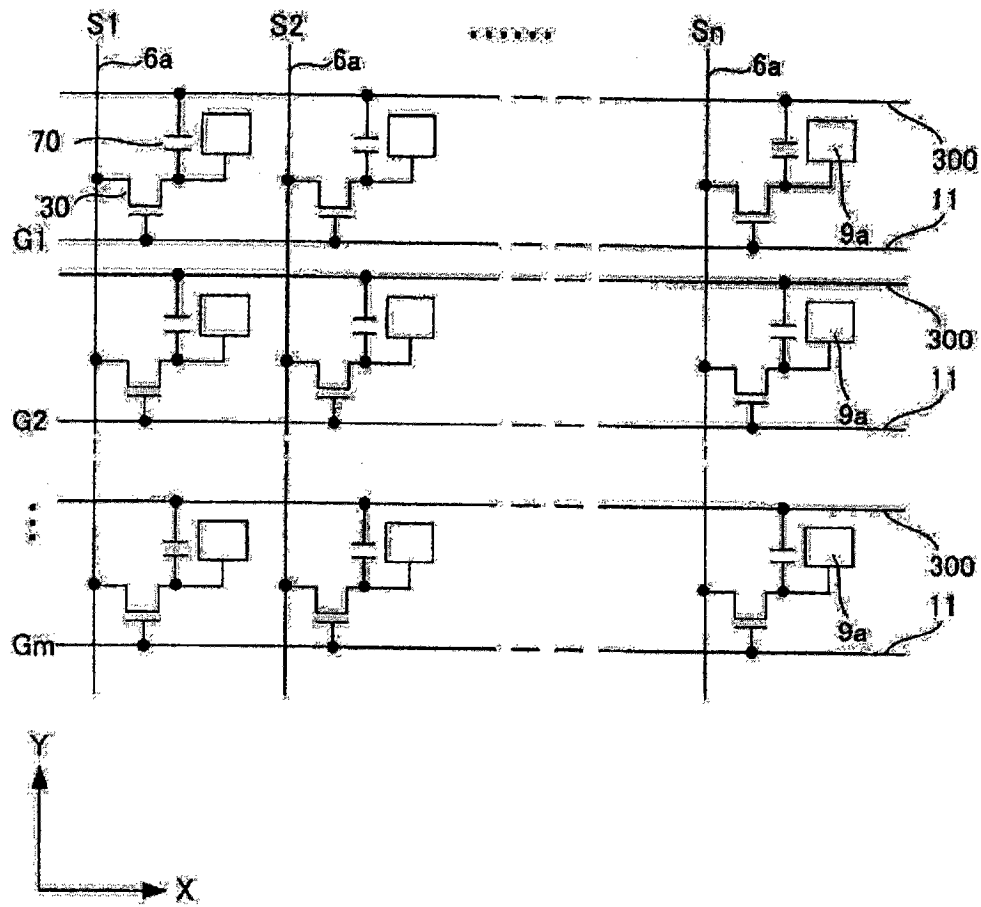


图 3



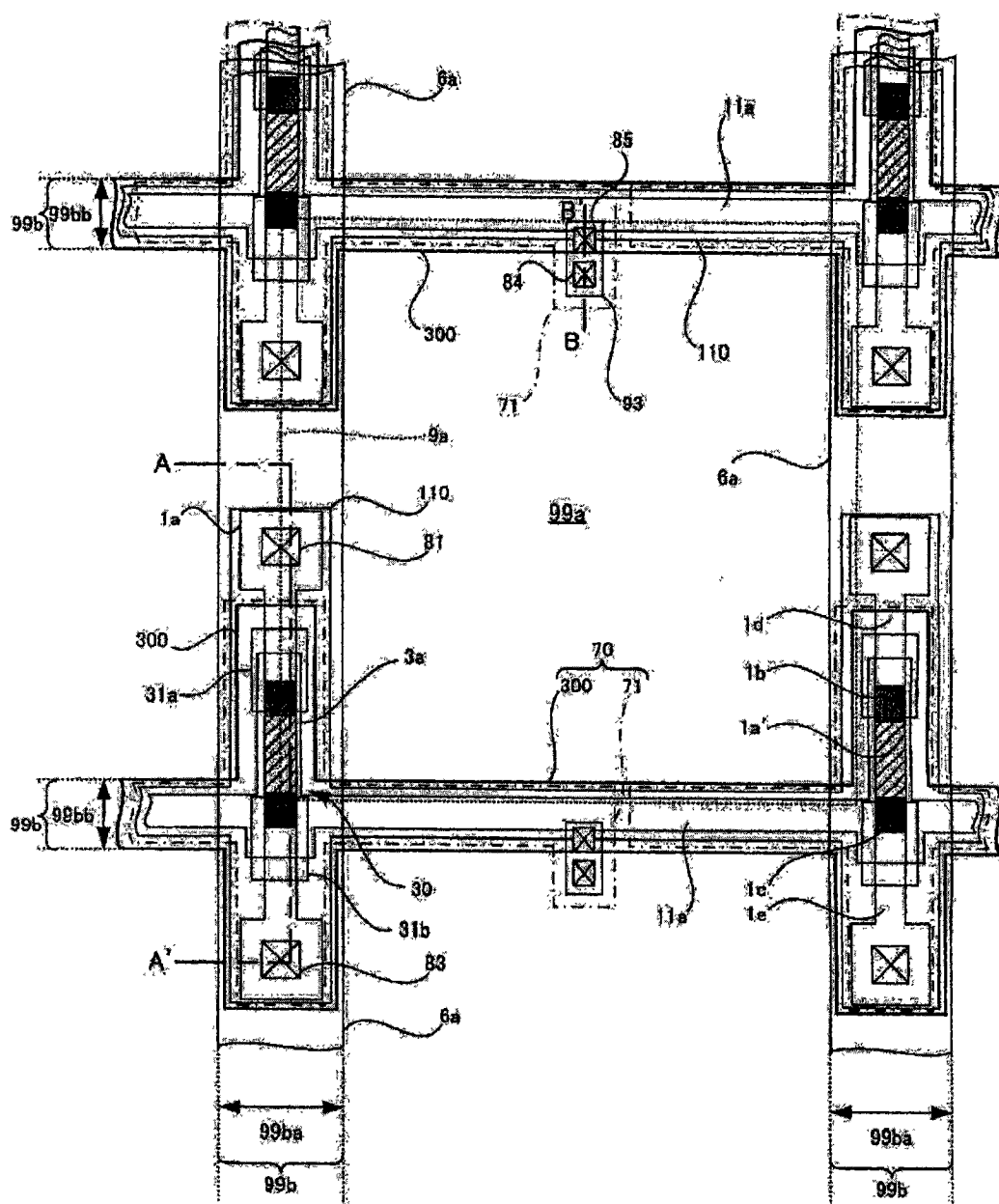


图 4

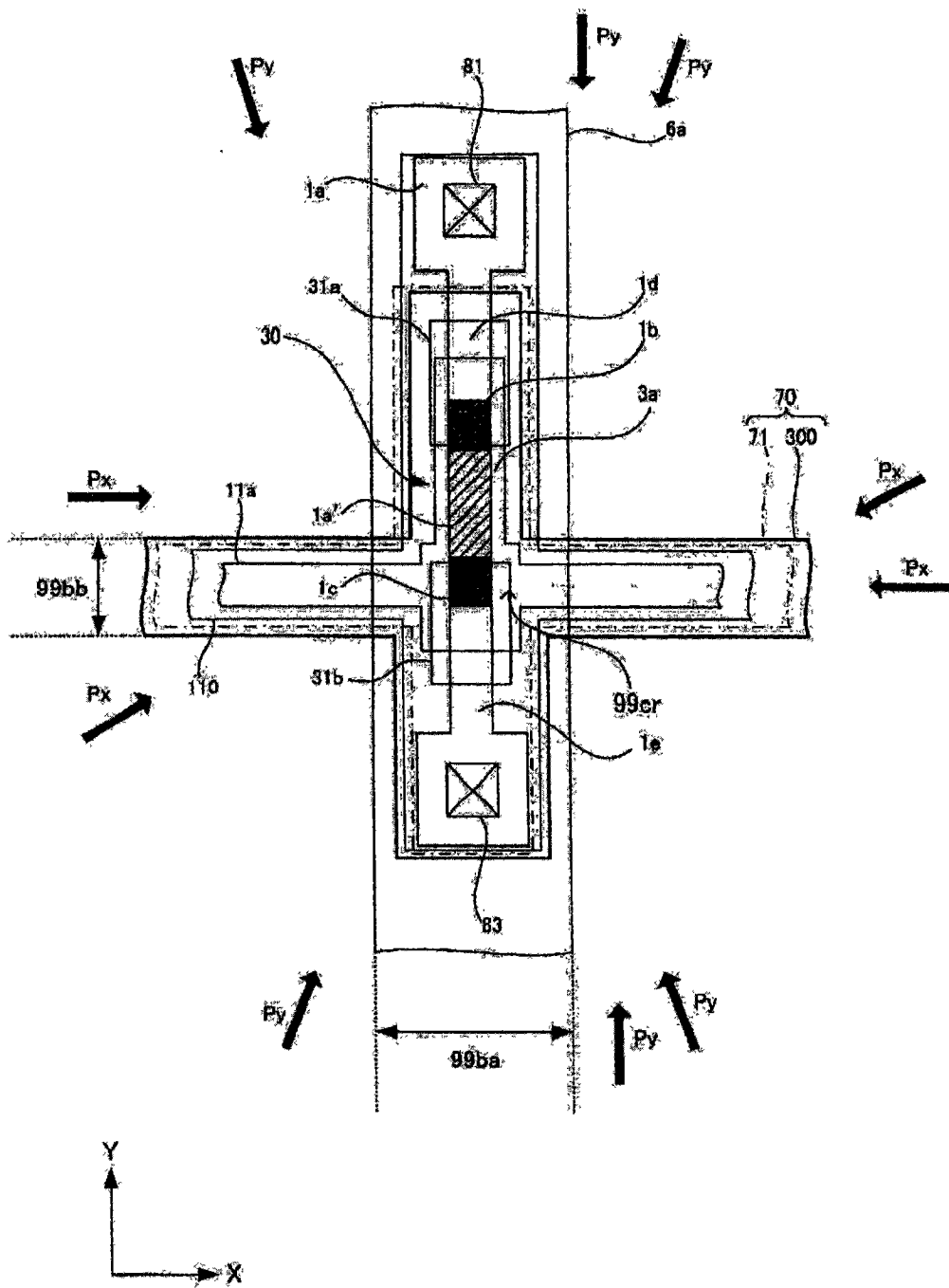


图 5

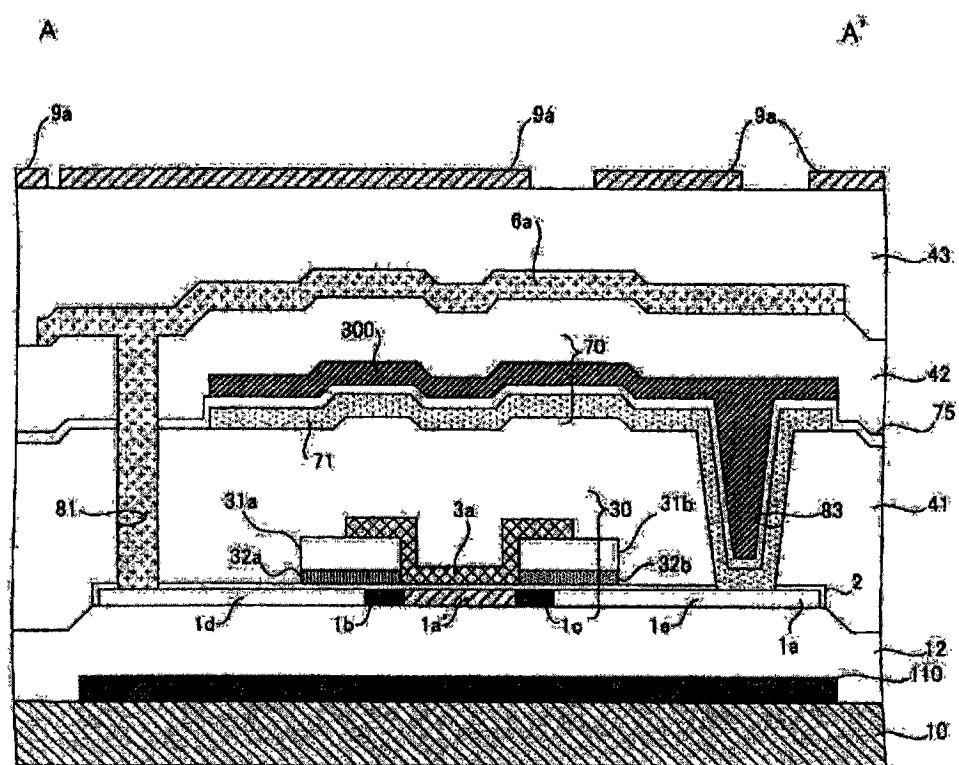


图 6

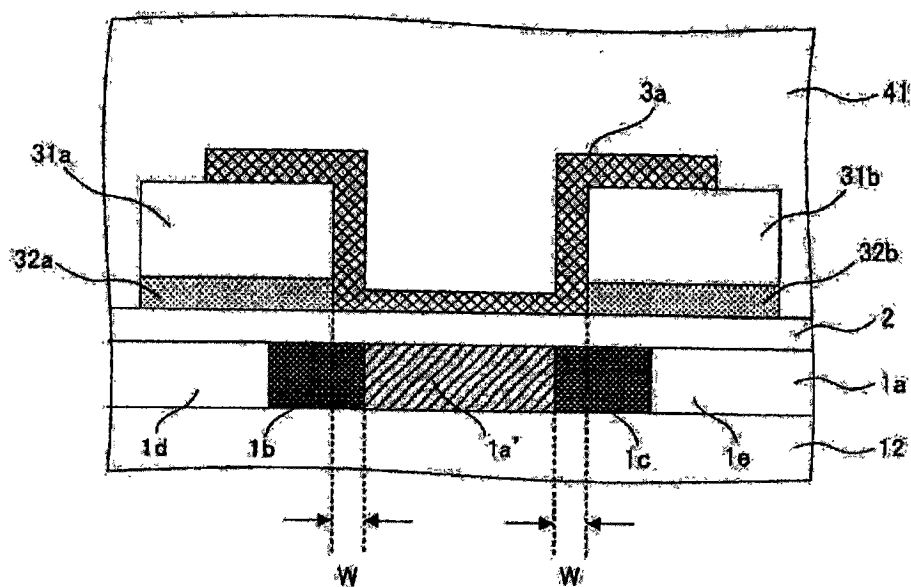


图 7



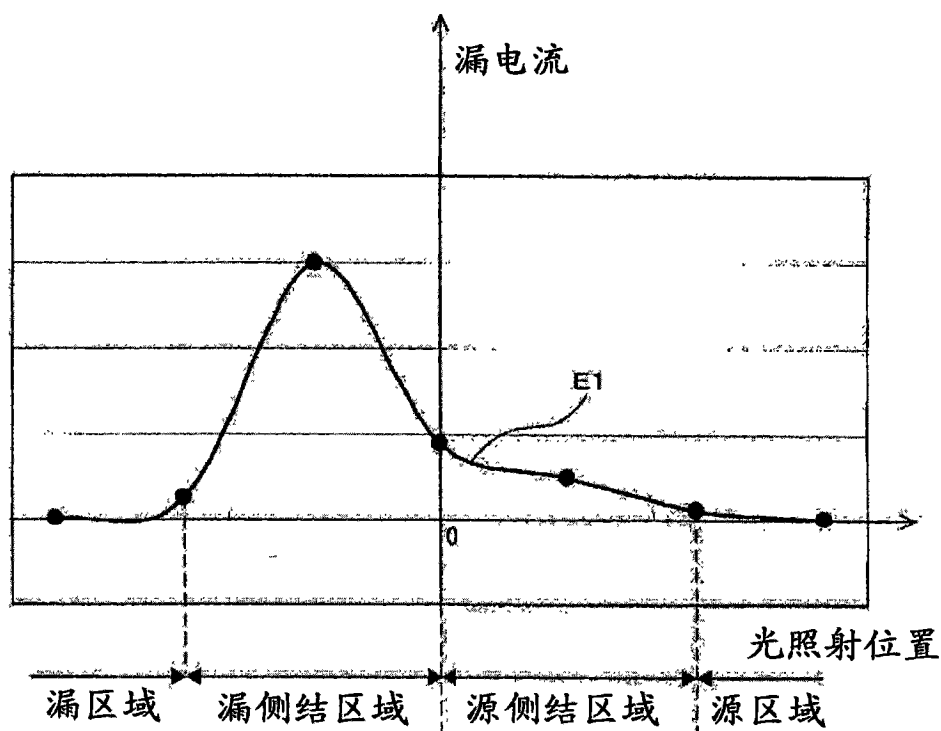


图 10

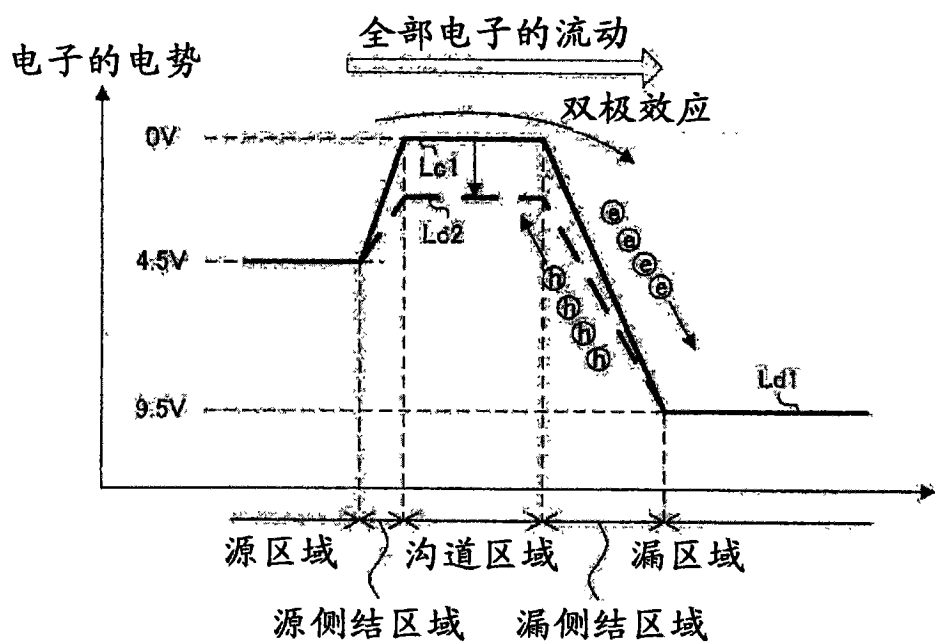


图 11

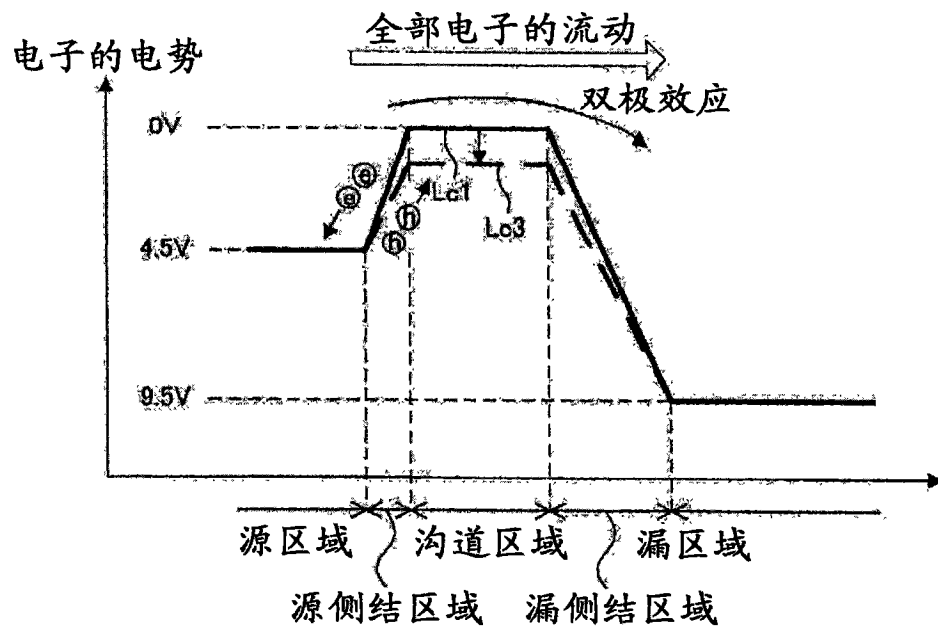


图 12

负电场

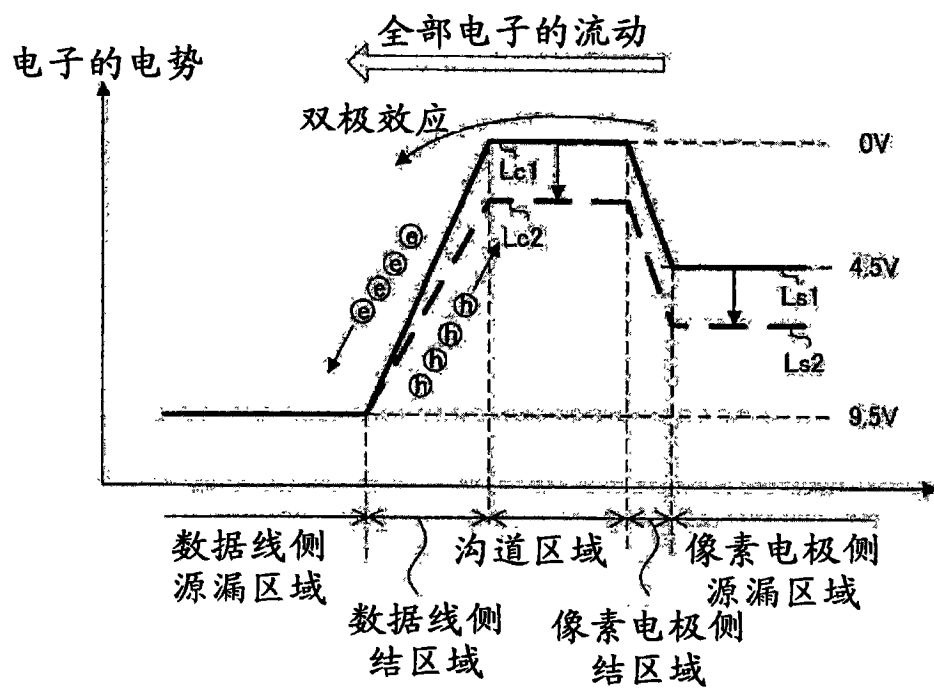


图 13

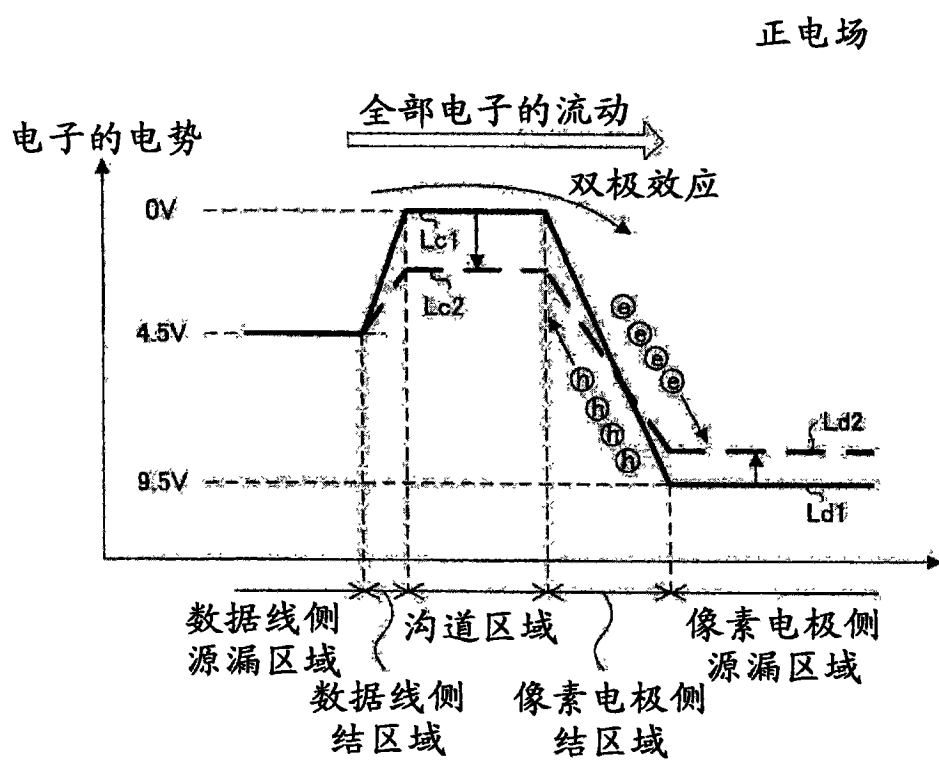


图 14

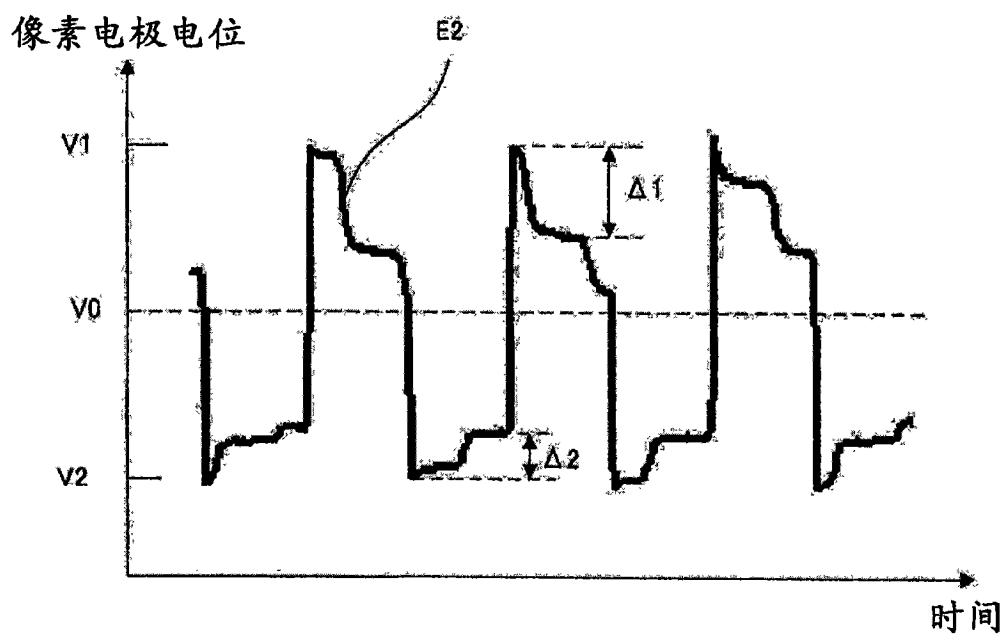


图 15

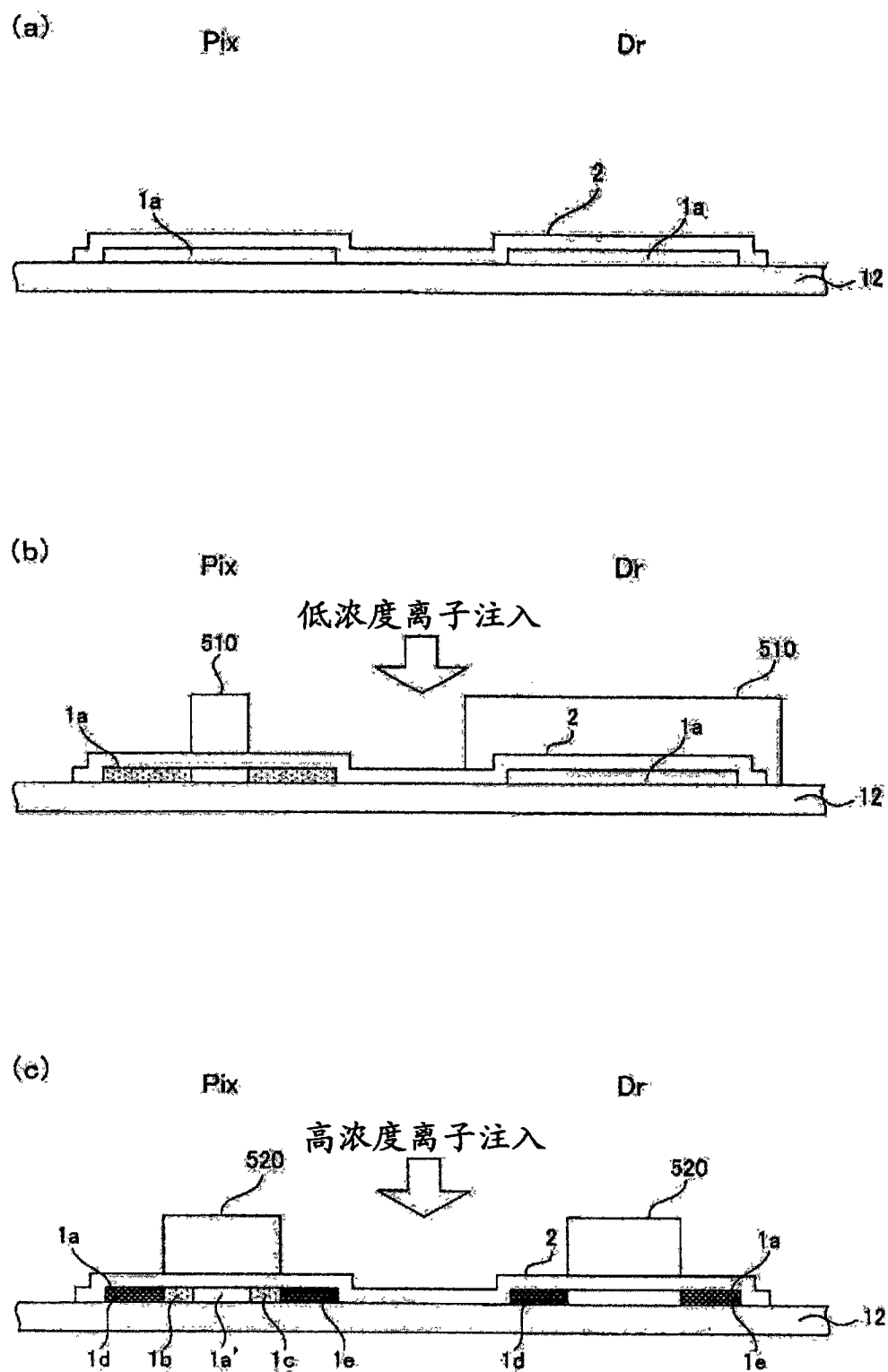


图 16



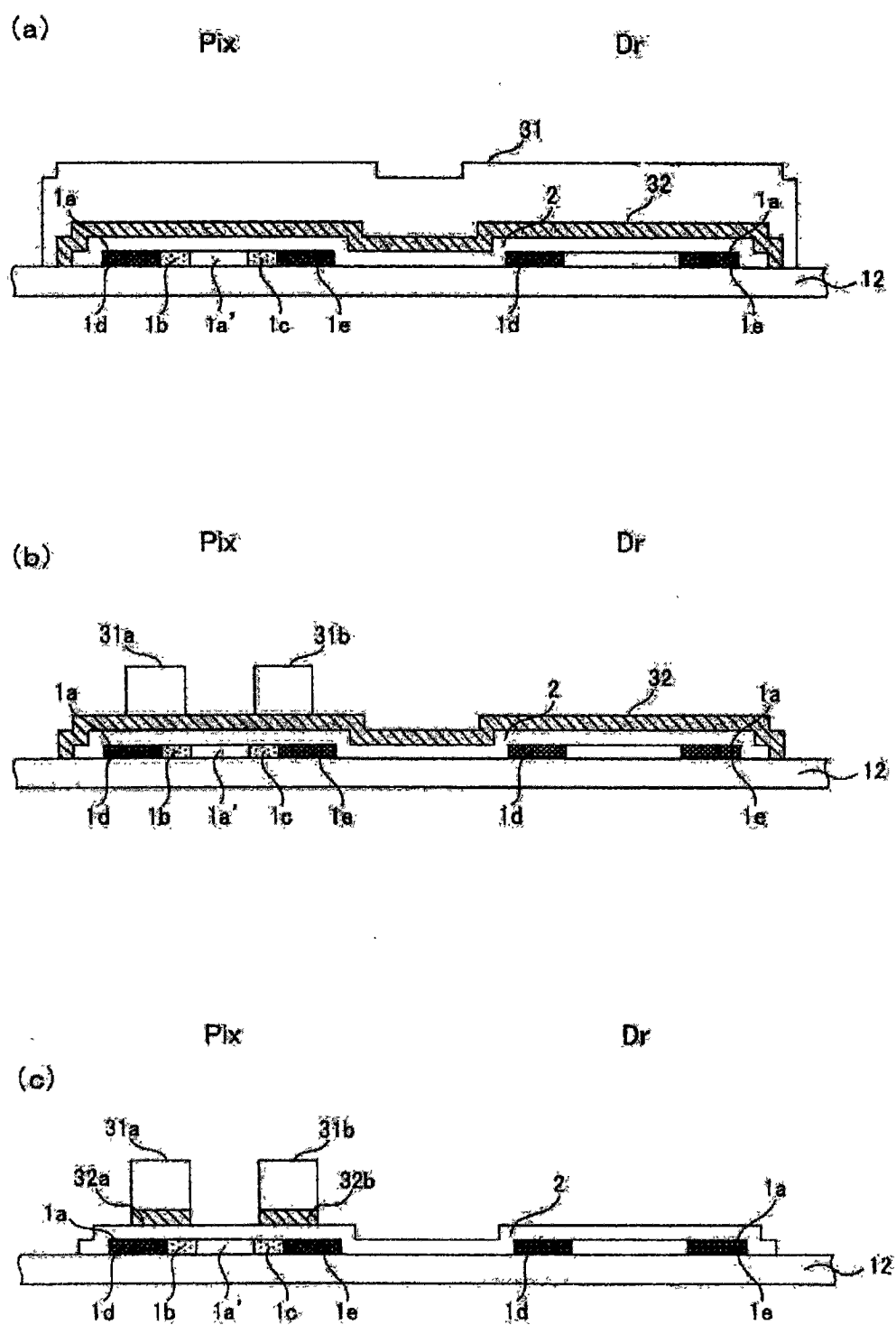


图 17

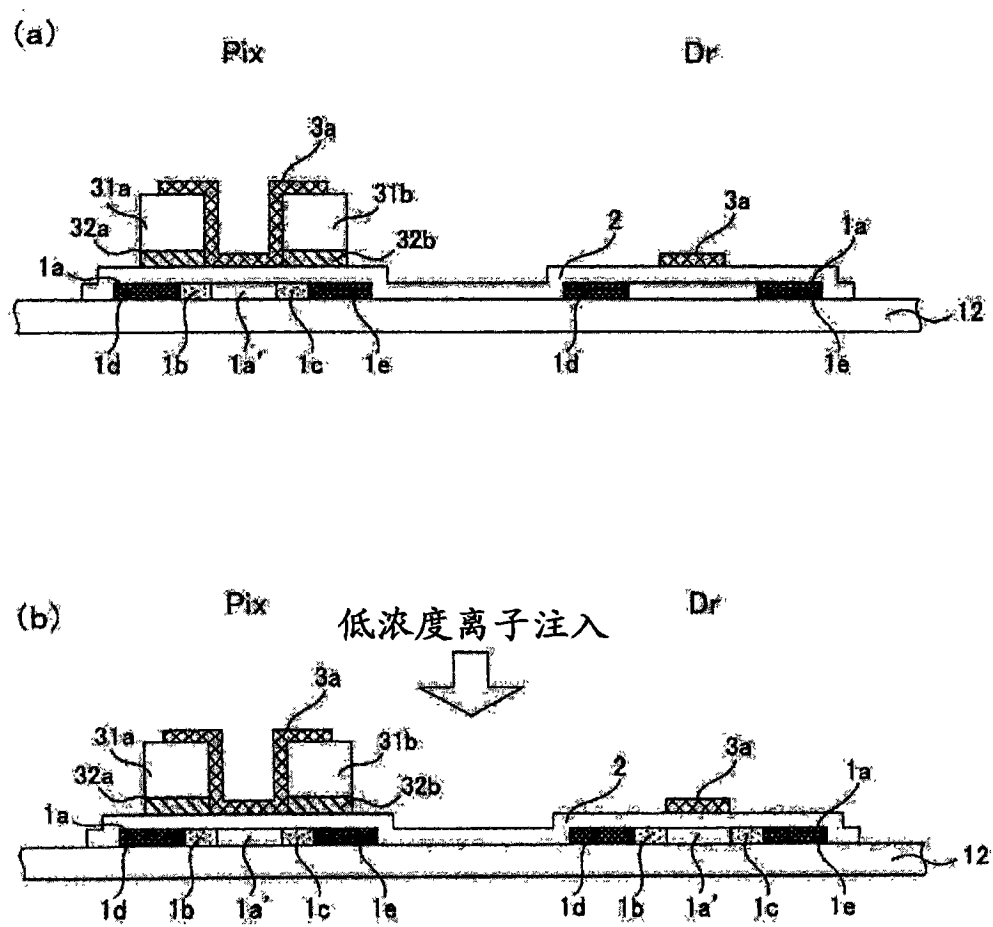


图 18

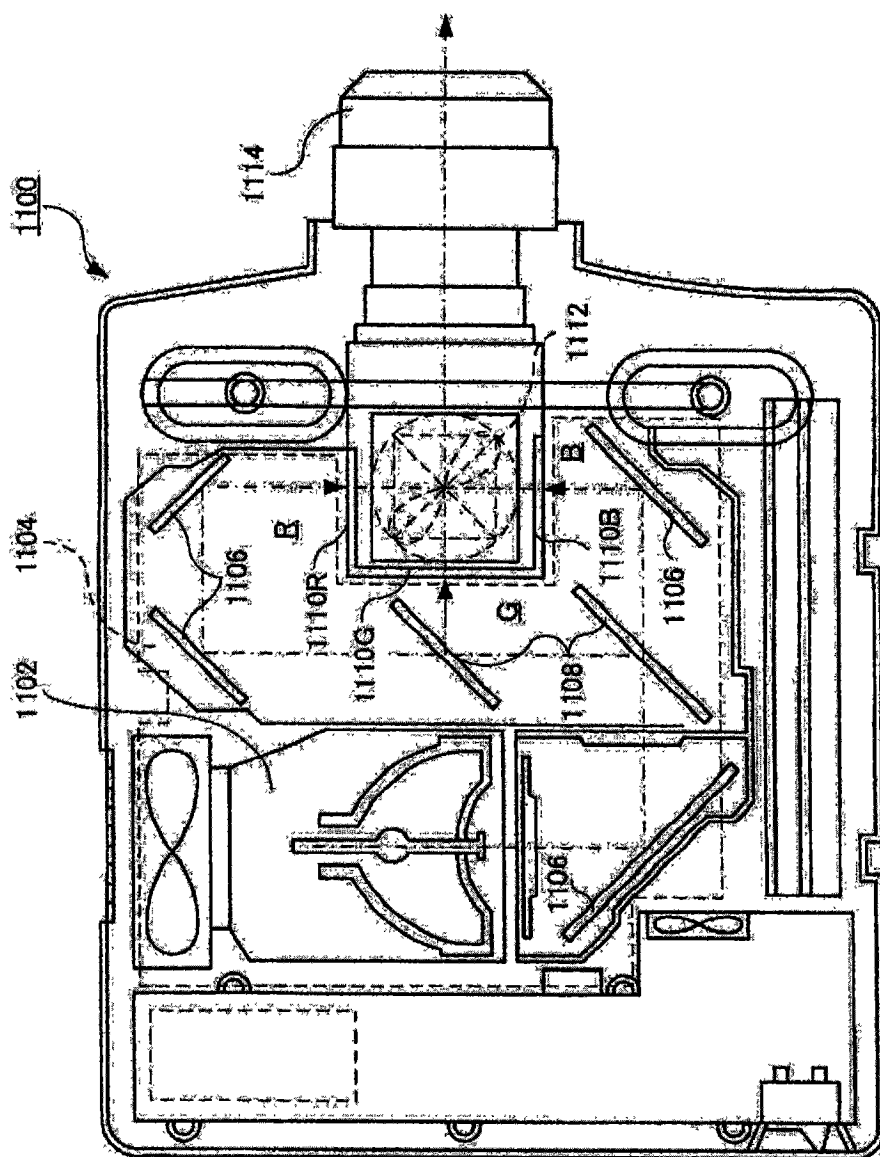


图 19